

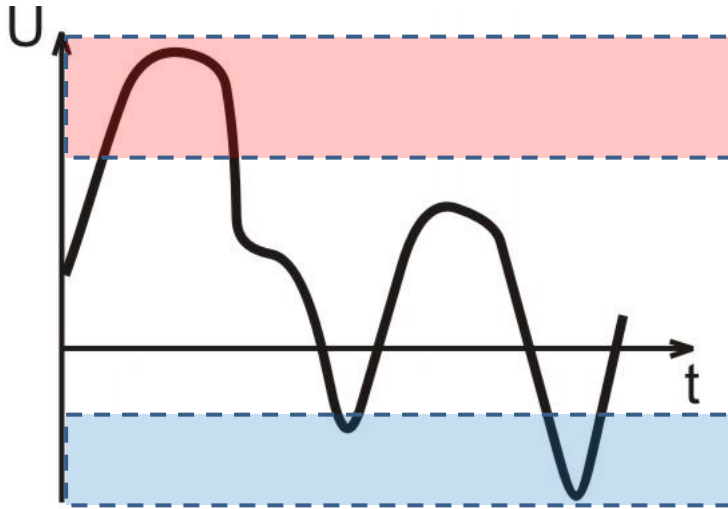
Основы микропроцессорной техники

Руденко Алексей
Владимирович

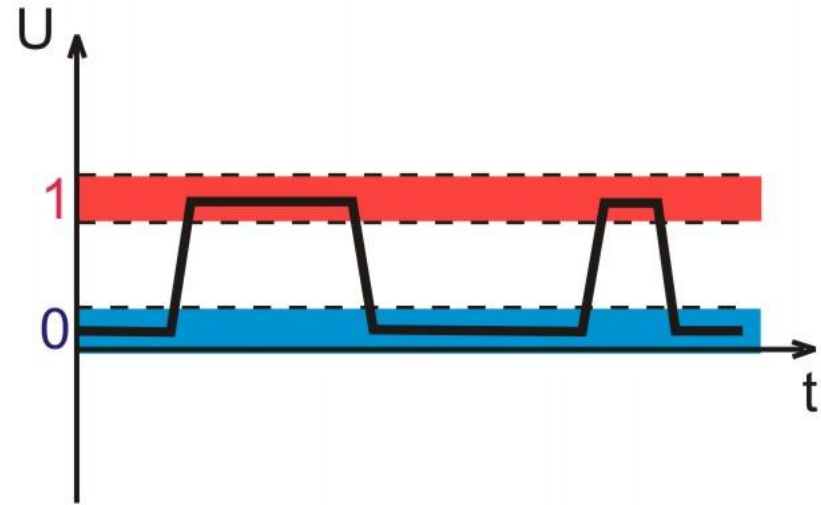
Базовые определения

- **Сигнал** — любая физическая величина (например, температура, давление воздуха, интенсивность света, сила тока и т.д.), изменяющаяся со временем.
- **Электрический сигнал** — электрическая величина (например, напряжение, ток, мощность), изменяющаяся со временем.
- **Аналоговый сигнал** — может принимать любые значения в определенных пределах. Устройства, работающие с аналоговыми сигналами, — аналоговые устройства. Аналоговый сигнал изменяется *аналогично* физической величине, т. е. непрерывно.
- **Цифровой сигнал** — может принимать только несколько определённых значения (в большинстве случаев только два). Причём допустимы некоторые отклонения от этих значений. Устройства, работающие с цифровыми сигналами, — цифровые устройства.

Цифровой сигнал



Аналоговый сигнал

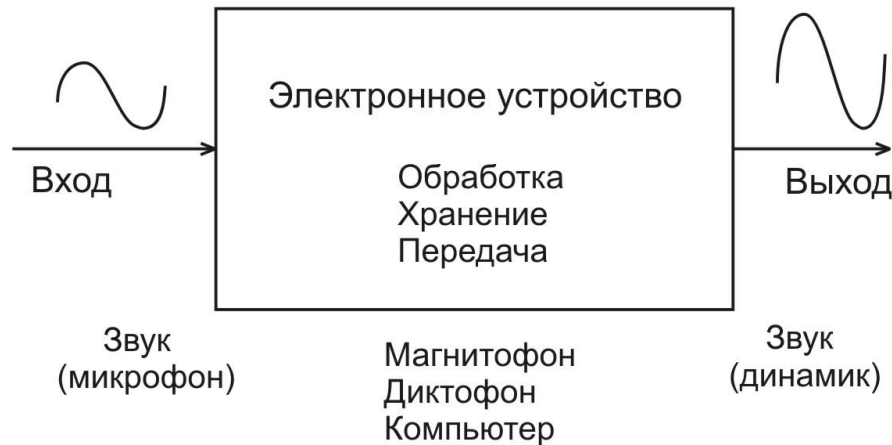


Цифровой
(двухуровневый) сигнал

Физическими аналогами цифр 0 и 1 служат сигналы способные принимать **два хорошо различимых значения** представленных, например, напряжением (или током) высокого или низкого уровня, отсутствием или наличием в заданный момент времени электрического импульса, противоположные по знаку значения магнитной индукции и т.п.

Электронное устройство (система)

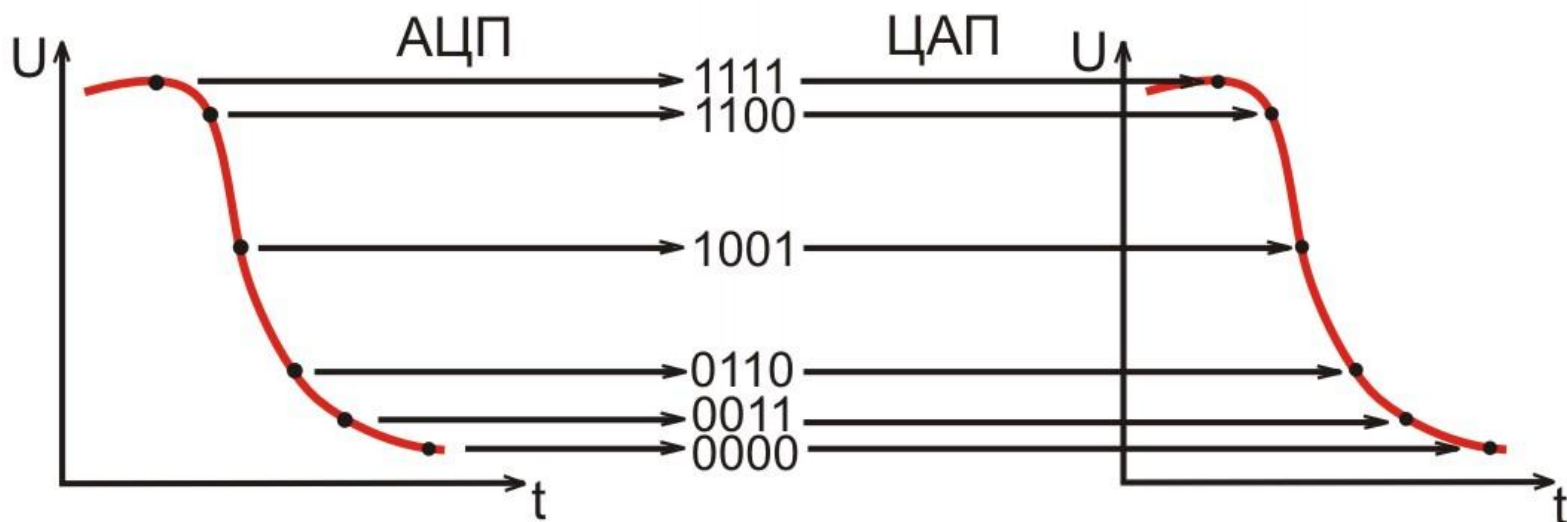
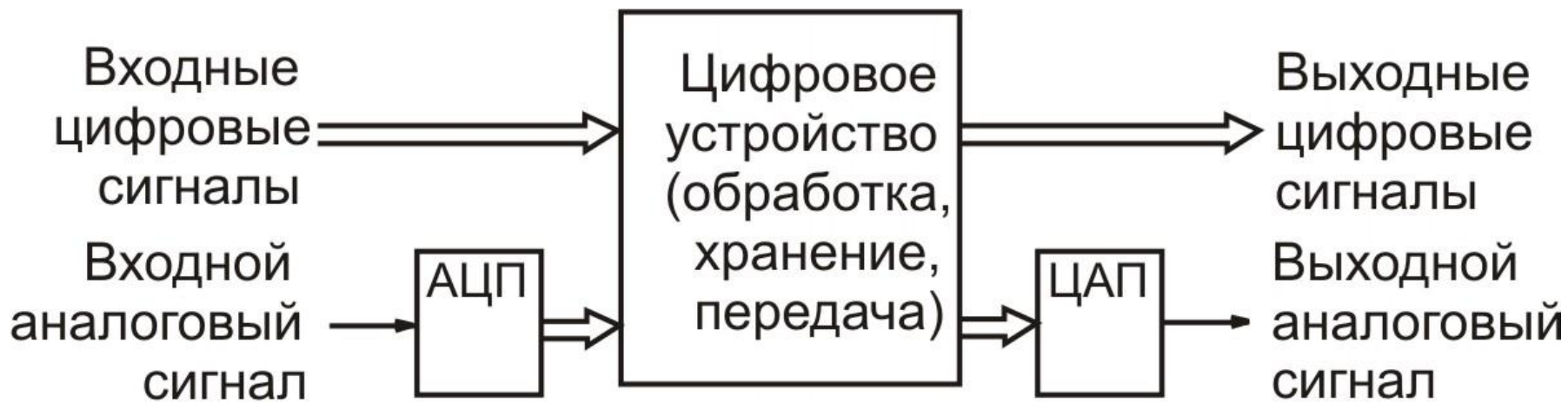
Электронная система – это любой электронный узел, блок, прибор или комплекс производящий обработку (преобразование) информации.



Виды цифровых сигналов

- **Одиночные цифровые сигналы:**
 - Разрешающие/запрещающие сигналы;
 - Сигнализирующие сигналы (флаги);
 - Синхронизирующие сигналы (определяющие момент времени выполнения операции).
- **Сгруппированные (шинные) цифровые сигналы (коды):**
 - Коды выборок аналоговых сигналов;
 - Коды адресации устройств (выбора нужного устройства);
 - Коды команд (инструкций);
 - Коды данных.

Универсальное цифровое устройство



Основные определения используемые при описании электронной системы

- **Задача** – это набор функций, выполнение которых требуется от электронной системы;
- **Быстродействие** – показатель скорости выполнения поставленной перед электронной системой задачи;
- **Гибкость** – способность электронной системы подстраиваться под выполнение различных задач;
- **Избыточность** – показатель степени соответствия возможностей системы для решения поставленной перед системой задачи;
- **Интерфейс** (сопряжение) – соглашение об обмене информацией или правила обмена информацией, подразумевающие электрическую, логическую и конструктивную совместимость устройств участвующих в обмене.

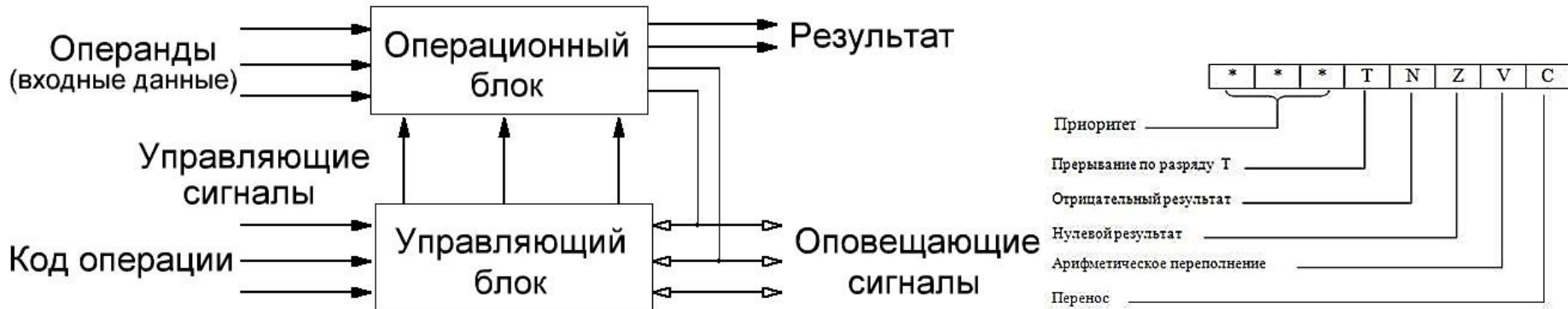
Понятие схемотехники



Аналоговая схемотехника – предназначена для работы с непрерывным представлением обрабатываемого сигнала. Характеризуется максимальным быстродействием, малым потреблением электроэнергии, но, с другой стороны, малой стабильностью параметров, сложностью и дорогостоящей изготовления, эксплуатации и ремонта.

Цифровая схемотехника – предназначена для работы с дискретным представлением обрабатываемого сигнала. Обладает прекрасной повторяемостью рабочих параметров, надёжностью, относительной дешевизной изготовления и эксплуатации. Характеризуется меньшим быстродействием по сравнению с аналоговой схемотехникой.

Декомпозиция вычислительного устройства



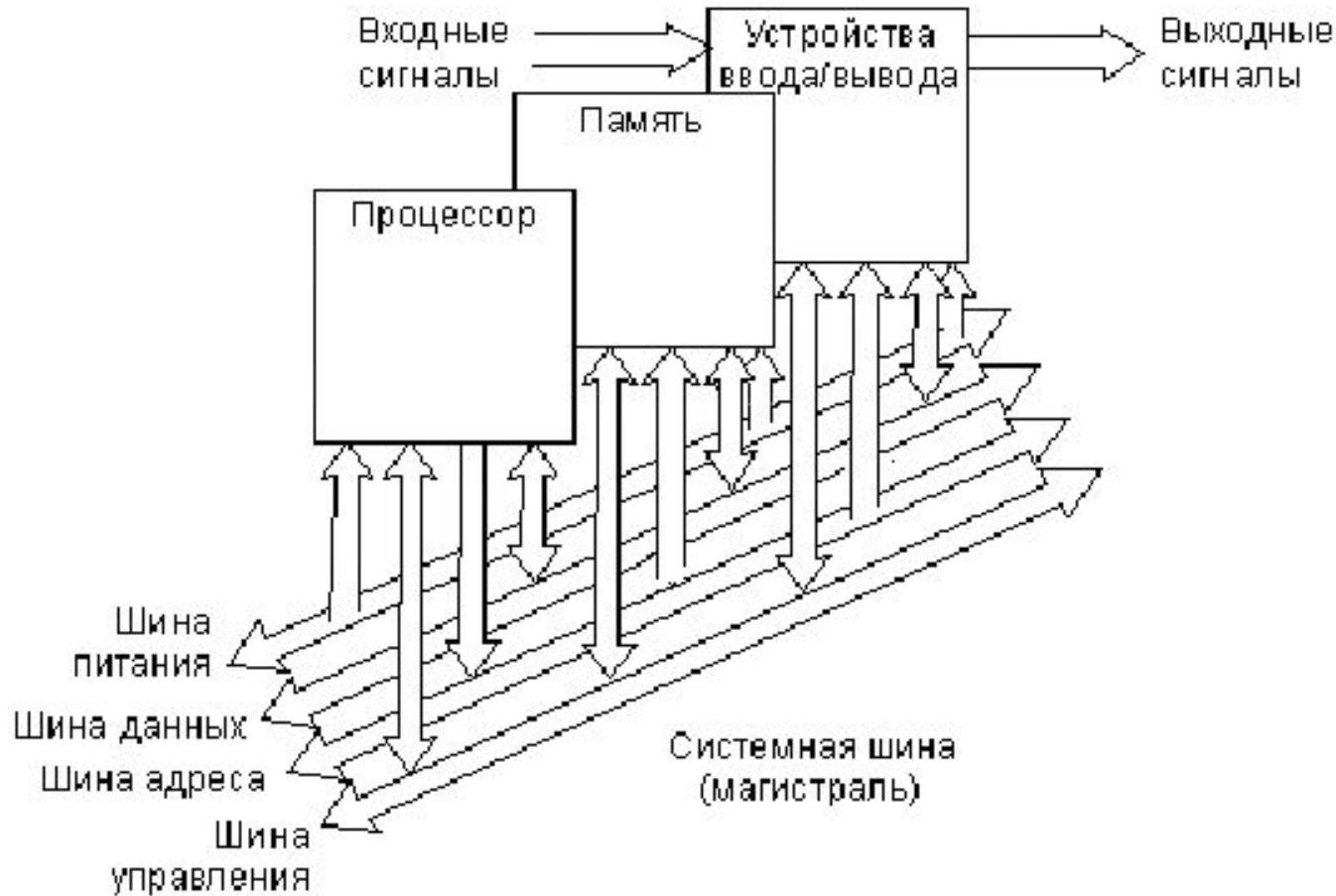
Операционный блок – совокупность электронных устройств (регистров, сумматоров и других узлов), производящих приём из внешней среды наборов данных, их преобразование и выдачу во внешнюю среду результатов преобразования, а также выдачу в управляющий блок и внешнюю среду оповещающих сигналов, которые могут представлять из себя сообщения о знаках, особых значениях промежуточных и конечных результатов. Например, оповещающие сигналы располагаются в регистре слова состояния процессора (ССП или по англ. **PSW** (*Processor status word*)).

Процесс функционирования во времени устройства обработки цифровой информации (операционного устройства) состоит из **последовательности тактовых интервалов**, в которых операционный блок производит определенные элементарные операции преобразования кодов (слов).

Структура и архитектура вычислительных (микропроцессорных) систем

Типовая структура вычислительной системы

Структура вычислительной системы – это некоторая модель, устанавливающая состав, порядок и принципы взаимодействия входящих в нее компонентов



Все устройства вычислительной (микропроцессорной) системы объединяются **общей системной шиной** (она же называется еще **системной магистралью** или **каналом**).

Шина адреса – служит для определения адреса (номера устройства) с которым микропроцессор обменивается в данный момент времени. **ША всегда однонаправлена от микропроцессора к устройству.** Источником адреса практически всегда является микропроцессор. Разрядность ША определяет количество возможных устройств подключённых к микропроцессору.

Шина данных – используется для передачи информационных кодов между всеми устройствами микропроцессорной системы. **ШД всегда двунаправлена.** Разрядность ШД определяет производительность микропроцессора. Чем больше разрядов в ШД тем больший объём информации может быть обработан за один такт синхронизации.

Шина управления – состоит из отдельных управляющих сигналов, каждый из которых во время обмена информацией выполняет свою функцию. Сигналы на ШУ определяют тип текущего цикла обмена и фиксируют моменты времени, соответствующие разным частям или стадиям цикла, а так же обеспечивают согласование работы процессора с работой памяти и устройств ввода/вывода, обслуживают запросы и предоставление прерываний, запросы и предоставление прямого доступа к памяти. Линии ШУ могут быть как одно так и двунаправленными.

Шина питания – служит для подвода питающих напряжений к отдельным элементам системы. Состоит из линий питания и общего провода. Может объединять несколько источников питания.

Понятие и основные виды

Под **архитектурой ЭВМ** понимается совокупность общих принципов организации аппаратно-программных средств и их характеристик, определяющая функциональные возможности ЭВМ при решении соответствующих классов задач.

Архитектура ЭВМ определяет:

- принципы действия,
- информационные связи и
- взаимное соединение основных логических узлов компьютера:
 - процессора,
 - запоминающего устройства – внутреннего и внешнего,
 - периферийных устройств.

Общность архитектуры разных компьютеров обеспечивает их совместимость с точки зрения пользователя.



Архитектура ЭВМ

Закрытая архитектура – это архитектура, спецификации которой не опубликованы либо в них не предусмотрено подключение дополнительных устройств расширяющих функциональность вычислительной системы. Закрытая архитектура не дает возможности другим производителям выпускать для компьютеров дополнительные внешние компоненты.

Открытая архитектура – предполагает наличие единого стандарта при разработке устройств, располагающихся на материнской плате и платах расширения. В настоящее время наибольшее распространение в ЭВМ получили 2 типа архитектуры:

- Принстонская (фон Неймана) и
- Гарвардская.

Обе они выделяют 2 основных узла ЭВМ: центральный процессор и память компьютера.

Различие заключается в структуре памяти:

- в принстонской архитектуре программы и данные хранятся в одном массиве памяти и передаются в процессор по одному каналу,
- в гарвардской архитектуре предусматриваются отдельные хранилища и потоки передачи для команд и данных.

Принципы фон Неймана

В 1946 году *Джон фон Нейман* с соавторами — в статье «Предварительное рассмотрение логического конструирования электронного вычислительного устройства» обосновывали использование двоичной системы для представления данных в ЭВМ (преимущественно для технической реализации, простота выполнения арифметических и логических операций — до этого машины хранили данные в десятичном виде) и выдвинули идею использования общей памяти для хранения программы и данных.

1. Принцип двоичного кодирования.

Для представления данных и команд используется двоичная система счисления (цифры 0 и 1)

2. Принцип однородности памяти.

Как программы (команды), так и относящиеся к программам данные хранятся в одной и той же памяти (и кодируются в одной и той же системе счисления — чаще всего двоичной). Над командами можно выполнять такие же действия, как и над данными.

3. Принцип адресуемости памяти.

Структурно основная память состоит из пронумерованных ячеек; процессору в произвольный момент времени доступна любая ячейка; память внутренняя.

4. Принцип последовательного программного управления.

Все команды располагаются в памяти и выполняются последовательно, одна после завершения другой, в последовательности, определяемой программой.

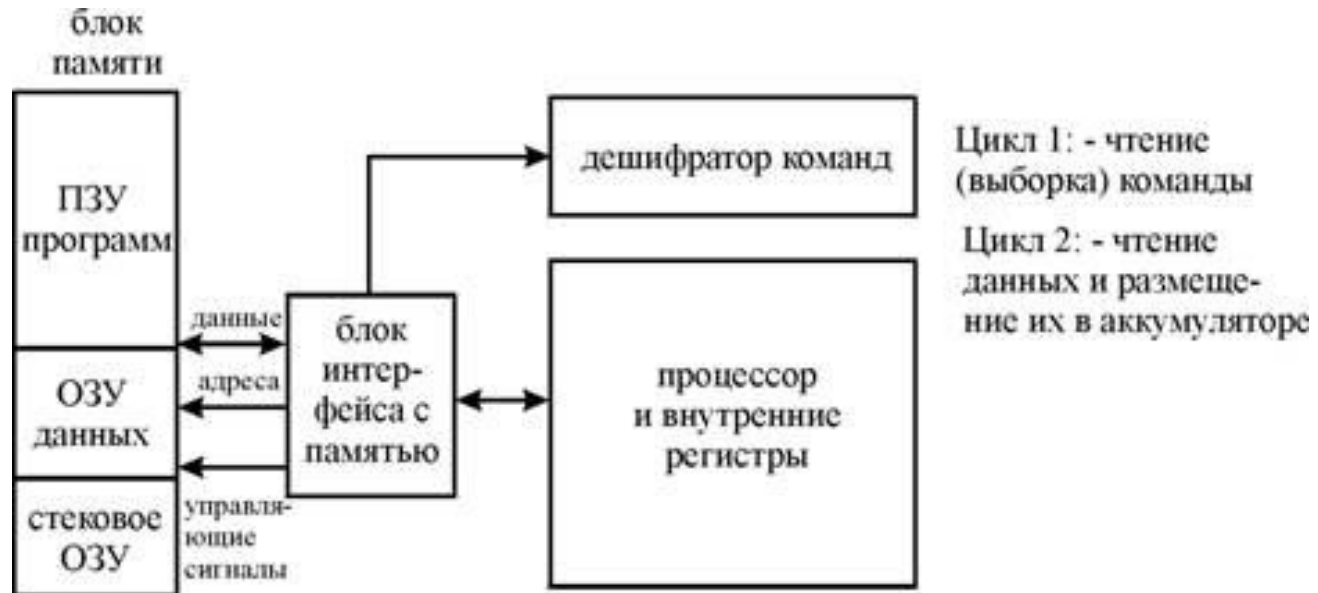
5. Принцип жесткости архитектуры.

Неизменяемость в процессе работы топологии, архитектуры, списка команд.

Компьютеры, построенные на этих принципах, относят к типу фоннеймановских, а архитектуру называют принстонской (в честь университета, где эти принципы были

Классическая принстонская архитектура

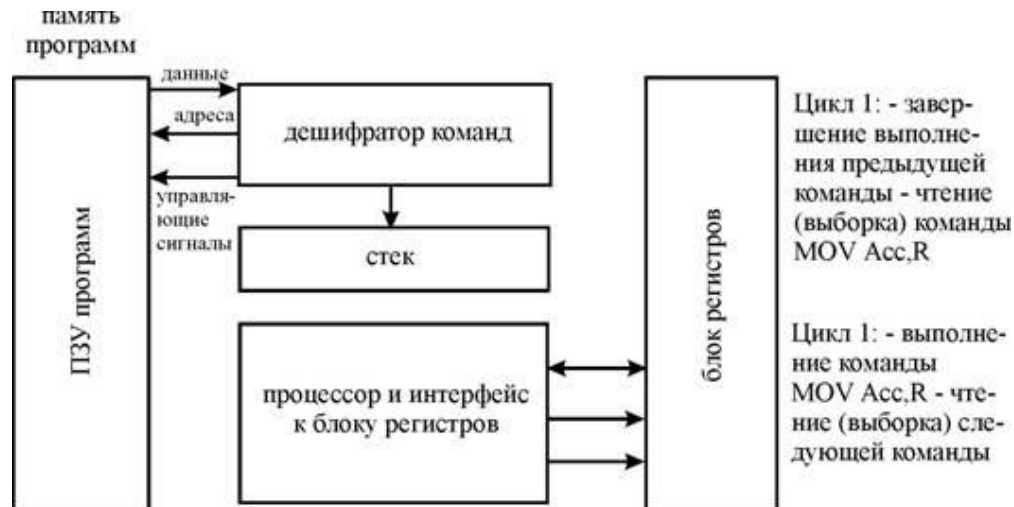
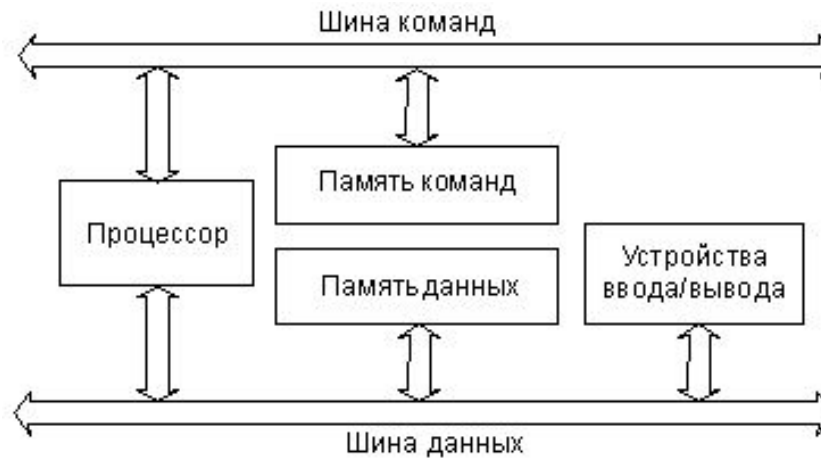
Принстонская архитектура — архитектура микропроцессорной системы с единой шиной для данных и команд (одношинная архитектура)



Классическая гарвардская архитектура

Гарвардская архитектура — архитектура ЭВМ, отличительным признаком которой является раздельное хранение и обработка команд и данных.

Архитектура была разработана Говардом Эйкенем в конце 1930-х годов в Гарвардском университете.



Система команд

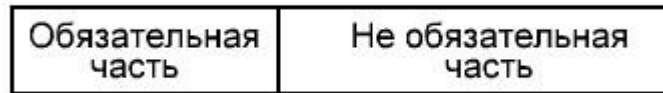
процессора

Архитектура системы команд процессора (ISA – Instruction Set Architecture) охватывает систему команд процессора и регистры, через которые процессор становится доступным для программирования.

Система команд – это набор допустимых для данного процессора управляющих кодов и способов адресации данных.

Система команд жестко связана с конкретным типом процессора (например, x86, AVR, PIC, MCS-51 и т.д.), поскольку определяется аппаратной структурой блока дешифрации команд, и обычно не обладает переносимостью на другие типы процессоров (хотя может иметь место совместимость “снизу-вверх” в рамках серии процессоров, как, например, в серии i80x86).

Типовая структура формата команды:



1. Код операции (КОП) – двоичный код, однозначно указывающий процессору на выполнение конкретных действий (пересылка, сложение, выборка, запись, переход и т.п.), и определяющий при этом форму задания адресов операндов. Число бит, отводимое под КОП, является функцией полного набора реализуемых команд. Обычно 1 или 2 байта;

2. **Адресная часть (АЧ)** – двоичное число, которое может представлять собой адрес (адреса) операндов, значение операнда, адрес следующей команды (адрес перехода, передачи управления). 1 до 4 и более байт.

Одноадресные

команды Код команды сложения	Адрес регистра
--	----------------

Двухадресные

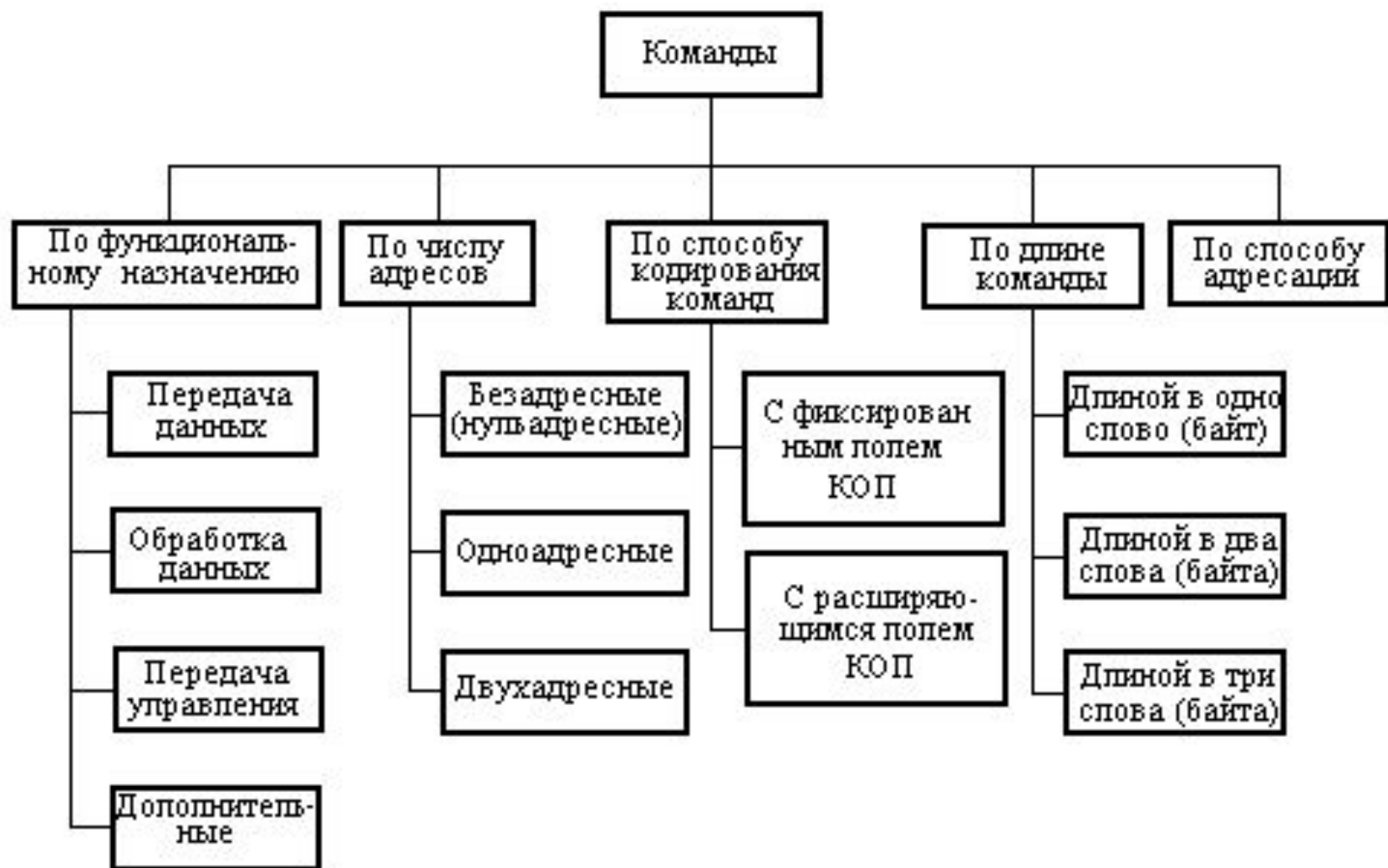
команды Код команды сложения	Адрес регистра, содержащего первое слагаемое	Адрес регистра, содержащего второе слагаемое и результат.
--	--	---

Трехадресные

команды Код команды сложения	Адрес регистра, содержащего первое слагаемое	Адрес регистра, содержащего второе слагаемое	Адрес регистра для размещения результата
--	--	--	--

Машинные команды, выполняемые процессором, обычно подразделяются следующим образом:

- передача данных (из регистра в регистр, из памяти в регистр и наоборот);
- арифметико-логические операции:
 - сложение, вычитание, ротация битов операндов, сдвиг вправо, сдвиг влево и т. д.
- доступ к отдельным битам;
- доступ к строкам;
- команды управления (условный или безусловный переход, вызов подпрограммы и т. д.);
- ввод-вывод;
- управление работой процессора.



Классификация команд микропроцессора

Режимы

адресации

Режим адресации памяти — это процедура или схема преобразования адресной информации об операнде в его исполнительный адрес.

Все способы адресации памяти можно разделить на:

1) прямая адресация, когда исполнительный адрес берется непосредственно из команды или вычисляется с использованием значения, указанного в команде, и содержимого какого-либо регистра. Виды прямой адресации:

прямая адресация — адрес операнда или адрес перехода содержится в АЧ команды,

непосредственная — в АЧ команды содержится значение операнда,

регистровая — в коде команды содержится указание на один или два регистра процессора, являющихся источниками операндов или приемником результата;

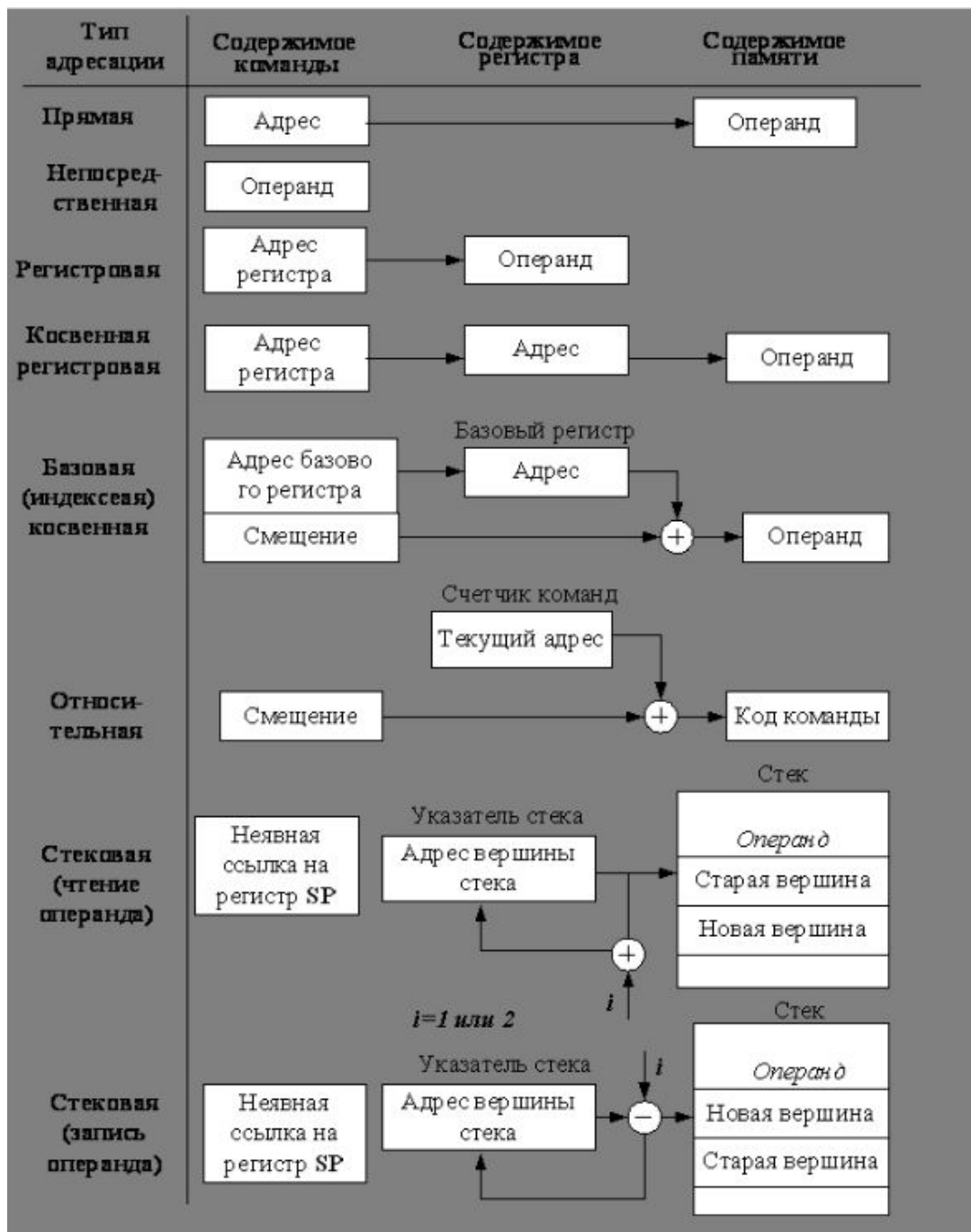
2) косвенная адресация предполагает, что в команде содержится неявное (косвенное) значение адреса, то есть адреса ячейки памяти, в которой находится окончательный исполнительный адрес.

Виды косвенной адресации:

- базовая — в коде команды содержится указание на какой-либо регистр процессора, содержимое которого при выполнении команды интерпретируется процессором как адрес ячейки памяти, содержащей операнд;
- индексная — адрес операнда формируется (вычисляется) процессором в ходе выполнения команды как сумма содержимого одного из регистров и смещения (числа), задаваемого в команде, либо как сумма содержимого двух регистров.

Таким образом, базовая или индексная формы адресации также являются разновидностью косвенной адресации.

В каждой микроЭВМ реализованы только некоторые режимы адресации. использование



Типы архитектур микропроцессоров

В зависимости от набора и порядка выполнения команд процессоры подразделяются на два основных класса, отражающих также последовательность развития ЭВМ.

Архитектура CISC (*Complex Instruction Set Computer*) — командно-комплексная система управления компьютером. Отличается повышенной гибкостью и расширенными возможностями РС, выполненного на микропроцессоре, и характеризуется:

- 1) большим числом различных по длине и формату команд;
- 2) использованием различных систем адресации;
- 3) сложной кодировкой команд.

Архитектура RISC (*Reduced Instruction Set Computer*) — командно-однородная система управления компьютером, имеет свои особенности:

- 1) использует систему команд упрощенного типа: все команды имеют одинаковый формат с простой кодировкой, обращение к памяти осуществляется командами загрузки (данных из ОЗУ в регистр микропроцессора) и записи (данных из регистра микропроцессора в память), остальные используемые команды — формата регистр-регистр;
- 2) при высоком быстродействии допускается более низкая тактовая частота и меньшая степень интеграции СБИС VLSI;
- 3) команда больше нагружает ОЗУ;
- 4) отладка программ на RISC более сложна, чем на CISC;
- 5) с архитектурой CISC программно несовместима.

MISC (*minimal Instruction Set Computer*) — процессор, работающий с минимальным набором длинных команд. В MISC архитектуре несколько команд собираются в одно слово (связку, *bound*) размером 128 бит. Оперируя с одним словом, процессор получает возможность обрабатывать сразу несколько команд. Это позволило использовать возросшую производительность компьютера и его возможность обрабатывать одновременно несколько потоков данных.

VLIW (*Very large instruction word*) — процессор, работающий с системой команд сверхбольшой разрядности.

Идея технологии VLIW заключается в том, что создается специальный компилятор планирования, который перед выполнением прикладной программы проводит ее анализ и по множеству ветвей последовательности операций определяет группу команд, которые могут выполняться параллельно. Каждая такая группа образует одну сверхдлинную команду.

Это позволяет решать две важные задачи:

- во-первых, в течение одного такта выполнять группу коротких («обычных») команд,
- во-вторых, упростить структуру процессора.

Этим технология VLIW отличается от суперскалярности. В последнем случае отбор групп одновременно выполняемых команд происходит непосредственно в ходе выполнения прикладной программы (а не заранее), что усложняет структуру процессора и замедляет его скорость.