

**Лекція № 2 з навчальної дисципліни  
“Архітектура обчислювальних систем”.**

**Розділ 1. Організація апаратної частини комп'ютерів**

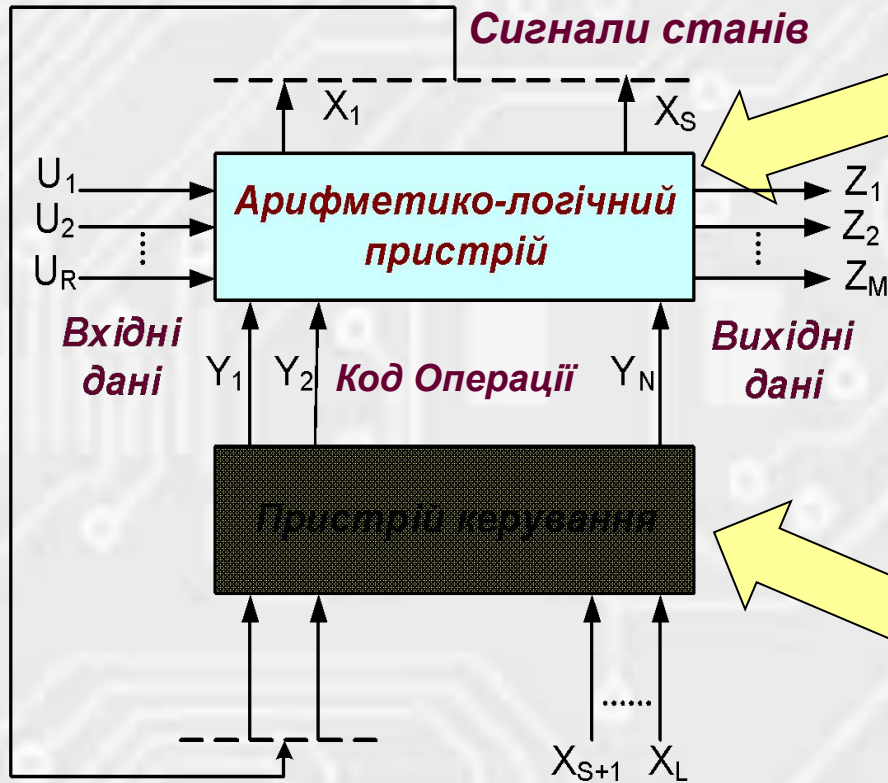
**Модуль 1.** Організація ядра обчислювальної системи (центрального процесора, пам'яті та системного інтерфейса). Методи розміщення інформації у пам'яті комп'ютерів.

**Тема лекції:  
Загальний огляд архітектури ПК**

**План лекції**

1. Загальна будова процесора
2. Принцип відкритої спільної шини.
3. Системний інтерфейс ПК.
4. Шини розширення.

# 1. Загальна будова процесора



**Арифметико-логічний пристрій** (операційний пристрій) призначений для виконання арифметичних і логічних операцій над числами (словами), що надходять до нього. Основою АЛП є багаторозрядний суматор та набір регістрів для збереження операндів, результату обчислень та іншої інформації.

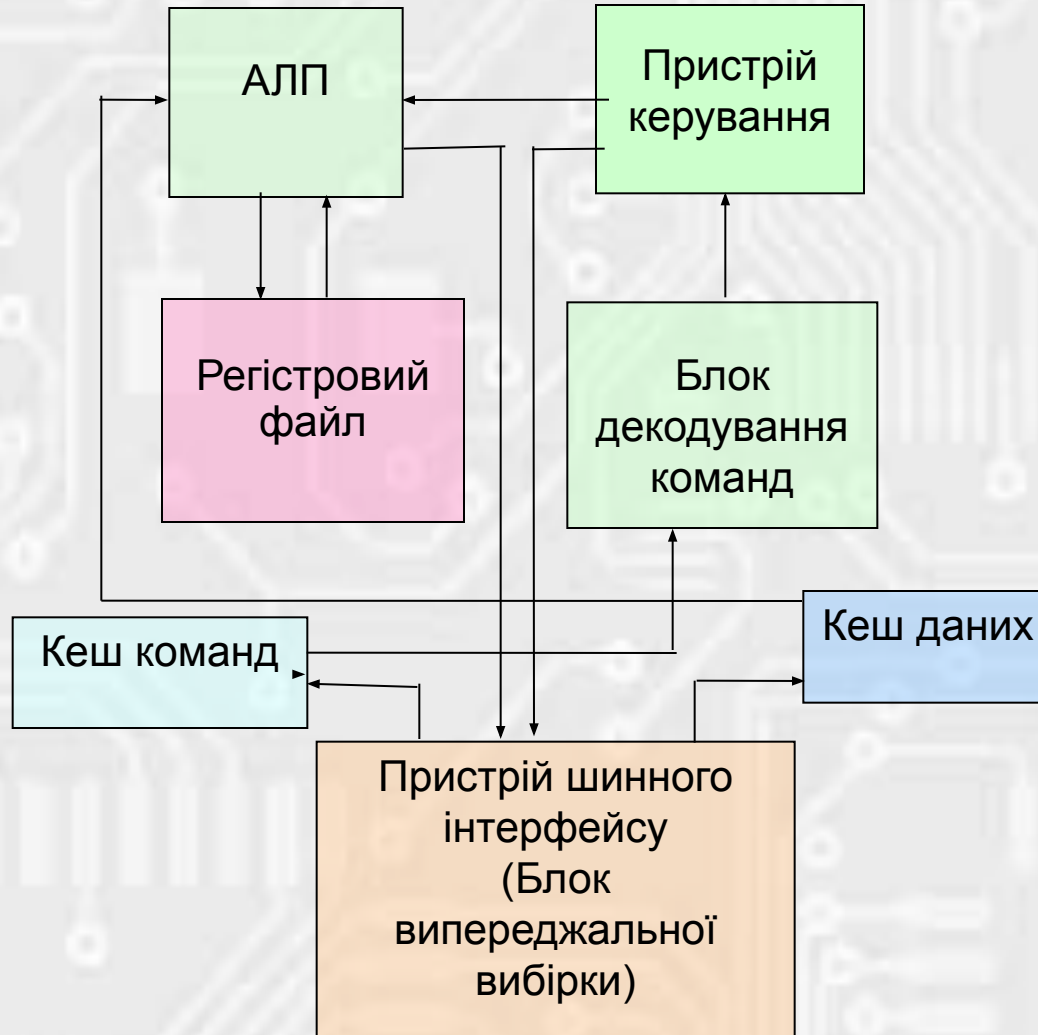
**Пристрій керування (управління)** призначений для організації процесу обчислень. Він координує дії АЛП, генеруючи у визначеній часовій послідовності керуючі сигнали, під дією яких у вузлах АЛП виконуються необхідні операції.

Сукупність АЛП і пристрою керування називають **процесорним пристроєм** або просто процесором.

## Схема процесорного пристрою

- $Y_1, \dots, Y_N$  - керуючі сигнали для виконання визначених мікрокоманд;
- $X_1, \dots, X_S$  - сигнали станів цифрових автоматів АЛП;
- $X_{S+1}, \dots, X_L$  - зовнішні сигнали.

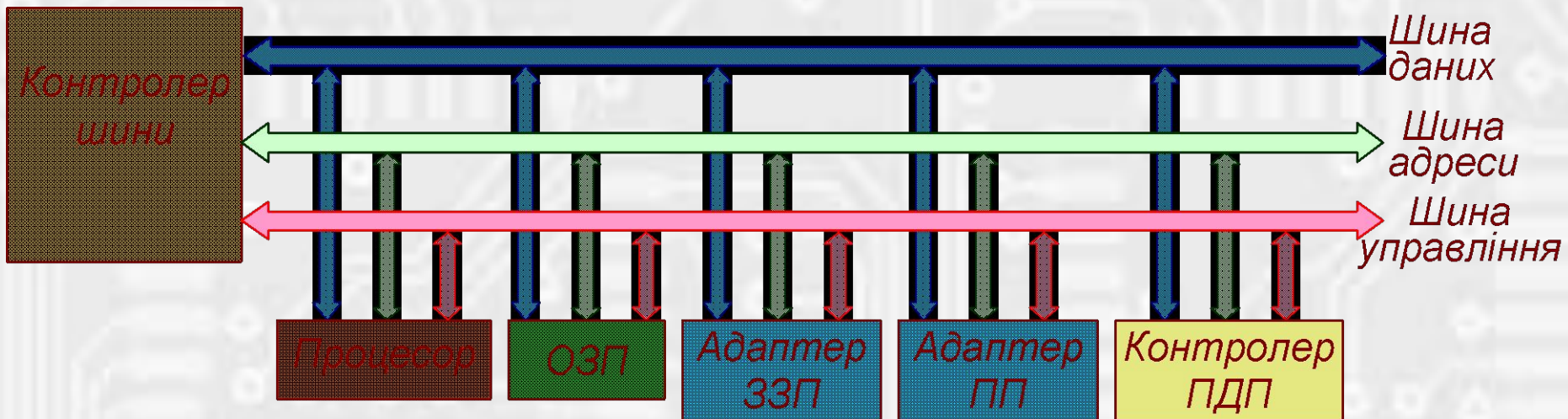
# 1. Загальна будова процесора



***Спрощена структура реального процесора***

## 2. Принцип відкритої спільної шини

- **Системний інтерфейс** ПК складається з трьох шин, що розрізняються за функціональним призначенням: **шини адреси, шини даних та шини управління** (класична архітектура ЕОМ). Разом вони утворюють **спільну системну шину**.
- Для сучасних ПК характерний **модульний принцип побудови (модульна архітектура)**. Окремі пристрої виготовляються у вигляді конструктивно завершених модулів, кожний модуль обов'язково забезпечує стандартне зовнішнє підключення до **спільної шини** без зміни її характеристик. Таким чином, спільна шина забезпечує **одноманітне з'єднання модулів комп'ютера між собою**.
- Спільна шина є **відкритою**, тому що дозволяє збільшувати кількість підключених до неї пристроїв без зміни її структури та характеристик.



## **2. Принцип відкритої спільної шини**

Одночасно обмінюватися інформацією можуть тільки два будь-яких пристрої, причому один виконує функцію передавача (задавального пристрою), другий – приймача (виконавчого пристрою). Всі останні пристрої в цей час є “відключеними” від шини шляхом переведення їх виходів у високоімпедансний стан..

Ініціатором обміну (задавальним пристроєм) може бути процесор, або **контролер прямого доступу до пам'яті** (ПДП). Загальне управління системним інтерфейсом виконує **контролер шини**, який забезпечує її арбітраж, тобто вирішує конфлікти у випадку одночасних запитів на використання шини від декількох задавальних пристроїв.

**Контролер ПДП** є пристроєм управління при обміні даними між периферійним пристроєм (найчастіше накопичувачем інформації), і оперативною пам'яттю. При цьому процесор вивільняється від управління процедурами введення-виведення.

Зовнішні запам'ятовувальні пристрої (ЗЗП) і периферійні пристрої (ПП) підключаються до системного інтерфейсу через **адаптери або контролери**, що забезпечують єдиний інтерфейс і єдині процедури управління різноманітними пристроями.

**Принцип модульної відкритої архітектури характерний для більшості сучасних КС, але замість спільної шини у багатопроцесорних КС використовуються комунікаційні мережі інших типів.**

### 3. Системний інтерфейс ПК

Необхідність підвищення продуктивності та ускладнення структури ПК привела до ускладненню структури шини ПК, тобто до створення набору шин, які мають різну розрядність та пропускну здатність.

**Система шин ПК має ієрархічну структуру.** Найбільш потужні шини розташовані в ядрі ПК, а менш потужні забезпечують зв'язок ядра ПК з периферійними пристроями.

**Фізичною реалізацією системного інтерфейсу є системна плата, на якій розташовані дві мікросхеми комутації шин і контролерів введення - виведення інформації (чипсет).**

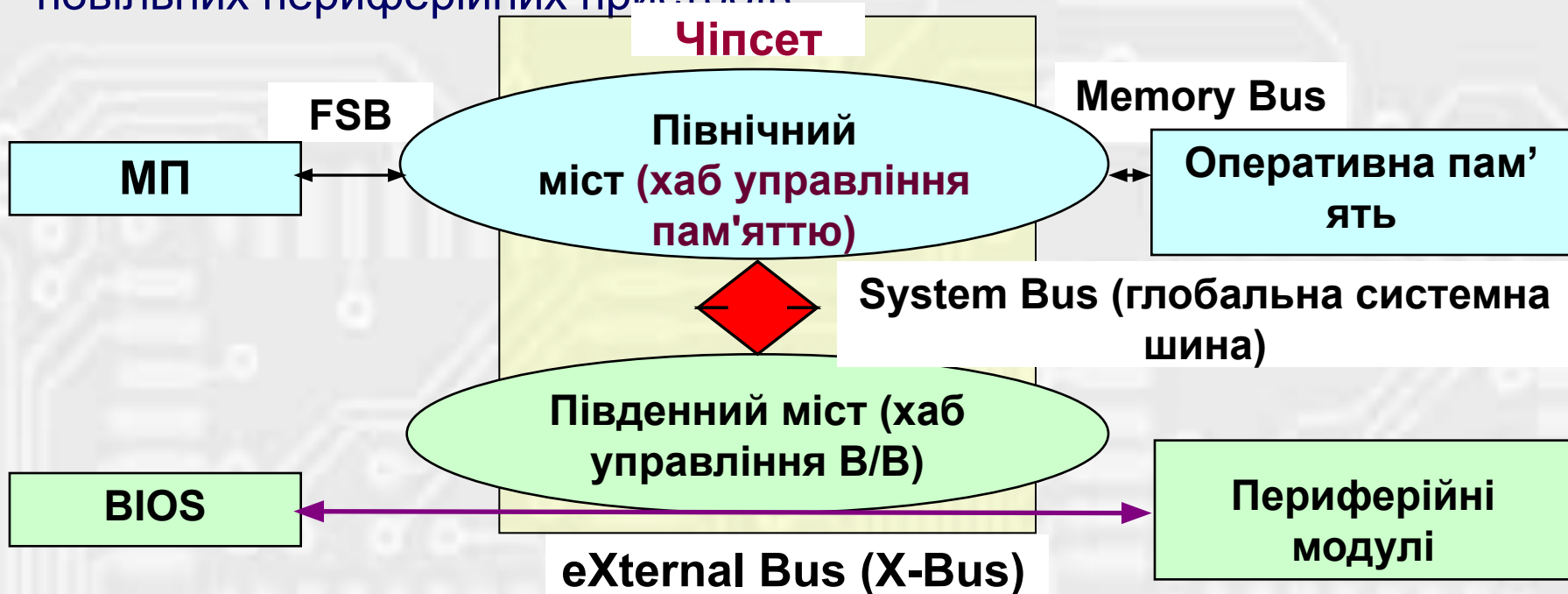
Перша мікросхема називається **північним мостом** і містить контролер ОЗП, який складається з контролера ПДП і мосту (або комутатора) між системною шиною МП, шиною ОП та (іноді) шиною для підключення відеоконтролера (типа AGP) та периферійною шиною PCI (PCI- Express).

Друга мікросхема називається **південним мостом** і служить для підключення до ядра ПК периферійних пристроїв. Вона містить контролери накопичувачів інформації а також внутрішню периферійну шину введення – виведення для підключення повільно діючих периферійних пристроїв (клавіатура, миша, послідовні та паралельні порти, інші пристрої).

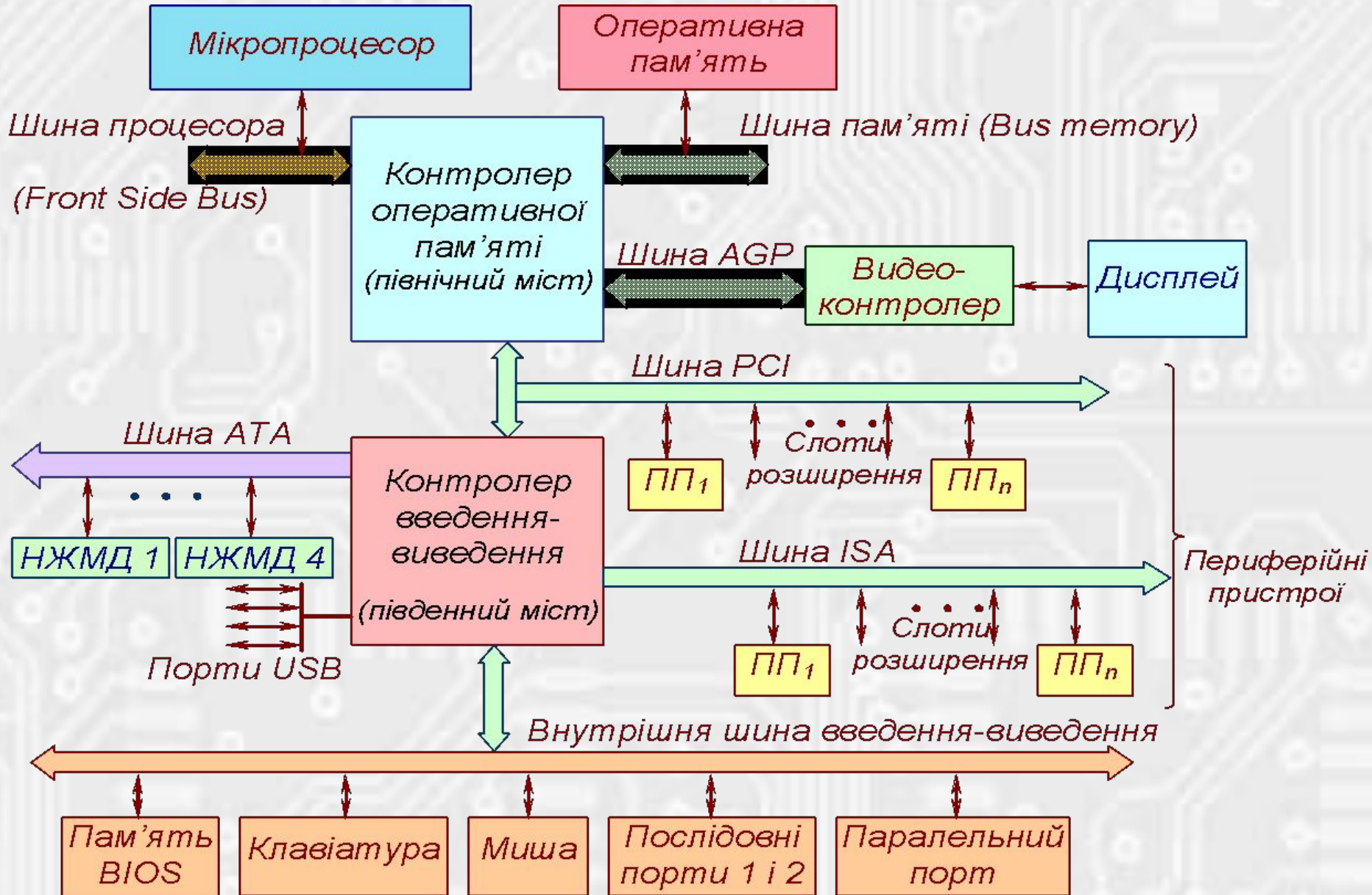
### 3. Системний інтерфейс ПК

#### Узагальнена типова структура шин в ПК

- **локальна шина (Local Bus або FSB – Front Side Bus)** для підключення одного або декількох МП, має розрядність шини даних 64, адреси – 32 або більше, ефективну тактову частоту до 1 ГГц;
- **локальна шина пам'яті (Memory Bus)** для підключення модулів ОЗП має таку ж саму (або більшу) розрядність і тактову частоту, як і FSB;
- **глобальна системна шина (System Bus)** об'єднує всі модулі ПК в єдине ціле;
- **зовнішня (периферійна) шина (eXternal Bus)** має розрядність один байт, входить в склад південного мосту, призначена для підключення повільних периферійних пристроїв



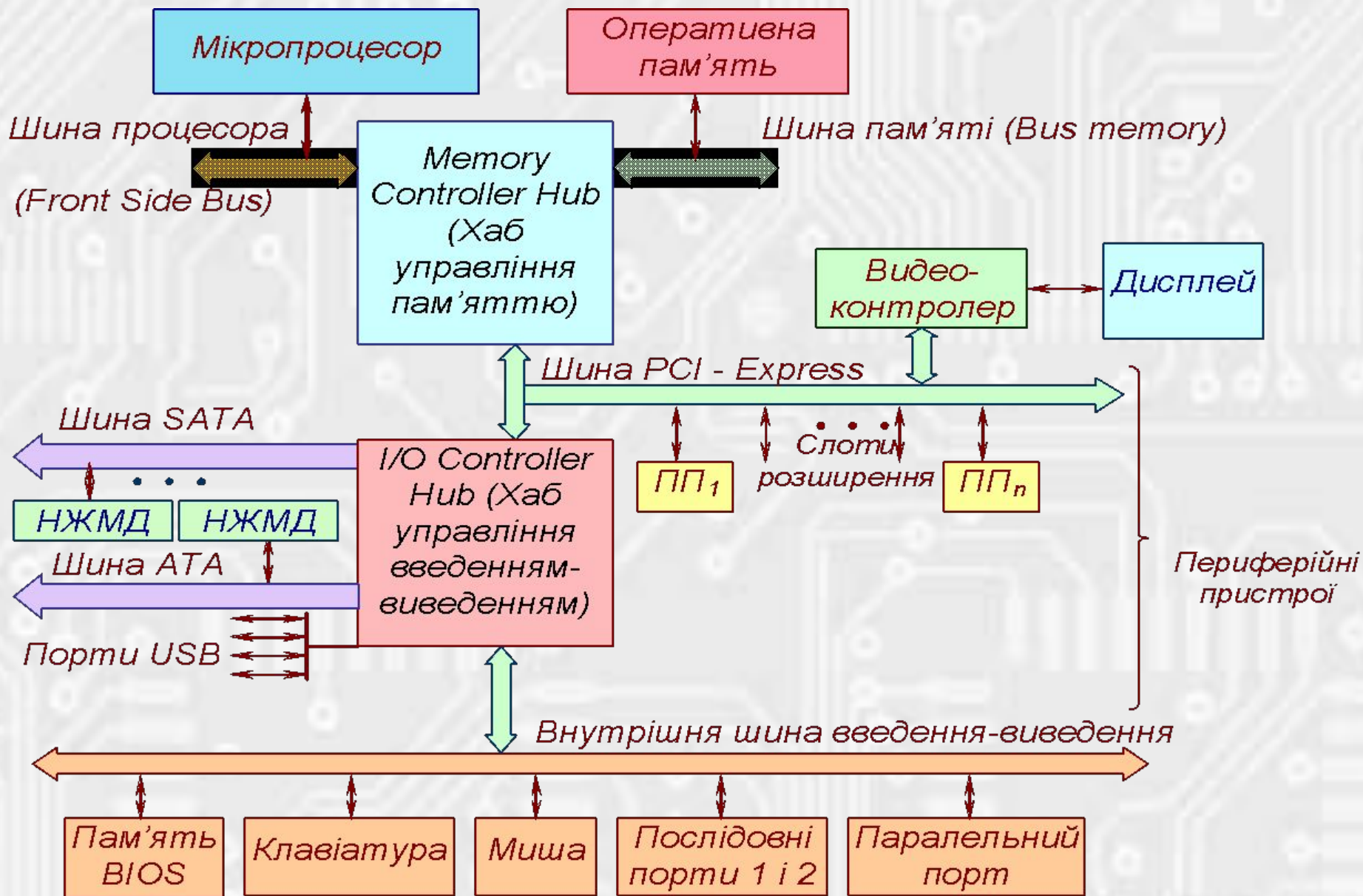
### 3. Системний інтерфейс ПК



**Структура шин ПК (Варіант 1)**

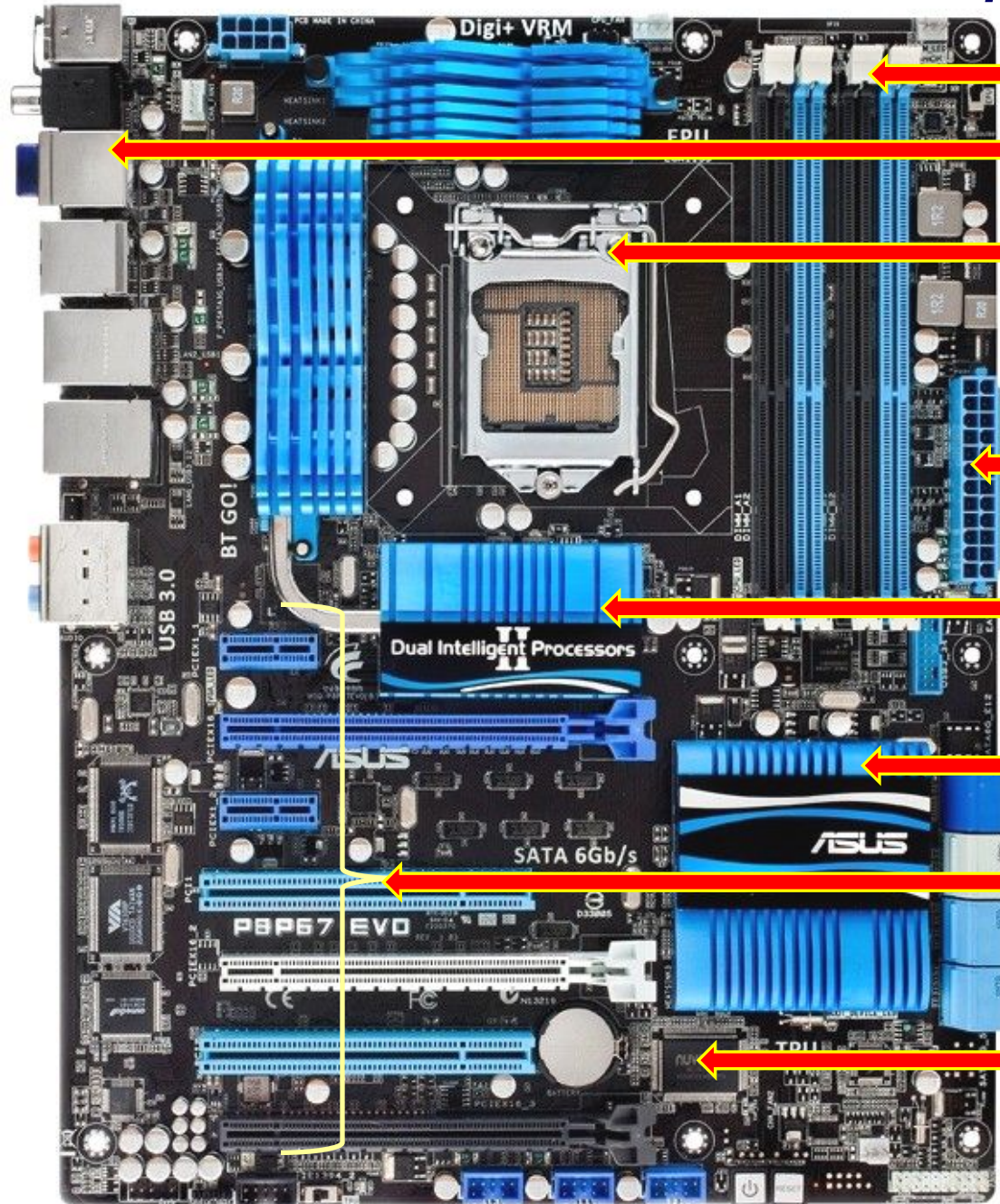


### 3. Системний інтерфейс ПК



**Структура шин ПК (Варіант 2)**

### 3. Системний інтерфейс ПК



Рознімання модулів ОЗП

Рознімання зовнішніх інтерфейсів

Рознімання мікропроцесора

Рознімання блоку живлення

Північний міст

Південний міст

Слоти розширення ( шина PCI Express)

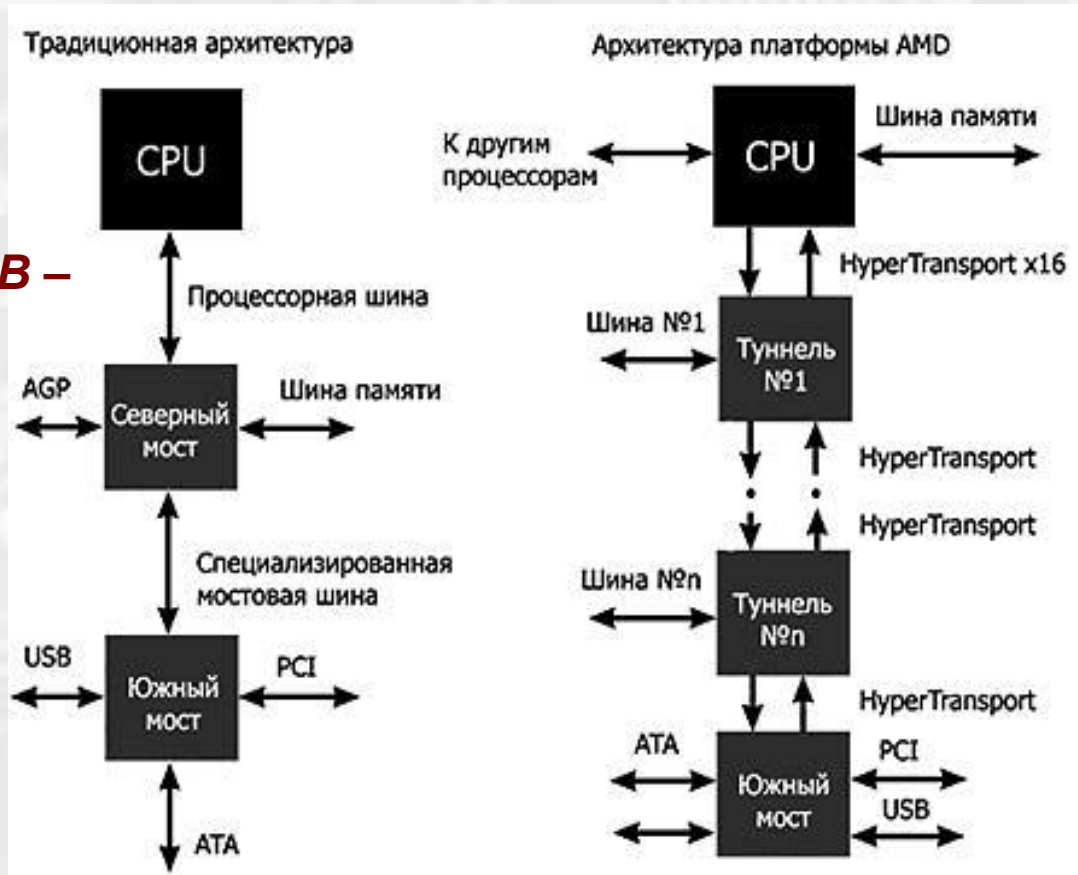
Мікросхема BIOS

### 3. Системний інтерфейс ПК

#### Відмінності в реалізації класичної архітектури

**Intel**

**Паралельна FSB – QPB (Quad-Pumped Bus)**



**AMD**

**Последовна -- HyperTransport**

Тактові частоти ядра МП, FSB, шини пам'яті утворюються множенням частоти опорного генератора НТТ (200 Мгц) на відповідні коефіцієнти (асинхронність FSB, шини пам'яті).

Тактові частоти ядра МП, HyperTransport утворюються множенням частоти опорного генератора НТТ на відповідні коефіцієнти, а частота шини пам'яті – діленням частоти ядра процесора (синхронність FSB, шини пам'яті).

## 4. Шини розширення

Призначені для підключення адаптерів (контролерів) периферійних пристроїв до системної плати.

**Картою (платою) розширення** (expansion card) називають друковану плату, що має крайове рознімання для встановлення в слот розширення. **Слот (slot)** - це щілинне рознімання, у яке встановлюється друкована плата.

Карти розширення, що додають у ПК який-небудь інтерфейс, називають **інтерфейсними картами** (interface card) або адаптерами. **Адаптер** є засобом сполучення якого-небудь пристрою з шиною або інтерфейсом комп'ютера.

**Контролер** виконує ту ж саму функцію, що і адаптер, але він є активним пристроєм, тобто здатний до самостійних дій після одержання команд від обслуговуючої його програми. Складний контролер, як правило, має у своєму складі власний спеціалізований процесор. Для взаємодії з системою адаптери і контролери звичайно мають реєстри введення і виведення, які розташовуватися або в адресному просторі пам'яті, або в спеціальному просторі портів введення-виведення. Для обміну інформацією з зовнішніми пристроями використовуються механізми апаратних переривань, ПДП (DMA – Direct Memory Access), а також пряме управління шиною.

## 4. Шини розширення

Шина	Призначення	Тип шини, розрядність даних	Частота (МГц)	Пропускна здатність (Мбайт/с)
<b>ISA-8/ ISA-16</b> (Industry Standard Architecture)	Будь-які плати розширення (застаріла, але частково збереглася у вигляді шини eXternal Bas).	Паралельна, 8/16	8	4/8
<b>PC/104</b>	Для побудови промислових контролерів і убудованих комп'ютерів (застаріла).	Логічно еквівалентна ISA, відрізняється типом рознімання і навантажувальною здатністю		
<b>EISA</b> (Extended ISA)	Будь-які плати розширення. Стандартизоване розширення шини ISA, застосовувалася в основному у серверах (застаріла).	Паралельна, 32	8, 33	33,3
<b>VLB</b>	Будь-які плати розширення. Доповнення до шини ISA/ EISA. Прив'язана до шини процесора 486 (застаріла).	Паралельна, 32/64	33-55, 66	132

## 4. Шини розширення

Шина	Призначення	Тип шини, розрядність даних	Частота (МГц)	Пропускна здатність (Мбайт/с)
<b>PCI</b> (Peripheral Component Interconnect) - шина з'єднання периферійних компонентів.	Будь-які плати розширення. Основна шина розширення ПК.	Паралельна, 32/64	33/66	132/264/528
<b>AGP</b> (Accelerated Graphic Port)	Для підключення графічного адаптера. Утворює виділений канал зв'язку чипсета тільки з одним пристроєм.	Паралельна, 32-128	66/66*2/ 66*4	264/533/ 1066
<b>PCI Express</b>	Будь-які плати розширення. Основна шина розширення сучасних ПК. Сумісність із шиною PCI досягається об'єднанням 32 смуг в одному розніманні.	Послідовна, від 1 до 32 смуг.	2,5 ГГц – 10 ГГц	До 250 Мбіт/с для кожній смуги

**Тенденція – перехід від паралельних синхронних шин до високочастотних послідовних.**