

**МИКРОКОНТРОЛЛЕР –
ОДНОКРИСТАЛЬНАЯ
МИКРОПРОЦЕССОРНАЯ
СИСТЕМА С
ПРОГРАММНОЙ ЛОГИКОЙ**

- **Принцип микропрограммного управления.** Функции выполнения операций над информацией в цифровых системах (устройствах) возлагаются на **процессор (П)**.
- Построение П базируется на **принципе микропрограммного управления (МКПРУ)**, согласно которому:
- => любая операция над словами информации (двоичными кодами), реализуемая П, рассматривается как сложное действие, которое разделяется на последовательность элементарных действий, называемых **микрооперациями (МКОП)**;
- => для управления порядком следования МКОП используются **логические условия (ЛУ)**, которые отражают состояние П после выполняемых МКОП в виде логического 0 или 1;
- => процесс выполнения МКОП в П описывается в форме **алгоритма**, представленного в терминах МКО и ЛУ, и называется **микропрограммой (МКПР)**;
- => МКПР используется как форма представления функции П, на основе которой определяются его **структура и порядок функционирования во времени**.
- В структурно-функциональном отношении процессор разделяется на две части : *операционный* и *управляющий* автоматы (рис. 15.1.1).

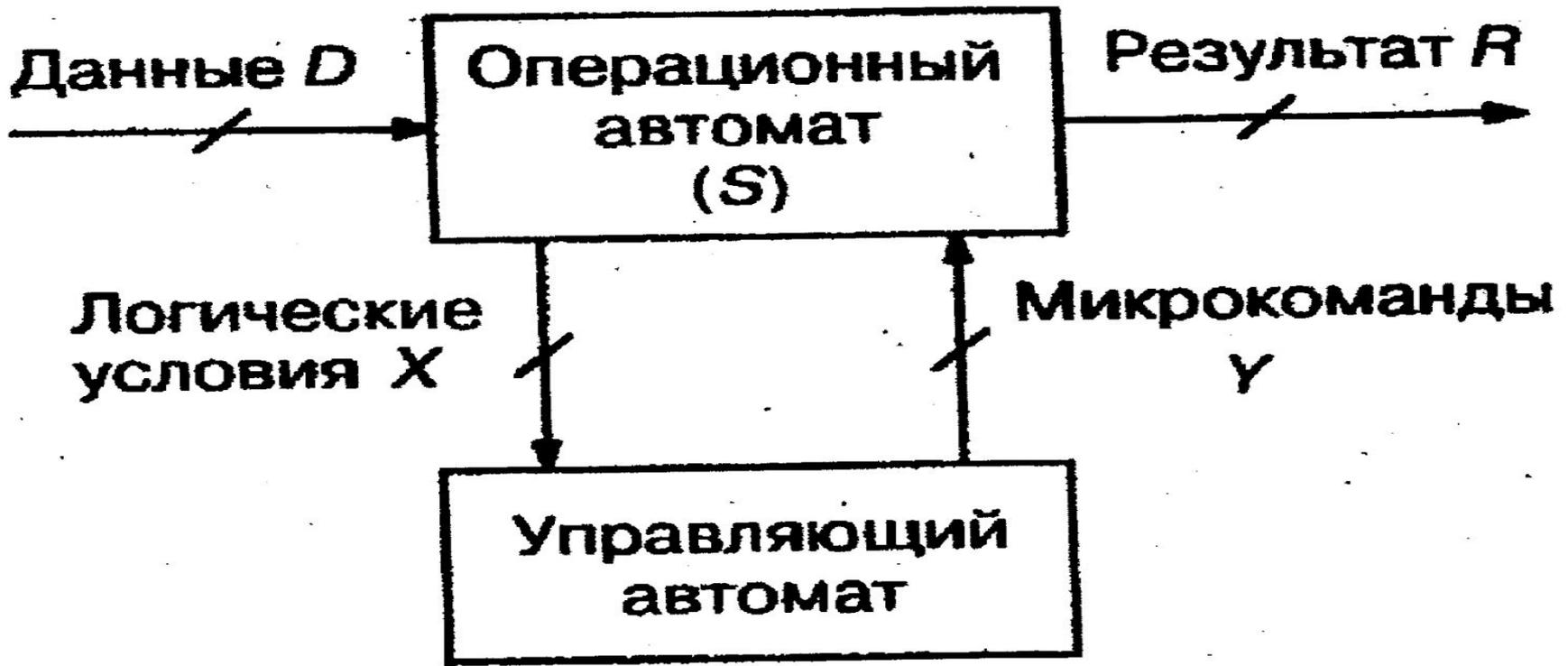


Рис. 15.1.1. Структура процессора



Рис. 15.1.2. Структура операционного автомата

• Структура процессора.

- Операционный автомат (ОА) предназначен:
- => для хранения множества входных (D), выходных (R) и внутренних (S) слов;
- => для выполнения набора МКОП для получения результата R;
- => для формирования множества осведомительных сигналов (ОсвдС) X, отождествляемых с определенными логическим условиям (ЛУ).
- МКОП, реализуемые ОА, инициируются множеством управляющих сигналов (МнУС) $Y = \{y_1, \dots, y_N\}$, каждый из которых соответствует определенной МКОП.
- ОА можно представить в виде трех функциональных модулей (рис. 15.1.2): **памяти, комбинационной схемы, реализующей микрооперации, и комбинационной схемы, вычисляющей значения логических условий.**
- Управляющий автомат (УА) генерирует последовательность управляющих сигналов из множества Y, предписанную (МКПР) и соответствующую значениям ЛУ X. При выполнении П пакета МКПР на его входы последовательно подаются коды МКОП, которые соответствуют той или иной МКПР. На входы П могут поступать внешние сигналы ЛУ, а с выходов сниматься сигналы для управления внешними устройствами.

- Структура УА во многом зависит от принципа его построения. В УА, построенных по **принципу схемной логики**, необходимая последовательность управляющих сигналов Y вырабатывается с помощью определенным образом соединенных логических элементов (обычно в виде интегральных микросхем с малой и средней степенью интеграции).
- При использовании **принципа программируемой логики** управляющие сигналы Y вырабатываются на основе МКПР, хранимой в постоянных запоминающих устройствах или программируемых логических матрицах.
- ОА и УА могут быть заданы своими функциями или перечнем выполняемых ими действий, на основании которых строятся схемы автоматов.
- Для построения схем ОА и УА а должны быть заданы их функции в виде перечня выполняемых действий. Функции операционного автомата заданы, если определены множества D, R, S, Y, X . Функции УА задаются операторной схемой алгоритма (микропрограммой) с использованием множеств Y, X . Это может быть граф-схема алгоритма, которая устанавливает порядок проверки логических условий (X) и порядок следования управляющих сигналов

- **. УПРАВЛЯЮЩИЙ АВТОМАТ С ПРОГРАММИРУЕМОЙ ЛОГИКОЙ (УА с ПРЛ)**

- **Принцип УА.** Рассмотрим принцип построения УА, при котором генерирование управляющих сигналов (УС) МКПР, хранимой в ячейках управляющей памяти.
- Совокупность УС $Y = \{y_1, y_2, \dots\}$ на каждом тактовом периоде образует **микрокоманду (МКК)**. Последовательность МКК, предназначенную для выполнения некоторой операции, называют **микропрограммой (МКПР)**. При этом выполнение операции сводится к выборке из управляющей памяти (УП) последовательно МКК МКПР и выдаче с их помощью УС Y в операционный автомат (ОА). В УП можно хранить много МКПР, предназначенных для выполнения различных операций. Выбор той или иной МКПР осуществляется с помощью команды, поступающей из оперативной памяти (ОП). Выбранная МКПР реализуется путем последовательного считывания МКК МКПР из ячеек УП. При таком принципе управления в каждом такте определяется адрес ячейки в УП, откуда должна считываться следующая МКК МКПР.

- МКК МКПР содержит ряд полей. Для каждого поля отведено определенное количество разрядов. Совокупность полей называют **форматом МКК (ФМКК)**. Как правило, в ФМКК МКПР имеется
 - => поле **управляющих сигналов**, представляющее собой МКК Y для управления ОА;
- => поле **условий перехода**, в котором указывается вид перехода: *условный* или *безусловный*.
- При условном переходе указывается логическое условие X_{it} по которому осуществляется переход;
- => поле **адреса**, в котором указывается ориентировочный адрес следующей МК МКПР. В общем случае адрес зависит от логических условий. В зависимости от вида перехода и выполнения (невыполнения) логического условия указанный адрес сохраняется или модифицируется (изменяется).
- Обобщенная структура УА изображена на рис. 15.4.1 и включает в себя помимо управляющей памяти блок МКПРУ, основная функция которого состоит в формировании адреса следующей МКК.

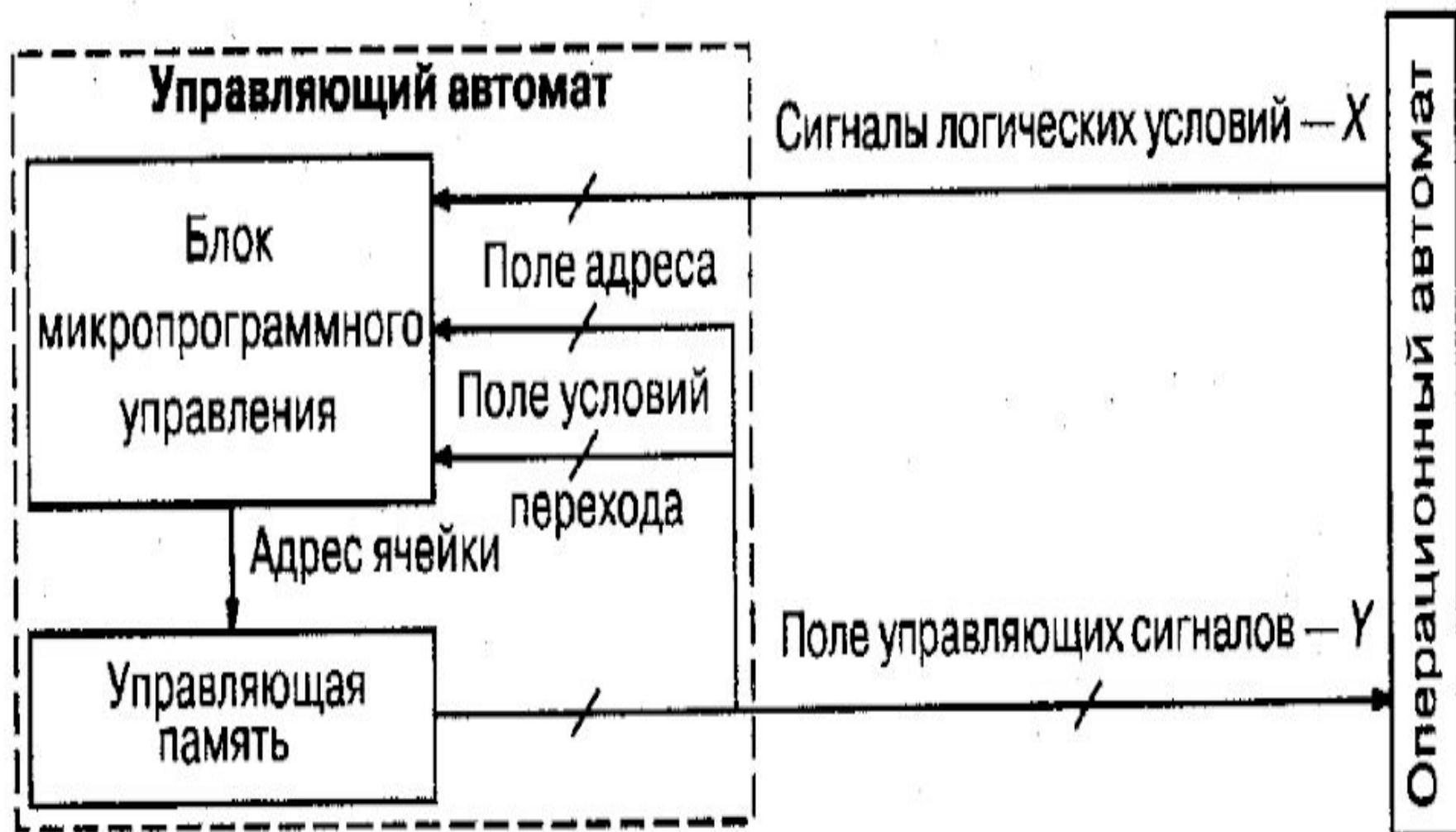


Рис. 15.4.1. Структура управляющего автомата с программируемой логикой

- По состоянию полей адреса и условий перехода текущей МКК, а также по значению сигналов логических условий, выдаваемых операционным автоматом, в блоке МКПРУ формируется адрес ячейки памяти, в которой хранится следующая МКК исполняемой МКПР. В следующем тактовом периоде МКК считывается из управляющей памяти. Разряды поля **управляющих сигналов** поступают в ОА, который выполняет данную микрокоманду Y_k , а разряды поля **адреса** и поля **условий перехода** — в блок МКПРУ, который формирует адрес очередной МКК. Процесс продолжается до тех пор, пока не будет выполнена вся МКПР. Так как структура УА стандартна, основные усилия разработчика направлены на составление МКПР, которая записывается в ячейки постоянного запоминающего устройства (**ПЗУ**).

• ОБЩИЕ СВЕДЕНИЯ О МИКРОПРОЦЕССОРАХ

- **Структурно-функциональные особенности микропроцессоров.** Рассмотренная выше структура в виде ОА и УА дает наглядное представление о принципах построения и функционирования процессора (П). **Универсальные процессоры (УП)** включают в себя большое число различных цифровых узлов и каналов для обмена информацией между ними и поэтому обладают широкими функциональными возможностями.
- **Микропроцессором (МКП)** называют универсальный процессор, построенный на одной или нескольких интегральных микросхемах.
- На МКП возлагается выполнение следующих основных функций:
- => выборка команд из внешней памяти, их дешифрация и выполнение; => прием данных из внешней памяти, выполнение над ними арифметических, логических и других операций, определяемых кодом команды, и передача обработанных данных во внешние устройства или память;
- => генерирование сигналов состояния, управления и времени, необходимых для нормальной работы внешних устройств и памяти;
- => реагирование на внешние сигналы от внешних устройств и обслуживание их запросов.

- Основу ОА МКП составляет арифметическо-логическое устройство (АЛУ), которое в большинстве случаев :
- => состоит из двоичного сумматора со схемами ускоренного переноса, регистров для временного хранения операндов и регистра-сдвигателя, комбинационных схем для выработки логических условий и работы с десятичной арифметикой;
- => *выполняет* операции арифметического сложения и вычитания, пересылки, логического И и ИЛИ, инверсии, сложения по модулю 2, сдвига и др. УА, или устройство управления, в МП строится на основе схемной или программируемой логики.
- Кроме того, МП содержат блок регистров, образующий их внутреннюю память.
- Связь между всеми узлами и блоками микропроцессора осуществляется по многоуровневым **шинам** (магистралям).
- По функциональному назначению различают *шину данных, шину адреса и шину управления*. Внутренняя *шина данных* соединяет между собой АЛУ, устройство управления, блок регистров общего назначения, регистр адреса.
- *Шина адреса* предназначена для обращения к ячейкам внешней памяти и определяет их число. Например, 16-разрядная адресная шина позволяет прямо адресовать $2^{16} = 64\text{К}$ ячеек памяти, где $\text{К} = 2^{10} = 1024$.
- Двухнаправленная *шина управления* обычно служит для передачи управляющих сигналов, признаков состояния процессора и периферийного оборудования. По ней передаются: синхронизирующие сигналы; сигналы обращения к памяти (чтение, запись); сигналы, информирующие микропроцессор о состоянии внешних устройств (готовность); сигналы запроса и разрешения прерывания от внешних

Микропроцессоры с полным набором команд (CISC — Complete Instruction Set Computer).

- Такие МП используют программирование (ПРВ) на языке команд и выполняются на одном кристалле. Они имеют фиксированную разрядность слова данных и фиксированный набор команд. Каждая команда представляет собой определенную последовательность микрокоманд. На ее выполнение может затрачиваться несколько машинных циклов (обращений к внешним по отношению к микропроцессору памяти и устройствам), каждый из которых включает в себя 1-5 и более рабочих тактов.

- Основными блоками МП являются (рис. 15.5.2):
- => **блок арифметическо-логических операций (АЛО)**, осуществляющий обработку поступающих данных. Перечень АЛО зависит от типа МП. В большинстве МП выполняются следующие операции: арифметическое сложение и вычитание; логические операции ИЛИ, И, НЕ, ИСКЛЮЧАЮЩЕЕ ИЛИ; арифметические и логические сдвиги вправо и влево и др.
- Что касается операций умножения и деления, то в 8-разрядных МП они выполняются программным способом, в 16- и 32-разрядных МП для их реализации предусмотрены специальные команды. Блок АЛО строится на основе двоичного сумматора со схемами ускоренного переноса, регистров для временного хранения операндов и регистров-сдвигателей, комбинационных схем для выработки логических условий, схем десятичной коррекции и других функциональных узлов;
- => **блок обработки команд**, предназначенный для приема, декодирования и выполнения поступающих из внешней памяти команд;

- => **блок формирования адреса**, обеспечивающий адресацию к внешней памяти и внешним устройствам. Его основными узлами являются программный счетчик, указатель стека, адресный регистр; .
- => **блок регистров**, выполняющих функции сверхоперативной внутренней памяти, функцию временного хранения операндов и др.
- Среди регистров следует выделить:
- - **регистры общего назначения и регистр-аккумулятор**, предназначенные для временного хранения операндов в процессе выполнения операций;
- - **регистр признаков, или слова состояния программы**, фиксирующий наличие переполнения, нулевой результат, положительный или отрицательный знак в АЛУ или признаки устройства управления: наличие запроса прерывания, разрешение или маскирование прерывания и др.

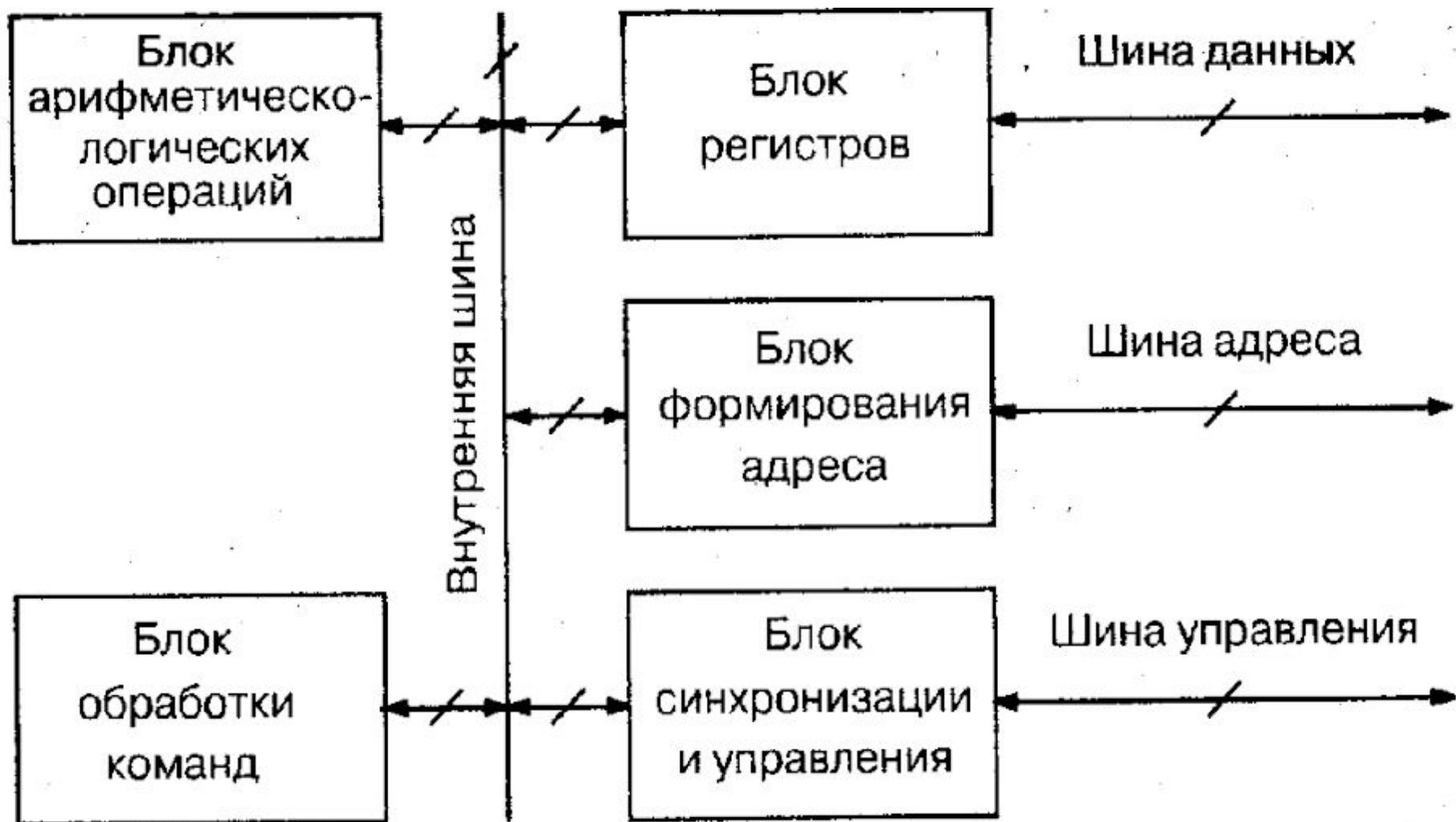


Рис. 15.5.2. Структура микропроцессора с фиксированным набором команд

- Для связи между отдельными блоками и узлами МП используется внутренняя магистраль, включающая в себя в общем случае шины для передачи *данных, адреса и управляющих сигналов*. Для организации обмена информацией между МП и внешними устройствами, МП и памятью предусматриваются выводы.
- В приведенной на рис. 15.5.2 схеме МП предусмотрены выводы для подключения к внешним шинам *данных, адреса и управления*. В некоторых микросхемах выводы для данных и адреса могут быть совмещены. В этом случае передача данных и адреса разделена во времени.
- *Устройство управления* строится на принципах схемной или программируемой логики и координирует процесс выполнения каждой команды путем генерации последовательности МКК.
- Из-за ограниченного числа внешних выводов шина данных обычно работает в *режиме временного мультиплексирования*, т. е. противоположные направления обмена данными между МП, внешней памятью или другими внешними устройствами разделены во времени.

- **Микропроцессоры с сокращенным набором команд** (RISC — Reduce Instruction Set Computer).
- Развитие традиционных CISC-архитектур МП по пути расширения функциональных возможностей и снижения затрат на ПРВ привело к увеличению числа команд в наборе и числа МКК в команде. Следствием этого явилось усложнение интегральных схем и снижение быстродействия выполнения программ. Один из возможных путей устранения указанных недостатков состоит в использовании сокращенного набора команд, организация которого подчинена увеличению скоростей их выполнения.
- Основная особенность RISC-процессоров состоит в использовании небольшого набора часто используемых команд одинакового формата, которые могут быть выполнены за один командный цикл (такт) центрального П. Более сложные, редко используемые команды реализуются на программном уровне. Однако за счет значительного повышения скорости исполнения сокращенного набора команд средняя производительность RISC-процессоров оказывается выше, чем у CISC-процессоров.
- Большинство команд RISC-процессоров связано с операцией регистр-регистр. Для обращения к памяти оставлены наиболее простые с точки зрения временных затрат операции загрузки в регистры и записи в память. За счет сокращения аппаратных средств, необходимых для декодирования и выполнения сложных команд, достигается существенное упрощение интегральных схем RISC-процессоров и снижение их стоимости.

Микроконтроллеры (МК) - однокристальные микропроцессорные системы (МПС).

- Самостоятельную группу образуют однокристальные МПС, предназначенные для управления различными устройствами в реальном времени. Такие системы, встраиваемые в аппаратуру потребителя, называют *однокристальными микроконтроллерами (ОМК)*, или *микроЭВМ*. В отличие от БИС МП ОК, помимо процессорного элемента (АЛУ со схемами управления), содержат:
- ОЗУ данных, ПЗУ микропрограмм, устройства ввода/вывода, счетчики/таймеры, сторожевой таймер, генератор тактовых импульсов, логику прерываний и другие функциональные узлы.
- ОК имеют гарвардскую архитектуру с разделенными шинами данных и программ, и строятся, как правило, на основе RISC-процессоров.
- Одним из крупнейших производителей МК является фирма Atmel, выпускающая МК серии AVR, работающих на частоте от 4 до 20 МГц и с широким диапазоном объема памяти, поэтому пользователь имеет возможность выбора для своих целей оптимальный тип МК с точки зрения цена/качество.
- МК, совместимые с этим семейством, выпускают фирмы Motorola и Analog Devices.
- Семействам МК серии AVR присущи все передовые технологии: однократно или многократно электрически программируемые пользователем ППЗУ, хорошо развитая архитектура с использованием RISC-процессоров, минимальное энергопотребление и размеры корпуса, высокая производительность, функциональная законченность, низкая стоимость.
- Следует отметить хорошей программное сопровождение формой Atmel продукции. Разработаны и находятся в прямом доступе программы AVR Studio, Code Vision и др., призванные облегчить нелегкий труд программистов на языках Ассемблер и СИ.
- Благодаря этому МК серии AVR находят весьма широкое и разнообразное применение.