

ЛЕКЦИЯ 2-7

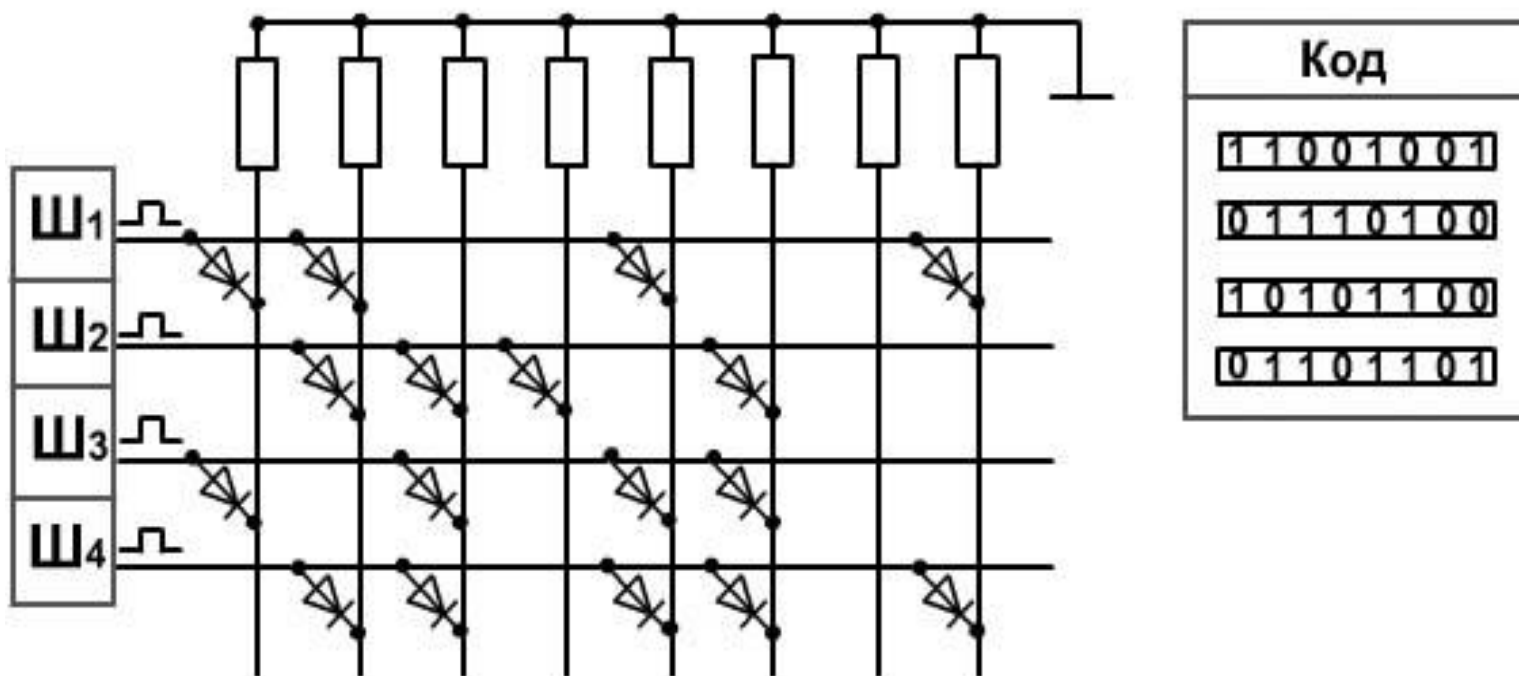
ПОСТОЯННЫЕ ЗАПОМИНАЮЩИЕ УСТРОЙСТВА (ROM, PROM, EPROM, EEPROM, FLASH).

Схемотехника запоминающих элементов ПЗУ

Основные ПЗУ: ROM, PROM, EPROM, EEPROM

Масочные ЗУ ROM(M)

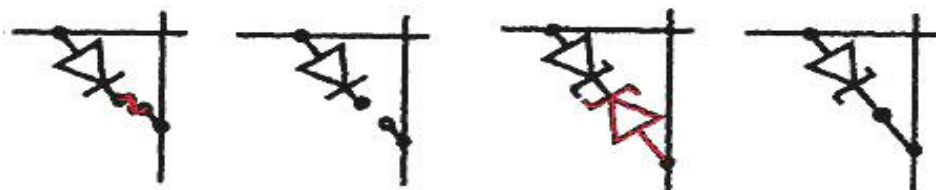
Программируются при изготовлении методами интегральной технологии при помощи фотошаблонов.



Схемотехника запоминающих элементов ПЗУ

Однократно программируемые ПЗУ (PROM)

Программируются устранением или созданием специальных перемычек.



а

б

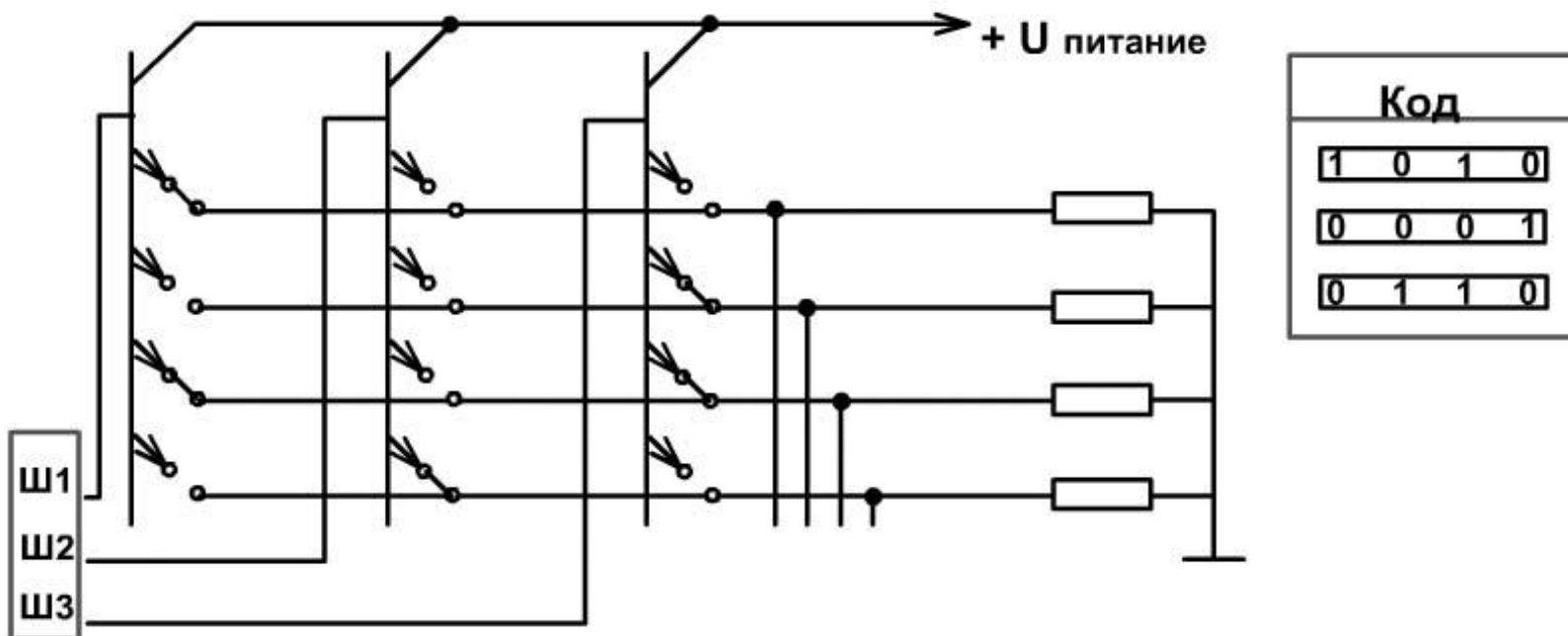
Запоминающие элементы с плавкими перемычками (а) и диодными парами (б)



	Y1	Y2	Y3	Y4
X1	1	0	1	0
X2	0	1	0	0
X3	0	1	0	1
X4	1	0	0	1

Однократно программируемые ПЗУ (PROM)

ПЗУ с однократным программированием создавались на многоэмиттерных транзисторах.



Структура ПЗУ ограничивалась в основном по типу 2D.

ПЗУ с многократным программированием (репрограммируемые ПЗУ - РПЗУ)

Такие ПЗУ позволяют выполнить многократно запись и стирание информации.

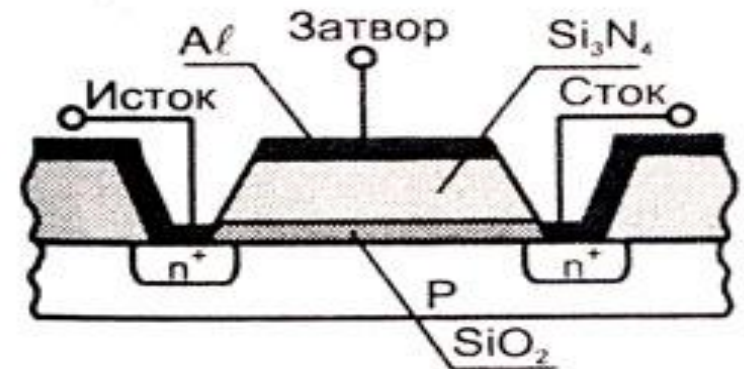
Различают **EPROM** - ПЗУ с плавающим затвором. Для этого типа памяти на плавающем затворе аккумулируются электроны.

EEPROM - ПЗУ, где используется двухслойная структура затвора. Для этого типа памяти скопление информации происходит на границе слоев.

EPROM (Electrically Programmable ROM)

Программирование выполняется электрическим способом подачей напряжения программирования амплитудой 15...20 В. Стирание старой информации выполняется ультрафиолетовыми лучами.

В EPROM можно выполнить и электрическое стирание, путем подачи на затвор низкого потенциала, а на сток/исток высокого.

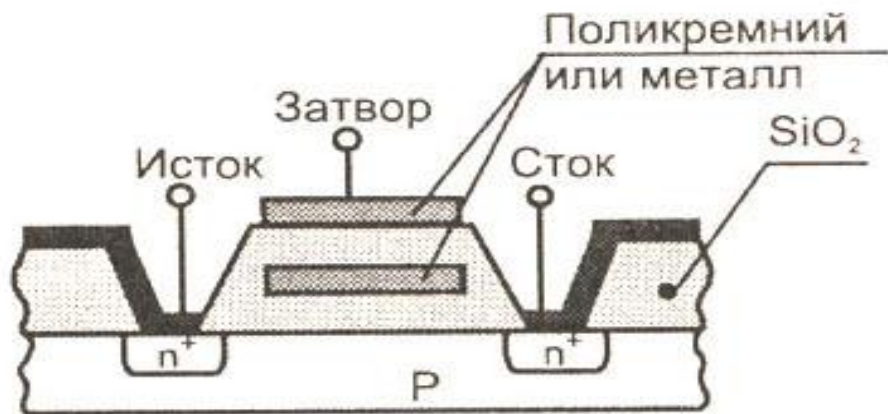


EEPROM (Electrically Erasable Programmable ROM)

Такие ПЗУ также позволяют выполнить многократно запись и стирание информации. В качестве ЗУ в EEPROM используется лавинно-инжекционный МОП (ЛИЗМОП) транзистор с плавающим затвором.

Запись и стирание старой информации выполняется электрическими импульсами.

Структура ЛИЗМОП-транзистора с двумя затворами:



Flash-пам'ять

Flash-память по типу ЗУ и основным принципам работы является подобием памяти EEPROM, но имеет ряд архитектурных и структурных особенностей. Уменьшенные размеры n/p слоев кристалла повышают быстродействие ЗЭ и уменьшают занимаемую площадь на кристалле.

В первых микросхемах Flash-памяти стиралась сразу вся информация. На ряду со схемами с одновременным стиранием имеются независимые блоки, и стирание может выполняться блоками.

Двумя основными направлениями эффективности использования Flash-памяти является:

1. Хранение не очень часто изменяемых данных (программ).
2. Замена памяти на магнитных носителях.

Микросхема для замены жестких магнитных дисков (файл, flash-память, flash-file, memory, ffm) содержит более развитые средства перезаписи информации, и имеют симметричную структуру (идентичные блоки).

В первом типе – несимметричные структуры boot block flash memory.

Одним из основных элементов структуры flash-памяти является матрица запоминающих элементов. В схемотехнике накопителей развивается два направления:

1. На основе ячеек типа «или-не» **nor**
2. На основе ячеек типа «и-не» **nand**

Первый тип ячеек обеспечивают быстрый доступ к словам при произвольной выборке, а второй тип обеспечивает последовательный доступ.

Структуры с ячейками «и-не» более компактны, имеют большую емкость, используются для замены магнитных носителей.

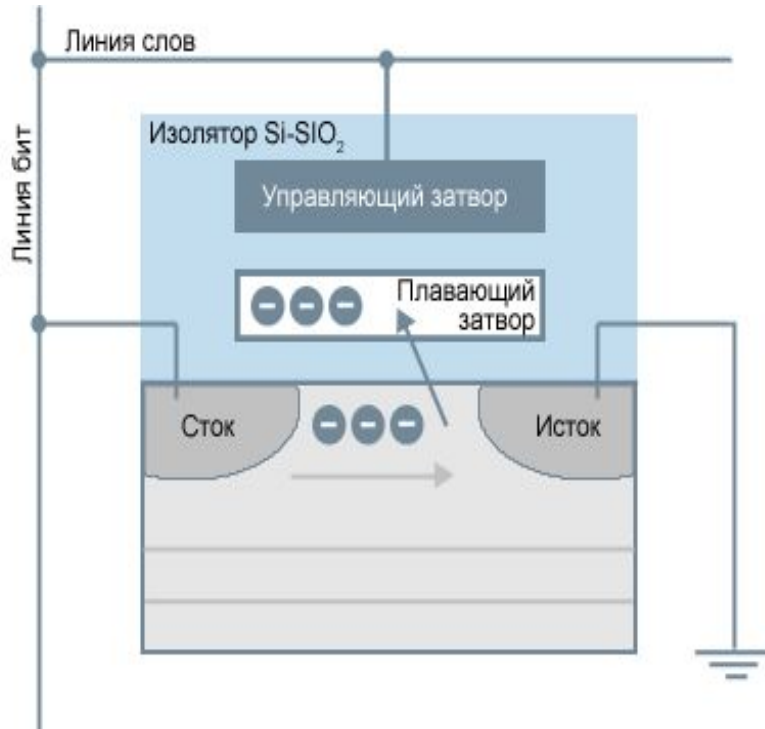
«Или-не» ячейки используются для хранения программ.

Существует еще одна разновидность flash-памяти, у которой в одном транзисторе хранится не один, а два бита, называется ***strata-flash***.

Это обеспечивается тем, что в плавающем затворе транзистора фиксируется не только наличие и отсутствие заряда, но и определяется его величина, которая может иметь несколько значений.

Технологии и структуры флэш-памяти

Структура ячейки флэш-памяти памяти

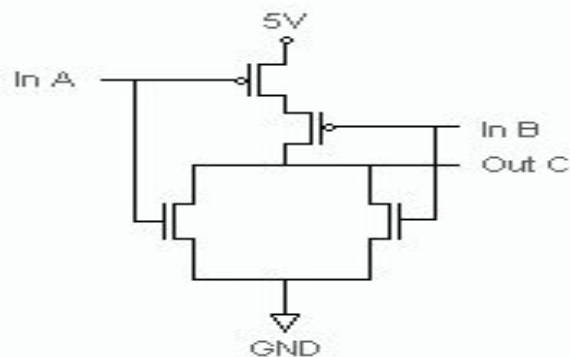


Структура ячейки характерна для большинства флэш-чипов и представляет из себя транзистор с двумя изолированными затворами: управляющим (**control**) и плавающим (**floating**). Важной особенностью последнего является способность удерживать электроны, то есть заряд.

Технологии и структуры флэш-памяти

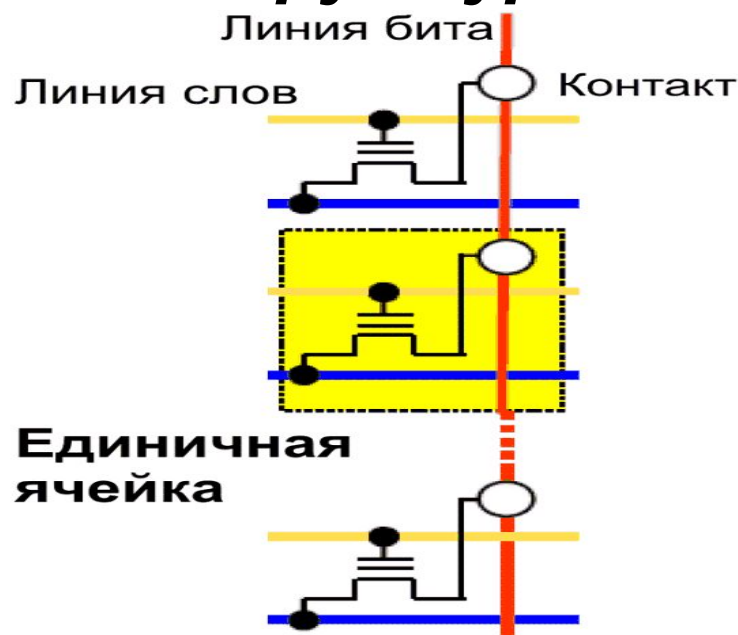
В настоящее время можно выделить две основных структуры построения флэш-памяти: память на основе ячеек NOR и NAND.

Ячейка NOR



A	B	C(or)	C(nor)
0	0	0	1
0	1	1	0
1	0	1	0
1	1	1	0

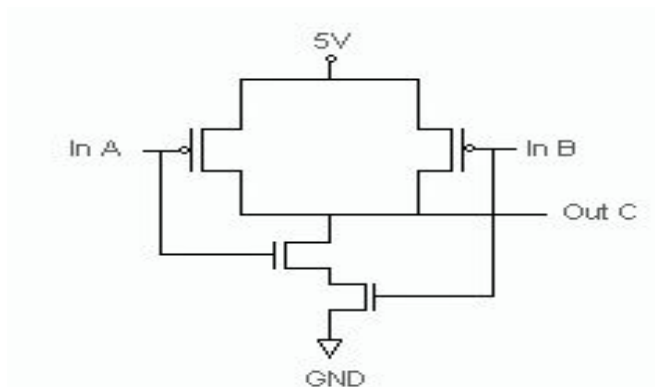
Структура NOR



Структура NOR состоит из параллельно включенных элементарных ячеек хранения информации, что обеспечивает возможность произвольного доступа к данным и побайтной записи информации.

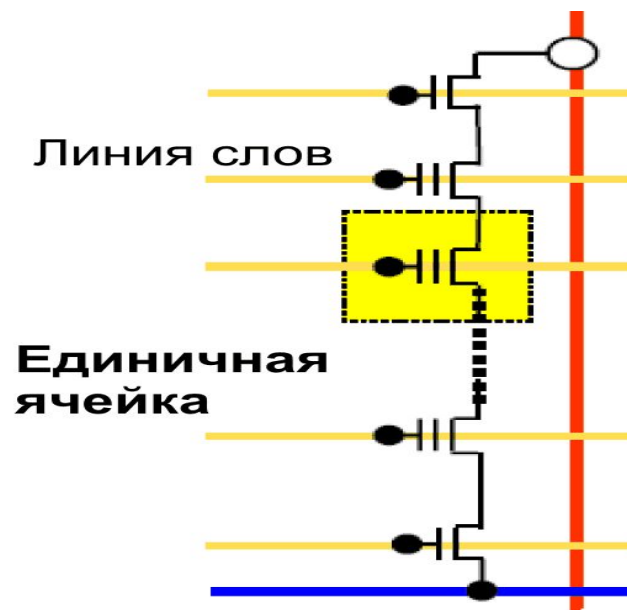
Технологии и структуры флэш-памяти

Ячейка NAND



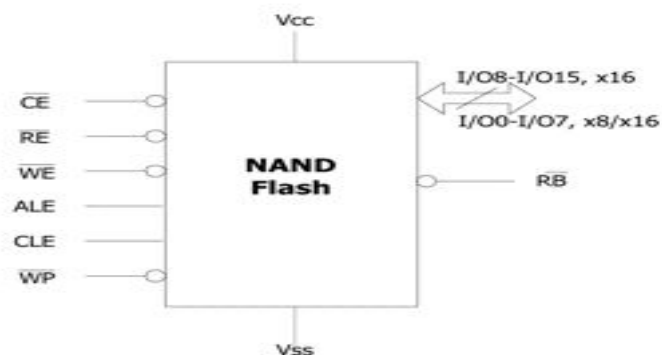
A	B	C(and)	C(nand)
0	0	0	1
0	1	0	1
1	0	0	1
1	1	1	0

Структура NAND



В основе структуры NAND лежит принцип последовательного соединения элементарных ячеек, образующих группы (в одной группе 16 ячеек), которые объединяются в страницы, а страницы – в блоки. При таком построении массива памяти обращение к отдельным ячейкам невозможно. Программирование выполняется одновременно только в пределах одной страницы, а при стирании обращение производится к блокам или к группам блоков.

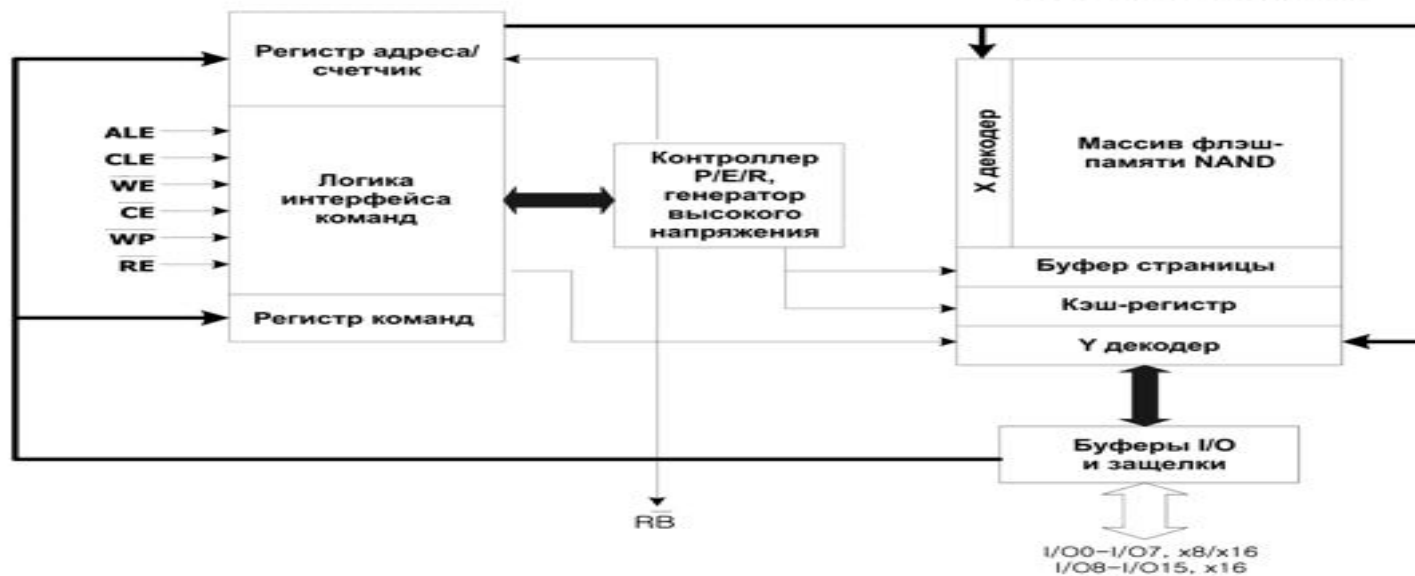
Микросхемы NAND памяти фирмы HYNIX



Логическая диаграмма

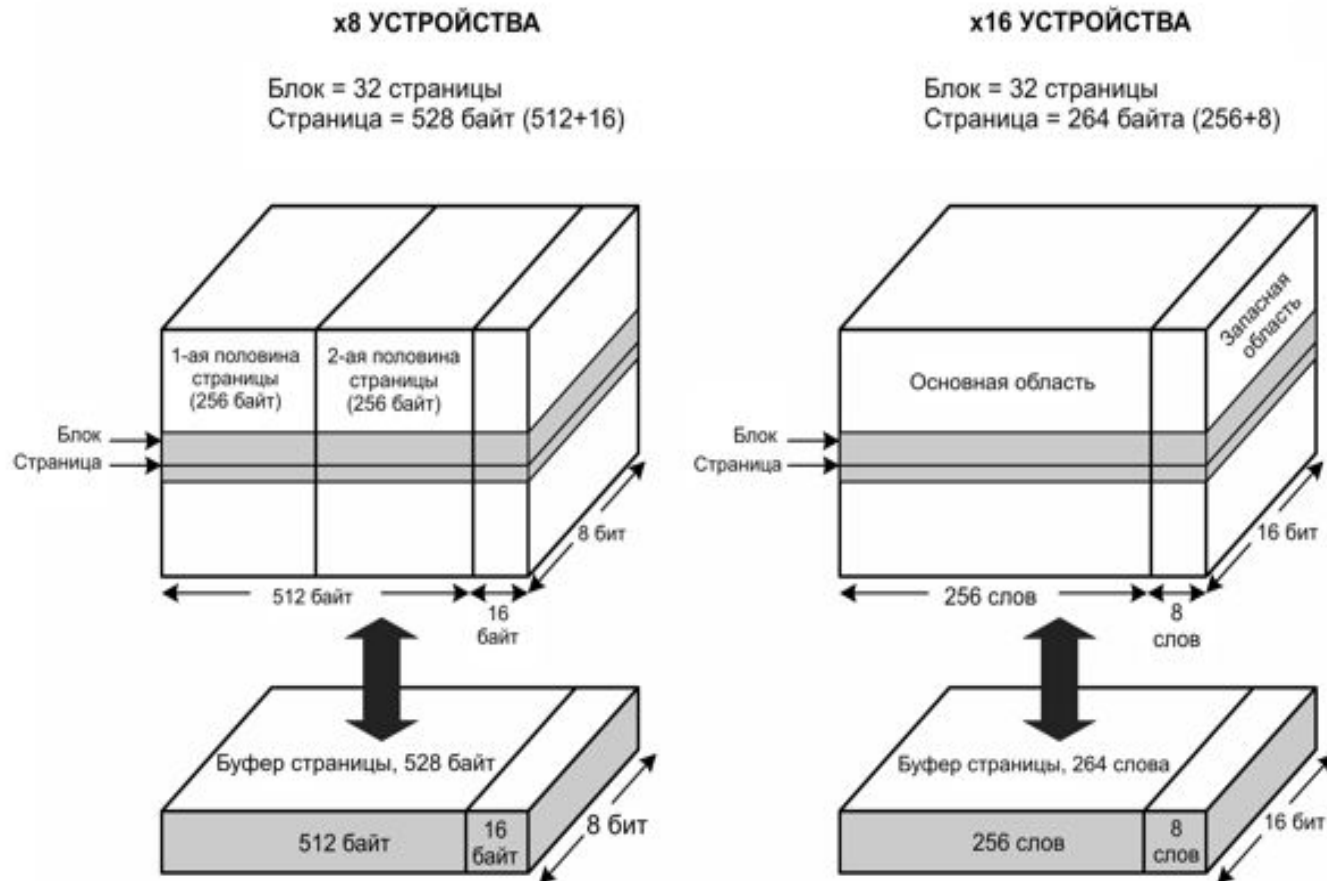
I/O₈₋₁₅	Вход/выход данных для x16 устройств
I/O₀₋₇	Вход/выход данных, адресный вход или вход команд для x8 и x16 устройств
ALE	Включение адресной защелки
CLE	Включение защелки команд
CE	Выбор кристалла
RE	Разрешение чтения
RB	Чтение/занят (выход с открытым стоком)
WE	Разрешение записи
WP	Защита от записи
VCC	Напряжение питания
VSS	Общий вывод
NC	Нет внутреннего подключения
DU	Не используется

Наименование сигналов

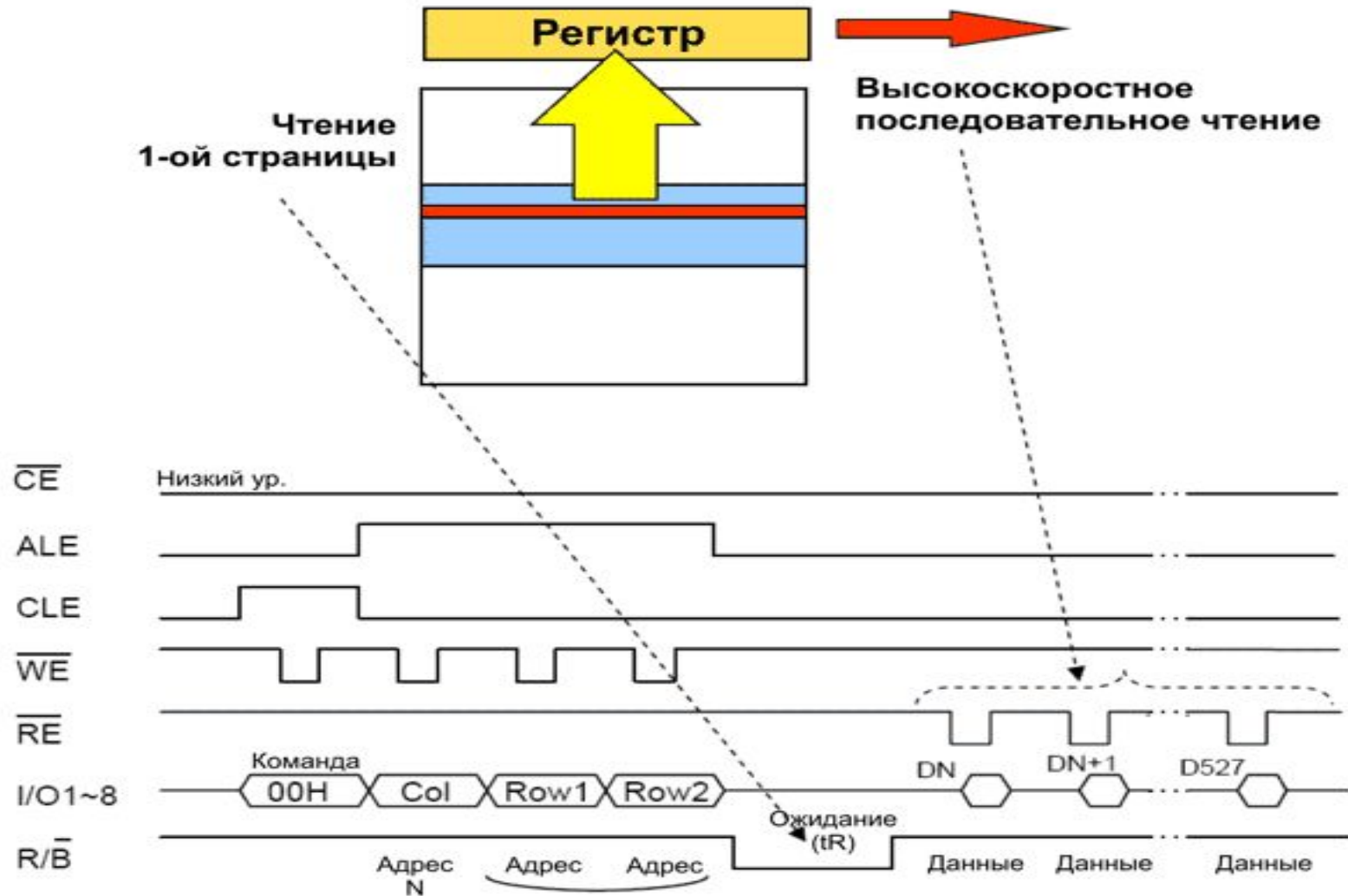


Логическая блок-схема

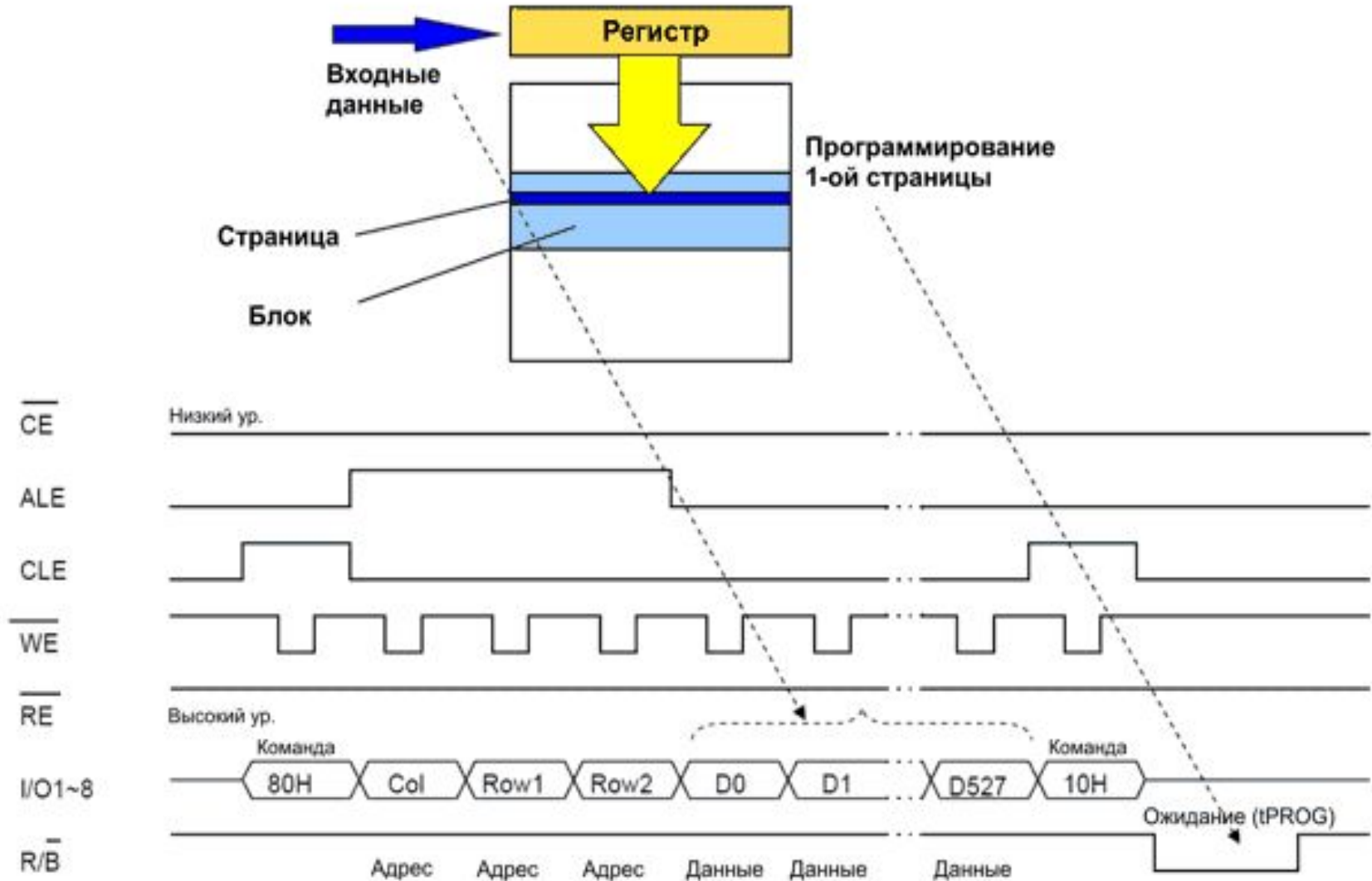
Организация массива NAND-памяти



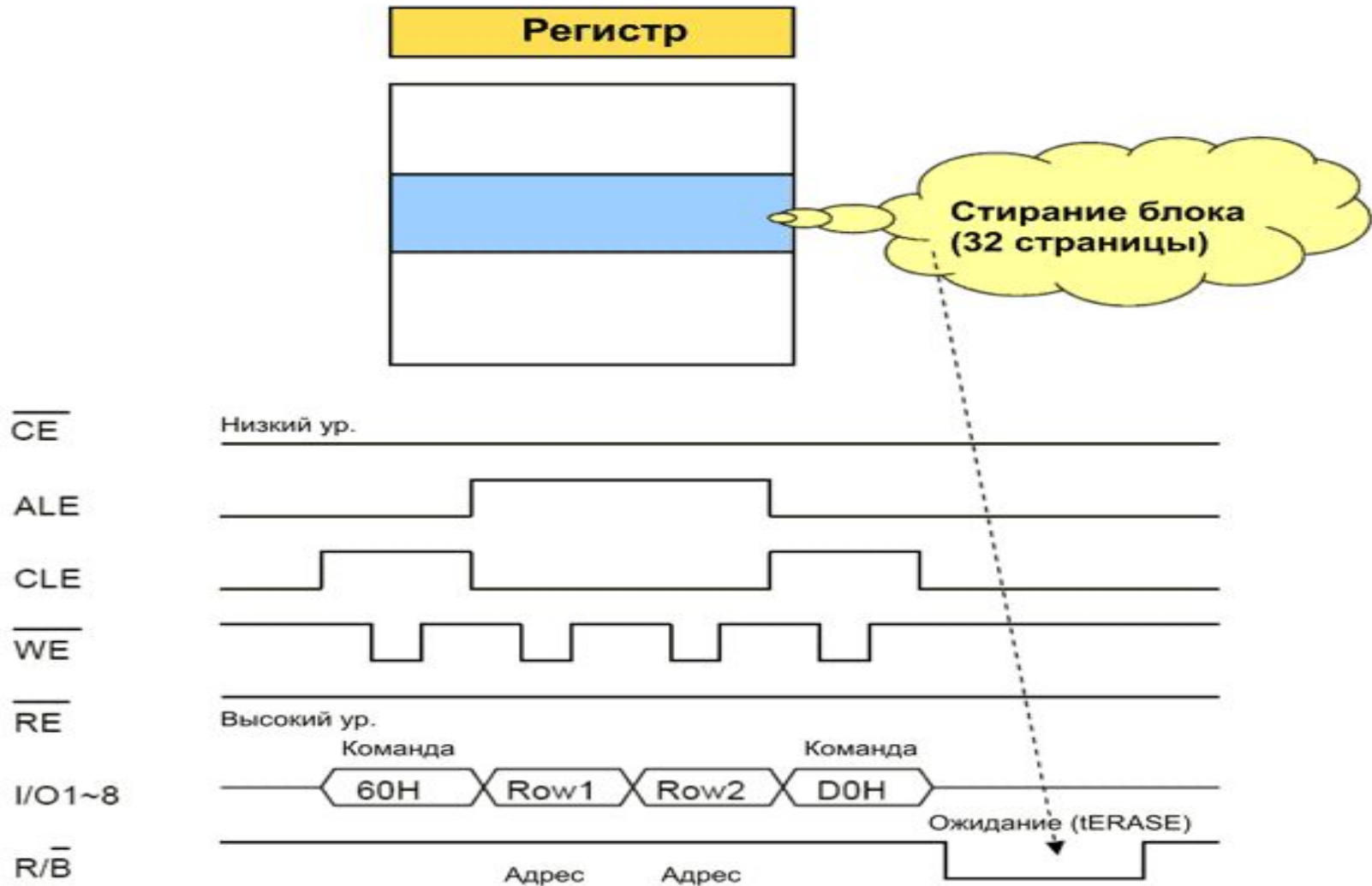
Процедура чтения данных



Процедура записи данных



Процедура стирания блока



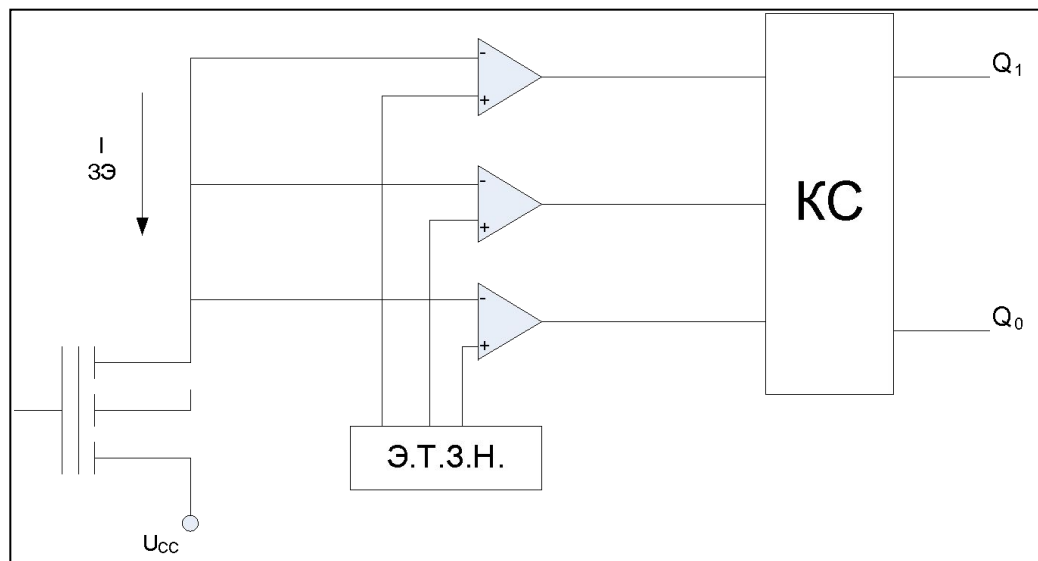
Различая 4 уровня можно хранить в одном элементе 2 бита.

ЗЕ программируется введением в плавающий затвор одного из четырех зарядов, каждый из которых соответствует двоичному коду 11, 10, 01, 00.

В зависимости от заряда запоминающий транзистор имеет одно из четырех пороговых напряжений.

При считывании информации к затвору транзистора прикладывают напряжение считывания, в результате чего возникает ток исток, зависящий от порогового напряжения.

Определяя ток можно выявить состояние плавающего затвора.



1	1	1	→	11
0	1	1	→	10
0	0	1	→	01
0	0	0	→	00