

Наноэлектроника

Лекция 9

к.т.н., доц. Марончук И.И.

**Нанотранзисторные
структуры на
традиционных
материалах**

В настоящее время коммерчески доступной является технология с минимальными горизонтальными размерами элементов 0,06 мкм, позволившая реализовать массовое производство микропроцессоров с тактовой частотой более 10 ГГц на МОП-транзисторах с длиной канала 30 нм и толщиной подзатворного окисла 1,5 нм.

Однако, каждый технологический шаг в направлении уменьшения размеров сопряжён с ростом проблем конструирования и производства, которые приходится решать для обеспечения теоретически прогнозируемых характеристик транзистора. Любое улучшение одних параметров, приводит к ухудшению других, причём с уменьшением размеров, взаимное влияние параметров становится всё более сильным.

Транзистор, как элемент СБИС, должен иметь:

- слабую зависимость порогового напряжения от напряжения на стоке;
- слабую зависимость порогового напряжения от длины и ширины канала;
- большую передаточную проводимость;
- большое выходное сопротивление в выключенном состоянии;
- большую нагрузочную способность, и как следствие малое сопротивление областей истока и стока;
- минимальные емкости затвора и p-n-переходов;
- запаса между пороговым напряжением и напряжением питания;
- разброс параметров техпроцесса, который растёт с уменьшением размеров транзистора, не должен снижать процент выхода годных кристаллов.

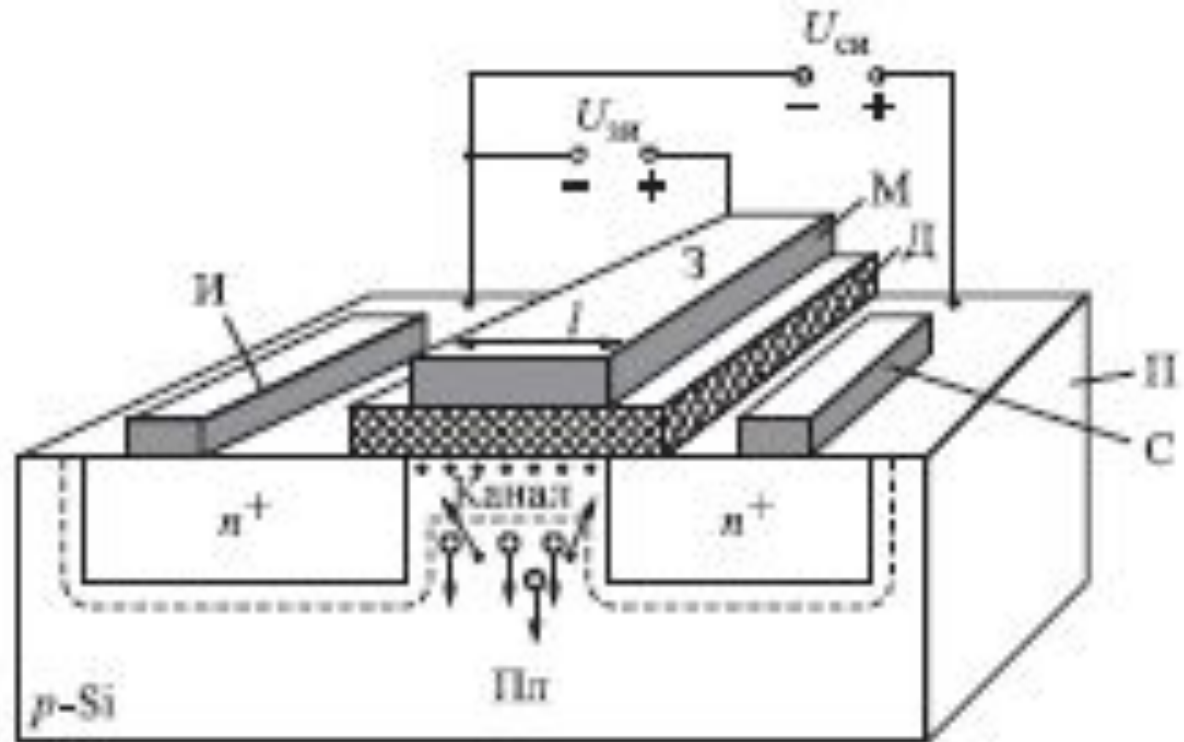
Основными явлениями, ограничивающими наноминиатюризацию МОП-транзисторов, являются:

1. Туннелирование через затвор;
2. Инжекция горячих носителей в окисел;
3. Прокол между истоком и стоком;
4. Утечки в подпороговой области;
5. Уменьшение подвижности носителей в канале;
6. Увеличение последовательного сопротивления между истоком и стоком

Кремниевые транзисторы с изолированным затвором

Нанoeлектронные транзисторные структуры возникли на базе микроэлектронных транзисторов — основе элементной базы микроэлектроники. Основной кремниевой транзисторной структурой, вошедшей в арсенал средств нанoeлектроники, является МДП-структура (металл—диэлектрик—полупроводник). Если в качестве диэлектрика используется диоксид кремния, то такая структура называется МОП. Полевым, или униполярным планарным транзистором называется транзистор, в котором управление происходит под действием электрического поля, перпендикулярного току носителей.

Такие транзисторы также называют транзисторами с **изолированным затвором** (рис.). Проводящий слой, по которому протекает ток, называется **каналом**. Различают *p*- и *n*-канальные транзисторы. Каналы могут быть **приповерхностными** и **объемными**, **горизонтальными** и **вертикальными**.



Структура интегрального МДП-транзистора: И — исток; С — сток; З — затвор; Пл — подложка; М — металл; Д — диэлектрик; П — полупроводник. Точками обозначены электроны, кружочками — дырки

Транзисторы с **приповерхностным** каналом имеют структуру МДП (МДП-транзисторы). Приповерхностные каналы делятся на **обогащенные** или **обедненные** носителями заряда и **инверсионные слои**. Их формирует внешнее электрическое поле. **Обедненные** каналы представляют собой участки однородного полупроводника, отделенные от поверхности обедненным слоем.

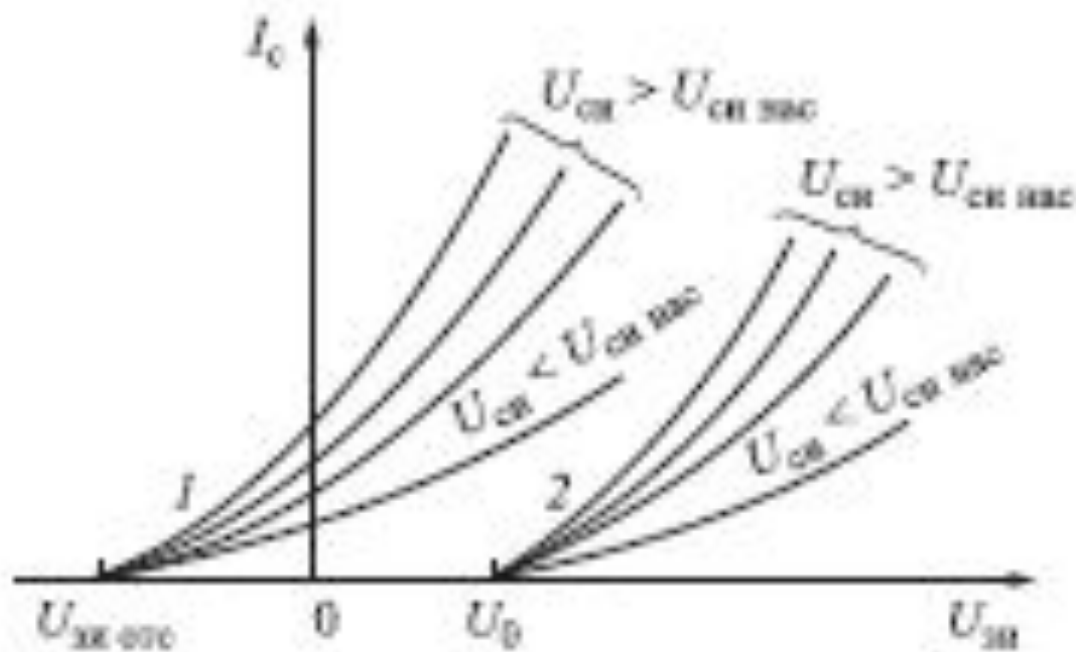
МДП-транзисторы с **индуцированным каналом** имеют три электрода: **исток, сток и затвор**. **Исток и сток** формируются методом диффузии или методом ионной имплантации. Управляющим электродом является **затвор** — металлический электрод, перекрывающий канал между истоком и стоком. Иногда исток напрямую замыкают на электрод подложки.

Если на электроды подан нулевой потенциал, то вблизи *n-областей истока и стока* имеются области объемного заряда, возникающие за счет разности работ выхода электронов из полупроводника с различными типами электропроводности. Между истоком и стоком при $U_{зи} = 0$ существует большое сопротивление, эквивалентное сопротивлению двух встречно включенных диодов при нулевом смещении.

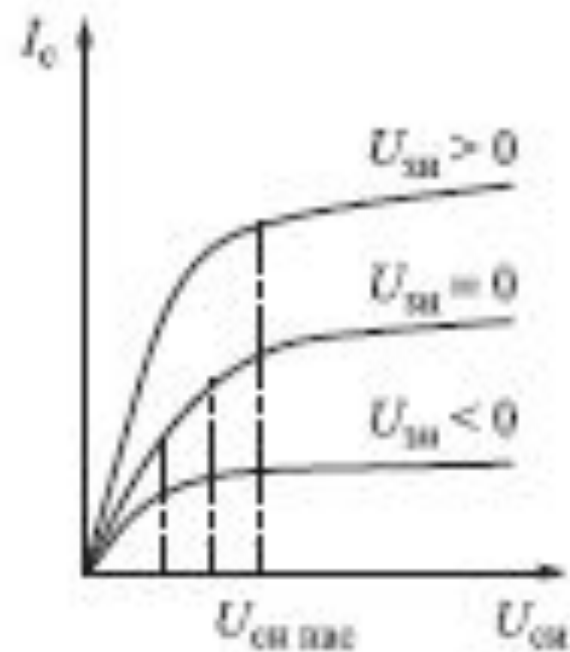
Поэтому при подаче напряжения $U_{си}$ во внешней цепи ток будет мал. Если на затвор подать отрицательное напряжение, то приповерхностный слой обогатится дырками. Это не изменит тока во внешней цепи. Если на затвор подать положительное напряжение $U_{зи} > 0$, то под действием электрического поля основные носители (дырки) отождутся полем в глубь полупроводника (**эффект поля**).

Эффектом поля в полупроводниках называется изменение концентрации свободных носителей заряда в приповерхностном слое под действием внешнего электрического поля, перпендикулярного каналу. Сначала образуется обедненный слой (объемный заряд акцепторов), куда устремляются неосновные носители — электроны. У самой поверхности, границы раздела полупроводник-диэлектрик, электроны образуют инверсионный слой — проводящий канал. Это произойдет тогда, когда концентрация неосновных носителей (электронов) превысит концентрацию основных. В зависимости от величины приложенного к затвору потенциала меняется толщина инверсионного слоя. Такой тип канала называется **индуцированным**. Ток стока резко возрастает и в дальнейшем зависит от напряжения $U_{си}$. **Толщина индуцированного канала** зависит от технологии производства транзисторов. Напряжение на затворе, при котором образуется канал и транзистор работает, называется **пороговым** и обозначается U_0 .

На рис. а,б, приведено семейство стоко-затворных вольтамперных характеристик МДП-транзисторов. Пороговое напряжение U_0 определяется удельной емкостью затвор-канал, зонной диаграммой металл-диэлектрик-полупроводник. Стоково-затворные характеристики транзистора зависят от режима его работы. При напряжении $U_{си} > 0$ ток протекает по каналу, создавая распределение потенциала по длине канала от истока к стоку. Разность потенциалов между затвором и поверхностью в направлении стока уменьшается, одновременно уменьшаются напряженность поля в диэлектрике и удельный заряд электронов в канале. В МДП-транзисторе технологическим путем можно создать канал, соединяющий исток со стоком. Такой транзистор получил название — **транзистор со встроенным каналом**.



а) Токозатворные вольтамперные характеристики МДП-транзисторов со встроенным (1) и индуцированным каналом (2);

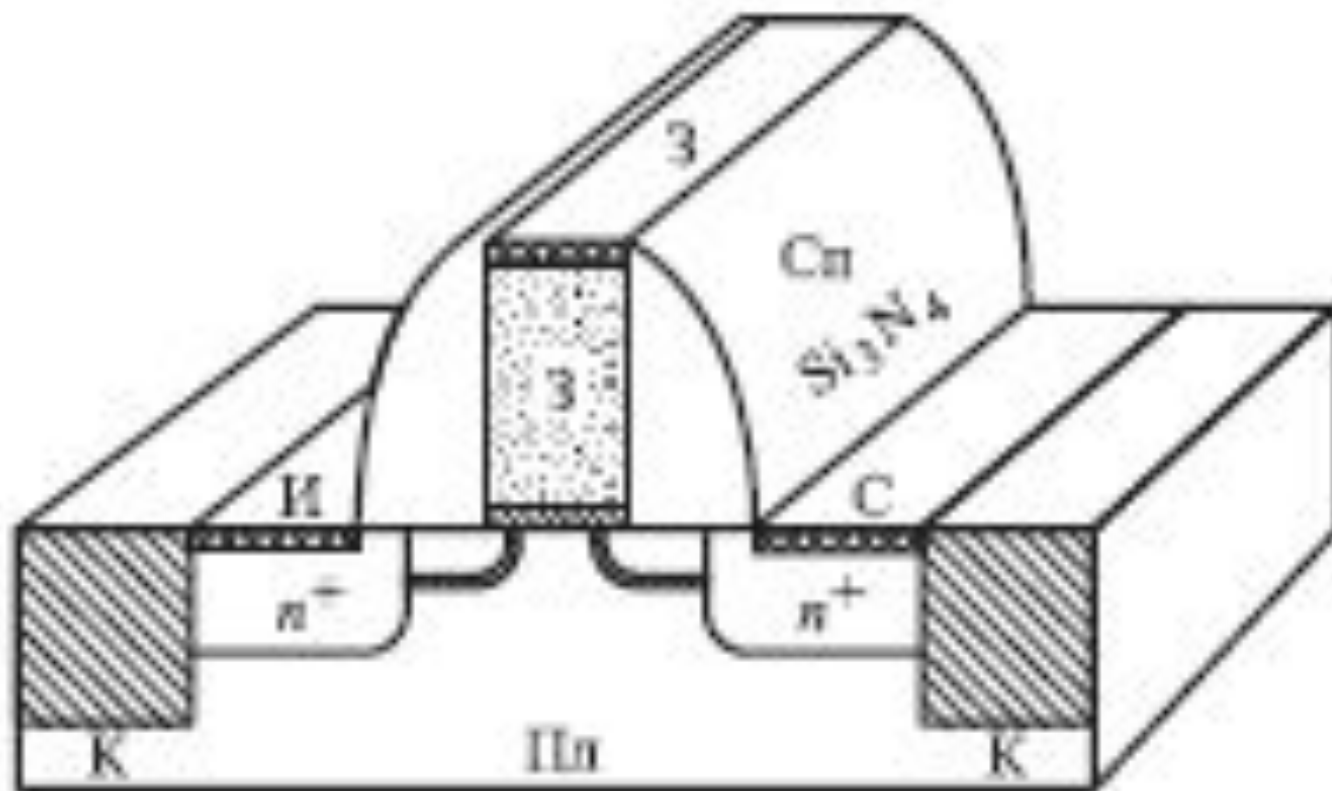


б) Семейство выходных вольтамперных характеристик

На стоковозатворной характеристике (рис. а) видно, что при нулевом напряжении на затворе по его каналу течет ток, и транзистор способен усиливать сигнал. При подаче на затвор отрицательного напряжения ток в канале уменьшается вследствие действия отрицательного поля затвора и при некотором напряжении $U_{отс}$. Это объясняется тем, что при отрицательном напряжении на затворе канал обедняется носителями, и, следовательно, ток стока уменьшается. При увеличении напряжения канал обогащается неосновными носителями, и ток увеличивается. Выходная характеристика МДП-транзистора имеет участок насыщения (рис. б).

В процессе уменьшения длины канала и, соответственно, длины затвора достигнуто значение ~ 100 нм, а толщина подзатворного оксида в схемах микропроцессоров ныне составляет 0,8 нм, или три атомных слоя. Это позволило увеличить быстродействие микропроцессоров, снизить потребление энергии. Вместе с тем возросли токи утечки, в том числе за счет туннельного тока через слой оксида. Причем токи утечки весьма существенны даже для отключенного транзистора. В этой ситуации транзистор постоянно работает в цепи. С уменьшением толщины областей исток-сток возрастает их сопротивление. В таком случае необходимо большее напряжение для переключения транзистора, при этом увеличивается плотность потребляемой мощности. С увеличением напряжения возрастает опасность пробоя слоя диэлектрика из трех атомных слоев. Круг замкнулся. Дальнейшее уменьшение длины канала требует увеличения степени легирования в канале.

В последние годы широко используется конструкция МОП-транзистора со слаболегированными областями, удлиняющими истоковую и стоковую области и уменьшающими длину канала, — LDD (Lightly Doped Drain). Она представлена на рис.

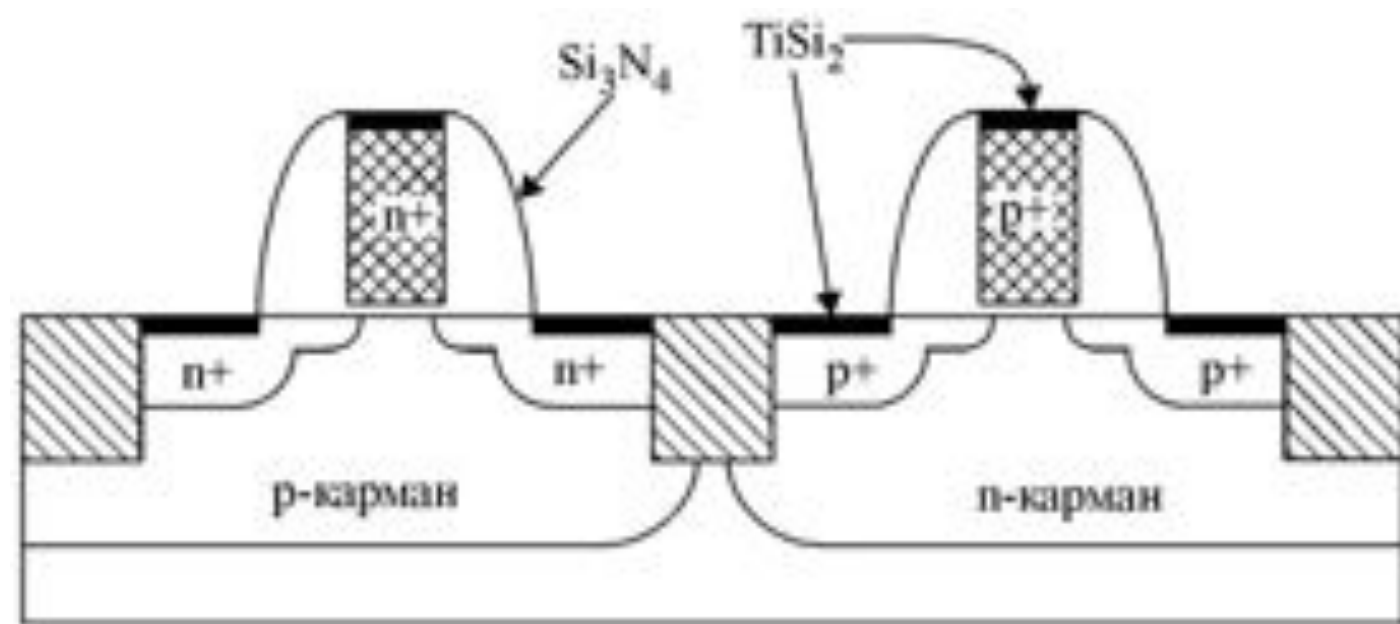


Структура МОП-транзистора со слаболегированными LDD-областями: И — исток, С — сток, Пл — подложка из *p-Si*, З — затвор, К — канавка, Сп — спейсер Si₃N₄

Концентрация примесей в истоковой и стоковой областях лежит в пределах $5 \cdot 10^{19} \div 10^{20} \text{ см}^{-3}$, а такой конструктивный прием обеспечивает плавное снижение концентрации примесей до $\sim 10^{18} \text{ см}^{-3}$. Это позволяет снизить напряженность электрического поля в канале и уменьшить энергию горячих электронов, повысить напряжение инжекционного и лавинного пробоев транзистора, уменьшить эффект модуляции длины канала, избежать долговременной деградации параметров транзистора. Характерная глубина залегания областей истока и стока лежит в диапазоне значений 50-100 нм, а длина канала составляет ~ 250 нм.

Применение ореола вокруг областей истока и стока позволяет увеличить пороговое напряжение. Как и карман, ореол создается примесью того же типа проводимости методом ионного легирования.

Затвор из поликремния толщиной до 300 нм должен перекрывать канал на величину ~15-20 нм. Контакты к областям истока, стока и к поликремниевому затвору выполняются с промежуточным формированием слоя $TiSi_2$ или $CoSi_2$ толщиной до 40 нм. Спейсер выполняет функцию разграничения транзисторных структур и выполняется из Si_3N_4 . Аналогичную функцию выполняет канавка, стенки которой окисляют и заполняют поликремнием. Эта технология заменила технологию изоляции локальным окислением кремния (LOCOS). Для формирования транзисторов с каналами разного типа проводимости используют фосфор и бор рис.



Показанная выше структура транзистора обеспечила снижение длины затвора от 10 мкм в 70-х годах до 0,06 мкм в настоящее время путём простого масштабирования (табл. 1), то есть уменьшением длины затвора, толщины диэлектрика и глубины залегания р-п-переходов. Однако переход проектных норм через границу 130 нм в рамках традиционной структуры транзистора наталкивается на физические ограничения (табл. 2).

Таблица 1. Масштабирование МОП транзисторов

| Проектные нормы, нм | 250 | 180 | 130 | 100 | 70 |
|------------------------|-----|-----|-----|-------|------|
| Толщина окисла, нм | 4-5 | 3-4 | 2-3 | 1,5-2 | <1,5 |

Таблица 2. Ограничения дальнейшей миниатюризации

| Характеристики | Предел | Причина ограничения |
|-------------------------------|----------------------------------|---------------------------------------|
| Толщина окисла | 2,3 нм | Туннелирование через окисел |
| Глубина р-п-переходов | 30 нм | Сопротивление областей истока и стока |
| Легирование канала | $V_{\dagger} = 0,25 \text{ В}^*$ | Подпороговый ток |
| Мелкие области истока и стока | 15 нм | Сопротивление |
| Длина канала | 60 нм | Подпороговый ток |
| Длина затвора | 100 нм | Подпороговый ток |

*) V_{\dagger} - пороговое напряжение.

Уменьшение толщины окисла приводит к росту туннельного тока утечки затвора, уменьшение глубины залегания р-п-переходов - к росту последовательного сопротивления областей транзистора, при уменьшении длины канала и порогового напряжения растёт подпороговый ток. Таким образом, транзисторы для технологий XXI века должны иметь иную структуру и использовать новые материалы для подзатворного диэлектрика.

Клубок противоречий. В процессе уменьшения длин канала и затвора достигнуто значение порядка 30 нм и меньше; толщина подзатворного окисла в схемах микропроцессоров сейчас составляет 0.8 нм, или три атомных слоя. Это позволило увеличить быстродействие микропроцессоров, снизить потребление энергии, вместе с тем возросли токи утечки (в том числе за счет туннельного тока через слой оксида), причем они весьма значительны даже для отключенного транзистора, то есть транзистор постоянно работает в цепи. С уменьшением толщины областей истока-стока возрастает их сопротивление, а значит, нужно большее напряжение для переключения транзистора, при этом увеличивается плотность потребляемой мощности. С увеличением напряжения возрастает опасность пробоя слоя диэлектрика из трех атомных слоев. Круг замкнулся. Дальнейшее уменьшение длины канала требует увеличения степени легирования в канале до 10^{18} см^{-3} . Это приведет к снижению подвижности носителей и росту порога включения транзистора.

Работы по дальнейшей миниатюризации СБИС и повышению их степени интеграции ведутся широким фронтом. В потоке рекламной информации всегда необходимо понимать, к какой стадии относится достигнутый показатель.

11 нм → 16 нм → 22 нм → 28 нм →

28 нм → 32 нм → 45 нм →

65 нм → 90 нм

- **исследования**
- **разработки и первые выпуски СБИС с низкой надежностью и малым процентом выхода годных**
- **устойчивое производство СБИС с приемлемой надежностью и высоким выходом годных**

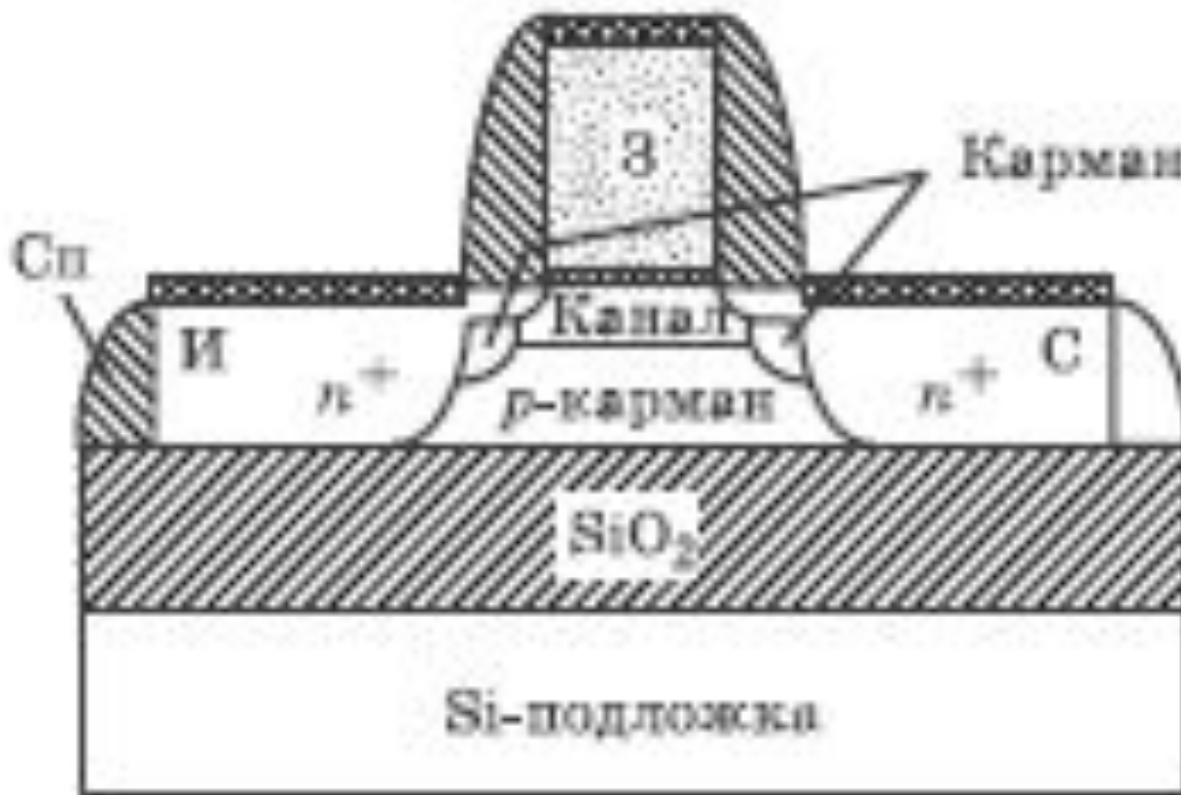
К проблемам, мешающим микроминиатюризации МОП-транзисторов, относятся эффект туннелирования через подзатворный диэлектрик, инжекцию горячих носителей в оксид, прокол между областями истока и стока, уменьшение подвижности носителей в канале и ряд других. Следует учитывать, что с уменьшением размеров транзистора разброс параметров техпроцесса не должен снижать процент выхода годных чипов. В настоящее время принято считать, что кремниевая технология нанометрового диапазона будет промышленной технологией на ближайшие полвека.

Инженерами-исследователями предложено несколько путей выхода из кризиса при масштабировании параметров:

- КНИ-транзисторы (кремний на изоляторе) с ультратонким основанием;
- приборы с управляемой проводимостью канала;
- транзисторы с двойным и тройным затвором;
- плавниковоподобные полевые транзисторы

КНИ-транзисторы

Разработки транзисторных структур для субмикронной технологии следующих поколений на 0,13; 0,10; 0,07 мкм ведутся по разным направлениям. МОП-транзисторы, изготовленные по технологии «кремний на изоляторе», получили название КНИ-транзисторы (рис.).



Структура КНИ-транзистора: Сп — спейсер, З — затвор,
И — источник, С — сток

Имеются три способа изоляции: локальное окисление кремния (технология LOCOS), изоляция мелкими канавками (технология STI) и мезаизоляция. КНИ - транзисторы имеют полностью или частично обедненное носителями основание. Вследствие обеднения подложки зарядами электрическое поле в инверсионном слое прибора существенно меньше, чем в обычных приборах с сильнолегированной областью канала.

Другое преимущество таких структур — процесс изоляции, при котором не требуется создания изолирующих карманов. В этом случае создаются структуры с высокой радиационной стойкостью, повышенной надежностью при высоких температурах. Известные короткоканальные эффекты в таких транзисторах подавляются уменьшением толщины кремниевого слоя.

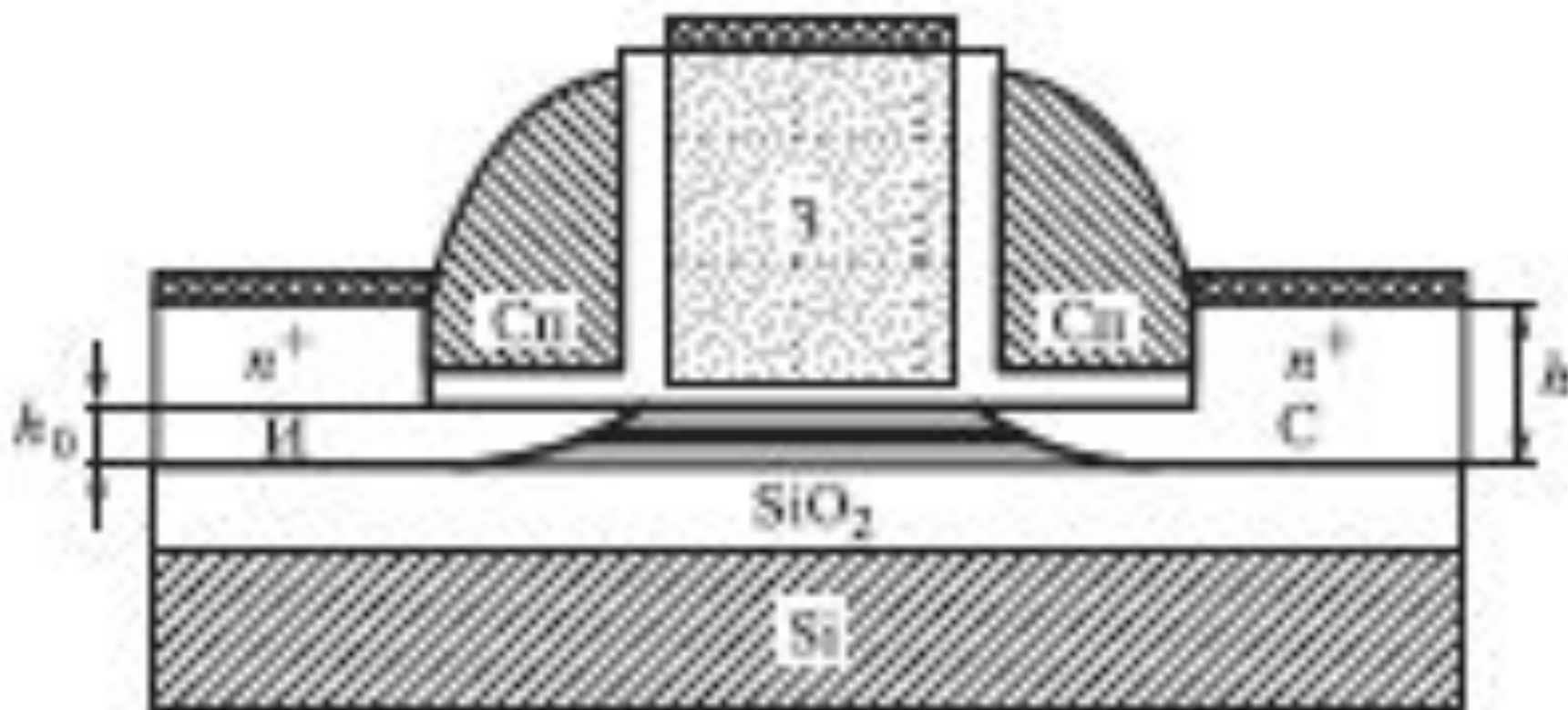
Легирование канала выполняется так, чтобы получить необходимое пороговое напряжение. При этом кармашки, которые служат для предотвращения смыкания истока и стока, легируются бором для *n*-канальных транзисторов и фосфором для *p*-канальных. Эти же кармашки способствуют подавлению эффекта снижения порогового напряжения при уменьшении длины канала при переходе на меньшие топологические нормы. Контакты к областям транзистора выполняются извольфрама, в то время как электрическая разводка осуществляется межсоединениями из алюминия. Спейсеры из диоксида кремния служат разграничительными прослойками между транзисторными структурами.

К преимуществам этого типа транзисторов следует также добавить высокую проводимость канала вследствие малого рассеяния носителей заряда и легкость управления током в тонком канале.

КНИ-транзисторы перспективны для создания микромощных и высокоскоростных сверхбольших интегральных схем (СБИС) для напряжения питания $\sim 1,2$ В. К недостаткам таких КНИ-транзисторов следует отнести малую собственную электрическая емкость. В этом случае время задержки сигнала в таком вентиле меньше задержки сигнала в межсоединениях. Дальнейшее развитие КНИ-транзисторов воплощено в транзисторах TeraHertz, к одной из разновидностей которых относится транзистор на обедненной подложке. Конструкция предусматривает размещение транзистора не непосредственно на кремниевой подложке, а в тонком слое кремния поверх слоя изолятора. От технологии «кремний на изоляторе» предлагаемая конструкция отличается тем, что верхний кремниевый слой изготавливается из кремния, обедненного примесями. Такой прием позволяет снизить утечку тока через выключенный транзистор на два порядка.

Вторая конструкция транзистора основана на применении в качестве подзатворного диэлектрика высокоизолирующего материала (*high k gate dielectric*). Такие транзисторы получают с помощью технологии осаждения атомных слоев. Известно, что в процессе миниатюризации транзисторов снижается толщина подзатворного изолирующего слоя. Это сопряжено с увеличением тока утечки. Использование высокоизолирующего материала вместо традиционного диоксида кремния позволяет уменьшить величину тока утечки на несколько порядков, а также регулировать толщину слоя с точностью мономолекулярного слоя. Однако уменьшение емкости транзистора добавлением слоя диэлектрика в глубь кремния увеличивает сопротивление между истоком и стоком. В этом случае требуется повышение напряжения, что резко ухудшает потребительские свойства транзистора и микросхемы в целом.

Конструктора нашли интересное решение. Для снижения сопротивления промежутка исток-сток необходимо увеличить высоты истоковой и стоковой областей (рис.).



Конструкция TeraHertz-транзистора: h_0 — высота области исток-сток первой конструкции, h — высота области исток-сток второй конструкции, З — затвор, Сп — спейсер

Такой транзистор способен работать в тысячу раз быстрее, чем обычный полевой транзистор с изолированным затвором. Так, частота переключения TeraHertz-транзистора достигает 1000 ГГц или 1 ТГц и выше. Токи утечки малы, и поэтому транзистор работает при очень малых рабочих токах. Для TeraHertz-транзисторов характерны низкая емкость перехода, стойкость к воздействию излучения и отсутствие эффекта плавающей подложки

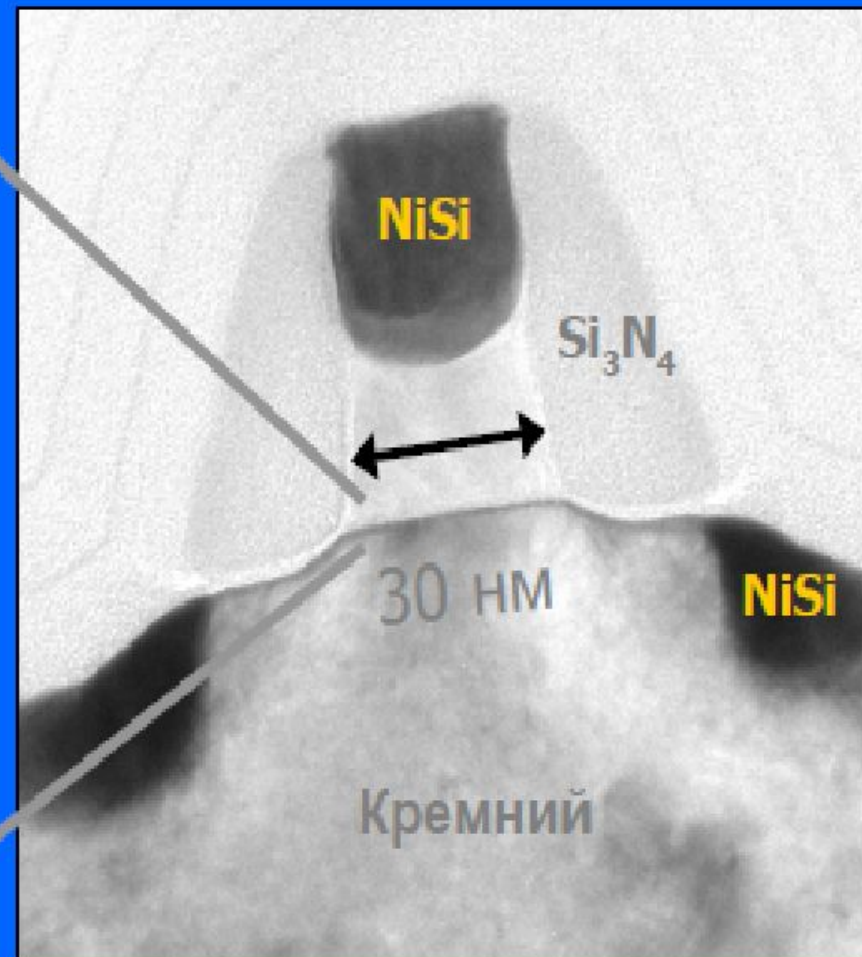
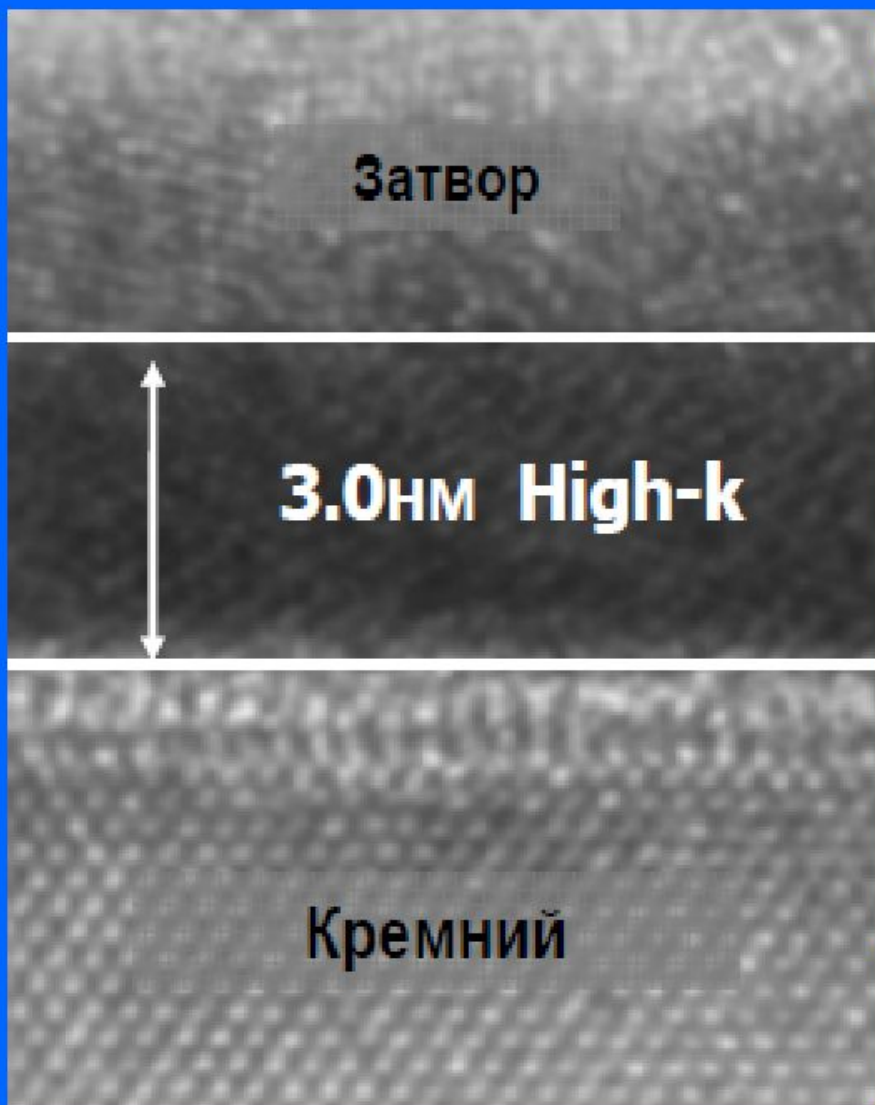
High-K технология metal gate.

Так для транзисторов 45 нм разрешения и ниже (32 нм, 28 нм) предложено взамен SiO_2 использовать в качестве подзатворного диэлектрика диэлектрик по High-K технологии. Это диэлектрики совместимые с кремнием по механическим напряжениям и поверхностным состояниям, допускающие нанесение на поверхность подложек, выдерживающие последующие термические обработки и позволяющие реализовать современную литографическую гравировку высокого разрешения. При этом пленки монокристаллических слоев должны быть термически стабильными и сохранять целостность, иметь минимальные токи утечки и не ухудшать подвижность носителей заряда в прилегающем полупроводнике. К таким диэлектрикам сегодня можно отнести двуокись гафния и двуокись циркония (HfO_2 , ZrO_2). Их можно испарять методами магнетронного и электронно-лучевого распыления.

Относительная диэлектрическая постоянная у HfO_2 составляет 25, а у ZrO_2 - 20, тогда как у SiO_2 - 3,8. Более высокая диэлектрическая проницаемость этих диэлектриков позволяет обеспечивать приемлемую крутизну МОП транзисторов при более толстых подзатворных диэлектриках. При этом снижаются паразитные туннельные токи и токи утечки между затвором и другими областями транзистора. Для улучшения химического согласования с этими окислами в качестве материала затвора предлагают использовать HfSi и ZrSi , соответственно (силициды гафния и циркония).

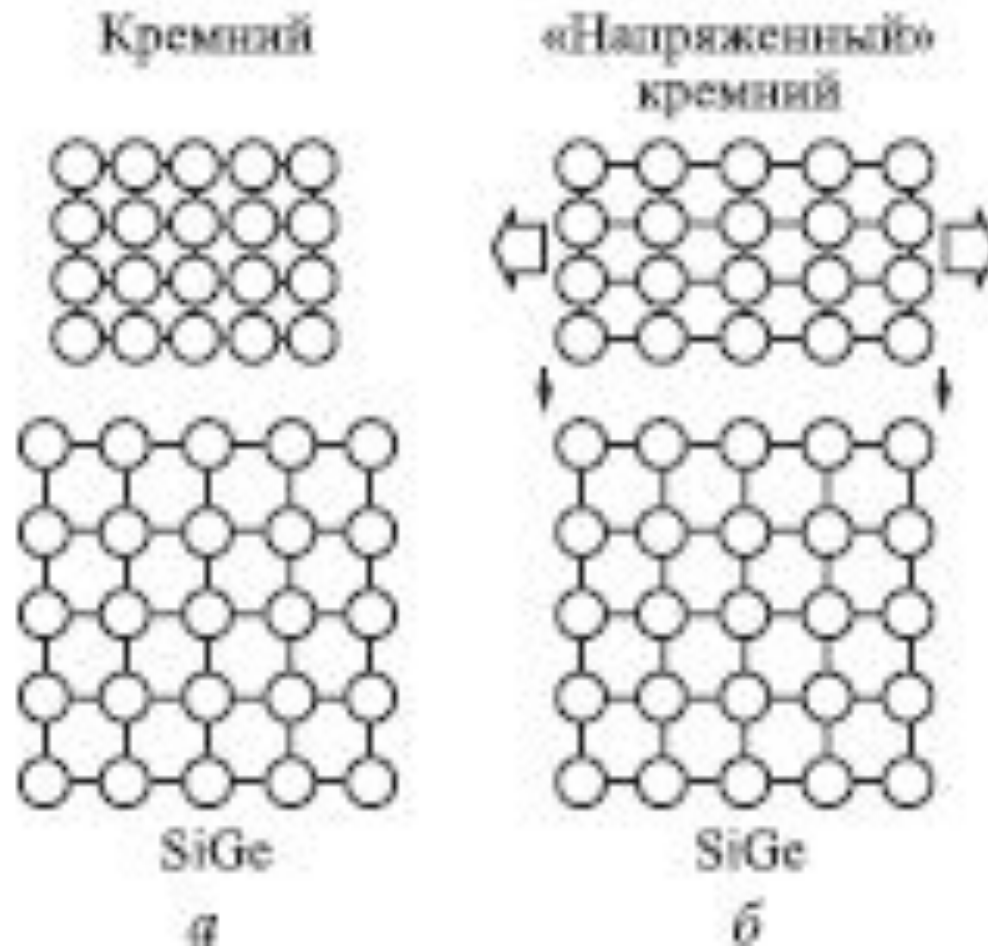
Например, для транзистора с затвором длиной 30 нм и с подзатворным HfO_2 толщиной 3 нм получена крутизна транзистора такая же, как и при использовании SiO_2 толщиной 1,2 нм. При этом токи утечки затвора снизились почти на два порядка (более чем в 10 раз).

Транзисторы 45 нм



Транзисторы на структурах SiGe

В основе технологии создания транзистора с управляемым каналом лежит стремление атомов при соединении к образованию упорядоченного расположения друг относительно друга. Так, в процессе осаждения кремния на подложку из материала с другой постоянной кристаллической решетки (например, на кремний-германиевую) атомы кремния стремятся сохранить структуру в соответствии с атомами подложки. Если постоянная решетки больше, чем в кремнии, происходит «растяжение» атомов последнего. Другими словами, кремний оказывается напряженным (рис.).



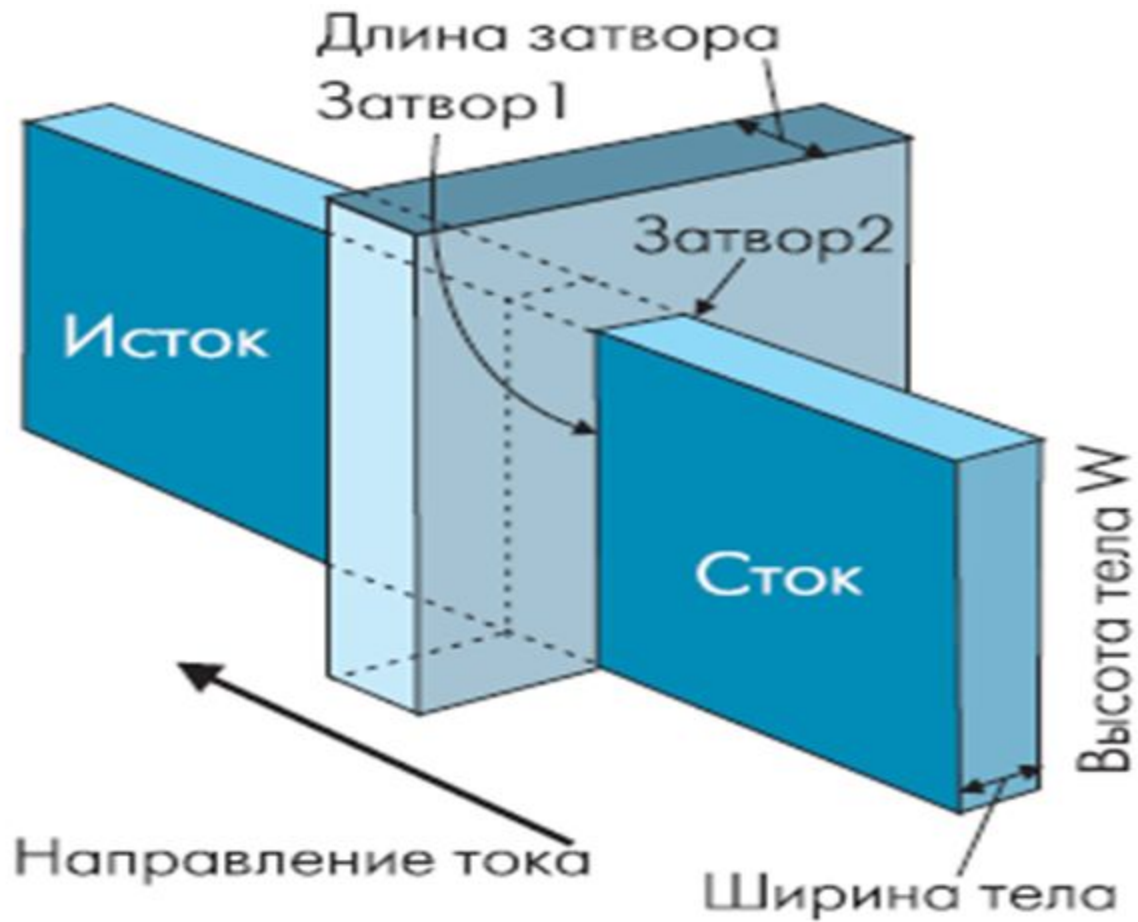
Технология формирования «напряженного» кремния: а — исходные структуры; б — слой кремния на поверхности SiGe

В этом случае скорость дрейфа электронов будет на 70% выше, чем в обычном кремнии. Транзисторы, сформированные на базе гетеропереходов $\text{Si}/\text{Si}_{0,7}\text{Ge}_{0,3}$ получили название модуляционно легированных транзисторов с затвором Шоттки или MODFET-транзисторов. В результате, даже не изменяя размеров транзисторов, можно увеличить быстродействие чипа на 35%.

Комбинация структур Si-SiGe используется и в технологии «кремний ни на чем». Эта технология развивает достоинства технологии КНИ-транзисторов. В соответствии с этой технологией, на кремниевую пластину выращивают эпитаксиальный слой SiGe толщиной ~ 30 нм. Затем наносится слой кремния толщиной до 20 нм, и формируется слой подзатворного оксида, поликремниевое затвора и спейсера. Создается доступ к слою SiGe , который затем вытравливается с помощью селективного плазменного травления. Таким способом под слоем кремния создается своеобразный воздушный туннель высотой ~ 20 мкм

Многозатворные транзисторы

При разработке транзисторов с длиной канала менее 100 нм масштабируется также глубина залегания p - n -перехода, а также толщина подзатворного диэлектрика. В этом случае не исключено увеличение тока туннелирования через затвор и смыкание областей истока и стока. Одним из примеров транзистора с двойным затвором является конструкция FinFET-транзистора (Fin Field Effect Transistor). Свое название он получил благодаря конструктивным особенностям. В этом приборе тонкое кремниевое тело имеет форму плавника (fin) и обернуто затвором (рис.).



Структура FinFET-транзистора

Затвор формирует два самосовмещающихся канала, расположенных с двух сторон кремниевого тела. Передняя выступающая часть тела представляет собой исток, задняя — сток. Каналы индуцируются напряжением на затворах вдоль обеих сторон пластины. Ток в транзисторе протекает в плоскости, параллельной плоскости тела. Активная ширина прибора равна высоте тела — плавника. Это тело можно увеличивать путем параллельного включения многих столбиков, формирующих исток и сток. Таким образом формируется активная область транзистора. Трехмерная конструкция FinFET-транзистора позволяет значительно снизить потери на тепловыделение.

Технологический процесс изготовления FinFET-транзистора предусматривает формирование методами фотолитографии плавника- вставки толщиной 20 нм и высотой 180 нм. Области стока-истока изготавливаются с помощью ионной имплантации под углом 45° с четырех сторон пластины. Также создаются транзисторы с длиной канала порядка 30 нм. Пороговое напряжение транзистора составляет порядка 0.1 В, управляющий ток не превышает 60 нА/мкм. Пороговое напряжение насыщения составляет 0,15 В при рабочем токе 55 нА/мкм и токе утечки 7 нА/мкм. Сверху плавника канал не возникает, т.к. там находятся технологические 50 нм окисла кремния плюс 50 нм нитрида кремния.

Одной из разновидностей FinFET-транзистора является конструкция, представленная на рис.

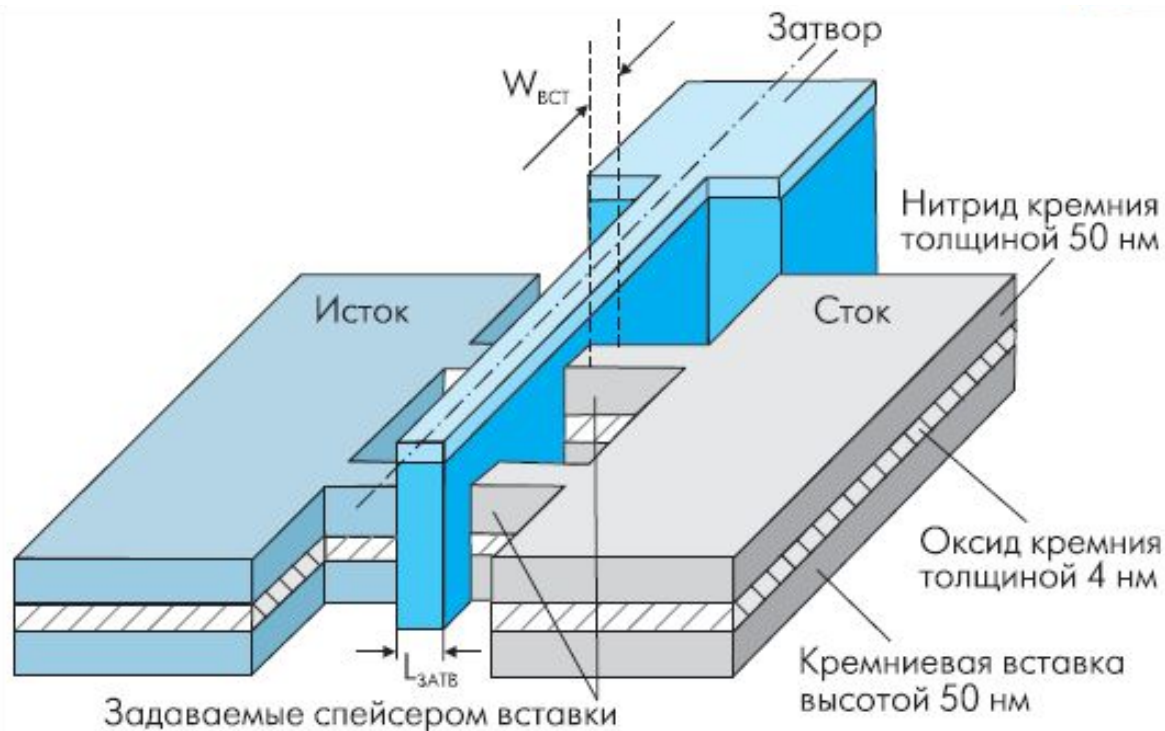


Рис. Структура FinFET-транзистора с двойным затвором SiGe: 1 — нитрид кремния толщиной 50 нм; 2 — оксид кремния толщиной 50 нм; 3 — кремниевая вставка толщиной 50 нм; 4 — задаваемые спейсером вставки.

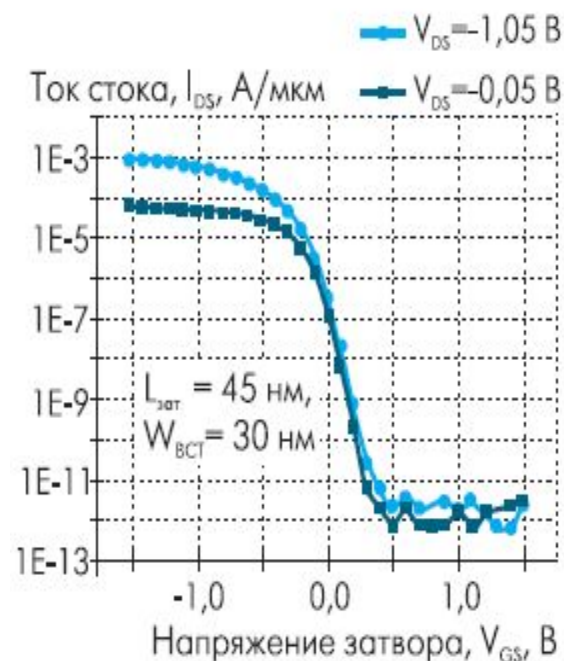


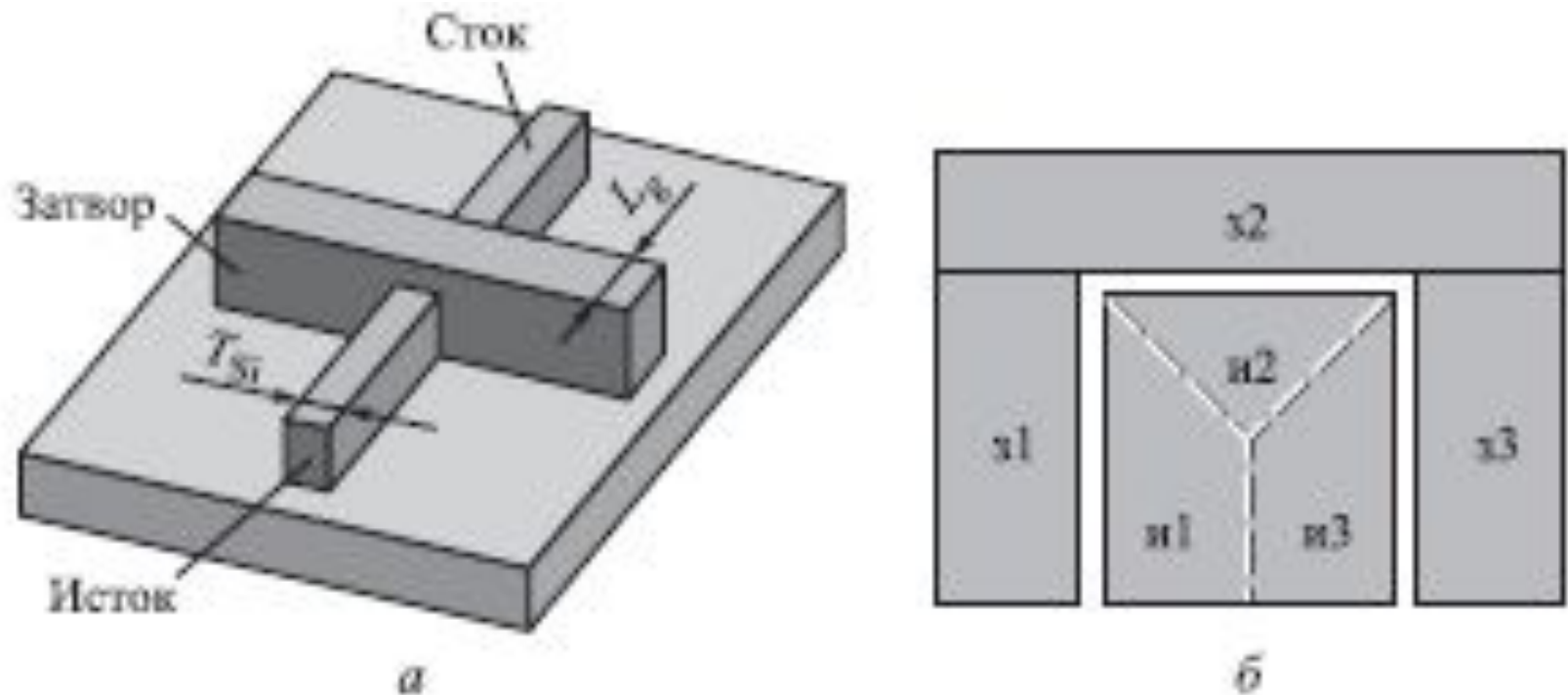
Рис. ВАХ FinFET-транзистора: $L_{зат}$ — длина затвора; a — ширина тела; W — высота тела.

В этой конструкции с длиной канала менее 20 нм размеры кремниевой вставки задаются промежутками между поликремниевыми затворами. Области истока-стока формируются в процессе фотолитографии.

Структура затвора состоит из термически выращенной пленки оксинитрида толщиной 2,4 нм и SiGe толщиной 400 нм. Затворы длиной $L_{\text{затв}}$, формируют каналы, которые индуцируются напряжением на затворах вдоль обеих сторон.

Предложена модифицированная FinFET-структура. В ней полевой транзистор с двойным затвором объединен со структурой КНИ МОП-транзистора с одним затвором. Прибор получил название (Inverted-TFET или ITFET) — полевой транзистор опрокинутой T-образной формы. По сравнению с обычным FinFET он занимает меньшую площадь кристалла и эффективен для ячеек памяти.

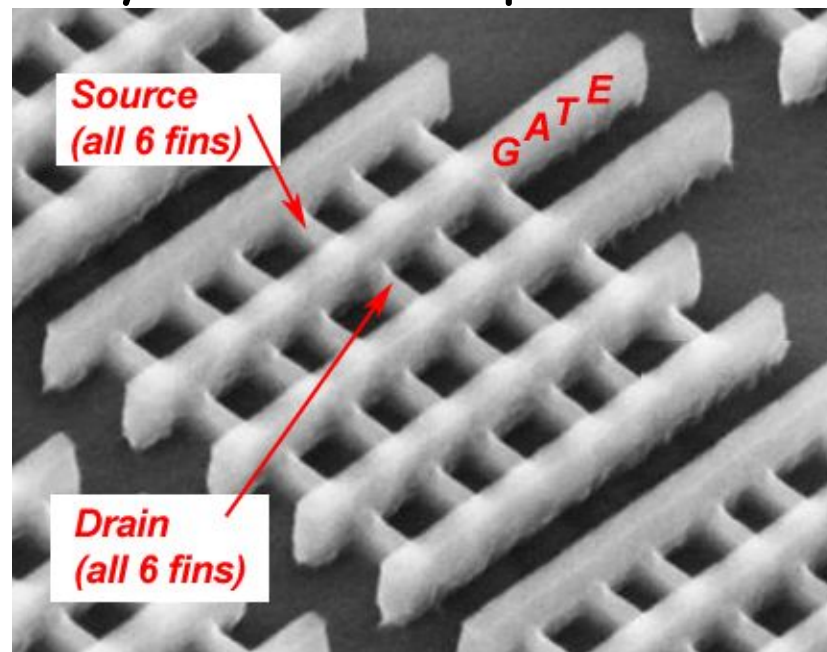
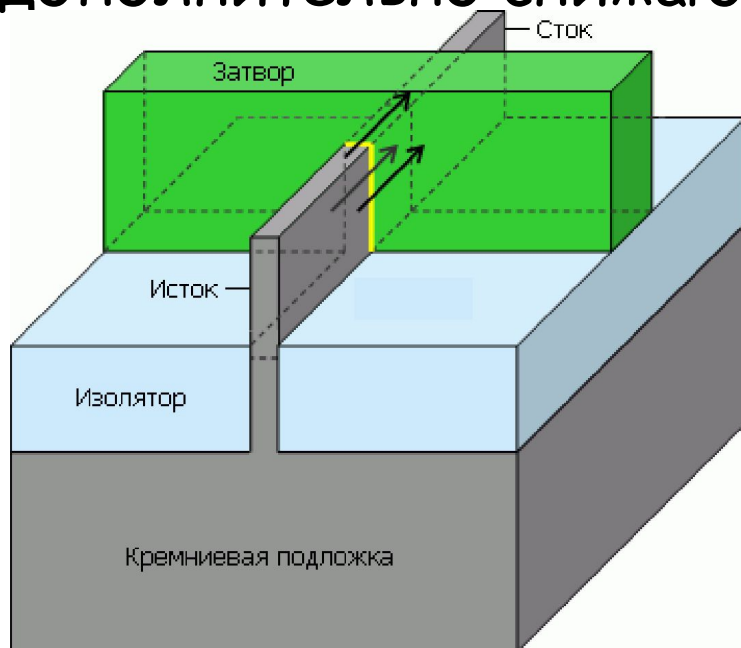
Разработана конструкция транзистора с тройным затвором (Tri-Gate Transistor), особенность которой — объемность электродов транзистора, а также управление током в определенной части кремниевой подложки «своим» затвором (рис.).



Структура Tri-Gate-транзистора (а) и поперечное сечение области затвор-канал (б)

Предложен конструкторами нанотранзисторов фирмы Intel. Особенностью такой конструкции является трехмерная структура, представляющая собой "микробрусok", который с трех сторон облегают изолятор и проводник затвора. Подобная структура позволяет посылать электрические сигналы как по верхней части "бруска", так и по обеим его вертикальным сторонам. "Микробрусok" превращается в исток (сток) за пределами затвора. Увеличенная таким образом площадь, доступная для прохождения сигнала, дает возможность пропускать на 20% больше тока по сравнению с традиционной планарной конструкцией, занимающей аналогичную площадь. Подобная технология позволяет создавать транзисторы, которые работают на частотах переключения порядка терагерц и обладают способностью к масштабированию.

Тройной затвор строится на сверхтонком слое полностью обедненного кремния. В результате обеспечиваются малый ток утечки, высокое быстродействие в процессах переключения и значительно сокращается потребляемая мощность. Он имеет наращенные сток и исток, позволяющие избежать роста сопротивления при уменьшении размеров транзистора. Кроме того, в новом транзисторе может использоваться диэлектрик High K, дополнительно снижающий ток утечки затвора.



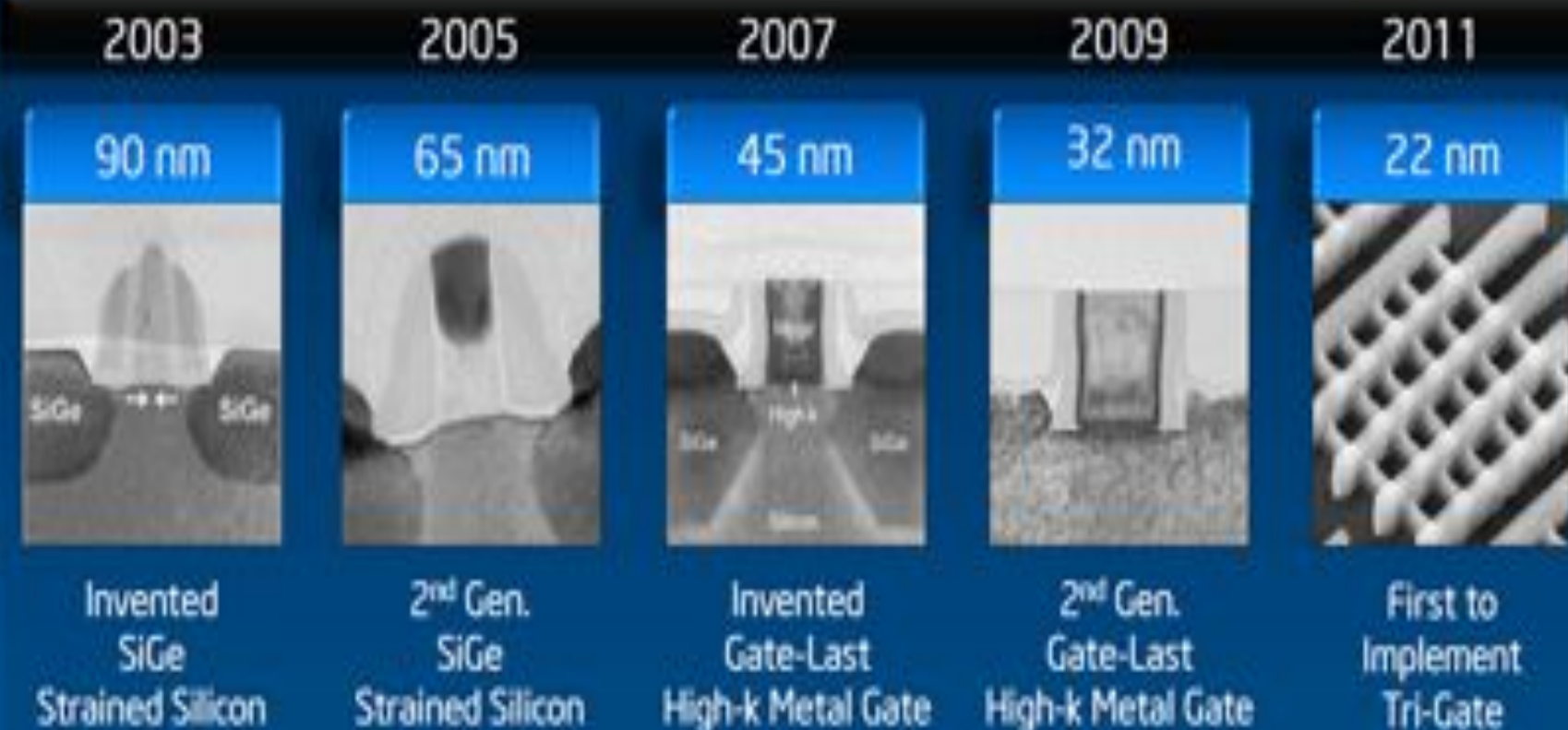
Структура TriGate транзистора

Чтобы обеспечить условия полного обеднения подложки носителями, необходимо подобрать соответствующее соотношение ширины и высоты тела транзистора — кремниевой вставки. Оптимальным считается равенство ширины и высоты тела-вставки и длины затвора транзистора. Удалось создать *p*- и *n*-канальные транзисторы с длиной затвора 60 нм. Новый прибор превосходит транзисторы с размерами 65 нм по мощности переключения на 35%, а также по времени выхода в режим насыщения.

Рассмотренные альтернативные транзисторные структуры позволяют надеяться на дальнейшее развитие микроэлектроники, а также на становление нанoeлектронных схемотехнических вычислительных устройств и систем. В частности, на основе FinFET-транзисторов энергозависимая flash-память емкостью 32 Гбит. Компания Intel планирует освоить микросхемы на базе этих структур с топологическими нормами 32 нм.

Обратим внимание на любопытный факт. Первые транзисторы, созданные шесть десятилетий назад, имели трехмерную структуру. Их вытесняли планарные транзисторы, позволившие получить высокую степень интеграции. Трехзатворные транзисторы вернули разработчиков снова в мир трехмерной микроэлектроники. Хотя изготовление трехмерных транзисторных структур является весьма сложным технологическим процессом, затраты не повлияют на стоимость интегральных схем.

Transistor Innovations Enable Technology Cadence



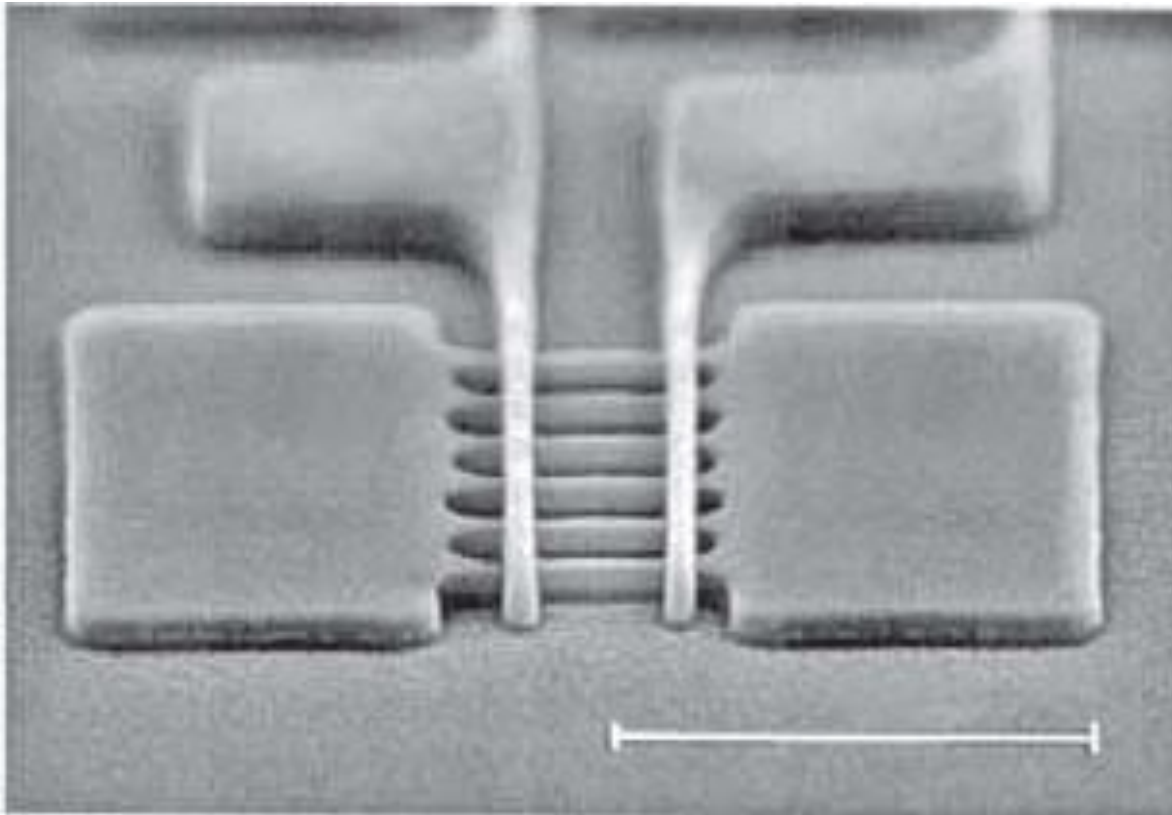
Strained Silicon

High k Metal gate

Tri-Gate



По 65нм-технологии разработан трехмерный многозатворный транзистор (Multi-Gate Fin FET). По сравнению с однозатворными планарными транзисторами площадь транзистора удалось уменьшить на 30%, а ток утечки — в 10 раз. На рис. приведен общий вид такого транзистора, полученный в электронном микроскопе.



Общий вид трехмерного многозатворного транзистора

Гетеротранзисторы

Гетеротранзистор содержит один или несколько гетеропереходов. Зонные диаграммы гетеропереходов имеют разрывы зон, которые можно использовать для ограничения движения носителей заряда в направлении, перпендикулярном плоскости гетероперехода. В гетеропереходах поведение носителей заряда определяется направлением движения. Гетеропереходы формируются, как правило, с помощью тонких слоев. Поэтому в направлении, перпендикулярном слою, энергетический спектр носителей заряда имеет дискретный характер и имеет место размерное квантование. В двух других направлениях плоскости слоя спектр носит непрерывный характер, и сохраняется зонная структура.

Технология полупроводниковых гетероструктур позволяет создавать системы с пониженной размерностью. Если движение носителей заряда ограничено в одном направлении, то формируется квантовая яма, а в ней — и двумерный электронный газ. Если ограничение движения носителей происходит в двух направлениях, то образуется квантовая нить. Нульмерная квантовая точка формируется в случае ограничения движения носителей по трем направлениям.

В качестве примера на рис. приведена конструкция гетеротранзистора. Структура гетеротранзистора выращена методом молекулярно-лучевой эпитаксии по технологии самосовмещения.

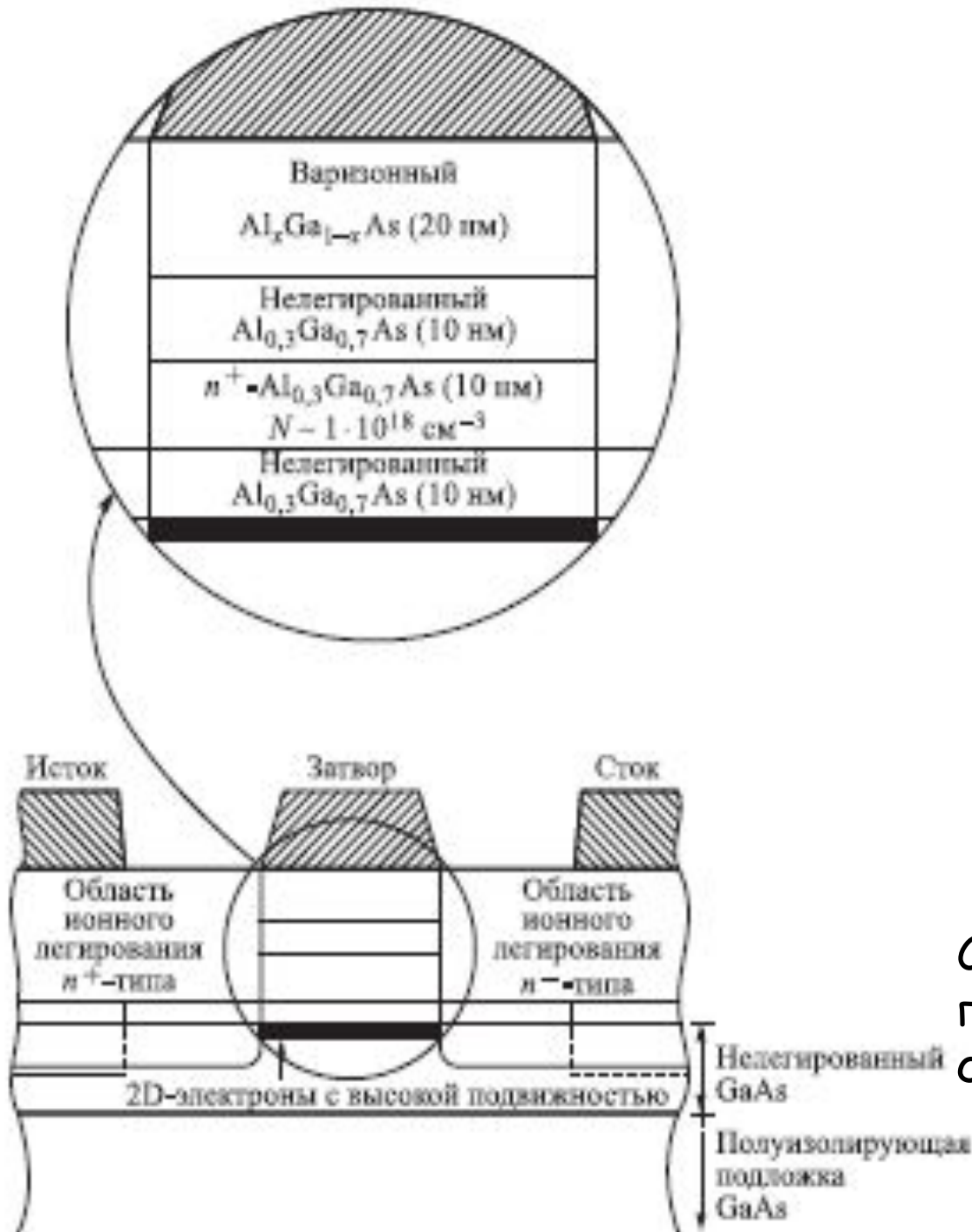


Схема полевого гетеротранзистора на основе AlGaAs-GaAs

В 2D-слое имеются подвижные электроны с типичным значением подвижности $6500 \text{ см}^2/(\text{В с})$ при 300 К и $120000 \text{ см}^2/(\text{В с})$ при 77 К.

Соответствующие значения поверхностной плотности электронов составили $5,4 \cdot 10^{11} \text{ см}^{-2}$ и $7,8 \cdot 10^{11} \text{ см}^{-2}$ соответственно.

Технология формирования такой структуры включала в себя формирование затвора с барьером Шоттки на основе силицида металла, ионную имплантацию, отжиг, формирование омических контактов.

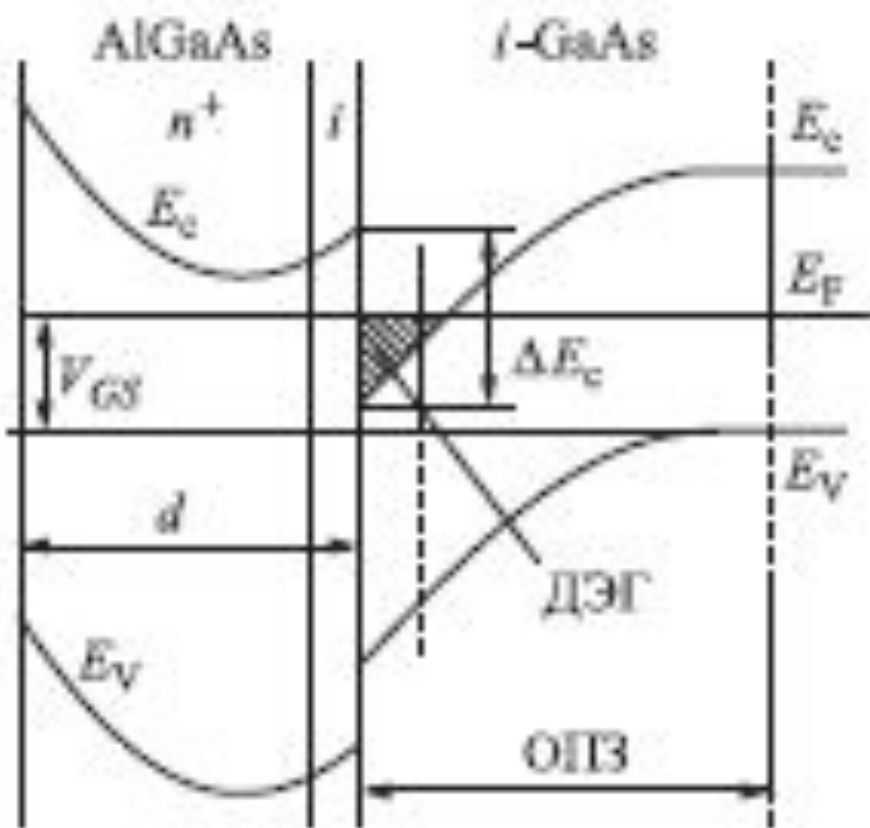
.

Понижение размерности повышает роль межэлектронных взаимодействий. В двумерном электронном газе, в частности, наблюдаются целочисленный и дробный квантовые эффекты Холла. Обнаружены квазичастицы с электрическим зарядом, равным одной трети заряда электрона. В одномерных проводниках проявляется квантование проводимости в отсутствие магнитного поля, возникают элементарные возбуждения с дробным электрическим зарядом, носители заряда без спина и носители спина без заряда

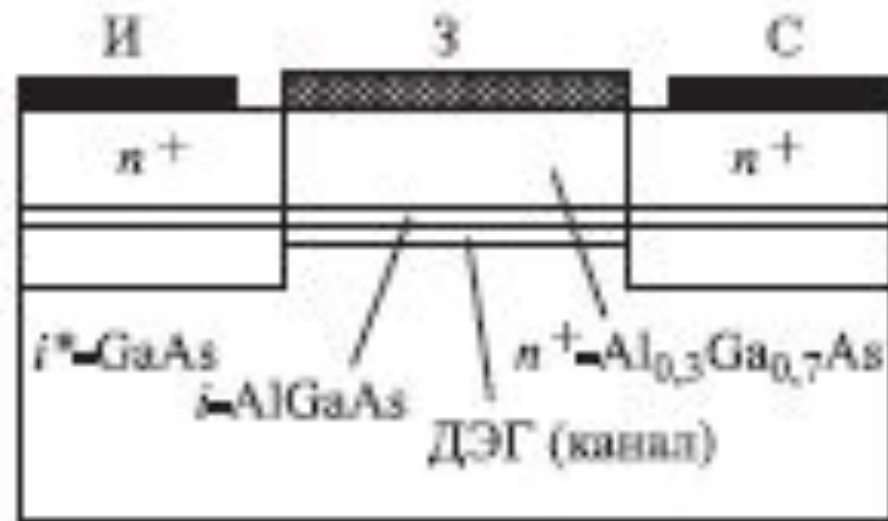
Различают несколько видов гетеротранзисторов. Гетероструктурные полевые транзисторы с высокой подвижностью электронов или НЕМТ-транзисторы (High Electron Mobility Transistor) имеют большую крутизну ВАХ и большую предельную частоту.

В основе работы НЕМТ-транзисторов лежит идея использования «квантового колодца» в качестве канала. В квантовом колодце формируется двумерный электронный газ. За счет потери одной степени свободы подвижность носителей увеличивается примерно вдвое, возрастает и эффективная концентрация носителей.

Чаще всего гетеропереход формируется из широкозонного полупроводника и более узкозонного. На их границе происходит разрыв энергетического уровня. В качестве подзатворного диэлектрика используется широкозонный полупроводник $AlGaAs$, который вследствие искривления энергетических зон обедняется электронами (рис.а).



а



б

Зонная диаграмма гетероперехода $Al_{0,3}Ga_{0,7}As/GaAs$ (а) и структура НЕМТ-транзистора на его основе (б): И — исток, З — затвор, С — сток; ДЭГ — двумерный электронный газ; ОПЗ — область пространственного заряда

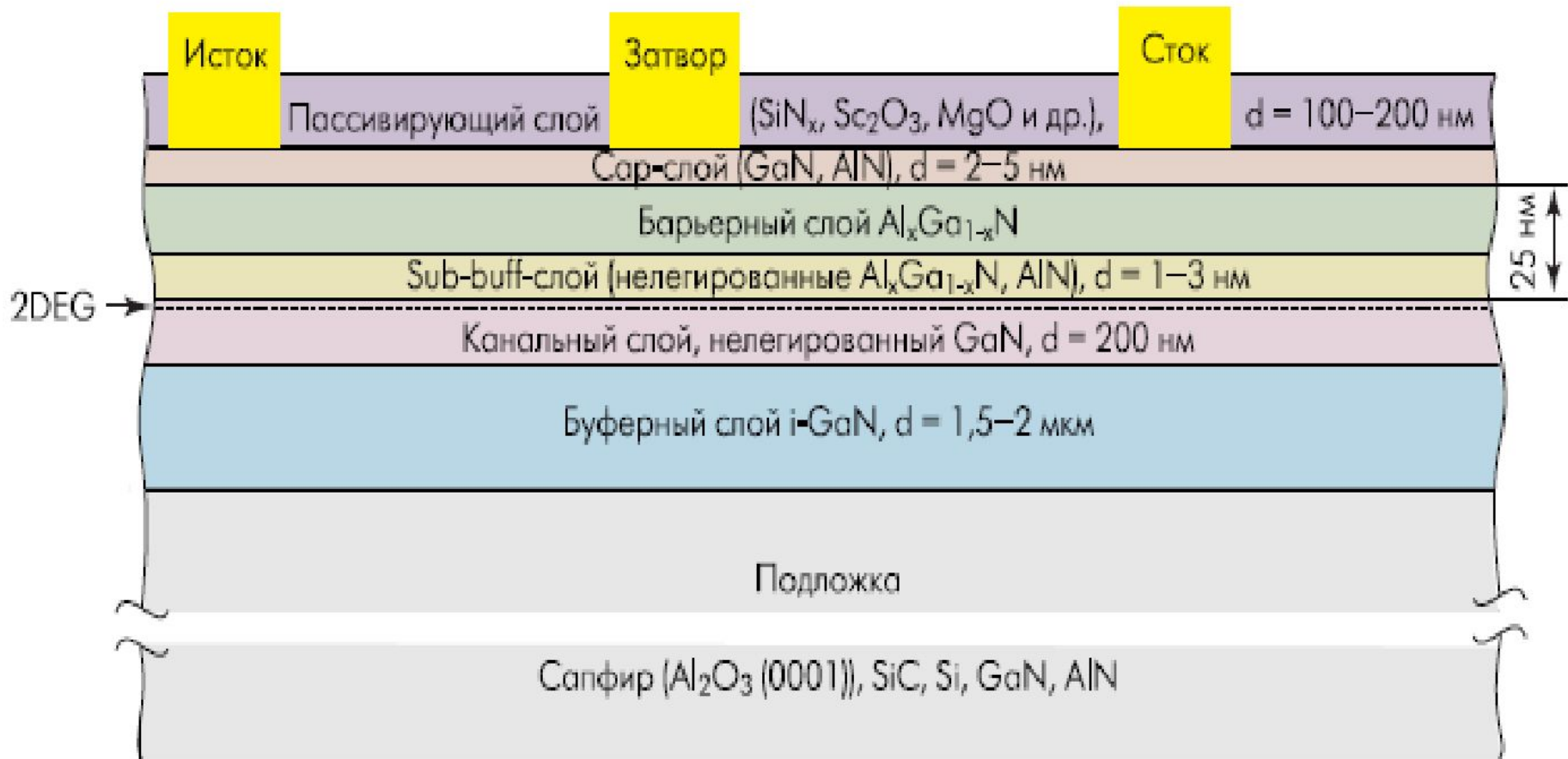
Между металлическим затвором и расположенным под ним слоем $Al_x Ga_{1-x} As$ образуется управляющий переход металл-полупроводник. Канал нормально открытого транзистора формируется в слое нелегированного GaAs на границе гетероперехода в области формирования двумерного электронного газа. Он представляет собой потенциальную яму, образованную в узкозонном проводнике на границе с более широкозонным. В этом канале поверхностная плотность электронов составляет $\sim 2 \cdot 10^{12} \text{ см}^{-2}$. Под действием управляющего напряжения изменяются толщина обедненной области перехода, концентрация электронов и, соответственно, ток стока. При достаточно большом отрицательном напряжении на затворе обедненная область расширяется и может перекрыть область насыщения в канале. Ток стока при этом прекращается.

Различают НЕМТ-транзисторы с псевдоморфными и метаморфными гетеропереходами. Переход называется псевдоморфным, если не соблюдается соответствие параметров кристаллической решетки слоев гетероперехода. В этом случае один из слоев делается очень тонким и его кристаллическая решетка растягивается до соответствия другому материалу. Образуется структура с увеличенным различием в ширине запрещенной зоны. Приборы на таких структурах обладают более высокой производительностью.

В метаморфном гетеропереходе совмещение материалов происходит через буферный слой, например, AlInAs. Концентрация индия выбирается такой, чтобы постоянная решетки буферного слоя была близка обоим слоям гетероструктуры. Таким образом транзистор может быть оптимизирован для конкретных применений. Так, при низкой концентрации индия получают малошумящие транзисторы, а при высокой — транзисторы с большим коэффициентом усиления. Конструкция НЕМТ-транзистора представлена на рис. 6.

За более чем четверть вековую историю НЕМТ-транзисторы развились в семейство. Помимо соединений A_3B_5 весьма перспективными оказались соединения $InGaAs$, $InGaP$, $InAlAs$, InP . Соединения на основе индия отличаются высокой подвижностью электронов, разрыв зоны проводимости ΔE_c достигает 0,5 эВ. Разработаны *n*-канальные и *p*-канальные НЕМТ-транзисторы, для которых создается потенциальная яма для дырок в узкозонном слое, например, $InGaP$. Для использования в мощных СВЧ-устройствах и работы в экстремальных условиях разработаны НЕМТ-транзисторы на основе GaN и SiC . Обычно канал у таких транзисторов формируется в узкозонном слое $AlGaN$. По частотным и усилительным свойствам НЕМТ-транзисторы на основе $AlGaN/GaN$ уступают транзисторам на соединениях $AlGaAs/GaAs$, однако превосходят их по плотности снимаемого тока, мощности и рабочим напряжениям исток-сток. В НЕМТ-транзисторах достигаются частоты ~ 270 ГГц и крутизна характеристики до 2000 мс/мм.

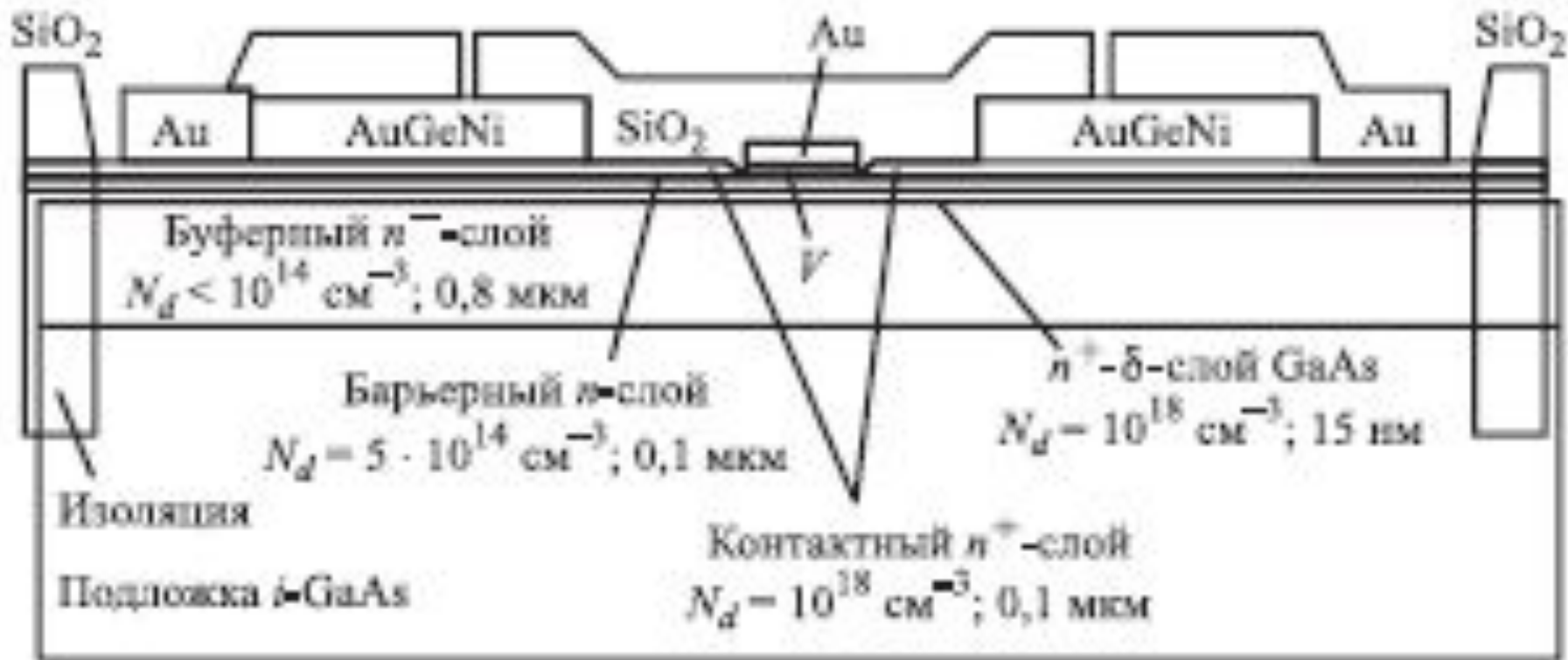
Создание гетеропереходных полевых транзисторов с затвором Шоттки на AlGaN/GaN (ГПТШ) — одно из главных направлений СВЧ-полупроводниковой электроники. Основным элементом такой структуры — область двумерного газа в квантовом колоде, расположенная непосредственно под гетеропереходом. Подвижность в этой области составляет $\sim 2000 \text{ см}^2/(\text{В} \cdot \text{с})$, а концентрация носителей $\sim 10^{13} \text{ см}^{-2}$. Структура ГПТШ представлена на рис. Буферный слой улучшает параметры двумерного электронного газа, препятствует переходу его электронов на поверхностные состояния и объемные дефекты. Созданные конструкции ГПТШ позволяют получить выходную мощность $\sim 8 \text{ Вт}$ на частоте $\sim 4 \text{ ГГц}$.



Типовая структура ГТТШ на GaN

Одна из проблем GaN-технологии — нестабильность тока стока при его увеличении. Это явление получило название «коллапс тока». Оказалось, что указанный эффект связан с наличием ловушек центров на поверхности и в объеме материала буферного GaN-слоя. С этой целью пассивируют поверхность диэлектрической пленкой SiNx, а также формируют cap-слой. Транзисторы на соединении GaN, ширина запрещенной зоны которых составляет 3,4 эВ, сохраняют работоспособность до температур 500-600 °С. На основе GaN-транзисторов создаются монолитные интегральные схемы СВЧ-диапазона.

Полевые транзисторы (FET-транзисторы) характеризуются максимальной удельной крутизной g_{max} , вольтамперной характеристикой (ВАХ), а также предельной частотой f_t . При уменьшении длины канала и снижении сопротивлений пассивных областей стока (R_c) и истока (R_i) эти параметры улучшаются. Предельные значения g_{max} и f_t пропорциональны предельной дрейфовой скорости $v_{др}$ и подвижности носителей в канале. Подвижность составляет $3500 \text{ см}^2/(\text{В} \cdot \text{с})$, что в 5 раз выше, чем у кремния, поэтому полупроводниковые соединения A_3B_5 и гетероструктуры на их основе предпочтительнее кремниевых транзисторов. Наиболее популярным активным элементом является n -канальный полевой транзистор с затвором Шоттки на арсенид-галиевой структуре (MESFET) (рис.). Активный слой формируется методом ионной имплантации доноров в полуизолирующую подложку. Затвор Шоттки формируется в виде золотого контакта.



Структура MESFET-транзистора на основе GaAs

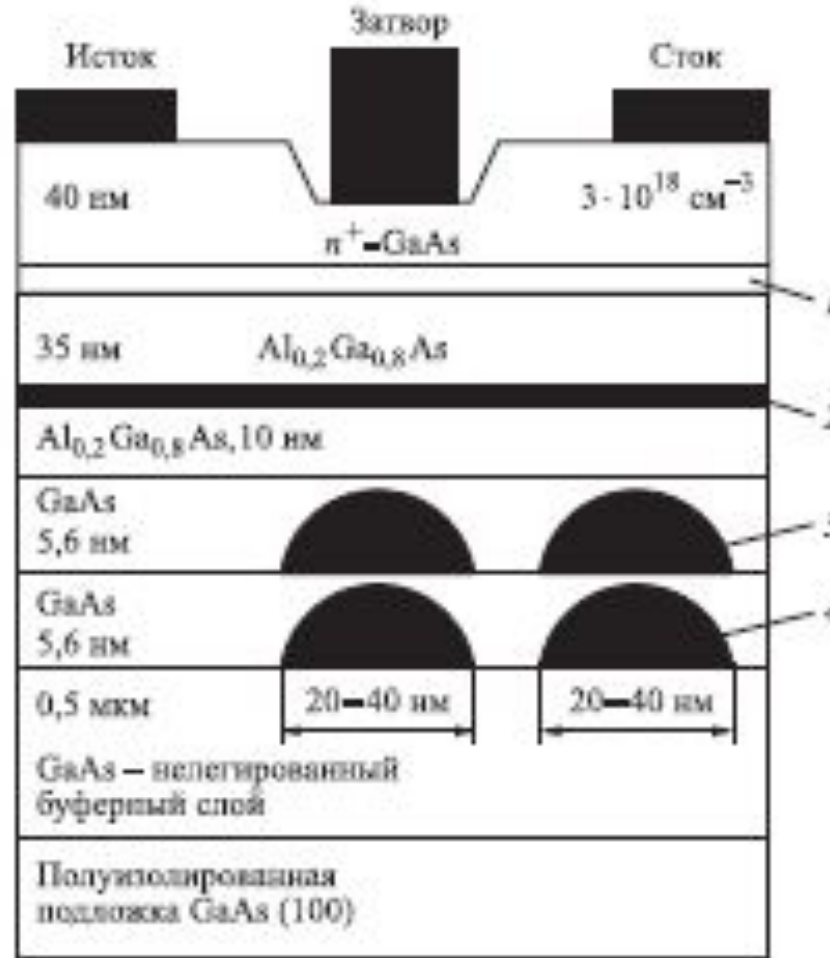
Пороговое напряжение такого транзистора зависит от степени легирования, толщины канала, а также расстояния от затвора до канала и лежит в пределах от -4 В до +0,2 В. В качестве подзатворного диэлектрика используется обедненная электронами область пространственного заряда под барьером Шоттки. Канал представляет собой тонкий сильно легированный слой *n-GaAs*, расположенный между легированным активным слоем и подложкой. Транзисторы этого типа имеют длину канала ~0,13 мкм и работают на частоте 50 ГГц.

К недостаткам MESFET-транзистора следует отнести трудности создания *p*-канальных транзисторов для формирования комплементарных структур. Другой недостаток — невозможность использования максимальной подвижности электронов в канале $\sim 8000 \text{ см}^2/(\text{В} \cdot \text{с})$ при концентрации доноров $\sim 10^{18} \text{ см}^{-3}$. В разработках полевых транзисторов используются гетероструктуры на основе GaAs-FIGaAs, InGaAs-InP, InGaAs-AlGaAs, AlGaSb-InAs. Заметим, что у соединения InAs подвижность электронов вдвое выше, чем у GaAs.

Гетероструктурный транзистор на квантовых точках

Квантовые точки представляют собой нанометровые фрагменты проводника или полупроводника, ограниченные по всем трем пространственным измерениям и содержащие электроны проводимости. Каждая квантовая точка имеет свой спин и способна поглощать и испускать электроны. Модулированно-легированные гетероструктуры с квантовыми точками, встроенные в токовый канал, представляют значительный интерес для устройств как для микро-, так и для наноэлектроники. Транзисторы на квантовых точках являются, по существу, новым типом приборов на горячих электронах, весьма перспективным для СВЧ-электроники.

Такие гетероструктуры (рис.) растут по модели Странского-Крастанова, эпитаксиальный слой формируется на подложке с другими параметрами решетки.



Структура модулированно- легированного транзистора с квантовыми точками: 1 — нелегированный слой GaAs (6 нм); 2 — слой В (Si); 3, 4 — слои InAs

Квантовые точки получают в слое, если его толщина превышает некоторое критическое значение. На полуизолирующую подложку GaAs(100) методом молекулярно-лучевой эпитаксии наносится нелегированный буферный слой GaAs толщиной $\sim 0,5$ мкм. Затем наносятся два тонких слоя InAs, которые разделяются нелегированным «спейсер»-слоем GaAs. Толщина слоев InAs составляет от 0,7 до 1,0 нм, а слоя GaAs — от 3,5 до 5,6 нм. При этом формируются два слоя квантовых точек. Размер квантовых точек и их плотность варьируются в различных структурах. Затем выращивают второй «спейсер»-слой $Al_{0,2}Ga_{0,8}As$ толщиной 10 нм, а далее слои В(Si)-легированного и нелегированного $Al_{0,2}Ga_{0,8}As$ толщиной 35 нм.

Формирование такой гетероструктуры завершается выращиванием нелегированного слоя GaAs толщиной 6 нм и легированного кремнием ($n^+ = 3 \cdot 10^{18} \text{ см}^{-2}$) контактного слоя GaAs толщиной 40 нм. Длина затворов составляет 0,3-0,4 мкм. При исследовании полученного с помощью данной технологии транзистора выяснилось, что подвижность и концентрация электронов в двумерном газе уменьшаются из-за наличия квантовых точек. Это означает, что квантовыми точками захватывается меньшее число электронов. Транспорт электронов в гетероструктурах с квантовыми точками осуществляется двумя путями. Первый путь определяется подвижными электронами из двумерного газа и соответствует насыщению их дрейфовой скорости. Другой путь связан с электронами, локализованными в квантовых ямах, и он имеет место только в сильных электрических полях.

В транзисторах на квантовых точках концентрация участвующих в транспорте электронов в сильных полях не зависит от напряжения на затворе. Пороговое же напряжение, необходимое для эмиссии электронов из квантовых точек, уменьшается, когда напряжение на затворе становится отрицательным. Если в МОП-структурах происходит запираение транзистора при отрицательных напряжениях на затворе, то в транзисторах на квантовых точках ток стока в области малых напряжений на стоке имеет тенденцию к увеличению. Это принципиально отличается от характеристик всех известных полевых транзисторов. Такие приборы имеют высокую крутизну ВАХ, что позволяет разработчикам электронной аппаратуры надеяться на их использование в СВЧ-приборах

Биполярные транзисторы

В современной микро- и нанoeлектронике МОП-транзисторы занимают ведущее положение. Однако в СВЧ-электронике, сотовых телефонах наибольшее значение придают биполярным транзисторам на гетеропереходах (Heterojunction Bipolar Transistor — HBT). Конструктивно HBT выполняется на основе GaAs в вертикальном исполнении и поэтому занимает мало места. Типовая структура GaAs HBT представлена на рис.

Структура биполярного транзистора на гетеропереходах



На GaAs-подложке с высоким сопротивлением формируется коллекторный слой n -GaAs с концентрацией примесей $3 \cdot 10^{16} \text{ см}^{-3}$. Затем наносится базовый сильнолегированный слой p -GaAs с концентрацией примеси до 10^{19} см^{-3} . Черезградиентный слой образуется эмиттер из n -AlGaAs, ширина запрещенной зоны которого выше, чем в GaAs базовой области. В области омических контактов эмиттера формируются дополнительные высоколегированные слои n^+ -GaAs. Заметим, что слои транзистора образуются в процессе эпитаксии, и поэтому требования к литографическим процессам невысокие. Это удешевляет транзистор.

Вследствие различных запрещенных зон в базе и эмиттере в электронно-дырочном переходе образуются скачки потенциалов, различные для прохождения электронов и дырок. Стимулируется инжекция электронов из эмиттера в базу, и сокращается поток дырок из базы в эмиттер. Высокий уровень легирования базы и низколегированный эмиттер способствуют снижению сопротивления базы и емкости перехода эмиттер-база. Этим объясняются высокочастотные свойства НВТ. Акцент на процессы эпитаксии позволил формировать транзисторные структуры с двумя гетеропереходами. Эти транзисторы отличаются более высоким напряжением пробоя, но граничная частота снижается. Появились приборы на основе фосфида индия, которые могут работать в частотном диапазоне до 250 ГГц.

Рассмотрение наиболее распространенных приборов микрои наноэлектроники показывает, что имеющиеся технологии в целом обеспечивают современные потребности приборов пикосекундного быстродействия. Использование гетероструктур позволяет улучшить совокупность параметров и характеристик массовых приборов современной электроники — полевых и биполярных транзисторов. Отметим, что в вопросах создания сверхскоростных интегральных схем и твердотельных схем МВЧ-диапазона на основе гетероструктур еще предстоит провести большой объем фундаментальных и прикладных исследований. Среди таких проблем — вопросы объединения кремниевой электроники со структурами на гетеротранзисторах.

