

# Структура однокристальних мікроконтролерів. Процесорне ядро та функціональні блоки мікроконтролерів.

## Структура однокристальних мікроконтролерів

Однокристальний МК (ОМК) або просто мікроконтролер (МК) це пристрій, конструктивно виконаний в одному корпусі ВІС, що містить усі компоненти мікропроцесорної системи: центральний процесор, пам'ять даних, пам'ять програм, програмовані інтерфейси.

МК є зручним інструментом створення сучасних вбудованих пристроїв керування різноманітним обладнанням, як-то автомобільною електронікою, побутовою, комп'ютерною та телекомунікаційною технікою, портативним вимірювальними пристроями, мобільними телефонами, електричними двигунами, міні-АТС, охоронними системами тощо.

Всі МК умовно можна розділити на два основні класи:

- 8-розрядні МК;
- 16 і 32-розрядні МК.

Найбільш поширеним є сімейство 8-розрядних МК. Ріст популярності 8-розрядних МК зумовлений постійним розширенням номенклатури продукції, що випускається таким відомими фірмами як Motorola, Microchip, Intel, Atmel, Texas Instruments, Philips, Siemens та ін.

Для МК характерні:

- система команд, орієнтована на виконання завдань керування і регулювання;
- дані, якими оперують МК, мають невелику розрядність;
- схемна реалізація систем керування на базі МК нескладна і має невисоку вартість;
- універсальність і можливість розширення функцій керування значно нижчі, ніж у системах з МП;
- модульна організація, при якій на базі одного процесорного ядра проектується ряд (лінійка) МК, що відрізняються об'ємом і типом пам'яті програм, об'ємом пам'яті даних, набором периферійних модулів, частотою синхронізації.

При модульному принципі побудови всі МК одного сімейства містять однакове процесорне ядро і змінний функціональний блок, який відрізняє МК різних моделей. Структура модульного МК приведена на рис.



## Процесорне ядро мікроконтролерів

Процесорне ядро МК включає в себе:

- центральний процесор;
- внутрішню контролерну магістраль (ВКМ) у складі ША, ШД і ШК;
- схему синхронізації МК;
- схему управління режимами роботи МК, включно з підтримкою режимів пониженого енергоспоживання, початкового запуску (скиду) і т. д.

Змінний функціональний блок включає в себе модулі пам'яті різного типу і об'єму, порти вводу/виводу, модулі тактових генераторів (ТГ), таймери. До складу змінного функціонального блоку можуть входити і такі периферійні модулі як:

- компаратори напруги;
- 8-10 розрядні багатоканальні аналого-цифрові перетворювачі (АЦП, англ. Analog-to-Digital Converter - ADC);
- цифро-аналогові перетворювачі (ЦАП, англ. Digital-to-Analog Converter - DAC);
- універсальні асинхронні приймачі-передавачі (УАПП; англ. Universal Asynchronous Receiver and Transmitter - UART) для зв'язку через інтерфейс RS-232C або RS-485 з персональним комп'ютером;
- послідовний периферійний інтерфейс (Serial Peripheral Interface - SPI), універсальної послідовної шини (Universal Serial Bus - USB);
- контролери рідкокристалічного дисплею;
- підсилювачі з програмованим коефіцієнтом підсилення та ін.

Даний підхід дозволяє створювати різноманітні за структурою МК в межах одного сімейства.

Основними характеристиками, що визначають продуктивність процесорного ядра МК є:

- набір регістрів для зберігання проміжних результатів;
- система команд процесора;
- способи адресації операндів;
- організація процесів вибірки і виконання команди.

З точки зору системи команд і способів адресації операндів процесорне ядро сучасних 8-розрядних МК реалізує один з двох принципів побудови процесорів:

- процесори з CISC-архітектурою, що реалізують так звану повну систему команд (Complicated Instruction Set Computer);
- процесори з RISC-архітектурою, що реалізують скорочену систему команд (Reduced Instruction Set Computer).

CISC-процесори виконують великий набір команд з розвинутими можливостями адресації. Для 8-розрядних МК з CISC-архітектурою команда може мати однобайтний, двобайтний і трибайтовий (рідко чотирибайтовий) формат. При цьому система команд як правило не ортогональна, тобто не всі команди можуть використовувати будь-який спосіб адресації стосовно будь-якого регістра процесора. Вибірка команди на виконання здійснюється побайтно на протязі декількох тактів роботи МК. Час виконання команди може становити від 1 до 12 тактів.

До МК з CISC-архітектурою відносяться МК фірми Intel з ядром MCS-51, МК сімейства HC05, HC08 та HC11 фірми Motorola та ряд інших. Наприклад, МК сімейства MCS-51 мають 111 команд з часом виконання команди рівним 12 тактів.

В процесорах з RISC- архітектурою набір команд скорочений до мінімуму. При цьому всі команди мають формат фіксованої довжини (напр., 12, 14 або 16 біт), а вибірка команди з пам'яті і її виконання здійснюється за один такт. Система команд RISC-процесора передбачає можливість рівноправного використання всіх регістрів процесора, що забезпечує додаткову гнучкість.

До МК з RISC- архітектурою відносяться МК сімейства AVR фірми Atmel, МК сімейств PIC16 і PIC17 фірми Microchip, MSP430 фірми Texas Instruments та інші. Наприклад, МК сімейств PICxx виконують від 33 до 35 команд за 1 такт.

Хоча RISC- контролери мають значно більшу швидкодію, але повніша система команд CISC- контролерів у деяких випадках економить час виконання окремих фрагментів програми і пам'ять програм.

Продуктивність МП і зокрема МК прийнято оцінювати числом елементарних операцій, які можуть бути виконані протягом 1 секунди. Одиниця вимірювання продуктивності - мільйон операцій в секунду (Million Instructions Per Second - MIPS). Для розрахунку чисельного значення продуктивності в MIPS прийнято використовувати час виконання команди переміщення даних "регістр-регістр". Ця команда присутня в наборі команд будь-якого МП і має мінімальний час виконання.

ПРОДУКТИВНІСТЬ (MIPS) = 1/і команди (МКС).

Проте така оцінка продуктивності є загальною і не враховує особливості алгоритмів управління для конкретної області застосування. Так, при реалізації швидкодіючих регуляторів основну увагу слід приділяти часу виконання операцій множення та ділення. А в задачах оптимального управління по таблицям, які характерні для пристроїв силової електроніки, на перший план виходить можливість швидкого перебору великих таблиць даних. Тому в критичних ситуаціях, пов'язаних з вимогами високої швидкодії, слід оцінювати продуктивність на основі тих операцій, які переважно використовуються в алгоритмі управління і мають обмеження за часом виконання.

З точки зору організації процесів вибірки і виконання команд в сучасних 8-розрядних МК застосовується одна з двох вже згадуваних архітектур МПС: Фон-нейманівська (Прінстонська) або Гарвардська.

Особливістю Фон-нейманівської архітектури є використання загальної пам'яті для зберігання програм і даних. Основна перевага цієї архітектури - спрощення будови МПС, так як реалізується звертання тільки до однієї спільної пам'яті. Крім того це дозволяє оперативно перерозподіляти ресурси між областями програм і даних, що полегшує розробку ПЗ. Фон-нейманівська архітектура є основною архітектурою ПК.

Основною особливістю Гарвардської архітектури є використання окремих адресних просторів для зберігання команд і даних. Перевагами Гарвардської архітектури є скорочення довжини команди і збільшення швидкості пошуку інформації в пам'яті даних. Крім того, Гарвардська архітектура забезпечує потенційно більшу швидкість виконання програми за рахунок можливості реалізації паралельних операцій, оскільки вибірка наступної команди може відбуватися одночасно з виконанням попередньої. Більшість сучасних МК побудовані за Гарвардською архітектурою.

Схема синхронізації МК забезпечує формування сигналів синхронізації, необхідних для виконання командних циклів центрального процесора, роботи таймерів, а також обміну інформацією по ВКМ.

Процес розробки пристроїв на базі МК складається з 6 етапів:

1. Розробка принципової схеми пристрою.
2. Вибір конкретного МК і складання блок-схеми програми. Блок-схема повинна відображати основні етапи функціонування МК, а також прояснити структуру програми.
3. Написання програми.
4. Асемблювання програми. Ця операція перетворює текст програми в послідовність чисел, яка може бути записана у Flash-пам'ять програм МК. Ця послідовність чисел називається hex-файлом і файл буде мати розширення .hex. Асемблер перевіряє програму рядок за рядком і намагається перетворити кожен рядок у відповідний шістнадцятковий код. Якщо він не може розпізнати, що написано в рядку, він реєструє помилку (error).



Також асемблер генерує попередження (warning) - у випадку неоднозначних або сумнівних записів.

5. Симуляція або емуляція програми, щоб переконатись в її працездатності.

6. Програмування кристалу МК.

### **Функціональні блоки МК**

В МК використовується три основних види пам'яті.

Пам'ять програм представляє собою ПЗП, призначений для зберігання програмного коду і констант.

Пам'ять даних призначена для зберігання змінних і представляє собою ОЗП.

Регістри МК - цей вид пам'яті включає в себе внутрішні реєстри процесора і реєстри, які служать для управління периферійними пристроями.

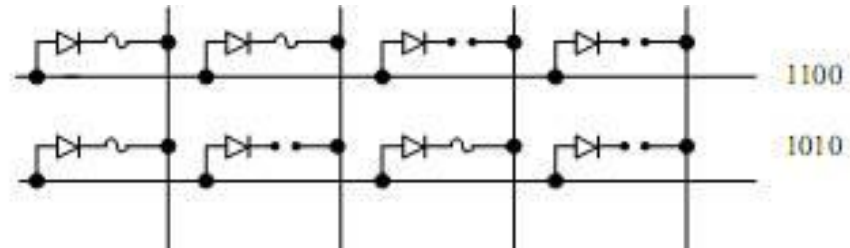
З точки зору користувача МК слід розрізняти 5 видів енергонезалежної пам'яті програм (резидентної пам'яті): ПЗП масочного типу (Mask-ROM); ПЗП однократно програмовані користувачем OTPROM (One-Time Programmable ROM); ПЗП програмований користувачем з ультрафіолетовим стиранням - UV-EPROM (Ultraviolet Erasable Programmable ROM); ПЗП програмований користувачем з електричним стиранням - EEPROM (Electrically Erasable Programmable ROM); ПЗП з електричним стиранням типу Flash - Flash-ROM.

## **Типи пам'яті програм МК Постійні запам'ятовувальні пристрої програмовані маскою - Mask ROM**

До складу ПЗПМ масочного типу входять пристрій декодування адреси, вихідні буфери і програмована логічна матриця (ПЛМ), яка зберігає інформацію. Матриця представляє собою ряд горизонтальних (адресних) і вертикальних (інформаційних) шин, які в певних точках перетину з'єднані діодами. Підключення діоду до відповідної інформаційної шини еквівалентно запису 1, а відсутність - запису 0.

ПЗП масочного типу - найдешевше і найефективніше рішення при великих об'ємах продукції. Використання МК з масочним ПЗП економічно стає рентабельним при партіях в декілька десятків тисяч штук. Крім того ПЗП програмовані маскою мають високу надійність за рахунок програмування в заводських умовах з подальшим контролем якості. Недоліки ПЗП програмованих маскою: будь-яка зміна прикладної програми потребує нової серії ІС МК, що може виявитися досить дорогим і часозатратним рішенням.

## Однократно програмовані постійні запам'ятовувальні пристрої - OTPROM



OTPRом за принципом побудови і функціонування аналогічні ПЗП масочного типу, але допускає однократне програмування на місці їх застосування користувачем. Програмування OTPROM полягає в руйнуванні (перепалюванні) частини плавких перемичок на кристалі імпульсами струму амплітудою 30...50 мА і тривалістю 50...100 мс у тих перетинах рядків і стовпців матриці, куди потрібно записати 0. Таке програмування - одноразове.

## Репрограмовані ПЗП з електричним стиранням - EEPROM

ПЗП типу EEPROM поєднують переваги розглянутих типів пам'яті. По-перше, EEPROM програмується користувачем, по-друге, ці ПЗП можуть бути багатократно перезаписані, по-третє, ці ПЗП дешевші від ПЗП з ультрафіолетовим стиранням. Максимальна кількість перепрограмувань EEPROM в МК становить порядку 10000. Технологія EEPROM дає змогу організувати побайтне стирання і побайтне програмування. Проте незважаючи на очевидні переваги сучасні моделі МК рідко використовують EEPROM для зберігання програм. На це є дві причини. По-перше, ПЗП типу EEPROM мають обмежений об'єм і можуть використовуватися в якості пам'яті програм в МК з невеликим об'ємом пам'яті. По-друге, практично одночасно з EEPROM появилися ПЗП типу Flash, які мають близькі характеристики, але при цьому мають меншу вартість.

## Репрограмовані ПЗП з електричним стиранням типу FLASH - FLASH ROM

EEPROM відрізняється від Flash-пам'яті тим, що перша допускає роздільний доступ до довільної комірки, а друга - лише до цілих блоків. Тому EEPROM має менші об'єми та дорожча. В МК її в основному використовують для зберігання даних. Flash-пам'ять простіша і дешевша і дає вигоду у швидкості при великих об'ємах інформації при потоковому читанні/запису.

Flash-пам'ять вперше розробила фірма Intel в 1988 році. Пам'ять типу Flash є енергонезалежна, з електричним стиранням і перепрограмуванням з пониженою напругою програмування і збільшеною у декілька разів кількістю циклів перезапису.

Для стабільної роботи Flash-пам'яті вживають ряд заходів, що впливають на структуру й організацію роботи мікросхем:

- застосування спеціальних алгоритмів запису та стирання з контролем стану і завершення процесу за результатом контролю;
- вбудовування в мікросхеми кіл, що реалізують алгоритми стирання і запису. Кількість циклів стирання/запису мікросхем Flash-пам'яті - не менше 100 000.

Мінімальний час читання байту/слова - не перевищує 100 нс. Час запису приблизно 9 мкс, час стирання блоку (64 Кбайт) - близько 1 с.

ПЗП типу Flash були призначені для заповнення ніші між дешевими однократно програмованими ПЗП і дорогими EEPROM малої ємності. ПЗП типу Flash зберегли переваги властиві EEPROM: можливість багатократного стирання. Пам'ять типу Flash стирається і програмується сторінками або блоками. Сторінка, як правило, становить 8, 16 або 32 байти пам'яті. МК з Flash пам'яттю програм в наш час стають конкурентоздатними не тільки по відношенню до МК з однократно програмованим ПЗП, але і з ПЗП масочного типу також.

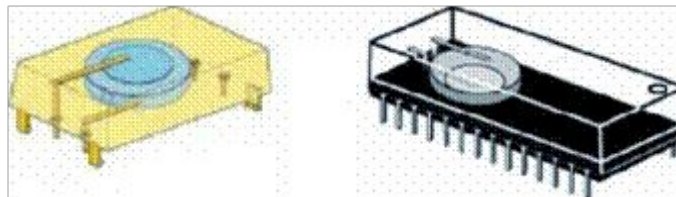
Пам'ять типу EEPROM і Flash потребують в процесі стирання/програмування прикладання підвищеної напруги. В ранніх моделях МК ця напруга повинна була бути поданою на один з виводів МК в режимі програмування. В сучасних моделях МК (зокрема і AVR) модулі EEPROM і Flash ПЗП містять вбудовані схеми підвищення напруги. Отже, появилася принципова можливість здійснювати програмування комірок EEPROM і Flash ПЗП в процесі виконання програми, без переводу МК в спеціальний режим програмування. Оскільки EEPROM ПЗП практично ніколи не використовується для зберігання програм, але має режим побайтного програмування, це робить його ідеальним енергонезалежним запам'ятовуючим пристроєм для зберігання налаштувань користувача в процесі експлуатації пристрою.

## Пам'ять даних МК

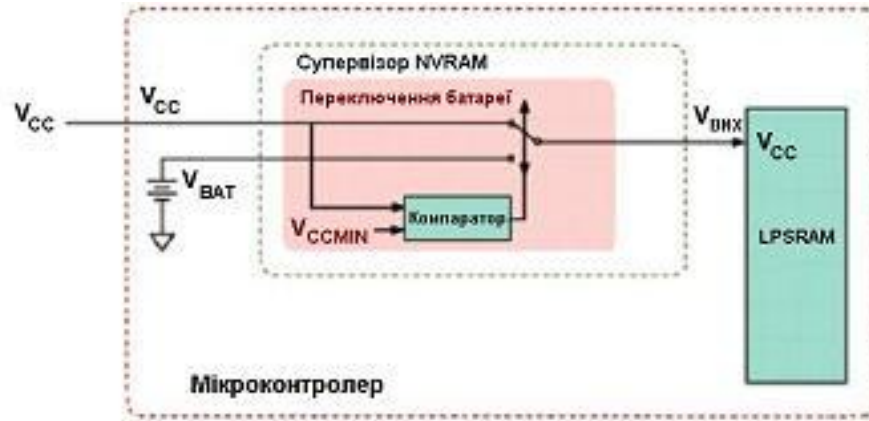
Пам'ять даних виконується, як правило, на основі ОЗП статичного типу - SRAM (Static RAM). У статичних ОЗП елементом пам'яті є тригер. За наявності живлення тригер здатний зберігати свій стан як завгодно довго. Сучасні МК допускають зниження тактової частоти до скільки завгодно малих значень з метою зменшення енергоспоживання. Вміст комірок ОЗП при цьому зберігається на відміну від динамічної пам'яті.

Крім того багато МК виготовляються з ОЗП типу LPSRAM (Low Power SRAM). Такі МК мають такий параметр як "напруга зберігання інформації" -  $U_{\text{standby}}$ . При зниженні напруги живлення нижче мінімально допустимого рівня  $V_{\text{сmin}}$ , але вище напруги зберігання  $V_{\text{standby}}$  програма МК виконуватися не буде, але інформація в ОЗП збережеться. Рівень напруги зберігання становить приблизно 1 В. Це дозволяє у випадку необхідності перевести МК на живлення від автономного джерела (батарея або акумулятор) і зберегти вміст ОЗП (напр. МК DS500 фірми Dallas Semiconductor).

В останній час появились МК, які в своєму корпусі мають автономне джерело живлення, що гарантує збереження даних в ОЗП на протязі 10 років.



Це так звана NVRAM (Nonvolatile RAM) - енергонезалежний ОЗП.



NVRAM складається з двох основних компонентів: малопотужного ОЗП (LPSRAM) і супервізора NVRAM. Супервізор здійснює контроль за напругою живлення  $V_{cc}$  і коли вона починає падати та стає меншою певного значення  $V_{ccmin}$  живлення LPSRAM ОЗП переключається на резервну батарею.

У динамічних ОЗП елементи супроводжується її руйнуванням, і перезаписувати (регенерувати) заново. Як і всі МП, МК мають набір регістрів, які використовуються для управління його ресурсами. До них належать регістри процесора (акумулятор, регістри стану, індексні регістри), регістри управління (регістри управління перериваннями, таймером), регістри вводу/виводу (регістри даних портів, регістри управління послідовним, паралельним або аналоговим вводом/виводом). В деяких МК всі регістри і пам'ять даних розташовуються в одному адресному просторі - тобто ПД суміщена з регістрами.



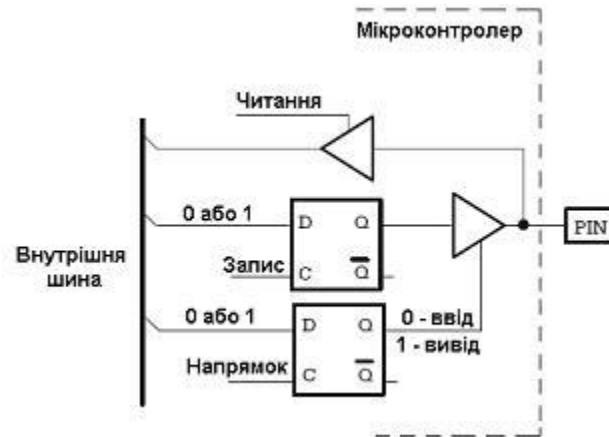
Такий підхід називається "відображенням ресурсів МК на пам'ять". В інших МК адресний простір пристроїв вводу/виводу відокремлений від загального простору пам'яті.

В МК пам'ять даних використовується для організації виклику підпрограм і обробки переривань. При цих операціях вміст програмного лічильника і основних регістрів зберігається в ОЗП пам'яті даних і потім відновлюється при поверненні до основної програми.

Деякі моделі МК мають спеціальні апаратні засоби для підключення зовнішньої пам'яті. Інший, більш універсальний спосіб, це використання портів вводу/виводу для підключення зовнішньої пам'яті.

Кожний МК має певну кількість ліній вводу/виводу, які об'єднані в багаторозрядні (переважно 8-ми розрядні) паралельні порти вводу/виводу. Порти позначаються або цифрами (PT0, PT1, PT2 і т.д.) або буквами (PTA, PTB, PTC і т.д.). В пам'яті МК кожному порту вводу/виводу відповідає своя адреса регістра даних. В залежності від функцій розрізняють наступні типи паралельних портів:

- однонаправлені порти, призначені тільки для вводу або виводу інформації;
- двонаправлені порти, напрям передачі яких визначається в процесі ініціалізації МК (рис.);
- порти з альтернативною функцією (мультиплексорні порти). Окремі лінії цих портів використовуються сумісно з вбудованими периферійними пристроями МК: таймерами, АЦП та ін.



В технічній літературі вихідні каскади ліній вводу/виводу часто називають драйверами. Двонаправлені порти більшості сучасних МК виконані з можливістю незалежного задавання напрямку передачі кожної лінії. При роботі в режимі вводу лінія має високий вхідний опір.

Важливим параметром портів вводу-виводу є навантажувальна здатність лінії. Тобто це максимальний струм, який може віддати лінія в навантаження. Розрізняють лінії з нормальною і підвищеною навантажувальною здатністю. Для ліній з нормальною навантажувальною здатністю типовими є значення  $i_{\text{Вих}} = 1.6 \div 2.0$  мА,  $i_{\text{Вих}} = 0.4 \div 2.0$  мА, а для ліній з підвищеною  $I_{\text{Вх}} = I_{\text{Вих}} = 25$  мА. Варто зазначити, що число виводів МК з підвищеною навантажувальною здатністю переважно є обмежене.

Більшість задач управління, які реалізують МК, потребують виконання їх в реальному часі. Щоб розвантажити ЦП від функцій формування управління в реальному масштабі часу в МК використовується апаратна підтримка роботи в реальному часі з використанням таймера.

Важливою характеристикою МК є малий рівень енергоспоживання. Сучасні МК, як правило, мають наступні режими роботи:

- активний режим (Run mode) - основний режим роботи МК. В цьому режимі МК виконує робочу програму і доступні всі його ресурси. Потужність, що споживається  $P_{\text{RUN}}$  сильно залежить від тактової частоти. Напр. для МК AT90S2313 при  $V_{\text{cc}} = 3 \text{ В}$ ,  $F_t = 4 \text{ МГц}$ ,  $I_{\text{CC}} = 3 \text{ мА}$ .
- режим очікування (Wait mode, Idle mode або Halt mode). В цьому режимі припиняє роботу ЦП, але продовжують працювати периферійні модулі, які контролюють стан об'єкту управління. При необхідності сигнали від периферійних модулів переводять МК в активний режим. В режимі очікування потужність зменшується у 3...10 раз. Напр. для МК AT90S2313 при  $V_{\text{cc}} = 3 \text{ В}$ ,  $F_t = 4 \text{ МГц}$ ,  $I_{\text{CC}} = 1 \text{ мА}$ .
- режим зупину (Stop mode, Sleep mode або Power Down mode). В цьому режимі припиняє роботу як ЦП так і більшість периферійних модулів. Перехід в робочий режим здійснюється тільки по перериванням від зовнішніх джерел або після подачі сигналу скиду. В цьому режимі потужність зменшується по відношенню до робочого режиму приблизно на три порядки і становить одиниці мікровоат. Напр. для МК AT90S2313 при  $V_{\text{cc}} = 3 \text{ В}$ ,  $F_t = 4 \text{ МГц}$ ,  $I_{\text{CC}} = 9 \text{ мкА}$ .

Два останні режими називають режимами пониженого енергоспоживання. Потужність споживання МК в активному режимі сильно залежить від напруги живлення і тактової частоти. Залежність струму споживання від напруги живлення МК майже прямо пропорційна. Тому зменшення напруги живлення досить суттєво зменшує потужність споживання МК. Крім того, потужність споживання практично також прямо пропорційна тактовій частоті.

Сучасні МК містять вбудований тактовий генератор. На практиці використовуються три основних способи задання тактової частоти генератора: з допомогою кварцового резонатора, керамічного резонатора і зовнішнього або внутрішнього RC-кола.

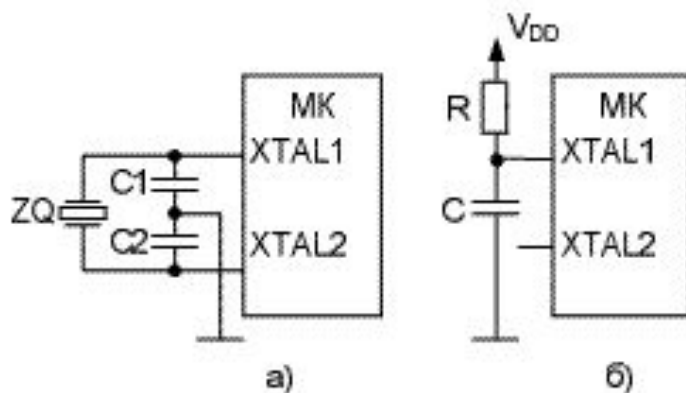
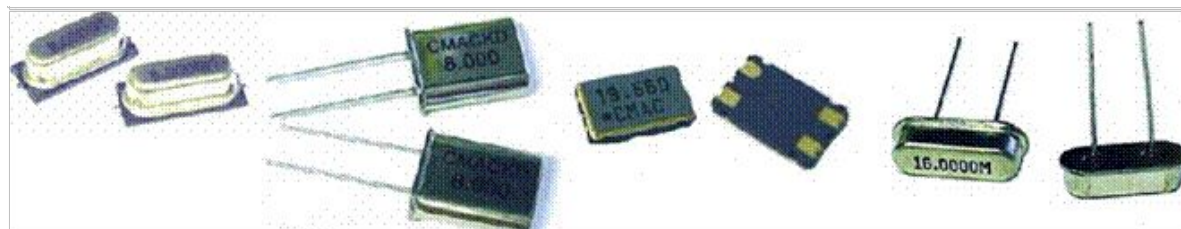


Рис. Тактування з використанням кварцового або керамічного резонаторів (а) і з використанням RC-кола (б).



Підвищення продуктивності процесорного ядра МК пов'язано зі збільшенням тактової частоти. Проте використання високочастотних кварцових резонаторів збільшує рівень електромагнітного випромінювання, тобто зростає інтенсивність генерації завад. Тому все частіше генератори синхронізації мають в своєму складі помножувач частоти з програмно встановлюваним коефіцієнтом. Помножувач частоти часто виконується по схемі синтезатора з контуром фазової автопідстройки (англ. PLL - Phase Loop Lock).

З метою забезпечення надійного запуску, контролю роботи МК і відновлення працездатності системи всі сучасні МК містять:

- схему формування сигналу скиду МК;
- сторожовий таймер (Watchdog Timer - WDT).

Для переведу МК в стан скидання при встановленій напрузі живлення достатньо подати сигнал високого або низького рівня (в залежності від типу МК) на вхід скидання (RESET). Переважно для формування сигналу скидання при включенні напруги живлення і натисканні кнопки скидання використовують RC-коло. Типові схеми формування сигналу скиду представлені на рис.

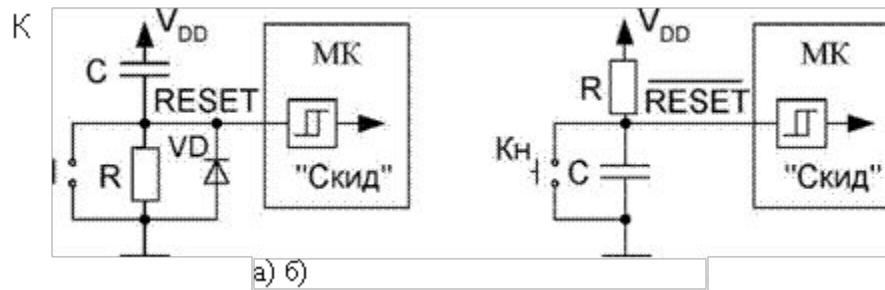
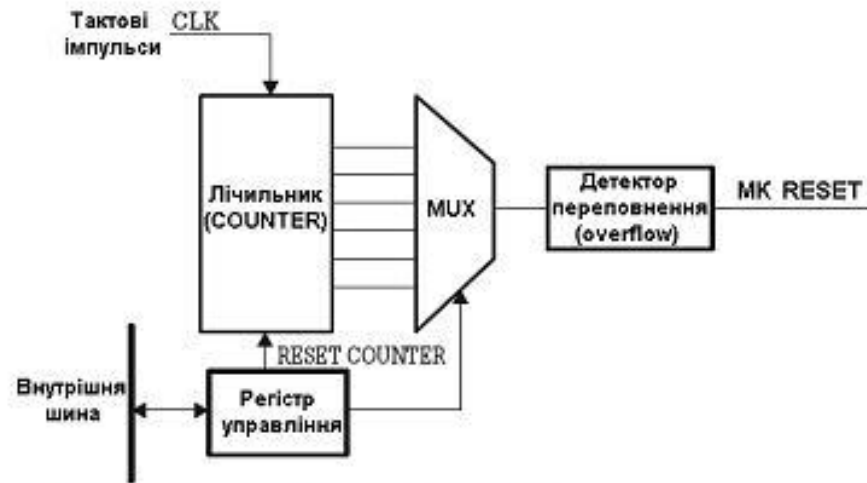


Рис. Типові схеми формування сигналу зовнішнього скидання для МК з активним високим рівнем сигналу скидання (а) і низьким рівнем сигналу скидання (б)

Діод VD на рис. а запобігає потраплянню на вхід RESET від'ємної напруги при вимиканні живлення. Номінали R і C визначають затримку часу, необхідну для завершення перехідних процесів при скиданні. Тригер Шмідта на вході допускає подачу сигналу скидання з ненормованою тривалістю фронту. При відсутності тригера Шмідта треба використати спеціальну зовнішню схему формувача.

Якщо МК в процесі виконання програми "завис", то для виходу з цього стану всі сучасні МК мають вбудований модуль сторожового таймеру (СТ).

Основу сторожового таймеру складає багаторозрядний лічильник. При скиді лічильник обнулюється. Після переходу МК в активний режим значення лічильника починає збільшуватися незалежно від програми. При досягненні лічильником максимального коду генерується сигнал внутрішнього скиду і МК починає виконувати робочу програму спочатку.



Принцип дії сторожового таймеру показаний на рис.



Рис. Принцип дії сторожового таймеру Для усунення скидання від СТ робоча програма МК повинна періодично обнулювати його лічильник. Тоді при нормальному порядку виконання робочої програми переповнення лічильника СТ не відбувається. Якщо виконання програми було порушено, то лічильник не буде скинуто вчасно. Тоді відбудеться скидання по переповненню СТ і нормальний хід виконання програми відновиться.