

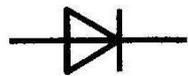
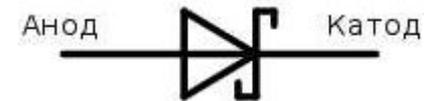
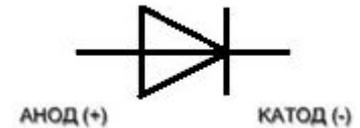
# **Базовые элементы цифровой электроники**

# Полупроводниковый диод

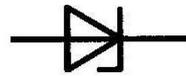
Полупроводниковые диоды используют свойство односторонней проводимости p-n перехода:

контакт между полупроводниками с разным типом примесной проводимости (p- или n-), либо

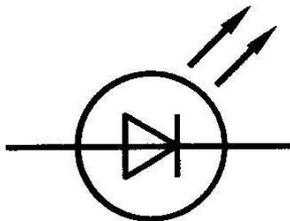
между полупроводником и металлом (Диод Шоттки).



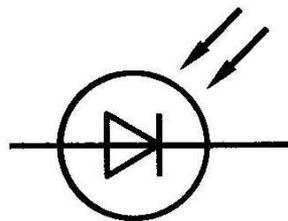
Диод общего назначения



Стабилитрон (диод Зенера)



Светоизлучающий диод (СИД)



Фотодиод

## Виды диодов

- СВЧ-диоды
- Стабилитроны
- Стабисторы
- Варикапы
- Светодиоды
- Фотодиоды
- Pin диод
- Лавинный диод
- Лавинно-пролётный диод
- Диод Ганна
- Туннельные диоды
- Обращённые диоды

# Полупроводниковый транзистор

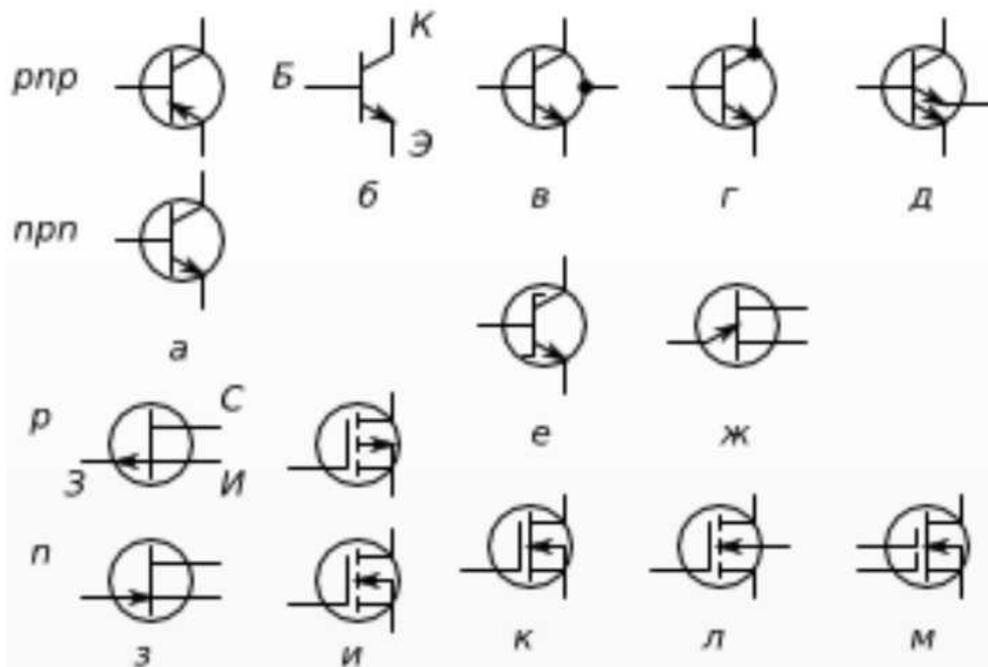
**Транзистор** - полупроводниковый прибор изготавливаемый в основном из кремния или германия.

Транзисторы бывают двух видов

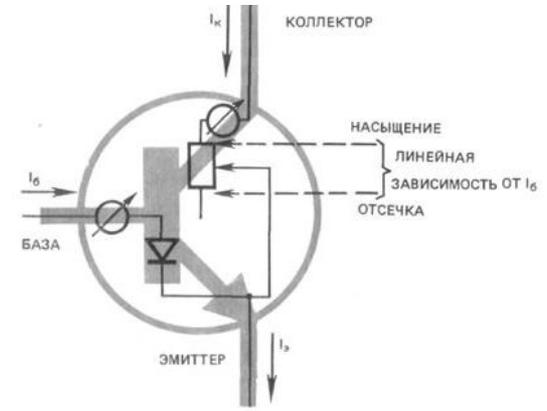
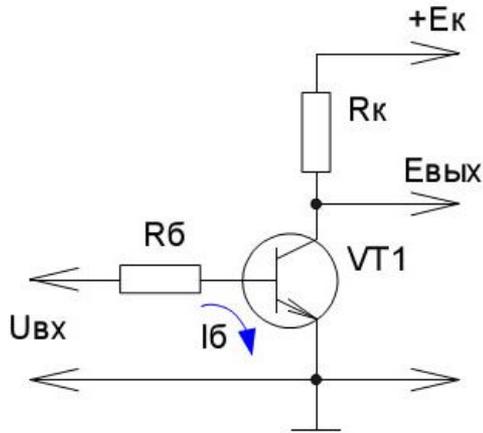
- однополярные (полевые) и
- двухполярные (биполярные).

По проводимости тоже бывают двух видов:

- транзисторы прямой проводимости (p-n-p) и
- транзисторы обратной проводимости (n-p-n).



# Режимы работы биполярных транзисторов



**Режим отсечки.** Это режим, при котором и эмиттерный и коллекторный переходы закрыты. Ток базы  $I_b$  в этом случае равен нулю. Ток коллектора  $I_k$  будет равен обратному току. Уравнение динамического режима будет иметь вид:

$$U_{кэ} = E_k - I_{кбо} \cdot R_k$$

Произведение  $I_{кбо} \cdot R_k \rightarrow 0$ . Значит,  $U_{кэ} \rightarrow E_k$ .

**Режим насыщения.** Это режим, когда и эмиттерный, и коллекторный переходы открыты, в транзисторе происходит свободный переход носителей зарядов. Следовательно, ток базы будет максимальный  $I_b = \text{max}$ , а ток коллектора будет равен току коллектора насыщения  $I_k \approx I_{к.н.}$ ;

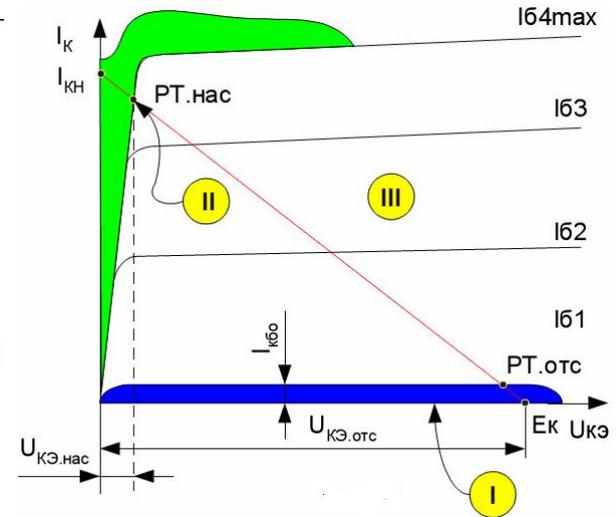
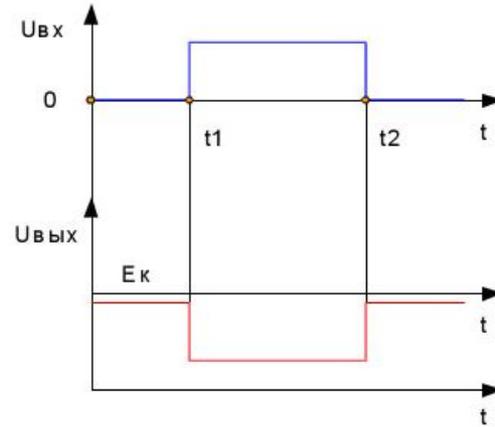
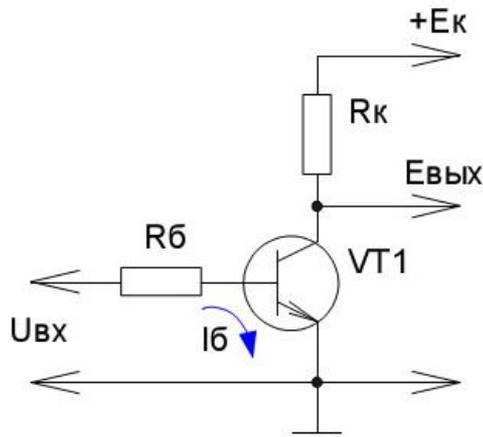
$$U_{кэ} = E_k - I_{к.н.} \cdot R_k$$

Произведение  $I_{к.н.} \cdot R_k \rightarrow E_k$ . Значит,  $U_{кэ} \rightarrow 0$ .

**Линейный режим.** Это режим, при котором эмиттерный переход открыт, а коллекторный закрыт.

$$I_{б.маx} > I_b > 0; I_{к.н.} > I_k > I_{кбо}; E_k > U_{кэ} > U_{кэ.нас}$$

# Ключевой режим биполярных транзисторов.



Ключевым режимом работы транзистора называется такой режим, при котором рабочая точка транзистора скачкообразно переходит из режима отсечки в режим насыщения и наоборот, минуя линейный режим.

Резистор  $R_б$  ограничивает ток базы транзистора, чтобы он не превышал максимально допустимого значения.

В промежуток времени от 0 до  $t_1$  входное напряжение и ток базы близки к нулю, и транзистор находится в **режиме отсечки**. Напряжение  $U_{кэ}$ , является выходным и будет близко к  $E_к$ .

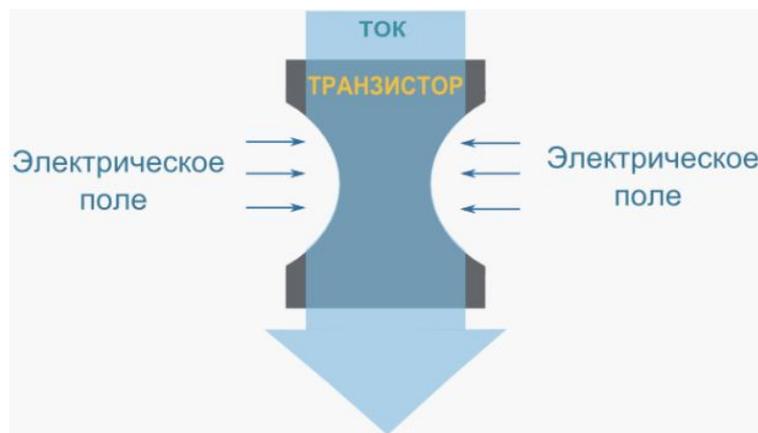
В промежуток времени от  $t_1$  до  $t_2$  входное напряжение и ток базы транзистора становятся максимальными, и транзистор перейдёт в **режим насыщения**.

После момента времени  $t_2$  транзистор переходит в **режим отсечки**.

**Вывод:** транзисторный ключ является инвертором, т. е. изменяет фазу сигнала на 180 градусов

**Полевой транзистор** – транзистор, в котором сила проходящего через него тока регулируется внешним электрическим полем, т. е. напряжением.

Это принципиальное различие между ним и биполярным транзистором, где сила основного тока регулируется управляющим током.



Принцип действия полевого транзистора

Поскольку у полевого транзистора нет управляющего тока, то у него очень высокое входное сопротивление, достигающее сотен ГигаОм и даже ТераОм (против сотен КилоОм у биполярного транзистора).

Полевые транзисторы иногда называют униполярными, поскольку носителями электрического заряда в нем выступают или только электроны или только дырки.

В работе же биполярного транзистора, как следует из названия, участвует одновременно два типа носителей заряда – и электроны и дырки.

# Классификация полевых транзисторов

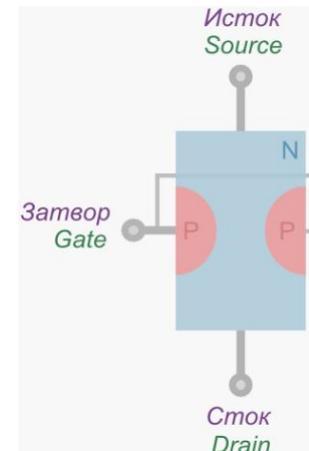
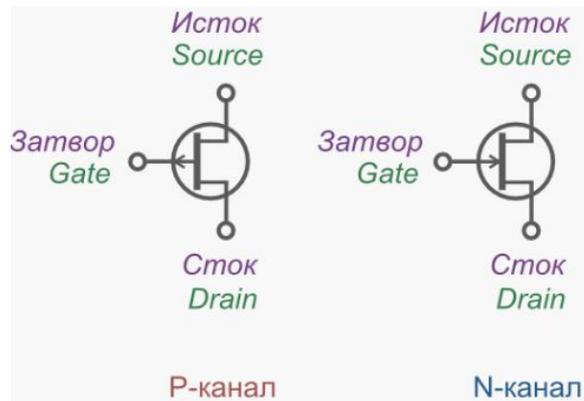
Полевые транзисторы (FET: Field-Effect-Transistors) разделяются на два типа:

- с управляющим PN-переходом (**JFET**: Junction-FET) и
- с изолированным затвором (**MOSFET**: Metal-Oxid-Semiconductor-FET).

Каждый из типов может быть как с N-каналом, так и с P-каналом.

В роли носителей электрического заряда выступают:

- у транзисторов с N-каналом – электроны.
- у транзисторов с P-каналом – дырки.

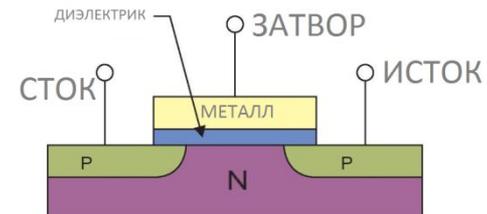


Обозначение JFET транзисторов на принципиальных схемах

# Полевой транзистор с изолированным затвором MOSFET

Полевой транзистор с изолированным затвором – это полевой транзистор, затвор которого электрически изолирован от проводящего канала полупроводника слоем диэлектрика. Благодаря этому, у транзистора очень высокое входное сопротивление (у некоторых моделей оно достигает  $10^{17}$  Ом).

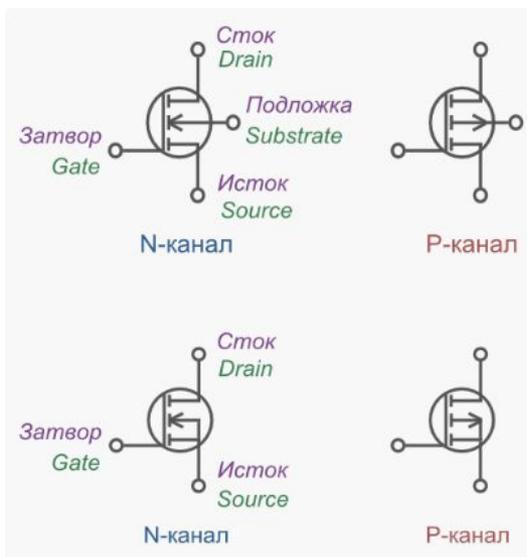
МОП-транзистор (Металл-Оксид-Полупроводник), или МДП-транзистор (Металл-Диэлектрик-Полупроводник). MOSFET (Metal-Oxide-Semiconductor-Field-Effect-Transistor)



МДП-транзисторы делятся на два типа

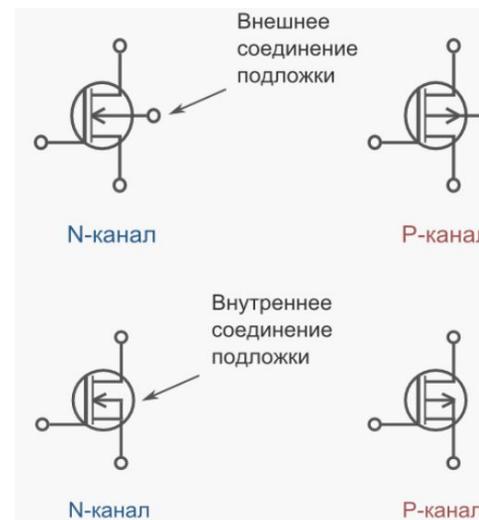
- со встроенным каналом и
- с индуцированным каналом.

В каждом из типов есть транзисторы с N-каналом и P-каналом.



MOSFET

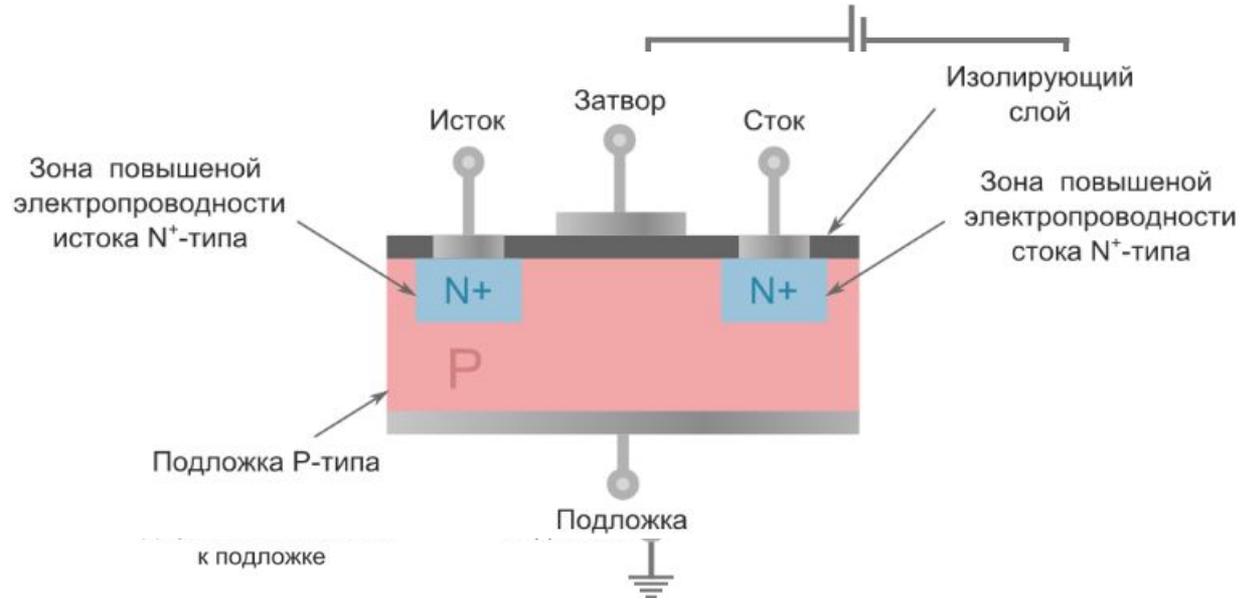
с индуцированным каналом



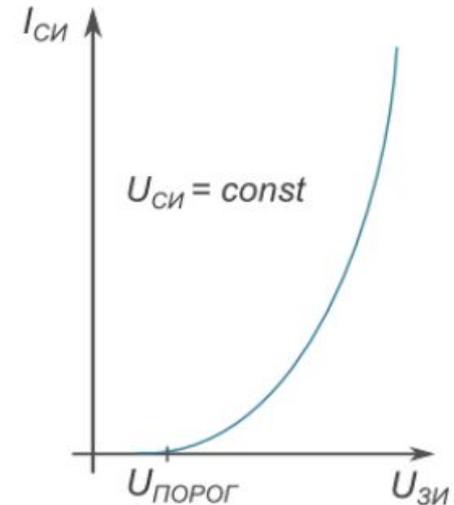
MOSFET

со встроенным каналом

# Работа n-МДП-транзистора с индуцированным каналом



Выходные (стоковые) характеристики



Сток-затворная характеристика

# Инвертор (элемент НЕ)

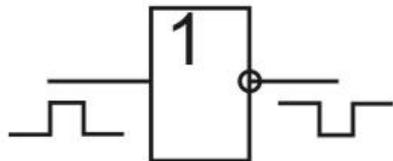
Обозначения инвертора



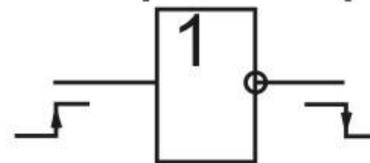
Таблица истинности инвертора

Вход	Выход
0	1
1	0

Инверсия сигнала



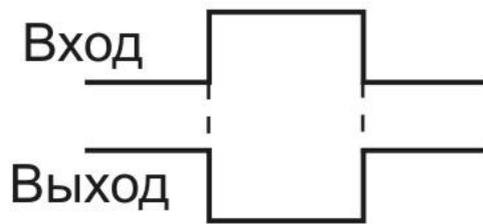
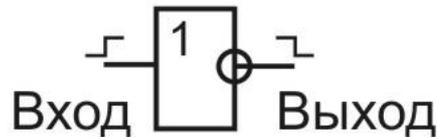
Инверсия фронта



# Три модели цифровых устройств

1. Логическая модель.
2. Модель с временными задержками.
3. Модель с учетом электрических эффектов (или электрическая модель).

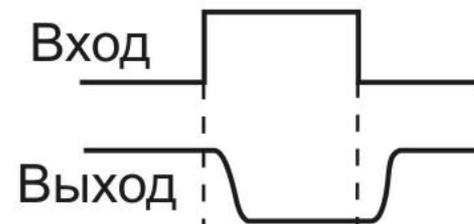
Инвертор



1 уровень

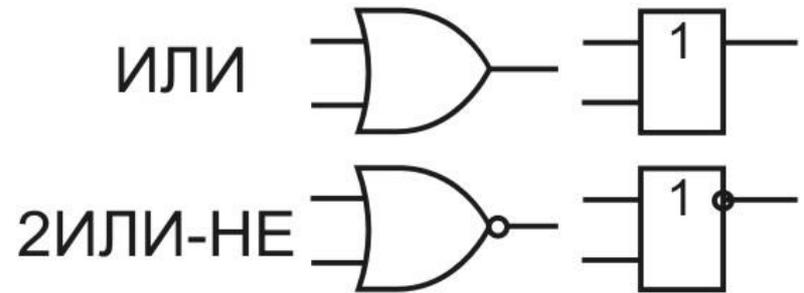
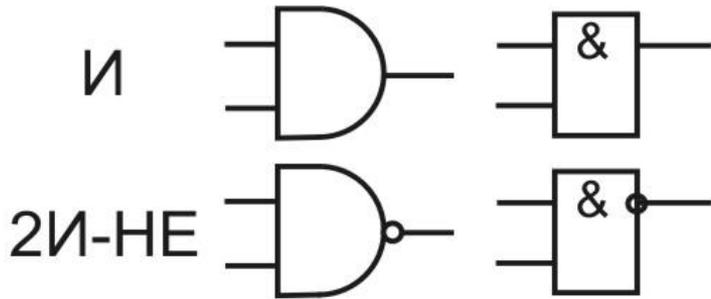


2 уровень

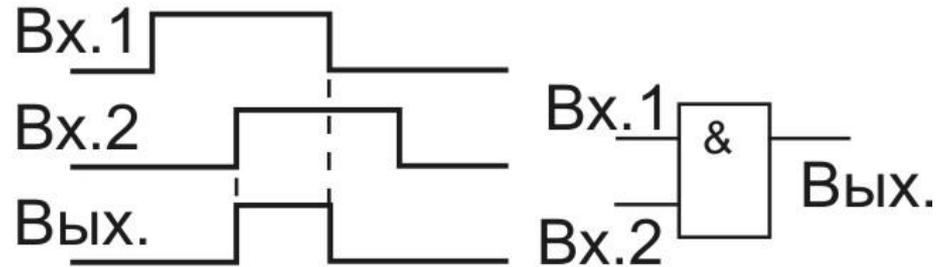


3 уровень

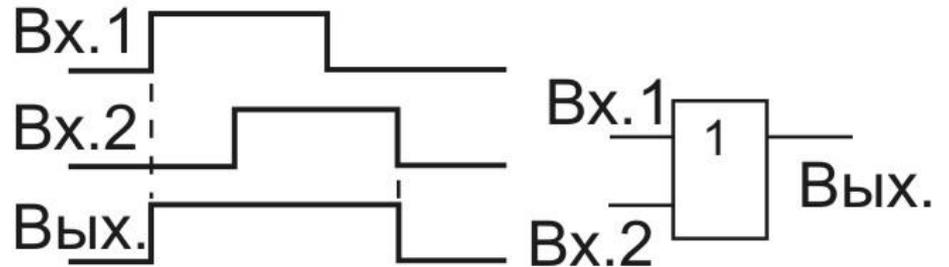
# Элементы И, И-НЕ, ИЛИ, ИЛИ-НЕ



Вход 1	0	1	0	1
Вход 2	0	0	1	1
Выход И	0	0	0	1

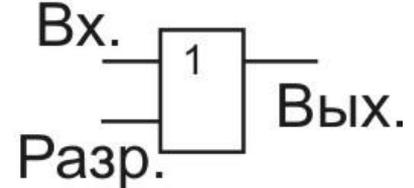
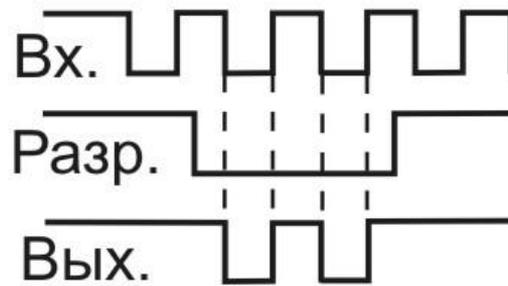
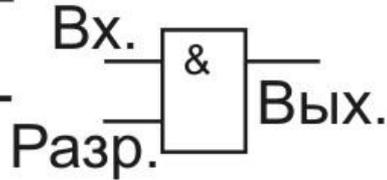
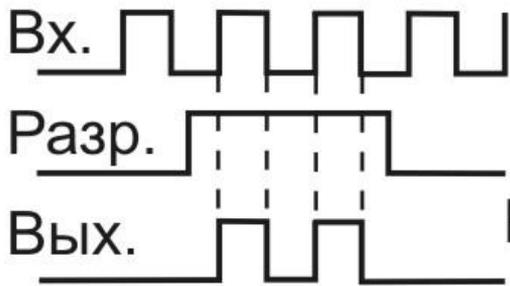


Вход 1	0	1	0	1
Вход 2	0	0	1	1
Выход ИЛИ	0	1	1	1

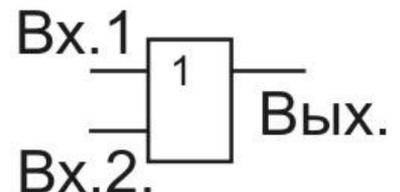
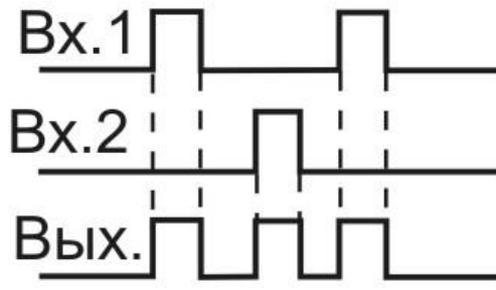
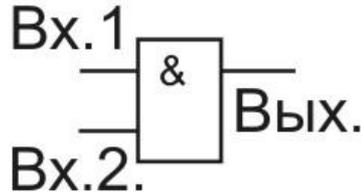
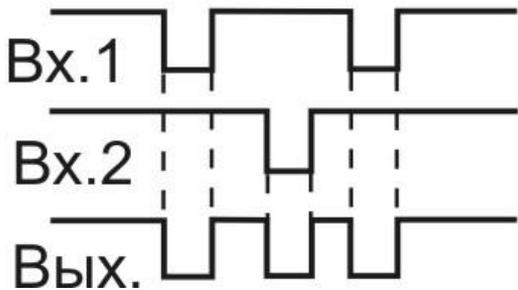


# Разрешение/запрещение и СМЕШИВАНИЕ СИГНАЛОВ

## Разрешение/запрещение сигналов

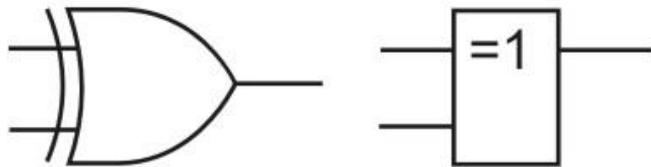


## Смешивание сигналов



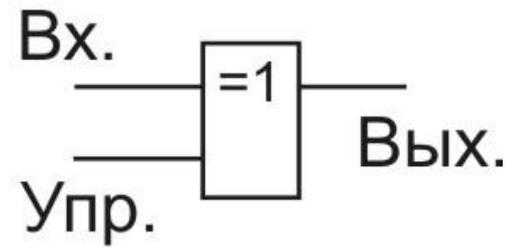
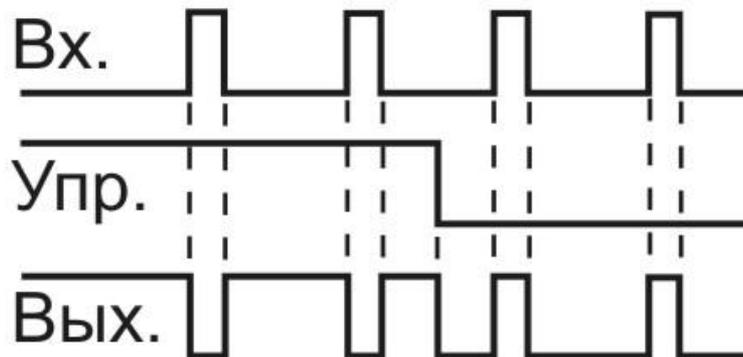
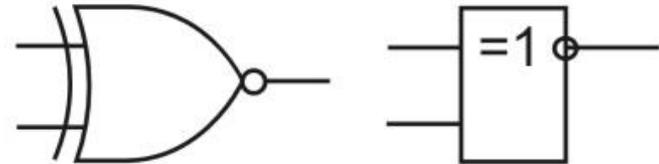
# Элемент Исключающее ИЛИ

Исключающее ИЛИ



Вход 1	0	1	0	1
Вход 2	0	0	1	1
Выход	0	1	1	0

Исключающее ИЛИ-НЕ



# Комбинационные схемы

# Комбинационные схемы

*Комбинационными схемами* принято называть цифровые схемы у которых значения сигналов на выходах которых однозначно определяются набором значений входных сигналов в данный момент времени независимо от предыстории появления этого набора.

- Пороговые логические схемы. Схемы мажоритарной логики “ $m$  из  $n$ ”.
- Кодирующие устройства – шифраторы и дешифраторы.
- Преобразователи кодов.
- Цифровые коммутаторы (селлекторы) – мультиплексоры и демультимплексоры.
- Схемы контроля данных – схемы четности (нечетности).
- Схемы сравнения – цифровые компараторы.
- Арифметические схемы – сумматоры (вычитатели).
- Арифметико-логические устройства.

## Пороговые логические схемы

**Пороговой логической схемой** называется схема, в которой определенное минимальное количество входных переменных должно иметь состояние 1, чтобы на выходе появилась логическая 1.

Наиболее часто встречаются схемы “2 из 3”

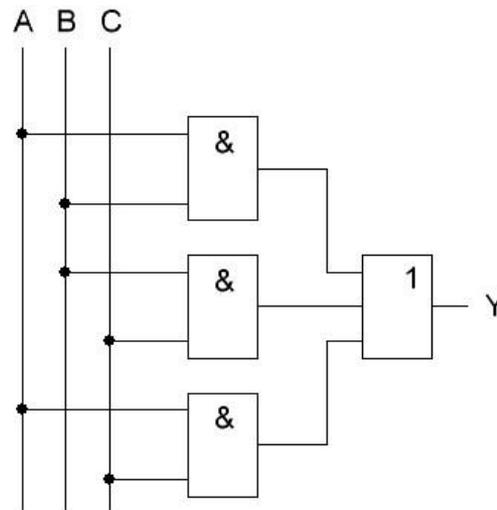
A	B	C	Y
0	0	0	0
0	0	1	0
0	1	0	0
0	1	1	1
1	0	0	0
1	0	1	1
1	1	0	1
1	1	1	1

СДНФ:

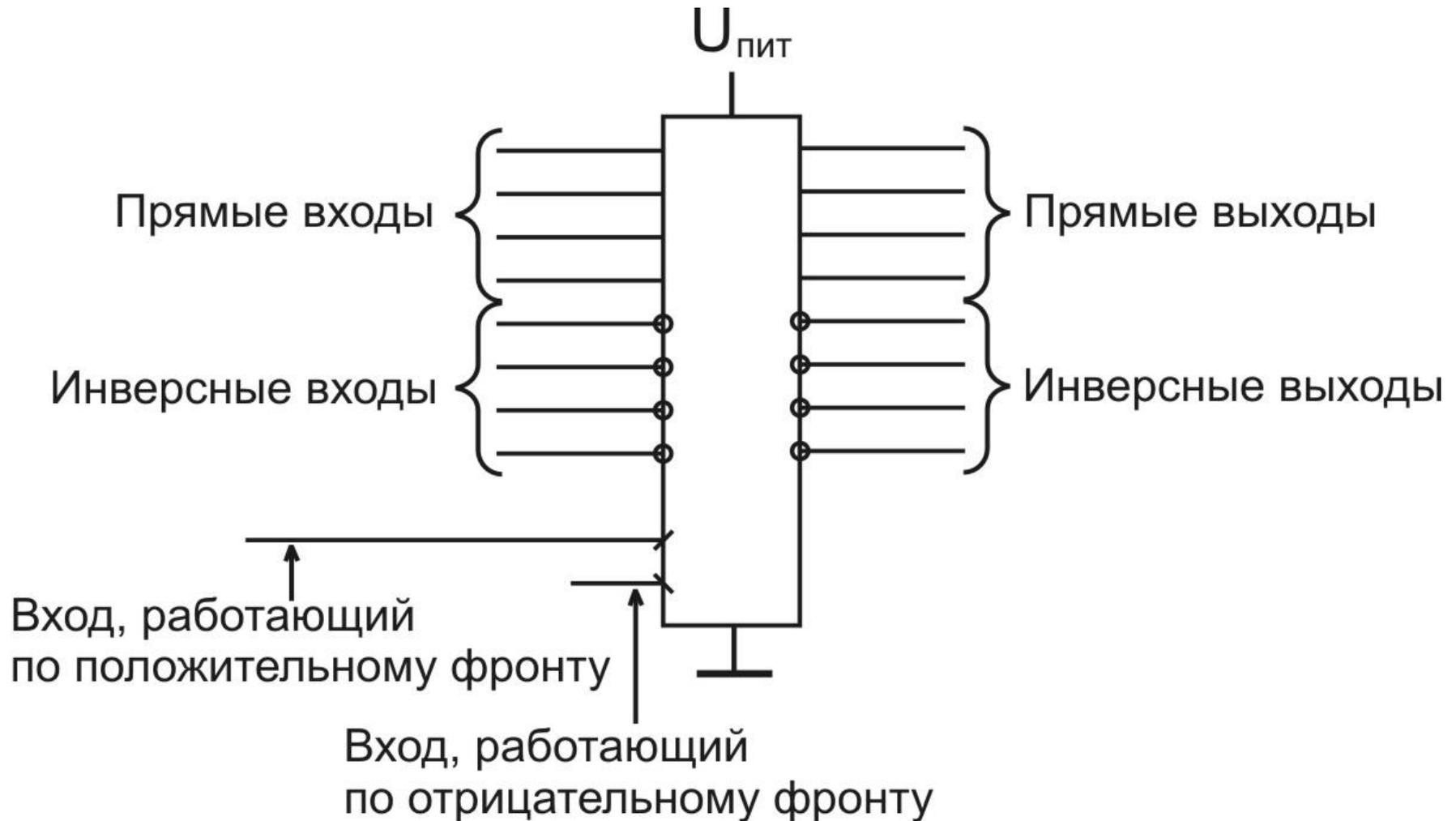
$$Y = \bar{A} \cdot B \cdot C + A \cdot \bar{B} \cdot C + A \cdot B \cdot \bar{C} + A \cdot B \cdot C$$

ДНФ:

$$Y = A \cdot B + B \cdot C + A \cdot C$$



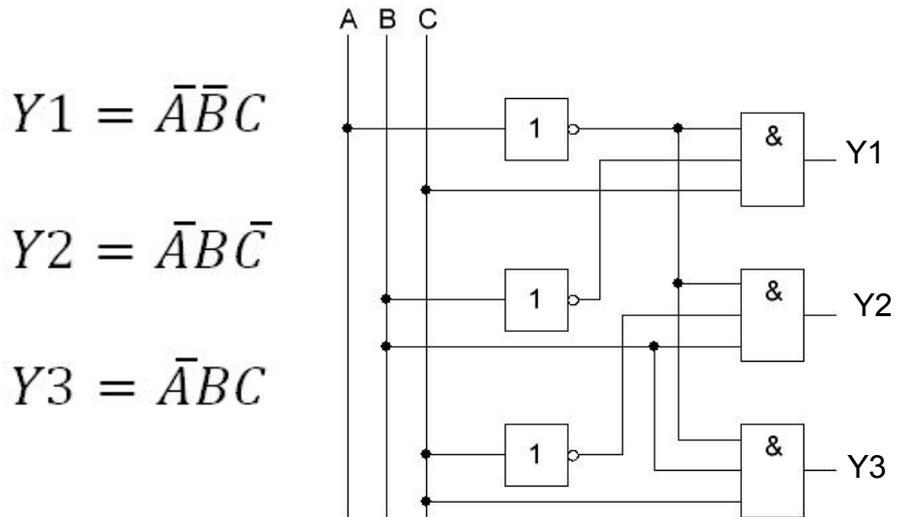
# Цифровые элементы, узлы, микросхемы



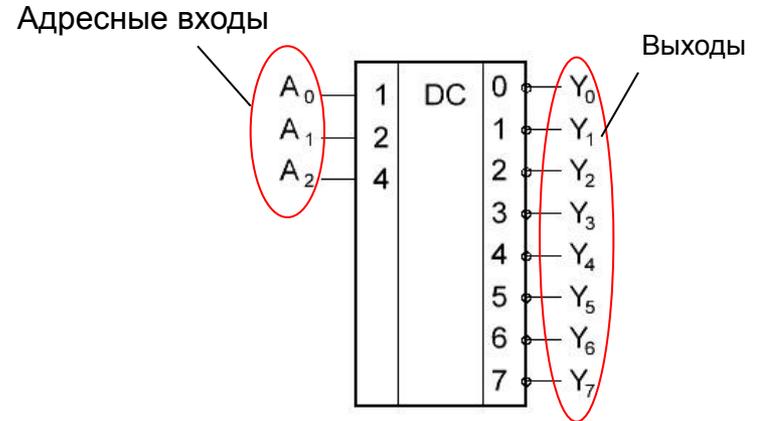
# Дешифратор

*Дешифратор* (декодер (decoder)) – цифровой узел предназначенный для преобразования заданного на входах двоичного кода в выходной унарный код.

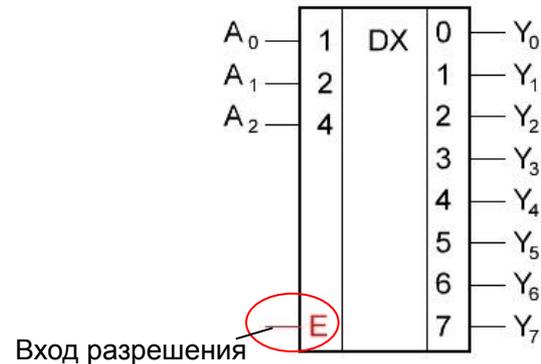
A	B	C	Y1	Y2	Y3
0	0	0	0	0	0
0	0	1	1	0	0
0	1	$\bar{0}$	0	1	0
0	1	1	0	0	1



Принципиальная схема дешифратора



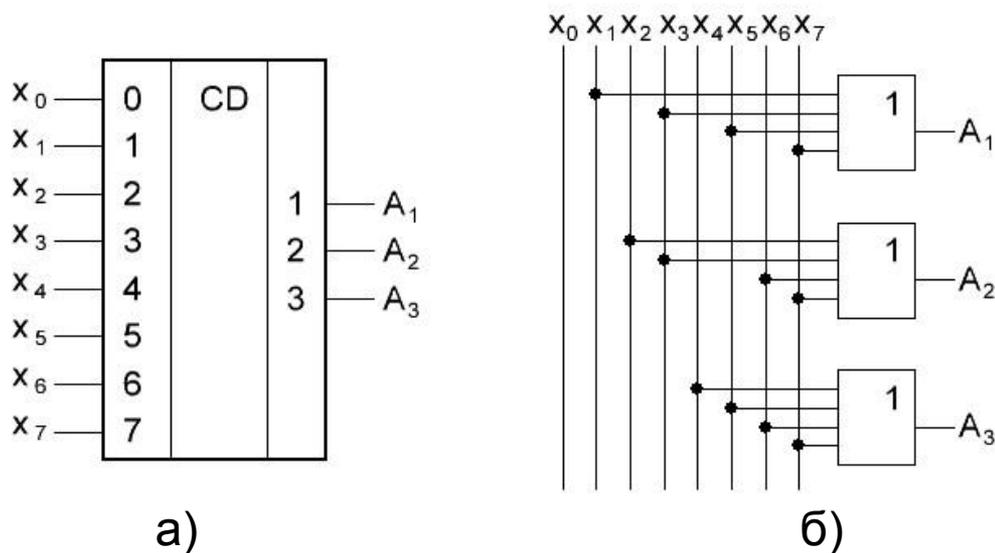
УГО дешифратора



УГО декодера-демультиплексора

# Шифратор

**Шифратор**, или *кодер (encoder)*, выполняет функцию, обратную дешифратору. *Шифратором* называется функциональный узел компьютера, предназначенный для преобразования входного  $m$ -разрядного унитарного кода в выходной  $n$ -разрядный двоичный позиционный код.



## Шифратор

а) – Условно-графическое обозначение; б) – функциональная схема.

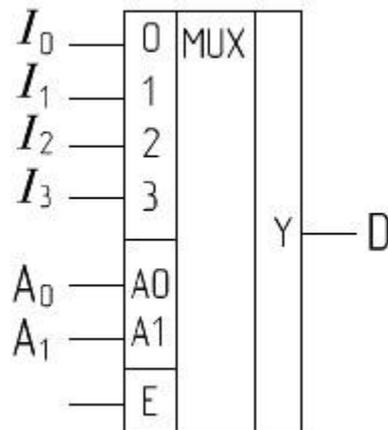
Число входов  $m$  и выходов  $n$  такого шифратора связано соотношением  $m = 2^n$ .

Шифратор можно использовать, например, для отображения в виде двоичного кода номера нажатой кнопки или положения многопозиционного переключателя.

## Мультиплексор

*Мультиплексор* – это функциональный узел электронного устройства, предназначенный для поочередной коммутации (переключения) информации от одного из  $n$  входов на общий выход.

*Мультиплексор* – это такой вид комбинационной схемы, которая осуществляет передачу сигнала с определенного входа  $I_0 \dots I_{n-1}$  на свой единственный выход  $Y$  при условии наличия разрешающего сигнала на управляющих входах  $A_{m-1}, \dots, A_1, A_0$ , определяющих номер подключаемого входа к выходу.



Условное графическое изображение 4-канального мультиплексора

Номер конкретной входной линии  $I_n$ , подключаемой к выходу  $Y$  в каждый заданный момент (машинный такт) времени, определяется кодом, поданным на адресные входы  $A_0, A_1, \dots, A_{m-1}$ .

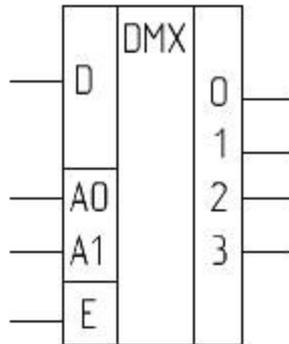
Связь между числом информационных  $n$  и адресных  $m$  входов определяется соотношением  $n = 2^m$ .

## Демультимплексор

*Демультимплексором* называется функциональный узел компьютера, предназначенный для коммутации (переключения) сигнала с одного информационного входа  $D$  на один из  $n$  информационных выходов  $Y$ .

Номер выхода, на который в каждый такт машинного времени передается значение входного сигнала, определяется адресным кодом  $A_0, A_1, \dots, A_{m-1}$ .

Адресные входы  $m$  и информационные выходы  $n$  связаны соотношением  $n = 2^m$  или  $m = \log_2 n$ .



Условное графическое обозначение демультимплексора

*Демультимплексор* выполняет функцию, обратную функции мультиплексора. С их помощью сигналы с одного информационного входа распределяются в требуемой последовательности по нескольким выходам.

Применительно к мультиплексорам и демультимплексорам пользуются также термином **селекторы данных**.

## Двоичные сумматоры

**Сумматором** называется функциональный узел компьютера, предназначенный для сложения двух  $n$ -разрядных слов (чисел).

На базе сумматора можно реализовать другие арифметические функции:

- **Операция вычитания** заменяется сложением слов в обратном или дополнительном коде.
- **Операции умножения и деления** сводятся к реализации многократных сложений и сдвигов.

Поэтому сумматор является важной частью арифметико-логического устройства. Функция сумматора обозначается буквами  $SM$  или  $\Sigma$ .

Сумматор состоит из отдельных схем, которые называются **одноразрядными сумматорами**; они выполняют все действия по сложению значений одноименных разрядов двух чисел (**операндов**).

Сумматор осуществляет арифметическое суммирование  $n$ -разрядных кодов.

$$\begin{array}{r} X = (x_{n-1}, \dots, x_0) - 1\text{-е слагаемое} \\ + \\ Y = (y_{n-1}, \dots, y_0) - 2\text{-е слагаемое} \\ \hline \Sigma = (\mathbf{s}_n, s_{n-1}, \dots, s_0) - \text{сумма} \end{array}$$

Правила сложения двух одноразрядных двоичных чисел, где "+" – арифметическое сложение:

$$0 + 0 = 0$$

$$0 + 1 = 1 + 0 = 1$$

$$1 + 1 = 0 \text{ и перенос } 1 \text{ в старший разряд.}$$

Устройство реализующее эти правила называется **одноразрядным полусумматором** и имеет **два входа** и **два выхода**.

Правила сложение трех одноразрядных чисел производится следующим образом, где "+" – арифметическое сложение:

$$0 + 0 + 0 = 0$$

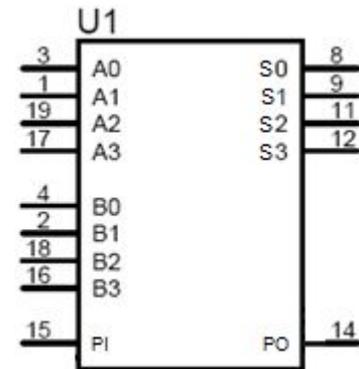
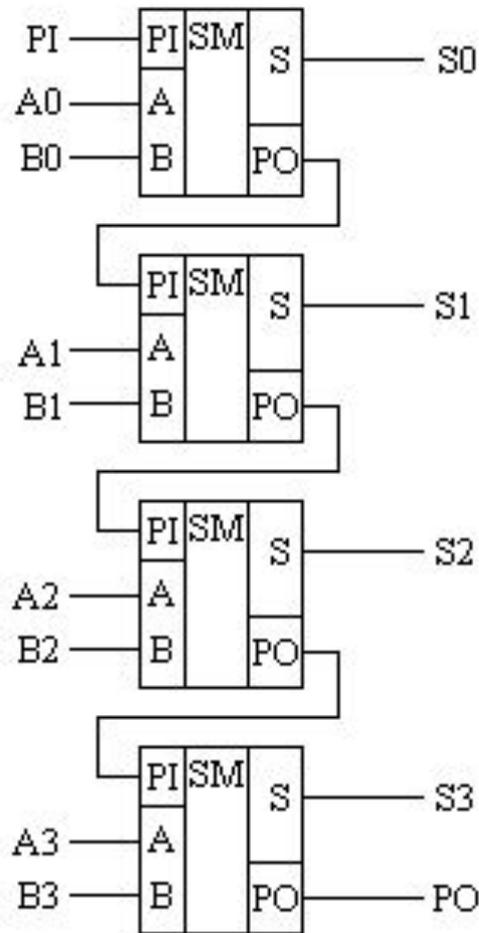
$$0 + 0 + 1 = 1$$

$$0 + 1 + 1 = 0 \text{ и перенос } 1 \text{ в старший разряд}$$

$$1 + 1 + 1 = 1 \text{ и перенос } 1 \text{ в старший разряд.}$$

Устройство реализующее эти правила называется **одноразрядным полным сумматором** и имеет **три входа** и **два выхода**.

# Многоразрядный сумматор



# Параллельные умножители

При умножении используются понятия **множимое** и **множитель**.

**Множимое** — это базовое число.

**Множитель** является числом, на которое увеличивается множимое. В результате получается **произведение**.

$$\begin{array}{rcccl} \text{Множимое} & & \text{Множитель} & & \text{Произведение} \\ 2 & \times & 3 & = & 6 \end{array}$$

Например, перемножим два двухразрядных двоичных числа:  $2 \cdot 3 = 6$

$$\begin{array}{r} 10_2 \\ \underline{11_2} \\ 10_2 \quad \rightarrow \text{1-е слагаемое} \\ \underline{10_2} \quad \rightarrow \text{2-е слагаемое} \\ 110_2 \quad \rightarrow \text{Результат} \end{array}$$

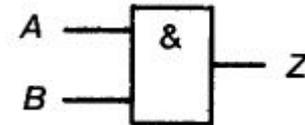
$$0 \cdot 0 = 0$$

$$0 \cdot 1 = 0$$

$$1 \cdot 0 = 0$$

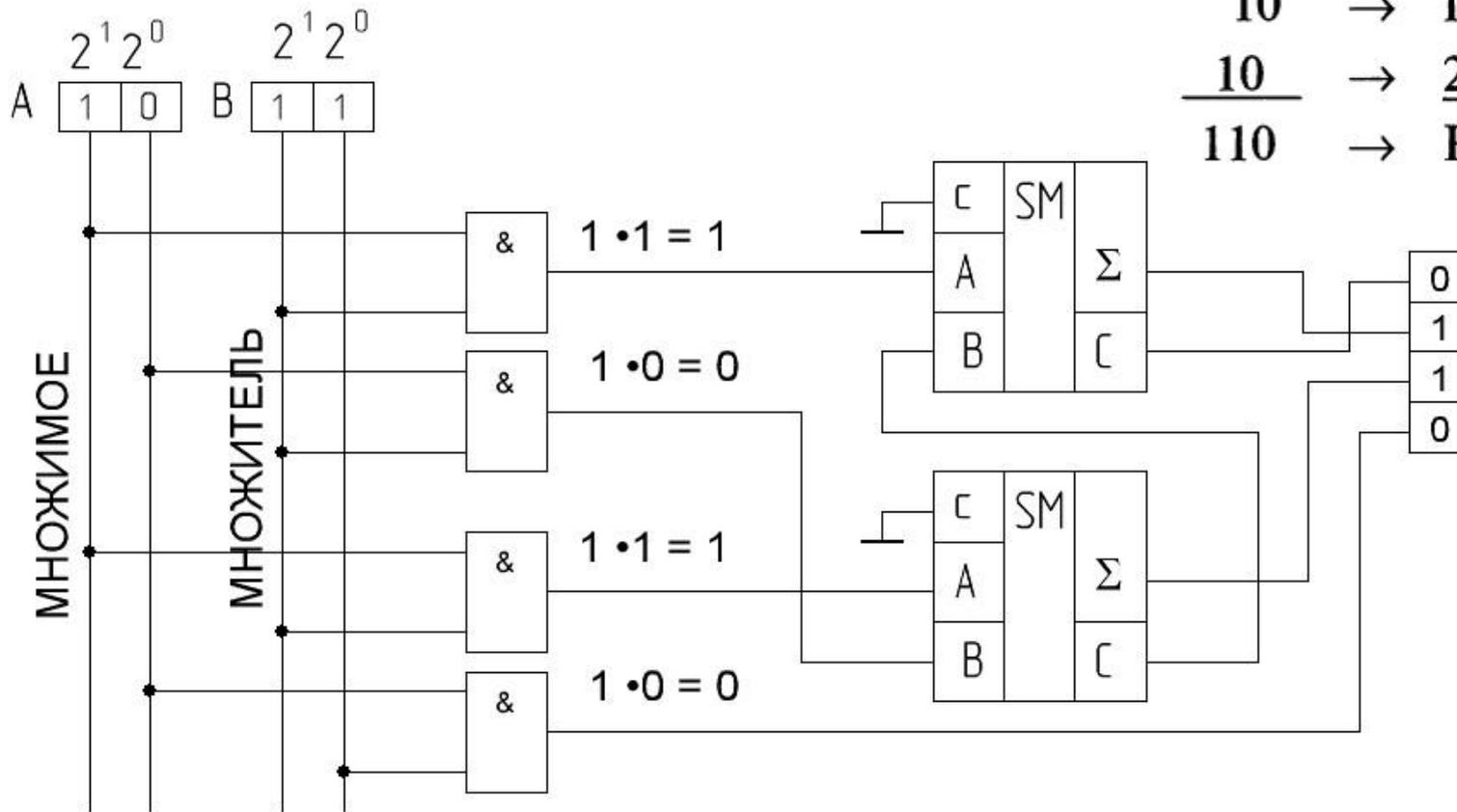
$$1 \cdot 1 = 1$$

Вар.	B	A	X
1	0	0	0
2	0	1	0
3	1	0	0
4	1	1	1



И-элемент является 1-битовым умножителем

Пример:  $2 \cdot 3 = 6$



10 · 11

10 → 1-е слагаемое

10 → 2-е слагаемое

110 → Результат

Схема умножителя для получения слагаемых

Оба слагаемых должны теперь складываться поразрядно. Сложение происходит в 2-битовом параллельном сумматоре. И-элементы должны быть включены таким образом, чтобы второе слагаемое прибавлялось к первому слагаемому со смещением на одну позицию влево.