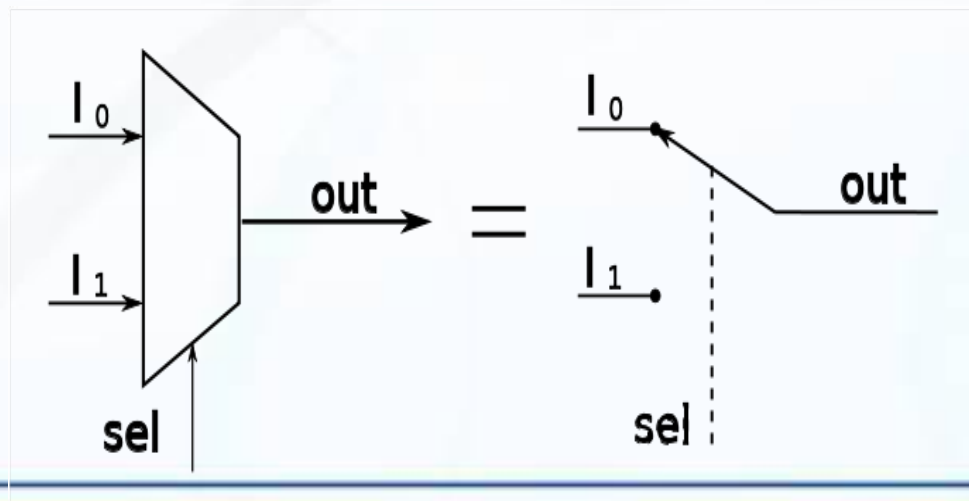


# Мультиплексор

*Мультиплексор (multiplexer) или селектор данных (data selector)* – это цифровое устройство, выполняющее *коммутирующие* (переключающие) функции в цифровой технике. Он способен подключать один из нескольких своих информационных входов к единственному выходу.



Один из самых простых мультиплексоров имеет четыре *информационных (data) входа D0, D1, D2 и D3*, два управляющих *адресных (address) входа A0 и A1* (иногда их называют входами выбора данных), один разрешающий *стробирующий (strobe) вход S* и один *выход (quit) Q*.



Принцип работы мультиплексора достаточно прост:

если при наличии разрешения на адресные входы подать двоичный код номера какого-либо информационного входа, то этот вход соединяется с выходом.

При этом сигнал, поступающий в данное время на выбранный информационный вход, передается на выход; сигналы с остальных информационных входов на выход не проходят.

Например, если подать активный разрешающий сигнал **0** на стробирующий вход **S**, а на адресные входы **A1** и **A0** подать сигналы **10** (двоичный код цифры **2**), то к выходу **Q** подключится информационный вход **D2**: сигнал **1**, который в данное время поступает на этот вход, пройдет на выход **Q**, сигналы с других информационных входов на выход передаваться не будут.



# Таблица истинности мультиплексора

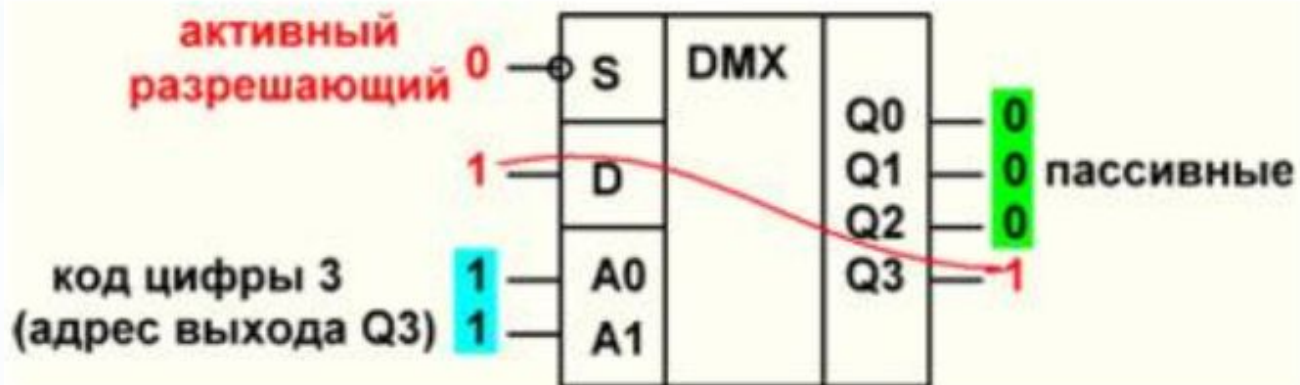
Адресные входы		Стробирующий вход	Информационный вход, который подключается к выходу
A1	A0	S	Q
x	x	1	0 (пассивный сигнал)
0	0	0	D0
0	1	0	D1
1	0	0	D2
1	1	0	D3

# **ДЕМУЛЬТИПЛЕКСОР**

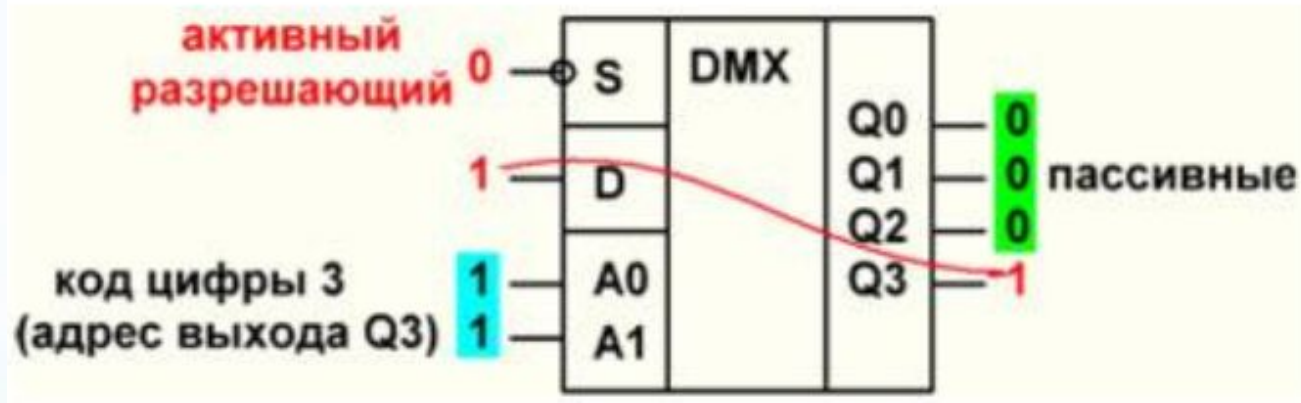
*Демультимплексор (demultiplexer)*, как и мультиплексор, также выполняет **коммутирующие** (переключающие) функции в цифровой технике. Он способен подключать единственный свой информационный вход к одному из нескольких выходов.



Один из самых простых демультиплексоров имеет *один* информационный входа **D**, два управляющих адресных входа **A0** и **A1**, один (или более) разрешающий стробирующий вход **S** и *четыре* выхода **Q0**, **Q1**, **Q2** и **Q3**.



Принцип работы демультиплексора тоже достаточно прост: если при наличии разрешения на адресные коды подать двоичный код номера выхода, то информационный вход соединится с заданным выходом. При этом сигнал, поступающий в данное время на информационный вход, передается на нужный выход; на остальные выходы информационный сигнал не проходит.



Например, если подать активный разрешающий сигнал **0** на стробирующий вход **S**, а на адресные входы **A1** и **A0** подать сигналы **11** (двоичный код цифры 3), то информационный вход **D** подключится к выходу **Q3**: сигнал 1, который в данное время поступает на информационный вход, пройдет на выход **Q3**; на остальные выходы указанный сигнал не проходит, поэтому на выходах **Q0**, **Q1** и **Q2** установятся пассивные уровни логического **0**.



# **Шифратор**

## **ы**

**Шифратор** или кодер (coder или encoder) – это ЦУ, выполняющее двоичное кодирование числовой информации, то есть преобразование десятичных чисел в кодовые слова.

Любой шифратор имеет входы для нужных десятичных чисел и выходы для соответствующего кодового слова.

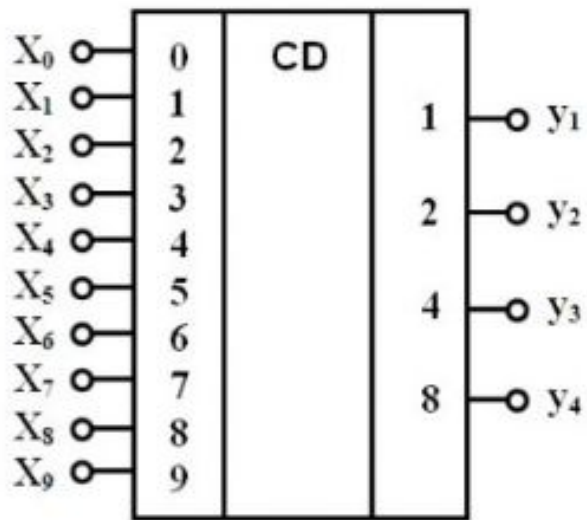
В виде микросхем выпускаются шифраторы преимущественно двух видов:

1. Шифраторы 10x4 (10 входов на 4 выхода) для преобразования любых десятичных чисел в двоично-десятичный код «8421».

(Двоично-десятичный код применяется, если числа большие (больше 15). В этом случае десятичные числа не переводятся в двоичный код, а оставляются в десятичной, но при этом каждая десятичная цифра заменяется определенной комбинацией нулей и единиц.)

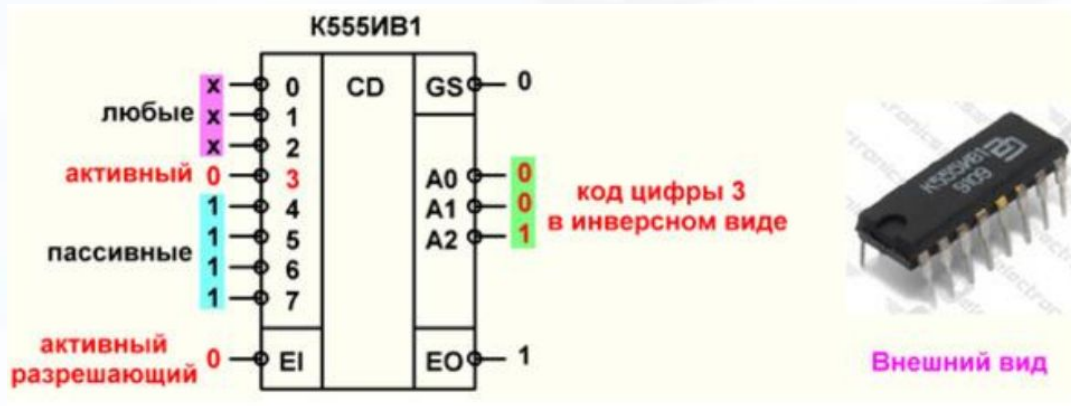
Десятичные цифры	Двоично – десятичные коды					
	8421	7421	5421	2421	5311	Грея
0	0000	0000	0000	0000	0000	0000
1	0001	0001	0001	0001	0001	0001
2	0010	0010	0010	0010	0011	0011
3	0011	0011	0011	0011	0100	0010
4	0100	0100	0100	0100	0101	0110
5	0101	0101	1000	1011	1000	0111
6	0110	0110	1001	1100	1001	0101
7	0111	1000	1010	1101	1011	0100
8	1000	1001	1011	1110	1100	1100
9	1001	1010	1100	1111	1101	1101

Так как десятичные числа могут содержать цифры от 0 до 9, то такие шифраторы должны иметь десять входов для указанных цифр. Код "8421" четырехразрядный, поэтому шифраторы будут иметь 4 выхода для данного кода. В качестве примера можно привести микросхему К555ИВ3, где выходы для кода "8421" обозначены  $Y_1, Y_2, Y_3, Y_4$ . Применяются они преимущественно при вводе цифровой информации с помощью клавиатуры.



Десятичное число	Двоичный код 8421			
	$Y_1$	$Y_2$	$Y_3$	$Y_4$
0	0	0	0	0
1	0	0	0	1
2	0	0	1	0
3	0	0	1	1
4	0	1	0	0
5	0	1	0	1
6	0	1	1	0
7	0	1	1	1
8	1	0	0	0
9	1	0	0	1

2. Шифраторы 8x3, выполняющие преобразование первых восьми десятичных чисел от 0 до 7 в трехразрядный двоичный код. Используются они преимущественно для сокращения количества сигналов: информация о восьми входных сигнала сворачивается в три выходных сигнала. Это имеет большое значение при передаче сигналов на большие расстояния. Для примера рассмотрим микросхему К555ИВ1. Она имеет восемь входов для цифр 0...7 и три выхода А0, А1, А2 для трехразрядного двоичного кода.



EO (enable output) – разрешение по выходу (выход переноса), позволяющий объединять несколько шифраторов для увеличения разрядности. Здесь формируется активный сигнал 0 только при наличии разрешения и пассивных сигналах на входах всех цифр. GS (group signal) – групповой сигнал (выход признака прихода любого входного сигнала). На этом выходе формируется активный сигнал 0 только при наличии разрешения и поступлении активного сигнала на любой вход (входы).

Принцип работы шифраторов достаточно прост: если подать активный сигнал на вход какого-либо десятичного числа, то на выходах сформируется код, соответствующий данному числу.



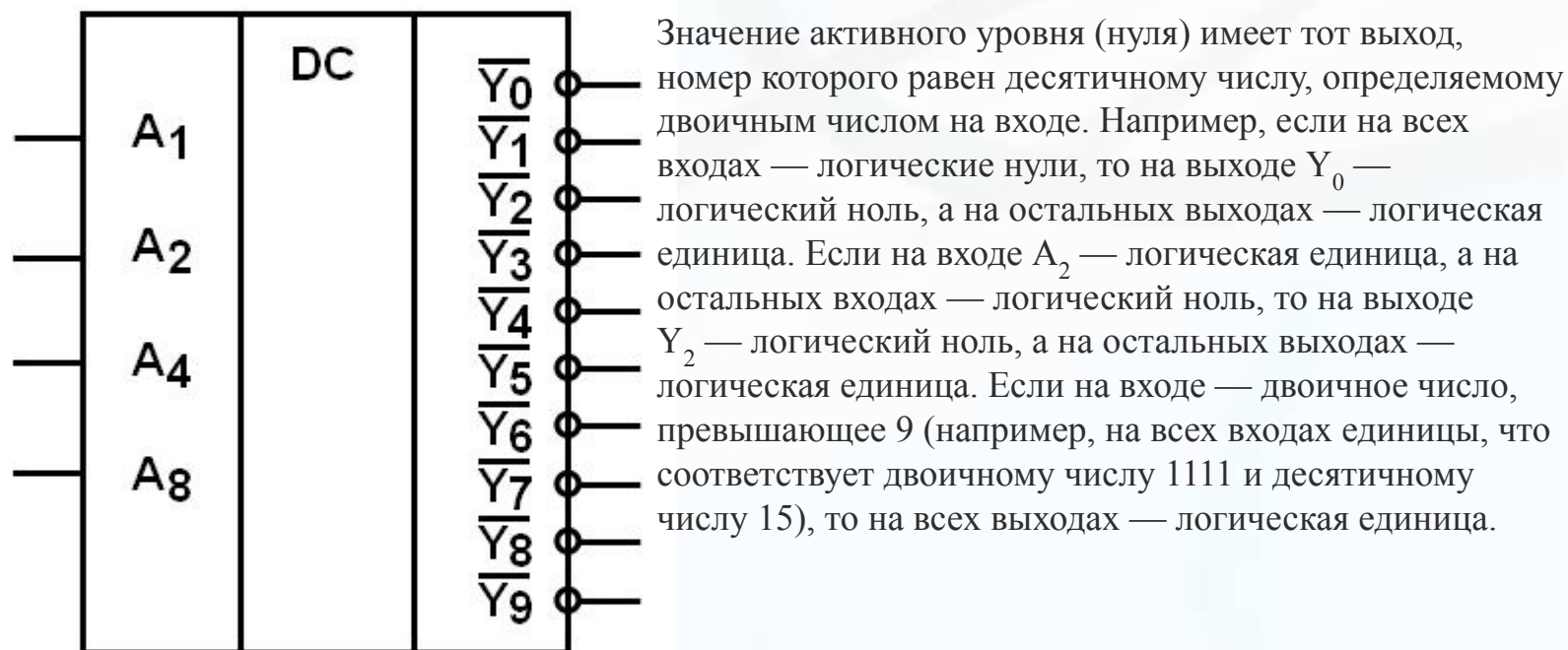
# Дешифрато ры

*Дешифратор* или *декодер* (*decoder*) – это ЦУ, выполняющее функцию, обратную функции шифратора: преобразование кодовых слов в десятичные числа. Любой дешифратор имеет входы для нужных десятичных чисел и выходы для соответствующего кодового слова.

Многие, но не все, дешифраторы используются еще и в качестве демультиплексоров.

Рассмотрим для примера дешифратор К555ИД6.

Дешифратор имеет 4 прямых входа, обозначенных через  $A_1, \dots, A_8$ . Аббревиатура А обозначает «адрес» (от англ. address). Указанные входы называют адресными. Цифры определяют значения активного уровня (единицы) в соответствующем разряде двоичного числа. Дешифратор имеет 10 инверсных выходов  $\overline{Y}_0, \dots, \overline{Y}_9$ . Цифры определяют десятичное число, соответствующее заданному двоичному числу на входах.



Соответственно **Принцип работы** любого дешифратора довольно прост: формируется активный сигнал на выходе того числа, код которого подается на входы.

# Триггер

Любой интегральный триггер – это простейший элемент памяти, способный запомнить и сохранить **1 бит** информации: один **0** или одну **1** (термин «бит» произошел от английского *binary digit* – двоичный разряд, знак, цифра). Соответственно имеет

два *устойчивых* состояния: **0** и **1**. В одном состоянии на прямом выходе триггера удерживается **0**, в другом – **1** даже при сбросе активных сигналов на всех его входах. Поэтому в технической и справочной литературе интегральные триггеры часто называют *защелками*.

Любой интегральный триггер имеет два комплементарных выхода: прямой  $Q$  и инверсный  $Q'$ .

Интегральные триггеры могут иметь входы следующего назначения:

**R** (*reset*), **K** – входы *сброса* (в ноль). При подаче активного сигнала на такой вход триггер устанавливается в состояние **0**, то есть на его прямом выходе устанавливается уровень логического **0**.

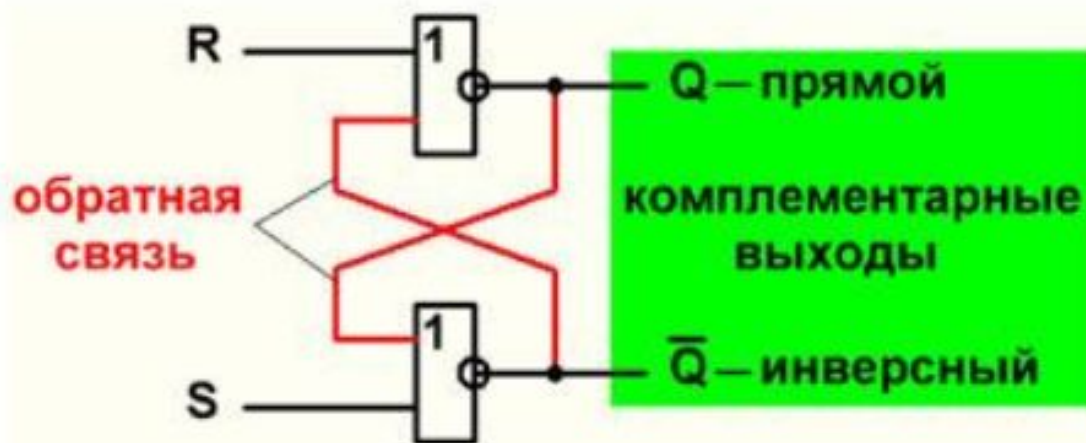
**S** (*set*), **J** – входы *установки* (единицы). При подаче активного сигнала на такой вход триггер устанавливается в состояние **1**, то есть на его прямом выходе устанавливается уровень логической **1**.

**D** (*data*) – *информационный* вход. На прямом выходе триггера устанавливается такой же сигнал, какой подается на вход **D**.

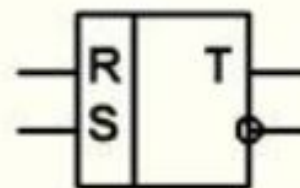
**T** (*complementing*) – *счетный* вход. При подаче активного сигнала на такой вход триггер переключается в другое состояние, то есть тот уровень сигнала, который удерживался на выходе триггера в предыдущий момент времени, меняется на противоположный.

**C** (*sync*) или **CLK** (*clock*) – *синхронизирующий* вход. Подача активного сигнала на такой вход дает *разрешение* на срабатывание триггера, причем жестко определяя *момент срабатывания*. Триггеры, имеющие вход **C**, называются *синхронными*, не имеющие такого входа – *асинхронными*.

# RS-триггеры



Структура



Графическое изображение

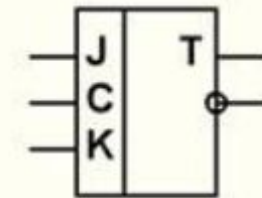
Входы		Выходы	
R	S	Q	$\bar{Q}$
0	0	Q	$\bar{Q}$
0	1	1	0
1	0	0	1
1	1	неопределенное	



# JK-триггеры



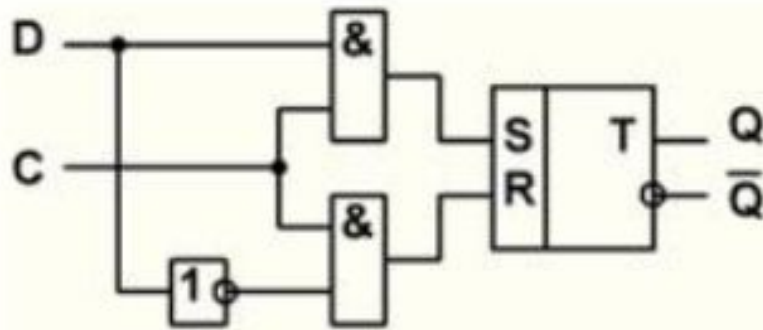
Структура



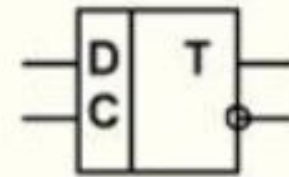
Изображение

*Главная особенность JK-триггеров:* здесь, в отличие от RS-триггеров, допускается одновременная подача активных сигналов на оба входа.

# *D-триггеры*



Структура



Изображение

При наличии разрешения на входе **C** подача *любого* сигнала на вход **D** приводит к установлению такого же уровня на выходе **Q**. Отсюда и следует *главная особенность D-триггеров*: для входа **D** любой (и 0, и 1) сигнал является активным, то есть способным изменить состояние триггера.

# Регистры

*Регистр* – это цифровое устройство, основным назначением которого является хранение информации. Любой регистр может хранить информацию в виде одного кодового слова.

Ввиду того, что основным назначением регистров является хранение информации, то и строятся они должны на элементах памяти – интегральных триггерах. Количество триггеров в регистре определяется разрядностью кодовых слов, которые должны храниться в данном регистре. Для построения преимущественно применяются синхронные **D**-триггеры.

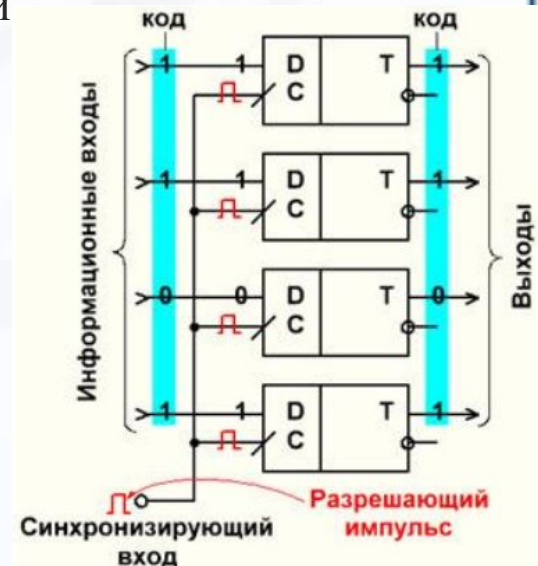
Регистры могут работать в трех основных режимах: *ввод* (запись, загрузка, прием), *хранение* и *вывод* (выдача) информации.

Рассмотрим структуру простейшего четырехразрядного регистра такого типа, построенного на синхронных **D**-триггерах

Для записи кодового слова (например, кода **1011**) в регистр все сигналы этого кода подаются на информационные входы этого регистра *одновременно*.

Затем на синхронизирующий вход **C** подается разрешающий срабатывание импульс синхронизации и все триггеры регистра срабатывают под действием сигналов на входах **D**: на выходах триггеров устанавливаются такие же логические уровни. После этого регистр автоматически переходит в режим хранения. Положительный перепад напряжения импульса синхронизации вызвал срабатывание регистра, а после окончания импульса на входе **C** устанавливается постоянный уровень логического **0**, при котором триггеры регистра срабатывать не будут даже при изменении сигналов на информационных входах **D**.

И записанное в регистр кодовое слово сохраняется на выходах в виде соответствующих уровней напряжения до подачи на вход **C** следующего синхросигнала.







# Счетчики

**Счетчик** – это цифровое устройство, выполняющее подсчет поступающих на его **счетный вход** цифровых сигналов (практически всегда – импульсов).

По **направлению счета** различают счетчики трех видов:

1. **Суммирующие** (прямого счета), у которых каждый поступающий на счетный вход импульс увеличивает число в счетчике на единицу.
2. **Вычитающие** (обратного счета)), у которых каждый поступающий на счетный вход импульс уменьшает число в счетчике на единицу.
3. **Реверсивные** (с изменением направления счета), которые способны работать как в режиме суммирования, так и в режиме вычитания.

По **коэффициенту счета** различают следующие типы счетчиков, формирующие результат счета двоичным кодом:

1. **Двоичные**, имеющие коэффициент счета  $N = 2^n$ : 2 (одноразрядные), 4 (2-разрядные), 8 (3-разрядные) и т. д. В изображении таких счетчиков ставится обозначение: **СТ2**.
2. **Двоично-десятичные** (декадные) с коэффициентом счета  $N = 10$ , которые обозначаются: **СТ2/10**.
3. Счетчики с **другим** (не равным  $2^n$  или 10) фиксированным **коэффициентом счета**.
4. С **переменным управляемым коэффициентом счета**. В изображении двух последних типов счетчиков ставится обозначение: **СТ**.

Обычный простейший счетчик имеет один счетный вход и несколько выходов, где формируется результат подсчета в виде двоичного кода. Так как счетчик выполняет счет импульсов, то счетный вход должен быть динамическим, который реагирует на перепады напряжения импульсов.

Очевидно, что в процессе счета любой счетчик должен запоминать получаемые результаты и хранить их в паузе между поступающими на счетный вход импульсами. Поэтому основными составляющими структуры любого счетчика являются элементы памяти – интегральные триггеры. Количество триггеров в счетчике « $n$ » определяется из соотношения  $2^n \geq N$ . Для построения счетчика наиболее простые схемы получаются при использовании **JK**-триггеров.



Обычные типовые счетчики начинают счет с нуля, а последний импульс цикла возвращает счетчик в исходное нулевое состояние. В некоторых счетчиках предусмотрена возможность счет начинать не с нуля, а с любого другого числа в пределах его модуля счета.