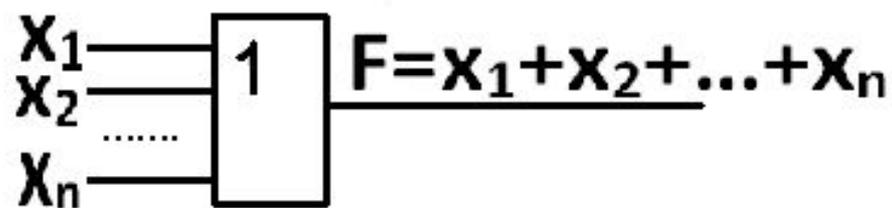


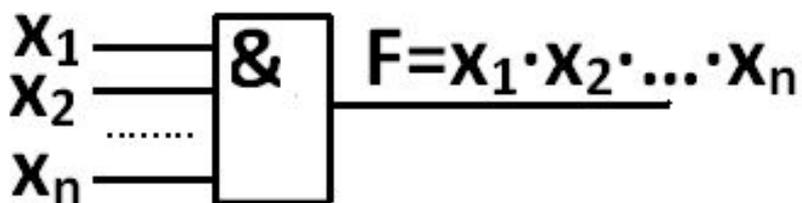
# ***ЛОГИЧЕСКИЕ СХЕМЫ***

*Подготовил ктн, доцент  
Маковский А.А.*

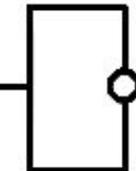
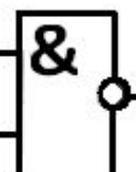
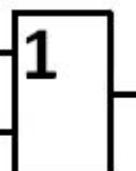
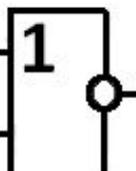
$X_1$	$X_2$	$F$
0	0	0
0	1	1
1	0	1
1	1	1



$X_1$	$X_2$	$F$
0	0	0
0	1	0
1	0	0
1	1	1

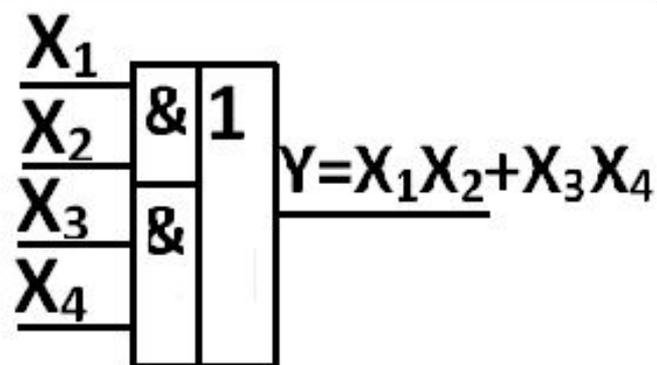


$\bar{X}$	$F$
0	1
1	0

Элемент	Обозначение	Выполняемая функция и схема
НЕ	ЛН	 $X \rightarrow Y = \bar{X}$
И	ЛИ	 $\begin{matrix} X_1 \\ X_2 \end{matrix} \rightarrow Y = X_1 X_2$
И-НЕ	ЛА	 $\begin{matrix} X_1 \\ X_2 \end{matrix} \rightarrow Y = \overline{X_1 X_2}$
ИЛИ	ЛЛ	 $\begin{matrix} X_1 \\ X_2 \end{matrix} \rightarrow Y = X_1 + X_2$
ИЛИ-НЕ	ЛЕ	 $\begin{matrix} X_1 \\ X_2 \end{matrix} \rightarrow Y = \overline{X_1 + X_2}$

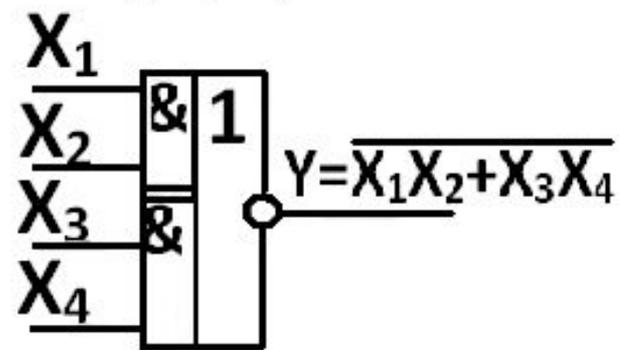
И-ИЛИ

ЛС



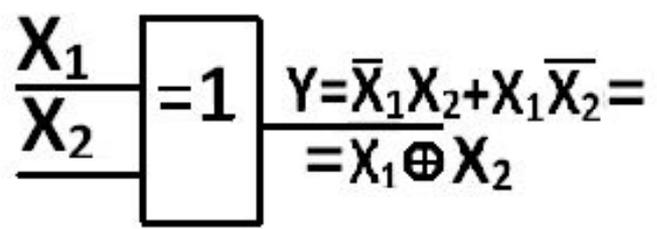
И-ИЛИ-НЕ

ЛР



Исключающее  
ИЛИ

ЛП



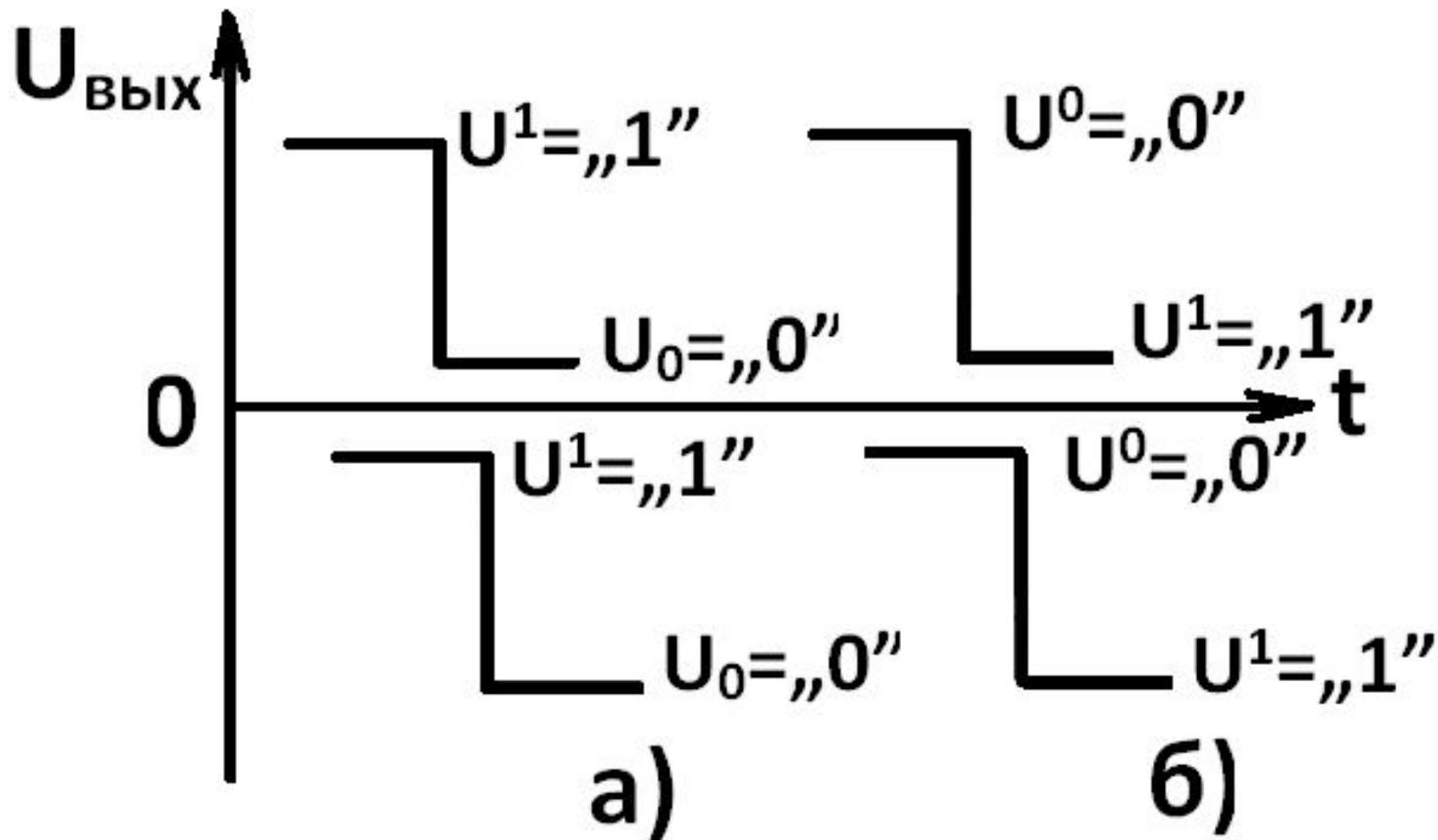
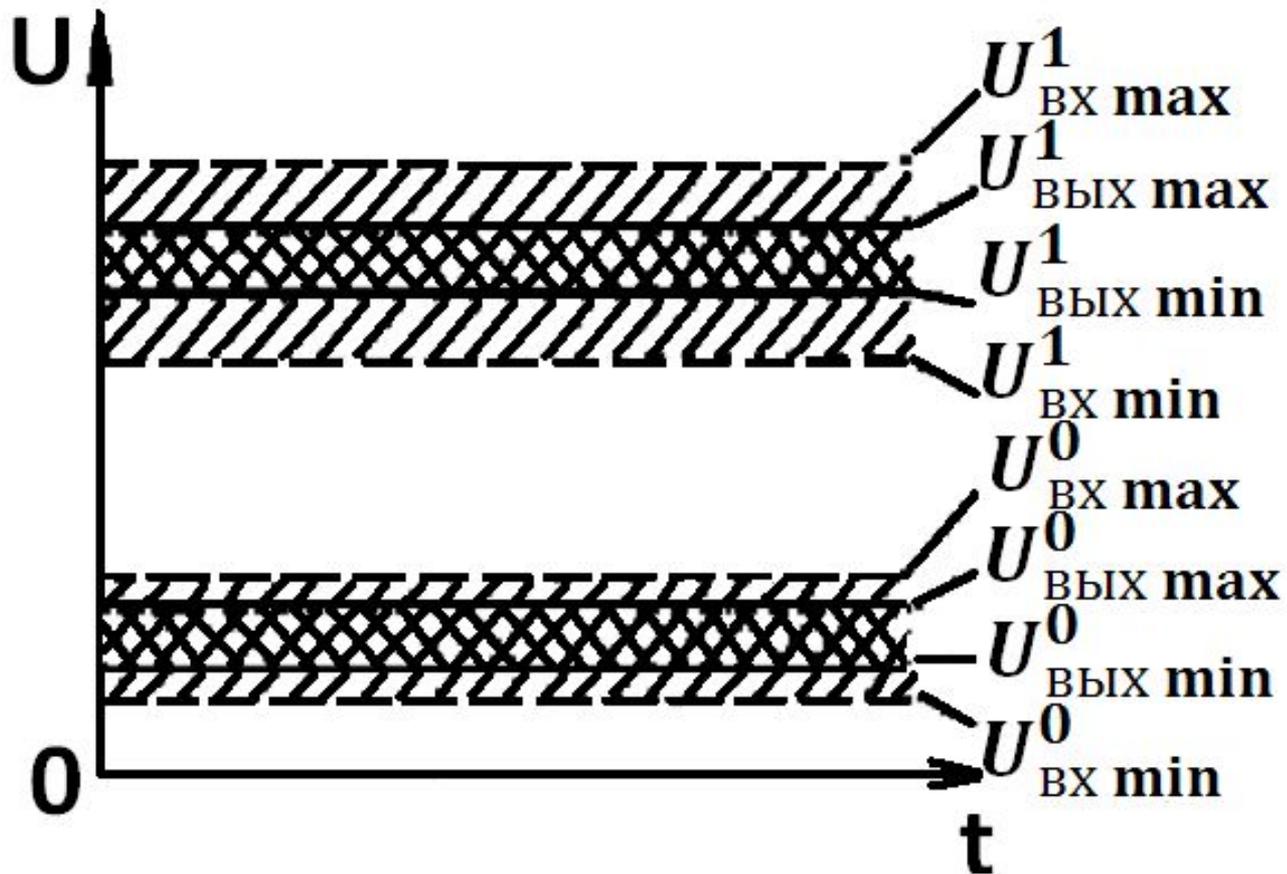


Рис. Потенциальный способ представления лог. «0» и «1»:  
 а – положительная логика; б – отрицательная логика.



$$\begin{aligned}
 U^1_{\text{ВЫХ min}} &\leq U^1(t) \leq U^1_{\text{ВЫХ max}} \\
 U^0_{\text{ВЫХ min}} &\leq U^0(t) \leq U^0_{\text{ВЫХ max}}
 \end{aligned}$$

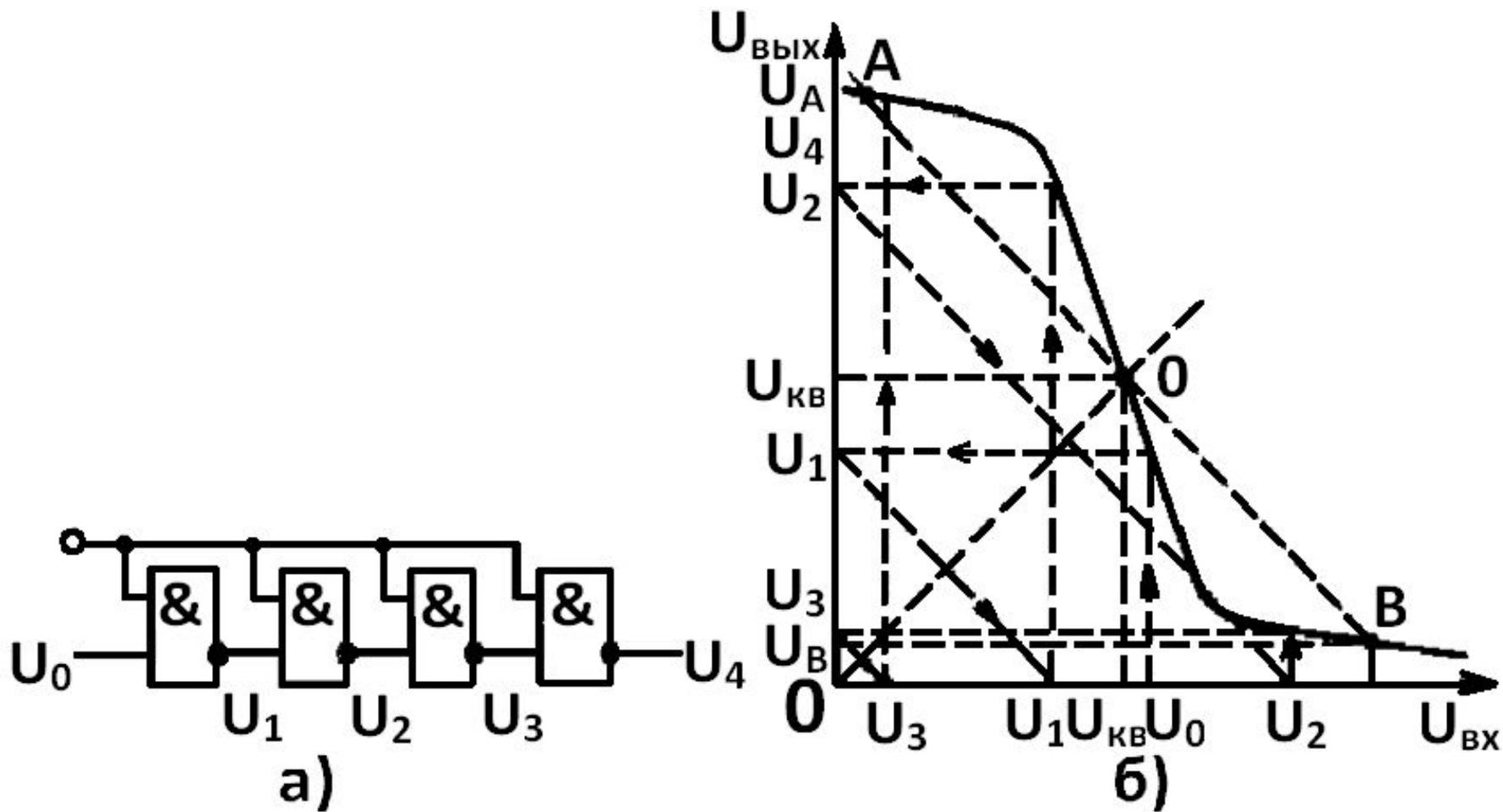


Рис. Цепочки последовательно соединенных ЛЭ (а) и формирование сигнала на её выходе (б)

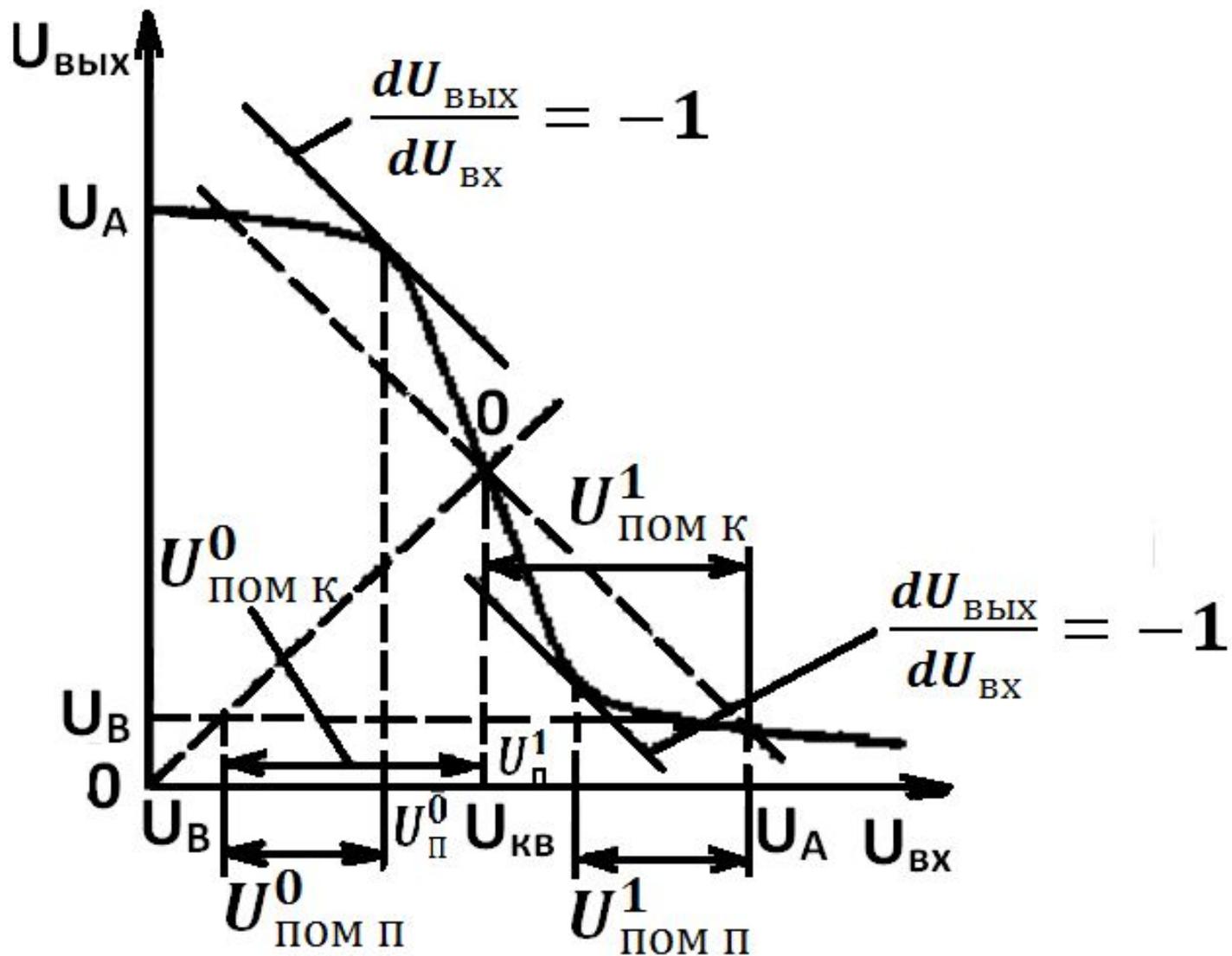


Рис. Зона импульсной помехоустойчивости ЛЭ

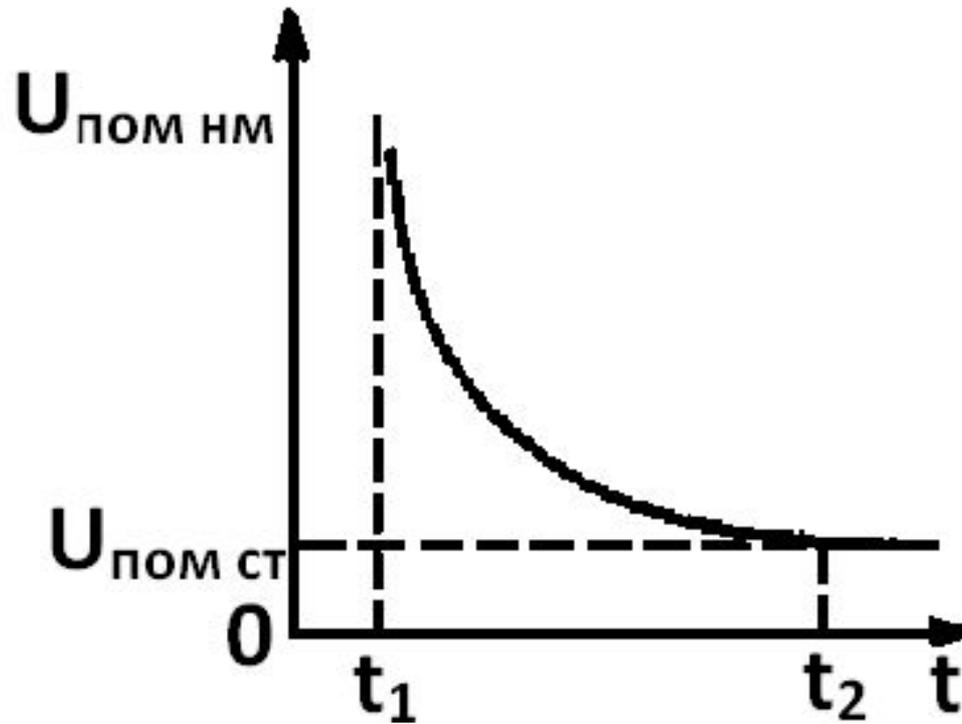


Рис. Характеристика импульсной помехоустойчивости.

Выделяют три вида логических схем:

- низкая помехоустойчивость ( $0,3 \div 0,4$  долей вольта);
- средняя помехоустойчивость ( $0,4 \div 1$  В);
- высокая помехоустойчивость (выше 1 В).

К схемам с высокой помехоустойчивостью относятся диодные логические схемы (до нескольких кВ); станковая логика ( $10 \div 15$  В); комплементарная логика КМОП ( $6 \div 8$  В).

По быстродействию выделяют четыре типа:

- время задержки менее 5 нс – сверх быстродействие;
- $5 \div 10$  нс – быстродействующая логика;
- $10 \div 50$  нс – малое быстродействие;
- более 50 нс – медленнодействующие логические схемы.

Важным параметром является потребление мощности.

1 Выделяют микромощные логические схемы от одного до десятков мкВт на корпус. Обычно это КМОП–логика (см. КМОП–ключи) или логика с инжекционным питанием.

2 Логика со средним потреблением мощности от одного до десятков мВт на корпус. Обычно это ТТЛ–логика.

3 Логика с высоким потреблением мощности (сотни мВт на корпус).

Ранее была тенденция: чем больше потребление, тем выше быстродействие, потому что элементы транзисторов различных типов переключаются наиболее быстро в активной области (в этой области наибольшее потребление).

*По элементной базе выделяют:*

- диодные логические схемы (наиболее простые);
- транзисторно–транзисторные (ТТЛ–логика);
- эмиттерно–связная логика (ЭСЛ) – разновидность ТТЛ, отличие в эмиттерных связях, режиме и отрицательном питании, поэтому логику еще называют отрицательной в отличие от положительной логики ТТЛ (+2...5В).
  - логика с инжекционным питанием И<sup>2</sup>Л – разновидность ТТЛ–логики (И<sup>2</sup> – интегральная с инжекционным питанием).
  - КМОП–логика – разновидность ТТЛ, но на УТ разного типа проводимости.
  - ОПТЛ – (оптронные связи, транзисторная логика) дает гальваническую развязку.
  - логика ПТШ, использующая полевые транзисторы Шоттки.
  - логические матрицы.

***По температурному запасу выделяют:***

– микросхемы широкого применения с температурным диапазоном  $-10^{\circ}\text{C} \dots +70^{\circ}\text{C}$

– микросхемы специального применения  $-60^{\circ}\text{C} \dots +125^{\circ}\text{C}$

***Выделяют также по числу входов и по нагрузочной способности:***

– с малым числом входов  $m$  до десяти

– с большим числом входов – свыше десяти

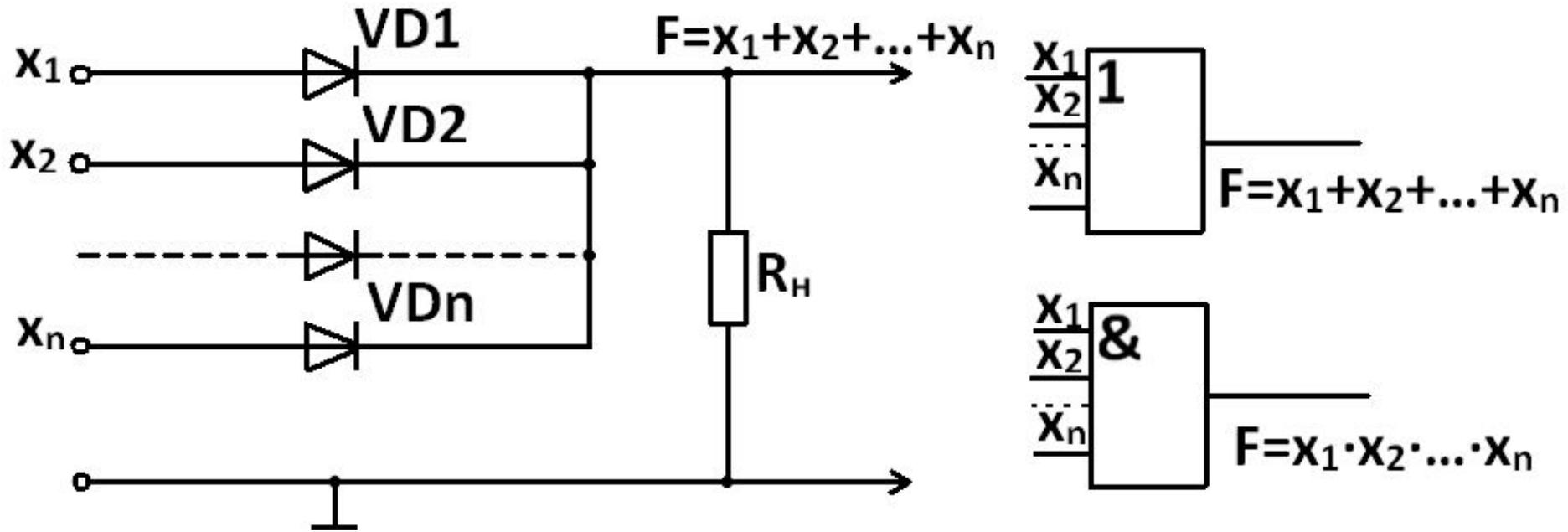
– с малой нагрузочной способностью  $n$ , равной единице.

Под нагрузочной способностью подразумевают количество однотипных логических схем, которые можно подключить к выходу точно такой же логической схемы. Малую нагрузочную способность имеют пассивные логические схемы.

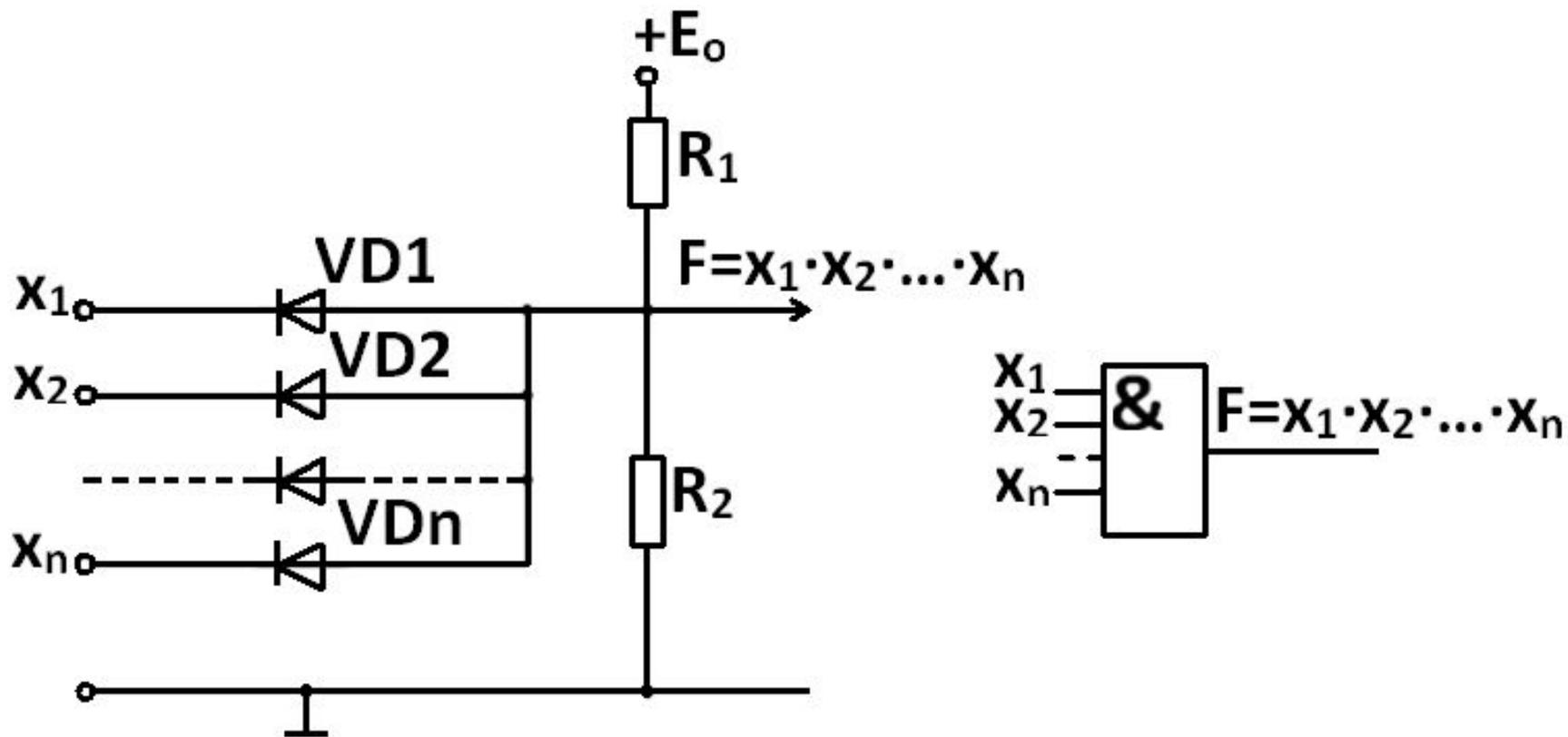
– со средней нагрузочной способностью  $n$  до десяти

– с высокой нагрузочной способностью  $n > 10$

# Диодные логические схемы



Диодно-логическая схема сложения



Диодная схема логического умножения

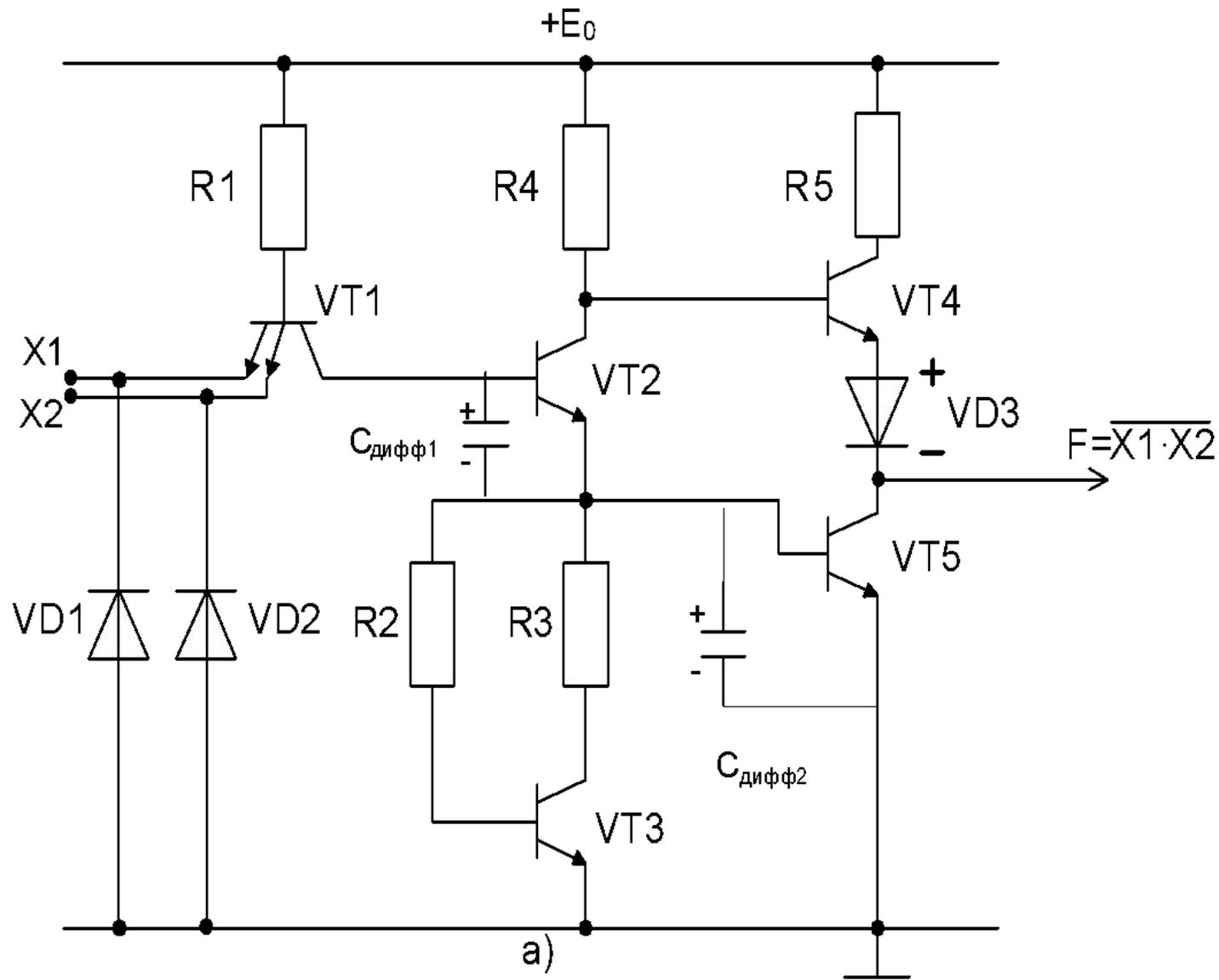


Рисунок – ТТЛ логическая схема ЛА-3, а);

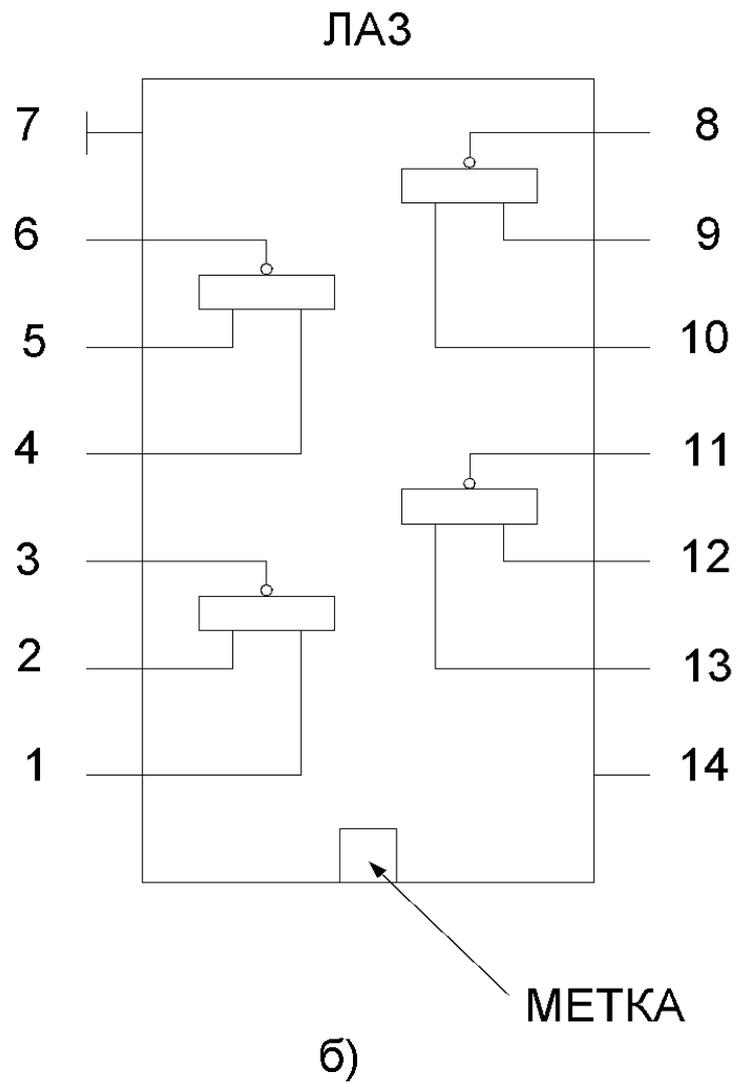


Рисунок ТТЛ ЛА-3, цоколевка, б)



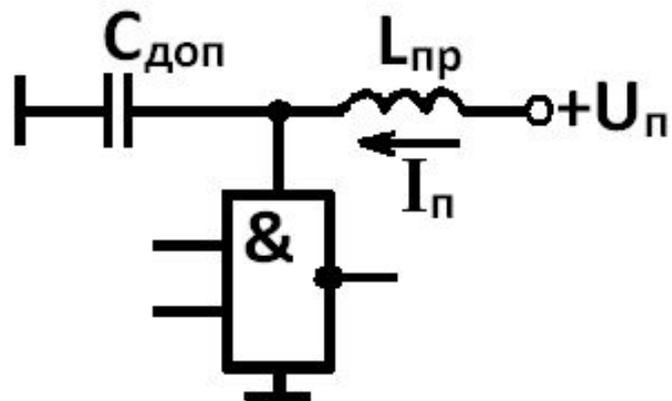
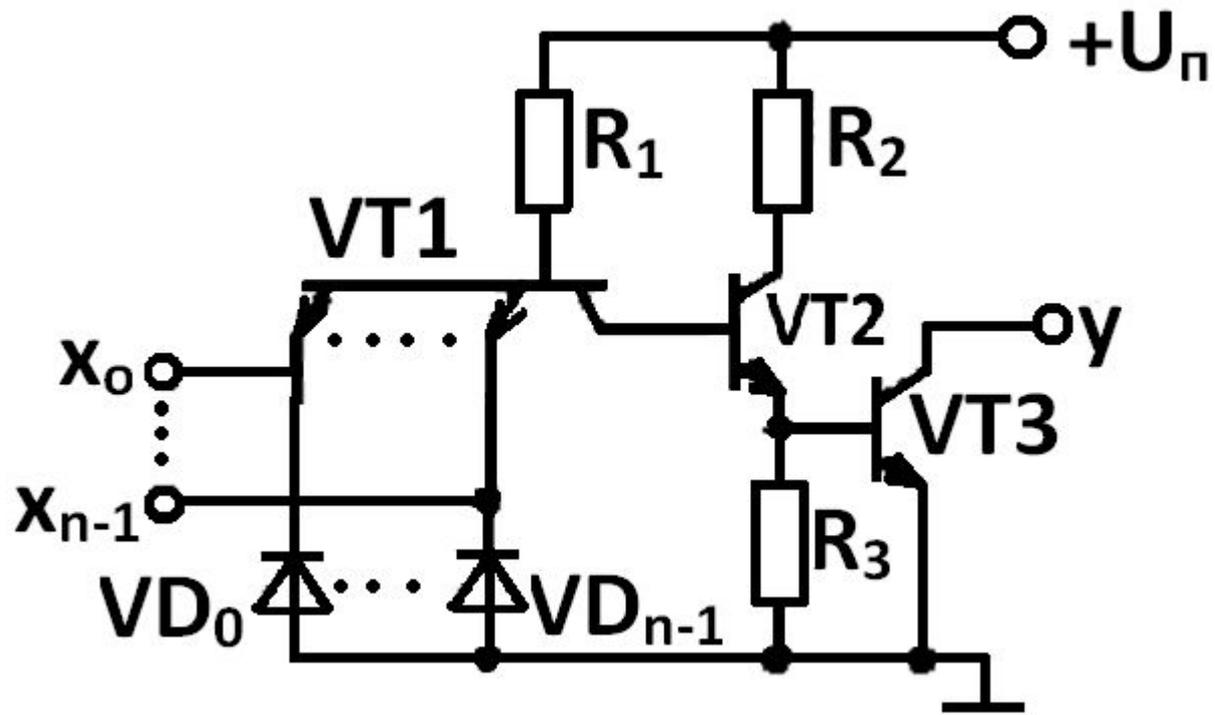


Рис. Шунтирование шины  
питания Логического элемента  
ТТЛ дополнительными  
конденсаторами



Микросхема с открытым коллектором

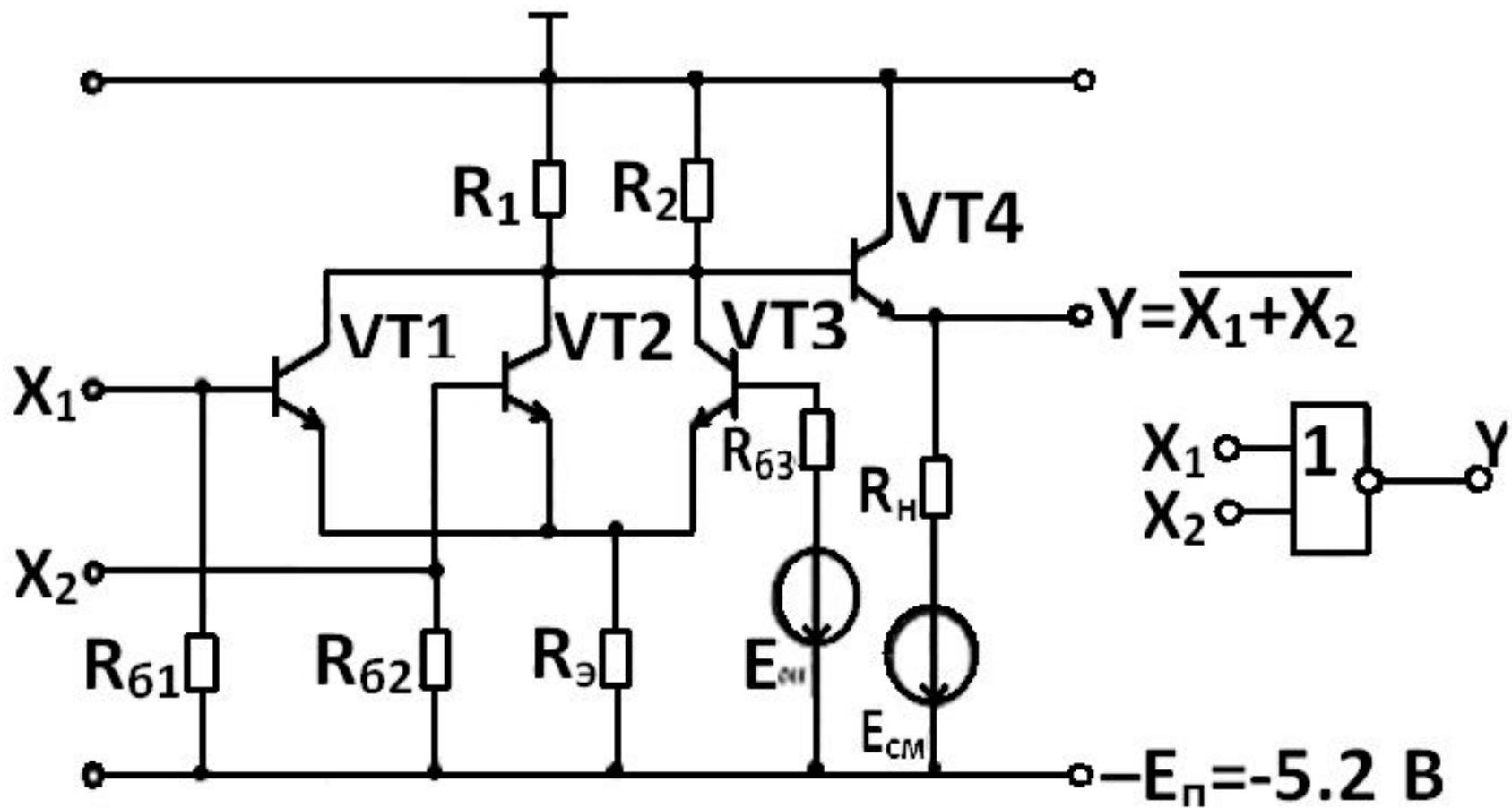
### Серии логических ИМС ТТЛ

Серия	Аналог	Серия	Аналог
SN74	155	SN54	133
SN74L	158	SN54L	136
SN74H	131	SN54H	130
SN74LS	555	SN54LS	533
SN74S	531	SN54S	530
SN74ALS	KP1533	SN54ALS	1533
SN74F	KP1531	SN54F	1531

## Основные параметры ИМС ТТЛ

Серия ИМС	Потребляемая мощность, мВт	Задержка распространения, нс	Максимальная частота, МГц	Коэффициент разветвления
<b>74</b>	<b>10</b>	<b>10,0</b>	<b>35</b>	<b>10</b>
<b>74L</b>	<b>1</b>	<b>33,0</b>	<b>3</b>	<b>10</b>
<b>74H</b>	<b>22</b>	<b>6,0</b>	<b>50</b>	<b>10</b>
<b>74LS</b>	<b>2</b>	<b>9,5</b>	<b>45</b>	<b>20</b>
<b>74S</b>	<b>19</b>	<b>3,0</b>	<b>125</b>	<b>10</b>
<b>74ALS</b>	<b>1</b>	<b>4,0</b>	<b>50</b>	<b>40</b>
<b>74F</b>	<b>4</b>	<b>2,0</b>	<b>130</b>	<b>33</b>

Обозначения: L (low) — маломощная серия. H (high) — быстродействующая серия, LS (low, Shotty) — маломощная с диодами Шотки, S (Shottky) — с диодами Шотки, ALS — усовершенствованная с диодами Шотки, F (fast) — сверхбыстродействующая.

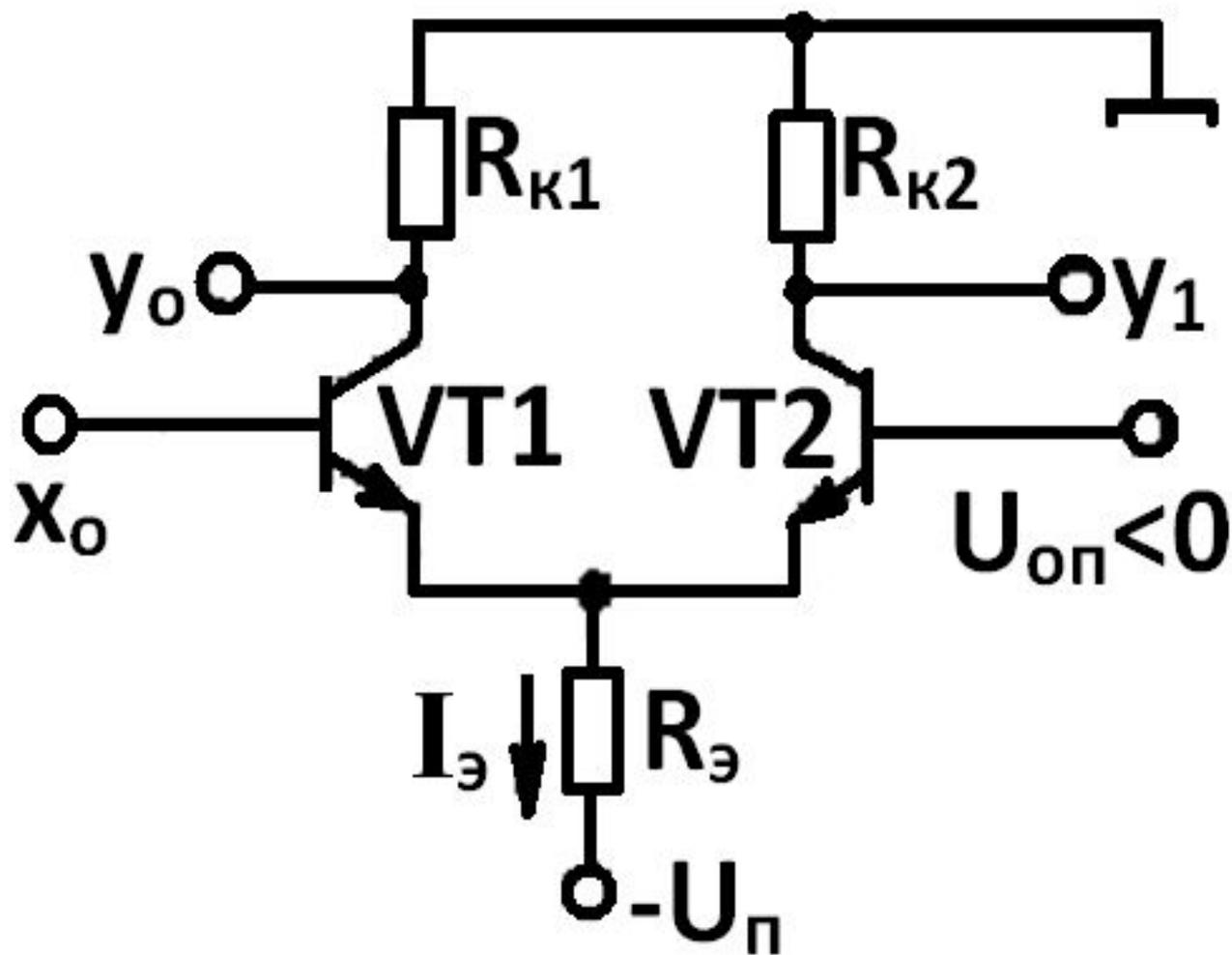


Упрощенная схема логического элемента 2ИЛИ-НЕ (ЭСЛ)

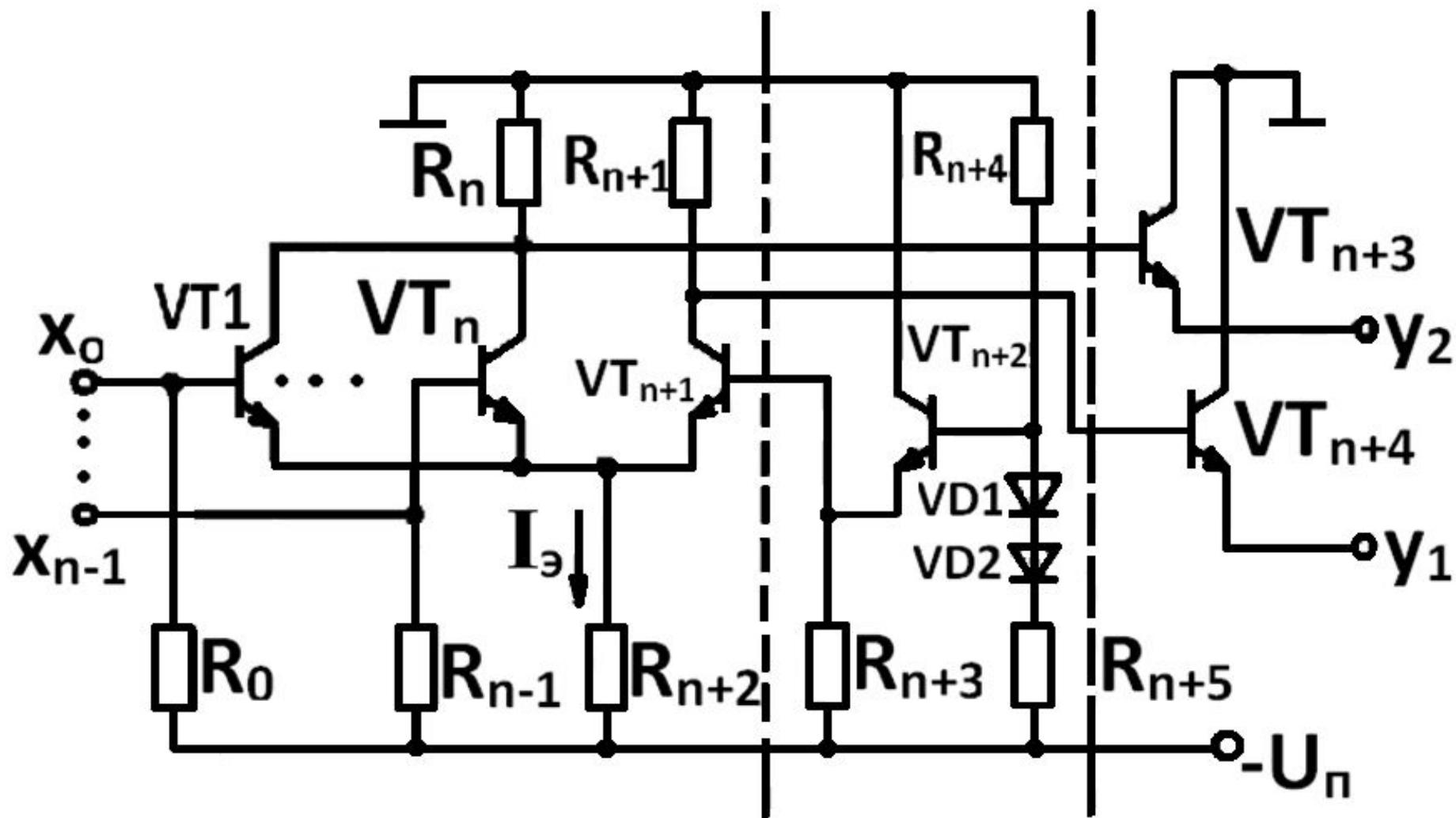
## Серия и основные параметры ИМС ЭСЛ

Таблица 4

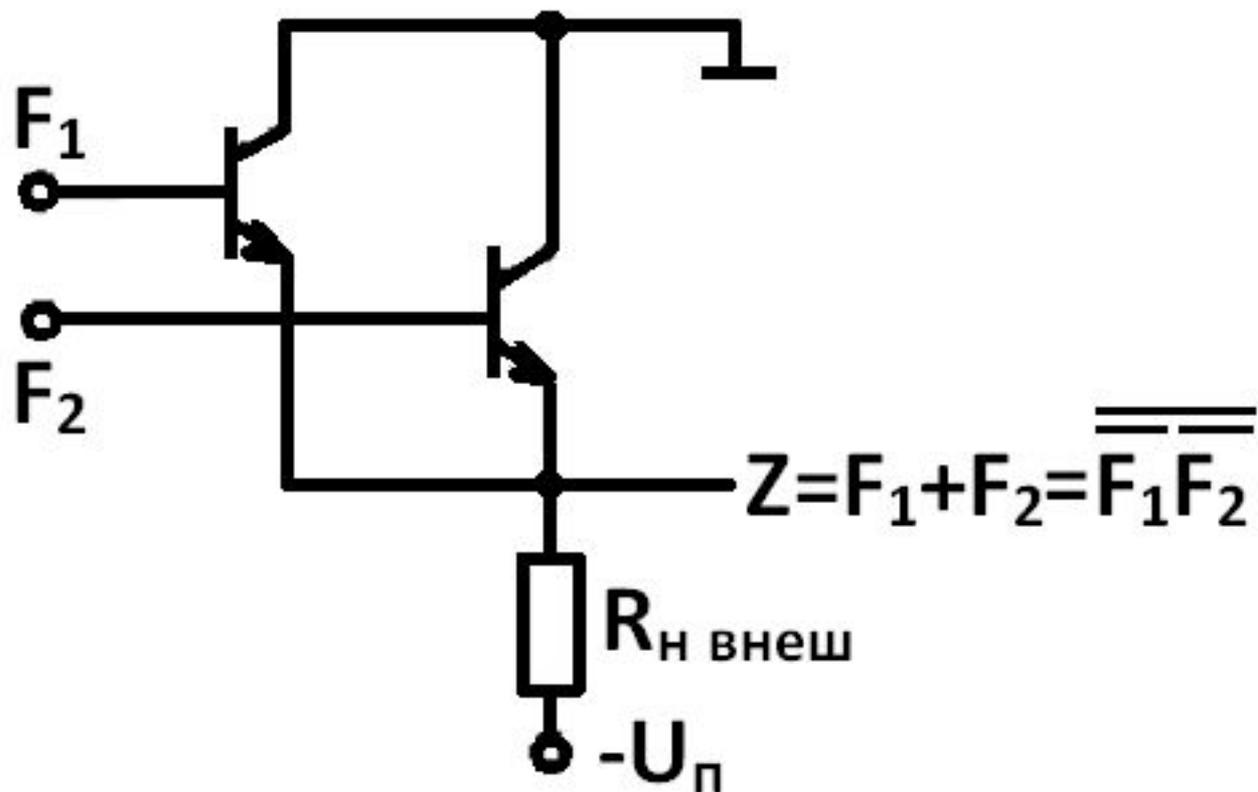
Серия ИМС	Аналог	Потребляемая мощность. мВт	Задержка распространения. мс	Коэффициент разветвления	Напряжение питания. В
МС10000 (МС10К)	100, 500	35	2,90	15	-5,2
МС100000 (МС100К)	1500	40	0,75	20	-4,5



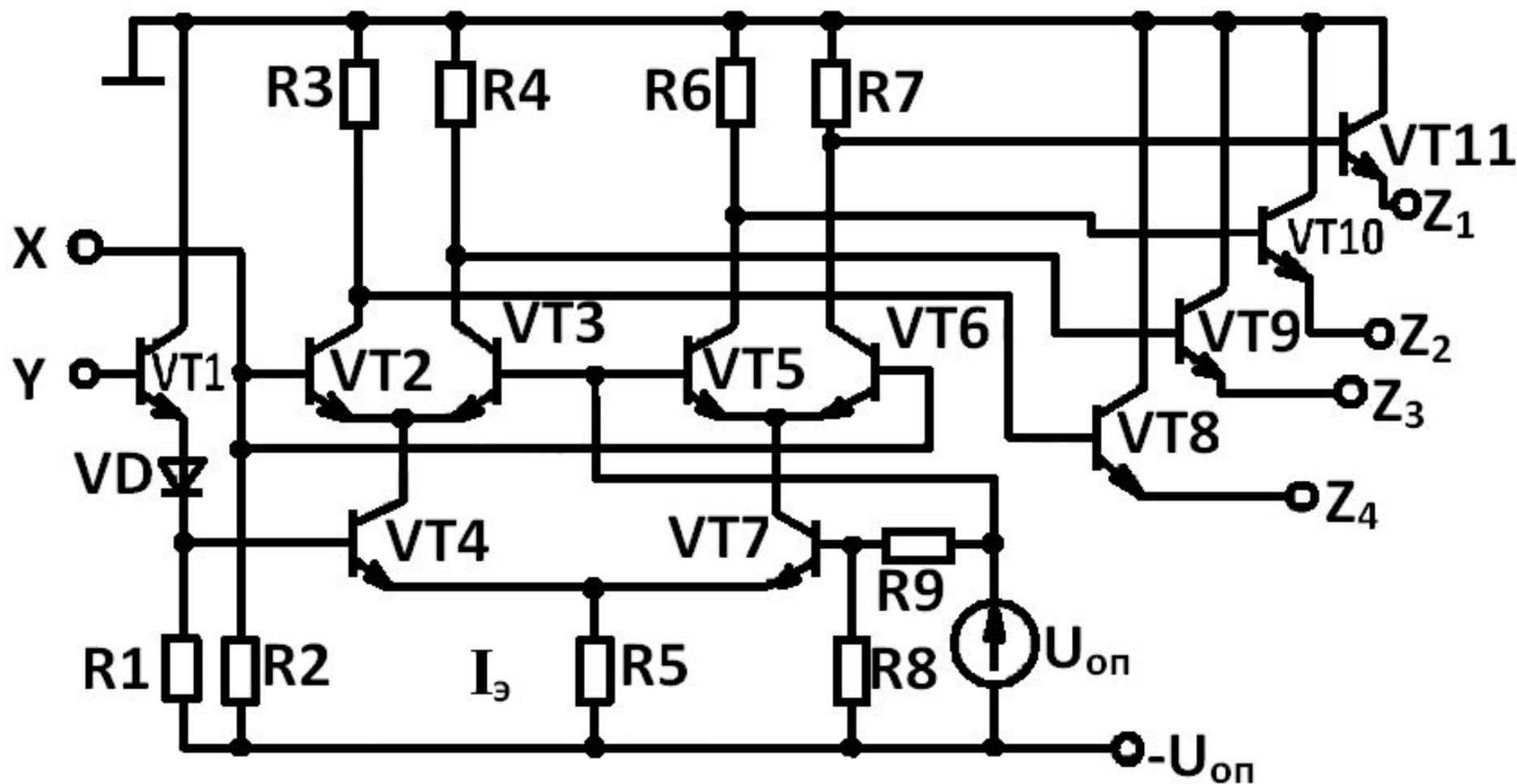
Принципиальная электрическая схема  
токового ключа БЛЭ ЭСЛ



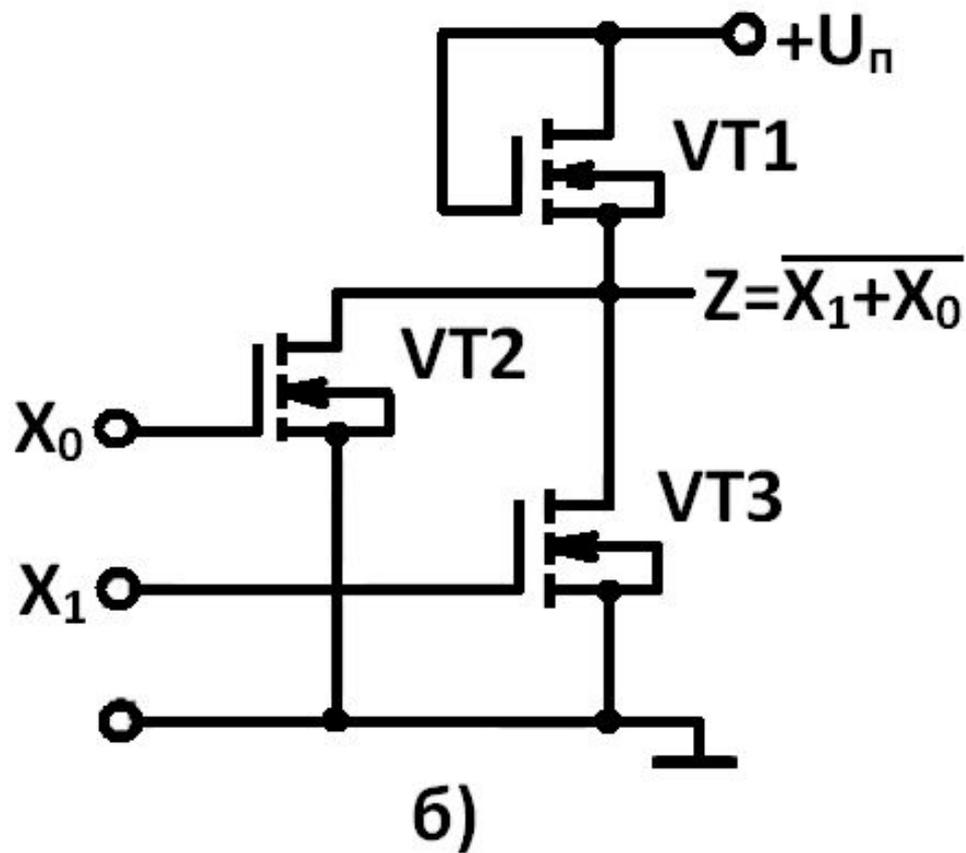
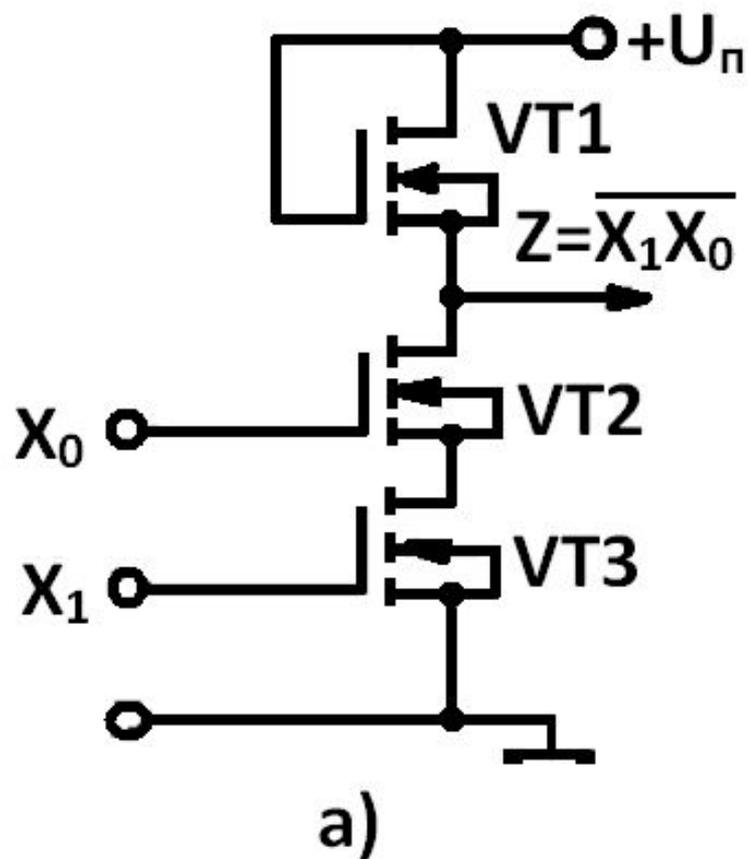
Принципиальная электрическая схема  
БЛЭ ЭСЛ



Совместное включение выходов  
нескольких ЛЭ ЭСЛ



Принципиальная электрическая схема  
 построения двухъярусного токового  
 переключателя ЭСЛ



Принципиальные электрические схемы  
 БЛЭ на МДП-транзисторах, реализующих операции  
 2И-НЕ (а) и 2ИЛИ-НЕ (б)

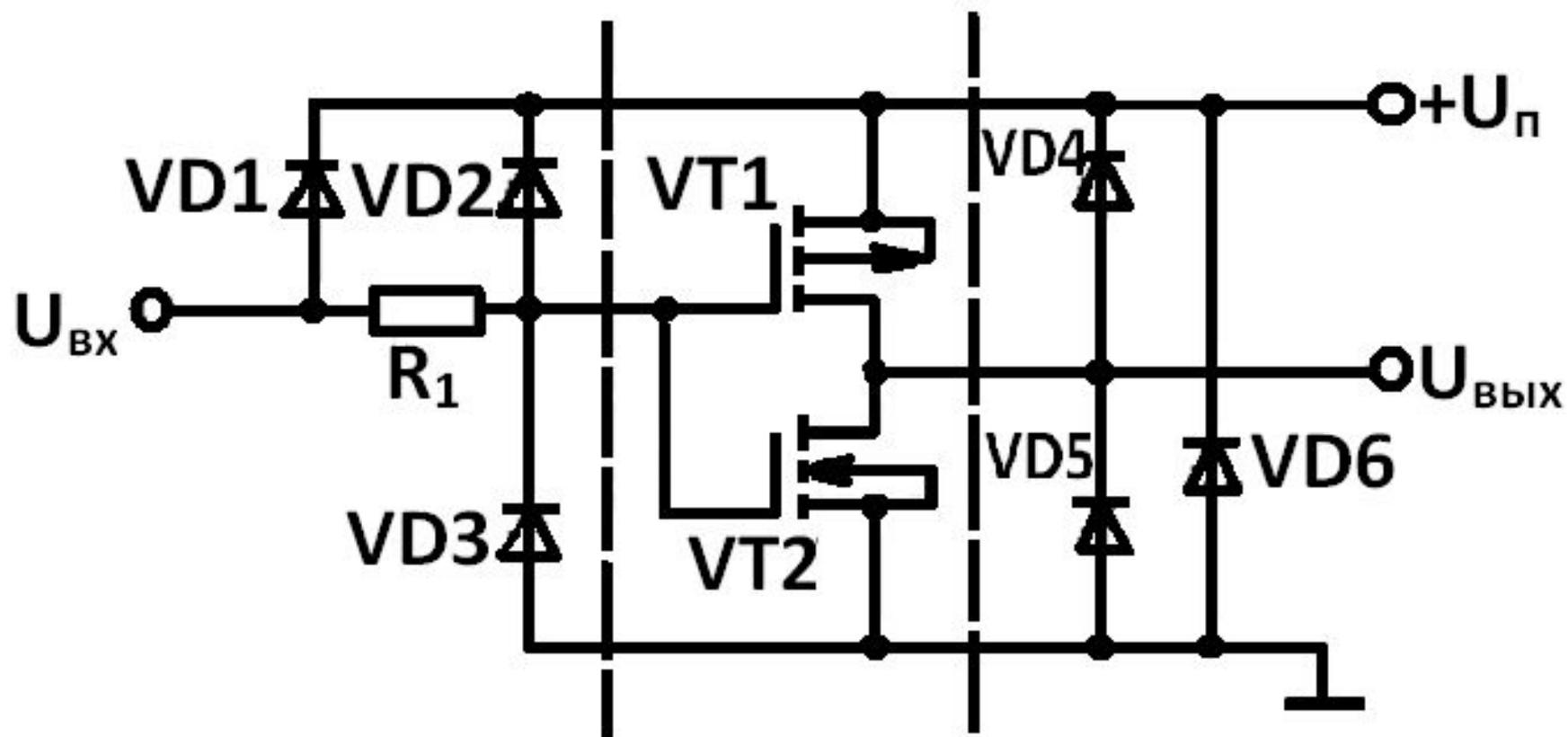
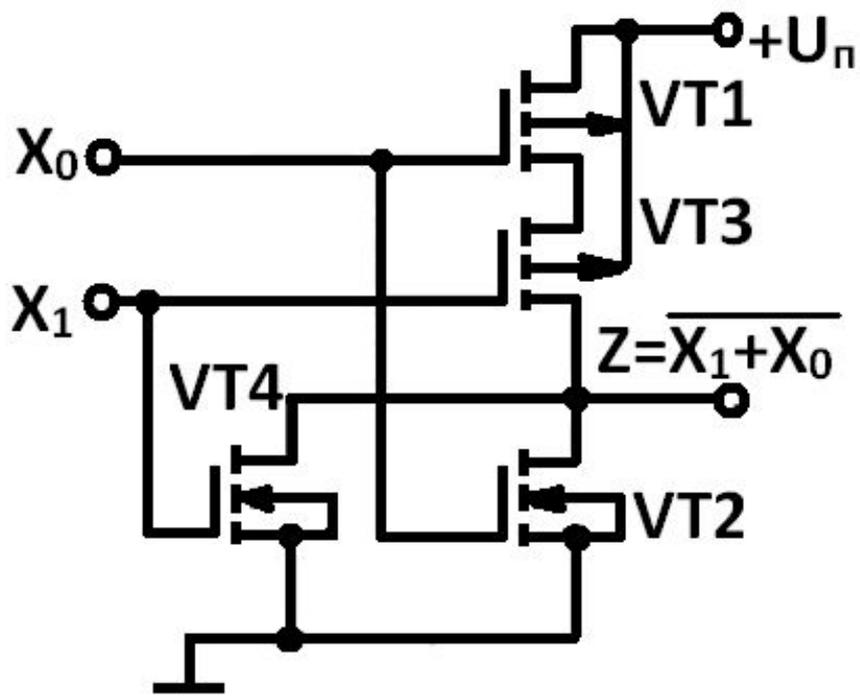
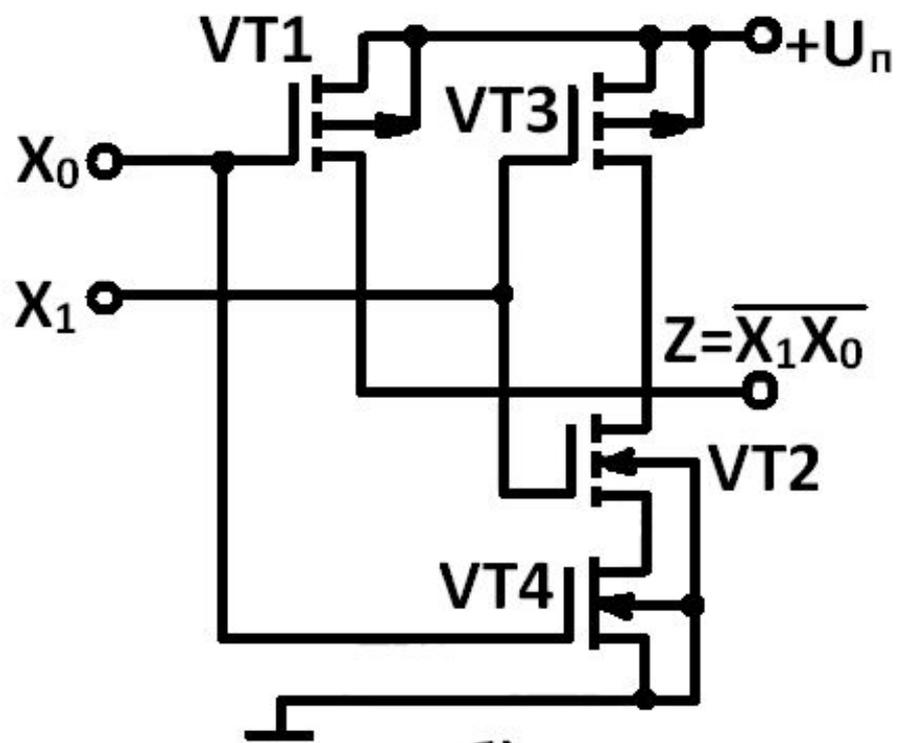


Схема ключа на комплементарных полевых транзисторах

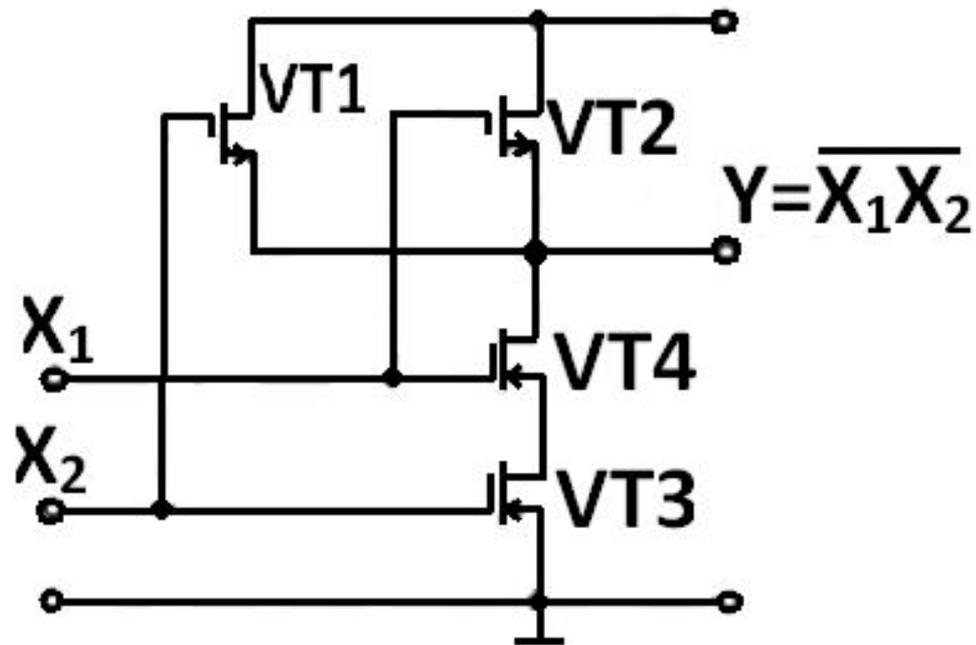


a)



б)

Принципиальные электрические схемы  
 БЛЭ КМОП-типа, реализующие функции  
 2И-НЕ (а) и 2ИЛИ-НЕ (б)



Упрощенная схема логического элемента 2И-НЕ (КМОП) сигналом  $X_1$  или  $X_2$ .

## Серии логических ИМС КМОП

Таблица 5

Серия ИМС	Аналог	Фирма-разработчик	Напряжение питания, В
CD4000	164. 176	RCA	9
CD4000A	561. 564	RCA	3...15
MC14000A	то же	Motorola	то же
CD4000B	KP1561	RCA	3...18
54НС	1564		2...6

По сравнению с ИМС ТТЛ микросхемы КМОП имеют следующие достоинства:

- малая потребляемая мощность в диапазоне частот до 2 МГц (мощность в статическом режиме не превышает 1 мкВт);
- большой диапазон напряжений питания (от 3 до 15 В);
- очень высокое входное сопротивление (больше 1 МОм);
- большая нагрузочная способность (коэффициент разветвления больше 50).

К недостаткам ИМС КМОП относятся:

- большие времена задержки (до 100 нс);
- повышенное выходное сопротивление (до 1 кОм);
- значительный разброс всех параметров.

Уровни выходных сигналов зависят от напряжения питания. Уровень логической «1» равен примерно  $0,8 E_{\text{пит}}$ , а уровень логического «0» - от 0,3 до 2,5 В.

## Основные параметры ИМС КМОП

Таблица 6

Серия ИМС	Потребл. мощность, мВт	Задержка распространения, нс	Максимальная частота, МГц	Коэффициент разветвления
CD4000	30	200	5	50
CD4000A	50	100	5	50
CD4000B	100	30	10	100
54НС	100	10	50	50

**5 5 5 ЛА 3**  
**I II III IV**

**2 4 9 ЛП 1**  
**I II III IV**

- I означает тип микросхемы (1, 5, 6, 7 – полупроводниковая, 2, 4, 8 – гибридная или 3 – прочая);
- II серия микросхемы, цифры от 00 до 99 (или от 000 до 999). Обычно употребляют номер серии совместно признаком (полупроводниковая или гибридная);
- III тип микросхемы;
- IV подвид микросхемы, номер разработки.