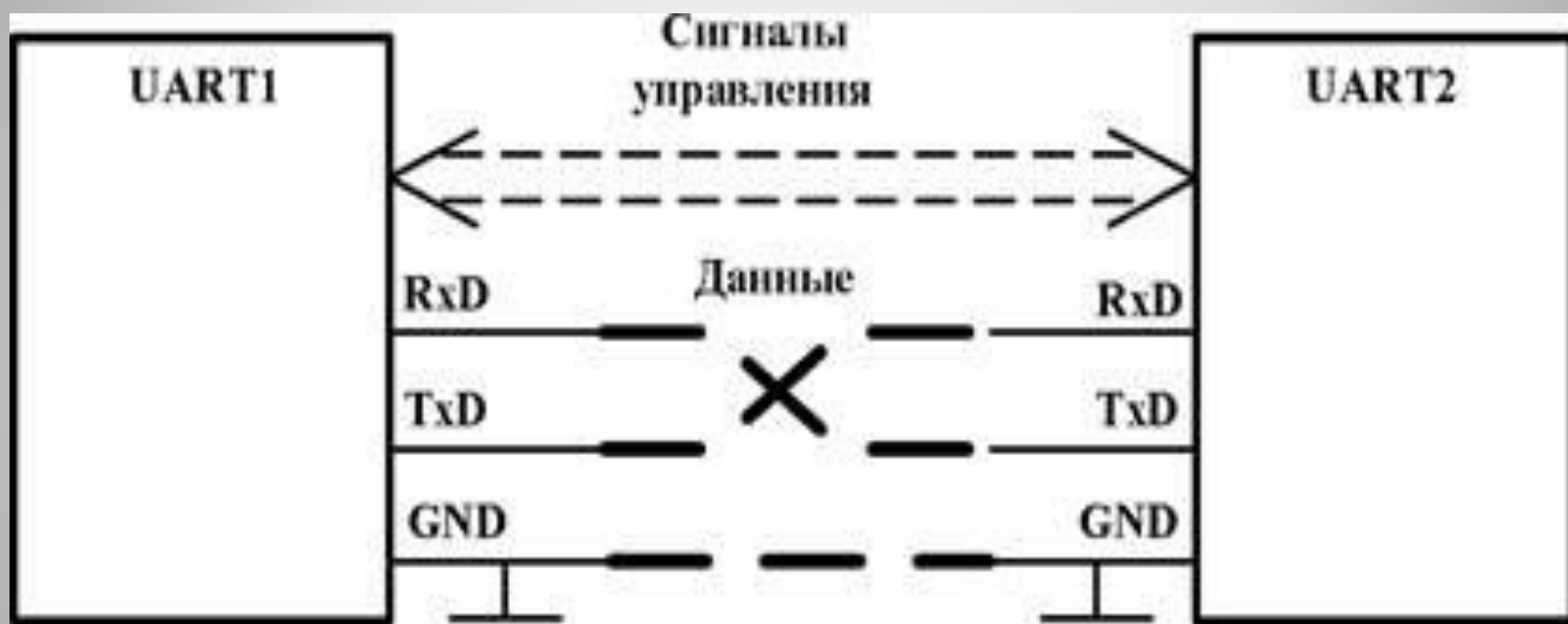
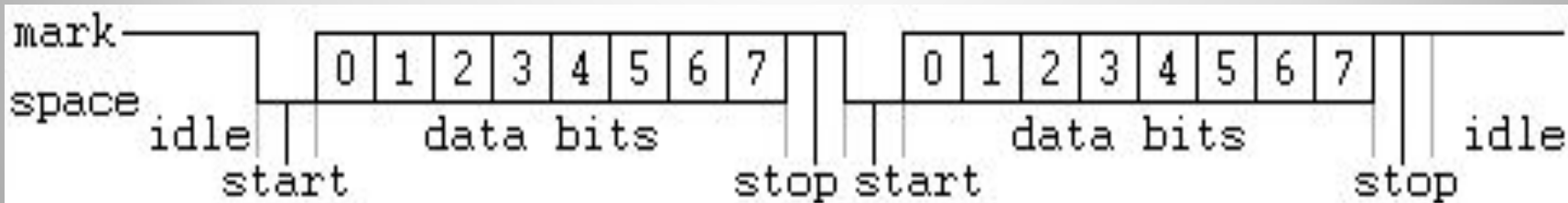


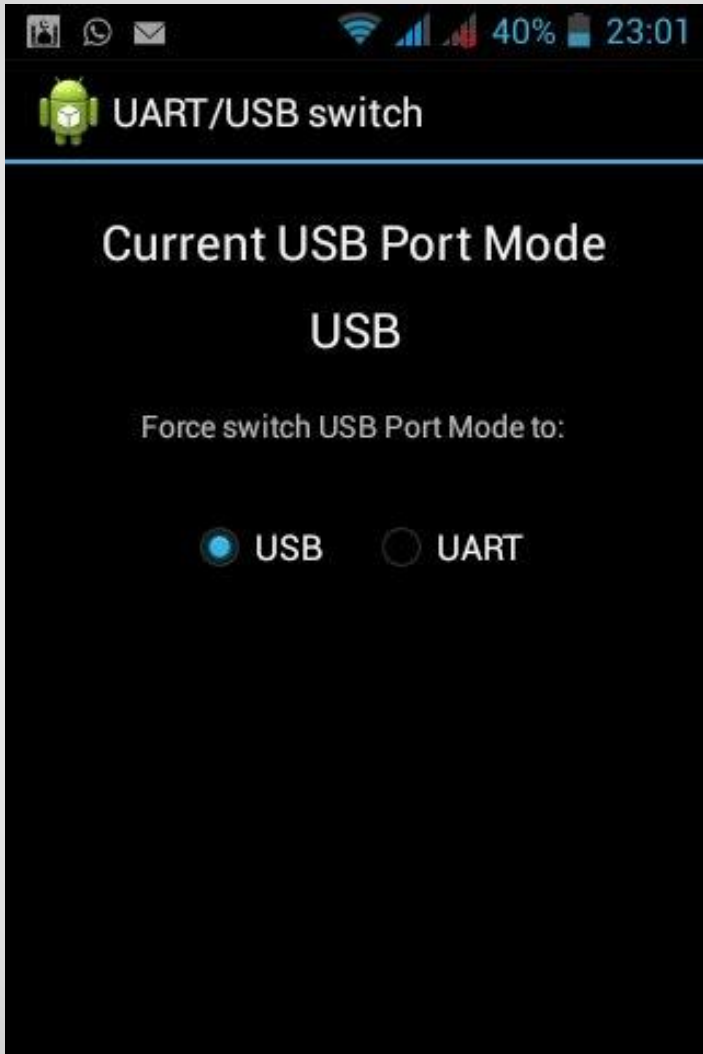
Универсальный асинхронный
приёмопередатчик
UART



Помимо собственно информационного потока, UART автоматически вставляет в поток синхронизирующие метки, так называемые **стартовый и стоповый биты**. При приёме эти лишние биты удаляются из потока. Обычно стартовый и стоповый биты обрамляют один байт информации (8 бит), однако встречаются реализации UART, которые позволяют передавать по 5,6,7, 8 или 9 бит.



- Изначально UART предназначался для связи двух устройств, по принципу «точка-точка». Впоследствии были созданы физические уровни, которые позволяют связывать более двух UART по принципу «один говорит — несколько слушают». Такие физические уровни называют *сетевыми*. Существуют реализации типа *общая шина* (когда все приемопередатчики подключены к одному проводу) и *кольцо* (когда приемники и передатчики соединяют попарно в замкнутое кольцо).



Регистры UART0

Регистр	Назначение	D7	D6	D5	D4	D3	D2	D1	D0
U0RBR	Буферный регистр приемника	8 бит принятых данных (DLAB=0)							
U0THR	Буферный регистр передатчика	8 бит передаваемых данных (DLAB=0)							
U0DLL	Делитель (мл.байт)	8 бит данных младшего байта делителя (DLAB=1)							
U0DLM	Делитель (ст.байт)	8 бит данных старшего байта делителя (DLAB=1)							
U0IER	Разрешение прерыв.	-	-	-	-	-	EnLinSt	EnTxD	EnRxD
U0IIR	Идентификация прер.	FiFos Enable		-	-	IIR3	IIR2	IIR1	IIR0
U0FCR	Управление FIFO	RX trigger		-	-	-	TX FIFO reset	RX FIFO reset	FIFO Enable
U0LCR	Управление линией	DLAB	Set Break	Stick Parity	Even Par.Selec	Parity Enable	No stop bit	Word Length select	
U0LSR	Статус линии	RX FIFO Error	TD Empty	TH Reg Empty	Break Interrupt	Framing Error	Parity Error	Overrun Error	RD ready
U0TER	Разрешение передачи	TX Enable	-	-	-	-	-	-	-

Схема подключения

