

ТЕМА 5.1

ФІЗИЧНІ ТА ЛОГІЧНІ ПРИНЦИПИ ОРГАНІЗАЦІЇ ВВОДУ-ВИВОДУ

ПЛАН

- 1 ФІЗИЧНІ ПРИНЦИПИ ОРГАНІЗАЦІЇ ВВОДУ-ВИВОДУ
- 2 ЛОГІЧНІ ПРИНЦИПИ ОРГАНІЗАЦІЇ ВВОДУ-ВИВОДУ

1 ФІЗИЧНІ ПРИНЦИПИ ОРГАНІЗАЦІЇ ВВОДУ-ВИВОДУ

У простому випадку процесор, пам'ять і численні зовнішні пристрої пов'язані великою кількістю електричних з'єднань - ліній, які в сукупності прийнято називати **локальною магістраллю комп'ютера**. Усередині локальної магістралі лінії, що служать для передачі схожих сигналів і призначені для виконання схожих функцій, прийнято групувати в шини. При цьому поняття шини включає не лише набір провідників, але і набір жорстко заданих протоколів, що визначають перелік повідомлень, який може бути переданий за допомогою електричних сигналів по цих провідниках.

У сучасних комп'ютерах виділяють як мінімум три шини:

- ✓ **шину даних**, що складається з ліній даних і служить для передачі інформації між процесором і пам'яттю, процесором і пристроями вводу-виводу, пам'яттю і зовнішніми пристроями;
- ✓ **адресну шину**, що складається з ліній адреси і служить для задання адреси елементу пам'яті або вказівки пристрою вводу-виводу, що беруть участь в обміні інформацією;
- ✓ **шину управління**, що складається з ліній управління локальною магістраллю і

1 ФІЗИЧНІ ПРИНЦИПИ ОРГАНІЗАЦІЇ ВВОДУ-ВИВОДУ

Кількість ліній, що входять до складу шини, прийнято називати розрядністю (шириною) цієї шини. Ширина адресної шини, наприклад, визначає максимальний розмір оперативної пам'яті, яка може бути встановлена в обчислювальній системі. Ширина шини даних визначає максимальний об'єм інформації, яка за один раз може бути отримана або передана по цій шині.

Операції обміну інформацією здійснюються при одночасній участі усіх шин. Розглянемо, приміром, дії, які мають бути виконані для передачі інформації з процесора в пам'ять. У простому випадку необхідно виконати три дії:

а) на адресній шині процесор повинен виставити сигнали, відповідні адресі елемента пам'яті, в яку здійснюватиметься передача інформації.

б) на шину даних процесор повинен виставити сигнали, відповідні інформації, яка має бути записана в пам'ять.

в) після виконання дій а і б на шину управління виставляються сигнали, відповідні операції запису і роботі з пам'яттю, що приведе до занесення необхідної інформації за потрібною адресою.

1 ФІЗИЧНІ ПРИНЦИПИ ОРГАНІЗАЦІЇ ВВОДУ-ВИВОДУ

Тоді як пам'ять легко можна уявити собі у вигляді послідовності пронумерованих адресами комірок, локалізованих усередині однієї мікросхеми або набору мікросхем, до пристроїв вводу-виводу подібний підхід непридатний.

Зовнішні пристрої рознесені просторово і можуть підключатися до локальної магістралі в одній або безлічі точок, що дістали назву **портів вводу-виводу**. Проте, точно так, як і елементи пам'яті взаємно однозначно відображувалися в адресний простір пам'яті, **порти вводу-виводу можна взаємно однозначно відобразити в інший адресний простір - **адресний простір вводу-виводу****. При цьому кожен порт вводу-виводу отримує свій номер або адресу в цьому просторі. В деяких випадках, коли адресний простір пам'яті (розмір якого визначається шириною адресної шини) задіяний не повністю (залишилися адреси, яким не відповідають фізичні елементи пам'яті) і протоколи роботи із зовнішнім пристроєм сумісні з протоколами роботи з пам'яттю, **частина портів вводу-виводу може бути відображена безпосередньо в адресний простір пам'яті** (так, наприклад, поступають з відеопам'яттю дисплеїв), правда, тоді ці порти вже не прийнято називати портами.

У ситуації прямого відображення портів вводу-виводу в адресний простір пам'яті, необхідні для запису інформації і управляючих команд в ці порти або для читання даних з них і їх станів, нічим не відрізняються від дій, виконуваних для передачі інформації між оперативною пам'яттю і процесором, і для їх виконання

1 ФІЗИЧНІ ПРИНЦИПИ ОРГАНІЗАЦІЇ ВВОДУ-ВИВОДУ

Якщо ж порт відображений в адресний простір вводу-виводу, то процес обміну інформацією ініціюється спеціальними командами вводу-виводу і включає дещо інші дії. Наприклад, для передачі даних в порт необхідно виконати наступне:

1) на адресній шині процесор повинен виставити сигнали, відповідні адресі порту, в який здійснюватиметься передача інформації, в адресному просторі вводу-виводу.

2) на шину даних процесор повинен виставити сигнали, відповідні інформації, яка має бути передана в порт.

3) після виконання дій 1 і 2 на шину управління виставляються сигнали, відповідні операції запису і роботі з пристроями вводу-виводу (перемикання адресних просторів), що приведе до передачі необхідної інформації в потрібний порт.

Істотна відмінність пам'яті від пристроїв вводу-виводу полягає в тому, що занесення інформації в пам'ять є закінченням операції запису, тоді як занесення інформації в порт частенько є ініціалізацією реального

1 ФІЗИЧНІ ПРИНЦИПИ ОРГАНІЗАЦІЇ ВВОДУ-ВИВОДУ

Що саме повинні робити пристрої, прийнявши інформацію через свій порт, і яким саме чином вони повинні поставляти інформацію для читання з порту, визначається електронними схемами пристроїв, що дістали назву **контролерів**. Контролер може безпосередньо управляти окремим пристроєм (наприклад, контролер диска), а може управляти декількома пристроями, зв'язуючись з їх контролерами за допомогою спеціальних шин вводу-виводу (шина USB, шина SATA і т. д.).

Сучасні обчислювальні системи можуть мати різноманітну архітектуру, безліч шин і магістралей, мости для переходу інформації від однієї шини до іншої і тому подібне.

Для нас зараз важливими є тільки наступні принципи:

- ✓ пристрої вводу-виводу підключаються до системи через порти;
- ✓ можуть існувати два адресні простори: простір пам'яті і простір вводу-виводу;
- ✓ порти, як правило, відображаються в адресний простір вводу-виводу і іноді - безпосередньо в адресний простір пам'яті;
- ✓ використання того або іншого адресного простору визначається типом команди, що виконується процесором, або типом її операндів;
- ✓ фізичним управлінням пристроєм вводу-виводу, перелачею інформації через

1 ФІЗИЧНІ ПРИНЦИПИ ОРГАНІЗАЦІЇ ВВОДУ-ВИВОДУ

Структура контролера пристрою. Контролери пристроїв вводу-виводу дуже різні як по своїй внутрішній будові, так і по виконанню (від однієї мікросхеми до спеціалізованої обчислювальної системи зі своїм процесором, пам'яттю і т. д.), оскільки їм доводиться управляти абсолютно різними приладами.

Не вдаючись до деталей цих відмінностей, ми виділимо деякі загальні риси контролерів, необхідні їм для взаємодії з обчислювальною системою. **Зазвичай кожен контролер має принаймні чотири внутрішні реєстри, званих реєстрами стану, управління, вхідних даних і вихідних даних.** Для доступу до вмісту цих реєстрів обчислювальна система може використовувати один або декілька портів, що для нас не істотно. Для простоти викладу вважатимемо, що кожному реєстру відповідає свій порт.

1 ФІЗИЧНІ ПРИНЦИПИ ОРГАНІЗАЦІЇ ВВОДУ-ВИВОДУ

Регістр стану містить біти, значення яких визначається станом пристрою вводу-виводу і які доступні тільки для читання обчислювальною системою. Ці біти відображають завершення виконання поточної команди на пристрої (**біт зайнятості**), наявність чергового даного в регістрі вихідних даних (**біт готовності даних**), виникнення помилки при виконанні команди (**біт помилки**) і т. д.

Регістр управління отримує дані, які записуються обчислювальною системою для ініціалізації пристрою вводу-виводу або виконання чергової команди, а також зміни режиму роботи пристрою. **Частина бітів в цьому регістрі може бути відведена під код виконуваної команди, частина бітів кодуватиме режим роботи пристрою, біт готовності команди свідчить про те, що можна приступити до її виконання.**

Регістр вихідних даних служить для переміщення в нього даних для читання обчислювальною системою, а **регістр вхідних даних** призначений для переміщення в нього інформації, яка має бути виведена на пристрій.

Зрозуміло, набір регістрів і складових їх бітів приблизний, він покликаний послужити нам моделлю для опису процесу передачі інформації від обчислювальної системи до зовнішнього пристрою і назад, але в тому або іншому виді він зазвичай присутній в усіх контролерах пристроїв.

1 ФІЗИЧНІ ПРИНЦИПИ ОРГАНІЗАЦІЇ ВВОДУ-ВИВОДУ

Опитування пристроїв і переривання. Виняткові ситуації і системні виклики.

Побудувавши модель контролера і уявляючи собі, що ховається за словами «зчитати інформацію з порту» і «записати інформацію в порт», ми готові до розгляду процесу взаємодії пристроєм і процесора. Як і в попередніх випадках, прикладом нам послужить команда запису, тепер уже запису або виведення даних на зовнішній пристрій. У нашій моделі **для виведення інформації, що поміщається в регістр вхідних даних, без перевірки успішності виводу процесор і контролер повинні зв'язуватися таким чином:**

а) процесор в циклі читає інформацію з порту регістра станів і перевіряє значення біта зайнятості. Якщо біт зайнятості встановлений, то це означає, що пристрій ще не завершив попередню операцію, і процесор йде на нову ітерацію циклу. Якщо біт зайнятості скинутий, то пристрій готовий до виконання нової операції, і процесор переходить на наступний крок.

б) процесор записує код команди виводу в порт регістра управління;

1 ФІЗИЧНІ ПРИНЦИПИ ОРГАНІЗАЦІЇ ВВОДУ-ВИВОДУ

- г) процесор встановлює біт готовності команди. У наступних кроках процесор не задіяний;
- д) коли контролер помічає, що біт готовності команди встановлений, він встановлює біт зайнятості;
- е) контролер аналізує код команди в регістрі управління і виявляє, що це команда виводу. Він бере дані з регістра вхідних даних і ініціює виконання команди;
- ж) після завершення операції контролер обнуляє біт готовності команди;
- з) при успішному завершенні операції контролер обнуляє біт помилки в регістрі стану, при невдалому завершенні команди - встановлює його;
- и) контролер скидає біт зайнятості.

При необхідності виведення нової порції інформації усі ці кроки повторюються. Якщо процесор цікавить, коректно або некоректно була виведена інформація, то після кроку г) він повинен в циклі зчитувати інформацію з порту регістра станів до тих пір, поки не буде скинутий біт зайнятості пристрою, після чого проаналізувати стан біта помилки.

1 ФІЗИЧНІ ПРИНЦИПИ ОРГАНІЗАЦІЇ ВВОДУ-ВИВОДУ

Як бачимо, на першому кроці (і, можливо, після кроку г) процесор чекає звільнення пристрою, безперервно опитуючи значення біта зайнятості.

Такий спосіб взаємодії процесора і контролера дістав назву **polling** або **способу опитування пристроїв**. Якщо швидкості роботи процесора і пристрою вводу-виводу приблизно рівні, то це не призводить до істотного зменшення корисної роботи, що здійснюється процесором. Якщо ж швидкість роботи пристрою істотно менше швидкості процесора, то вказана техніка різко знижує продуктивність системи і необхідно застосовувати інший архітектурний підхід.

Для того, щоб процесор не чекав стану готовності пристрою вводу-виводу в циклі, а міг виконувати в цей час іншу роботу, необхідно, щоб пристрій сам умів сигналізувати процесору про свою готовність.

Технічний механізм, який дозволяє зовнішнім пристроям оповіщати процесор про завершення команди виводу або команди вводу, дістав назву **механізму переривань**.

1 ФІЗИЧНІ ПРИНЦИПИ ОРГАНІЗАЦІЇ ВВОДУ-ВИВОДУ

У простому випадку для реалізації механізму переривань необхідно до наявних у нас шин локальної магістралі додати ще одну лінію, що сполучає процесор і пристрої вводу-виводу - **лінію переривань**. Після закінчення виконання операції зовнішній пристрій виставляє на цю лінію спеціальний сигнал, по якому процесор після виконання чергової команди (чи після завершення чергової ітерації при виконанні ланцюгових команд, тобто команд, що повторюються циклічно із зміщенням по пам'яті) змінює свою поведінку. Замість виконання чергової команди з потоку команд він частково зберігає вміст своїх регістрів і переходить на виконання програми обробки переривання, розташованої за заздалегідь обумовленою адресою. За наявності тільки однієї лінії переривань процесор при виконанні цієї програми повинен опитати стан усіх пристроїв вводу-виводу, щоб визначити, від якого саме пристрою прийшло переривання, виконати необхідні дії (наприклад, вивести в цей пристрій чергову порцію інформації або перевести відповідний процес із стану очікування в стан готовність) і повідомити пристрій, що переривання оброблене (зняти переривання).

1 ФІЗИЧНІ ПРИНЦИПИ ОРГАНІЗАЦІЇ ВВОДУ-ВИВОДУ

У більшості сучасних комп'ютерів процесор прагнуть повністю звільнити від необхідності опитування зовнішніх пристроїв, у тому числі і від визначення за допомогою опитування пристрою, що згенерував сигнал переривання. Пристрої повідомляють про свою готовність процесор не безпосередньо, а через спеціальний **контролер переривань**, при цьому для спілкування з процесором він може використовувати не одну лінію, а цілу шину переривань. Кожному пристрою привласнюється свій номер переривання, який при виникненні переривання контролер переривань заносить у свій реєстр стану і, можливо, після розпізнавання процесором сигналу переривання і отримання від нього спеціального запиту виставляє на шину переривань або шину даних для читання процесором. Номер переривання зазвичай служить індексом в спеціальній таблиці переривань, що зберігається за адресою, що задається при ініціалізації обчислювальної системи, і що містить адреси програм обробки переривань – **вектори переривань**. Для розподілу пристроїв по номерах переривань необхідно, щоб від кожного пристрою до контролера переривань йшла спеціальна лінія, відповідна одному номеру переривання.

1 ФІЗИЧНІ ПРИНЦИПИ ОРГАНІЗАЦІЇ ВВОДУ-ВИВОДУ

Прямий доступ до пам'яті (Direct Memory Access - DMA). Використання механізму переривань дозволяє розумно завантажувати процесор в той час, коли пристрій вводу-виводу займається своєю роботою. Проте запис або читання великої кількості інформації з адресного простору вводу-виводу (наприклад, з диска) призводять до великої кількості операцій вводу-виводу, які повинен виконувати процесор. **Для звільнення процесора від операцій послідовного виведення даних з оперативної пам'яті або послідовного введення в неї був запропонований механізм прямого доступу зовнішніх пристроїв до пам'яті - ПДП або Direct Memory Access - DMA.** Давайте коротко розглянемо, як працює цей механізм.

Для того, щоб який-небудь пристрій, окрім процесора, міг записати інформацію в пам'ять або прочитати її з пам'яті, необхідно щоб цей пристрій міг забрати у процесора управління локальною магістраллю для виставлення відповідних сигналів на шини адреси, даних і управління. Для централізації ці обов'язки зазвичай покладаються не на кожен пристрій окремо, а на спеціальний контролер - **контролер прямого доступу до пам'яті.**

1 ФІЗИЧНІ ПРИНЦИПИ ОРГАНІЗАЦІЇ ВВОДУ-ВИВОДУ

Контролер прямого доступу до пам'яті має декілька спарених ліній - **каналів DMA**, які можуть підключатися до різних пристроїв. Перед початком використання прямого доступу до пам'яті цей контролер необхідно запрограмувати, записавши в його порти інформацію про те, який канал або канали передбачається задіювати, які операції вони здійснюватимуть, яка адреса пам'яті є початковою для передачі інформації і яка кількість інформації має бути передана. Отримавши по одній з ліній - каналів DMA, сигнал запиту на передачу даних від зовнішнього пристрою, контролер по шині управління повідомляє процесор про бажання узяти на себе управління локальною магістраллю. Процесор, можливо, через деякий час, необхідний для завершення його дій з магістраллю, передає управління нею контролеру DMA, сповістивши його спеціальним сигналом. Контролер DMA виставляє на адресну шину адресу пам'яті для передачі чергової порції інформації і по другій лінії каналу прямого доступу до пам'яті повідомляє пристрій про готовність магістралі до передачі даних. Після цього, використовуючи шину даних і шину управління, контролер DMA, пристрій вводу-виводу і пам'ять здійснюють процес обміну інформацією. Потім контролер прямого доступу до пам'яті сповіщає процесор про свою відмову від управління магістраллю, і той бере керівні функції на себе. При передачі великої кількості даних увесь процес повторюється циклічно.

1 ФІЗИЧНІ ПРИНЦИПИ ОРГАНІЗАЦІЇ ВВОДУ-ВИВОДУ

Контролер прямого доступу до пам'яті має декілька спарених ліній - **каналів DMA**, які можуть підключатися до різних пристроїв. Перед початком використання прямого доступу до пам'яті цей контролер необхідно запрограмувати, записавши в його порти інформацію про те, який канал або канали передбачається задіювати, які операції вони здійснюватимуть, яка адреса пам'яті є початковою для передачі інформації і яка кількість інформації має бути передана. Отримавши по одній з ліній - каналів DMA, сигнал запиту на передачу даних від зовнішнього пристрою, контролер по шині управління повідомляє процесор про бажання узяти на себе управління локальною магістраллю. Процесор, можливо, через деякий час, необхідний для завершення його дій з магістраллю, передає управління нею контролеру DMA, сповістивши його спеціальним сигналом. Контролер DMA виставляє на адресну шину адресу пам'яті для передачі чергової порції інформації і по другій лінії каналу прямого доступу до пам'яті повідомляє пристрій про готовність магістралі до передачі даних. Після цього, використовуючи шину даних і шину управління, контролер DMA, пристрій вводу-виводу і пам'ять здійснюють процес обміну інформацією. Потім контролер прямого доступу до пам'яті сповіщає процесор про свою відмову від управління магістраллю, і той бере керівні функції на себе. При передачі великої кількості даних увесь процес повторюється циклічно.

При прямому доступі до пам'яті процесор і контролер DMA по черзі

2 ЛОГІЧНІ ПРИНЦИПИ ОРГАНІЗАЦІЇ ВВОДУ-ВИВОДУ

Розглянуті фізичні механізми взаємодії пристроїв вводу-виводу з обчислювальною системою дозволяють зрозуміти, чому різноманітні зовнішні пристрої легко можуть бути додані в існуючі комп'ютери.

Проте ми досі нічого не сказали про те, як має бути побудована підсистема управління вводу-виводом в операційній системі для легкого і безболісного додавання нових пристроїв і які функції взагалі зазвичай на неї покладаються.

Усі пристрої вводу-виводу різні, відрізняються по виконуваних функціях і своїх характеристиках, і здається, що принципово неможливо створити систему, яка без великих постійних переробок дозволяла б охоплювати усе різноманіття видів.

Наведемо перелік лише декількох напрямів (далеко не повний), по яких розрізняються пристрої:

✓ швидкість обміну інформацією може варіюватися в діапазоні від декількох байт в секунду (клавіатура) до декількох гігабайтів в секунду (мережеві карти);

✓ дні пристрої можуть використовуватися декількома процесами паралельно

2 ЛОГІЧНІ ПРИНЦИПИ ОРГАНІЗАЦІЇ ВВОДУ-ВИВОДУ

- ✓ пристрої можуть запам'ятовувати виведену інформацію для її наступного введення або не мати цієї функції. Пристрої, що запам'ятовують інформацію, у свою чергу, можуть диференціюватися по формах доступу до збереженої інформації: забезпечувати до неї послідовний доступ в жорстко заданому порядку або уміти знаходити і передавати тільки необхідну порцію даних;
- ✓ частина пристроїв уміє передавати дані тільки по одному байту послідовно (символьні пристрої), а частина пристроїв уміє передавати блок байтів як єдине ціле (блокові пристрої);
- ✓ існують пристрої, призначені тільки для введення інформації, пристрої, призначені тільки для виведення інформації, і пристрої, які можуть виконувати і введення, і вивід.

2 ЛОГІЧНІ ПРИНЦИПИ ОРГАНІЗАЦІЇ ВВОДУ-ВИВОДУ

Підсистема введення-виведення мультипрограмної ОС вирішує наступні основні завдання:

- ✓ організація паралельної роботи пристроїв введення-виведення й процесора;
- ✓ узгодження швидкостей обміну й кешування даних;
- ✓ поділ пристроїв і даних між процесами;
- ✓ забезпечення зручного логічного інтерфейсу між пристроями й іншою частиною системи;
- ✓ підтримка широкого спектра драйверів з можливістю простого включення в систему нового драйвера;
- ✓ динамічне завантаження й вивантаження драйверів;
- ✓ підтримка декількох файлових систем;
- ✓ підтримка синхронних й асинхронних операцій введення-виведення.

2 ЛОГІЧНІ ПРИНЦИПИ ОРГАНІЗАЦІЇ ВВОДУ-ВИВОДУ

У області технічного забезпечення вдалося виділити декілька основних принципів взаємодії зовнішніх пристроїв з обчислювальною системою, тобто створити єдиний інтерфейс для їх підключення, поклавши усі специфічні дії на контролери самих пристроїв. Тим самим **конструктори обчислювальних систем переклали увесь клопіт, пов'язаний з підключенням зовнішньої апаратури, на розробників самої апаратури, примушуючи їх дотримуватися певного стандарту.**

Схожий підхід виявився продуктивним і в області програмного підключення пристроїв вводу-виводу. Ми можемо розділити пристрої на відносно невелике число типів, що відрізняються по набору операцій, які можуть бути ними виконані, вважаючи усі інші відмінності несуттєвими. Ми можемо потім специфікувати інтерфейси між ядром операційної системи, що здійснює деяку загальну політику вводу-виводу, і програмними частинами управляючих пристроїв для кожного з таких типів. **Більше того, розробники операційних систем дістають можливість звільнитися від написання і тестування цих специфічних програмних частин, що дістали назву драйверів, передавши цю діяльність виробникам зовнішніх пристроїв.** Фактично ми приходимо до використання принципу рівневої або листкової побудови системи управління вводу-виводом для

2 ЛОГІЧНІ ПРИНЦИПИ ОРГАНІЗАЦІЇ ВВОДУ-ВИВОДУ

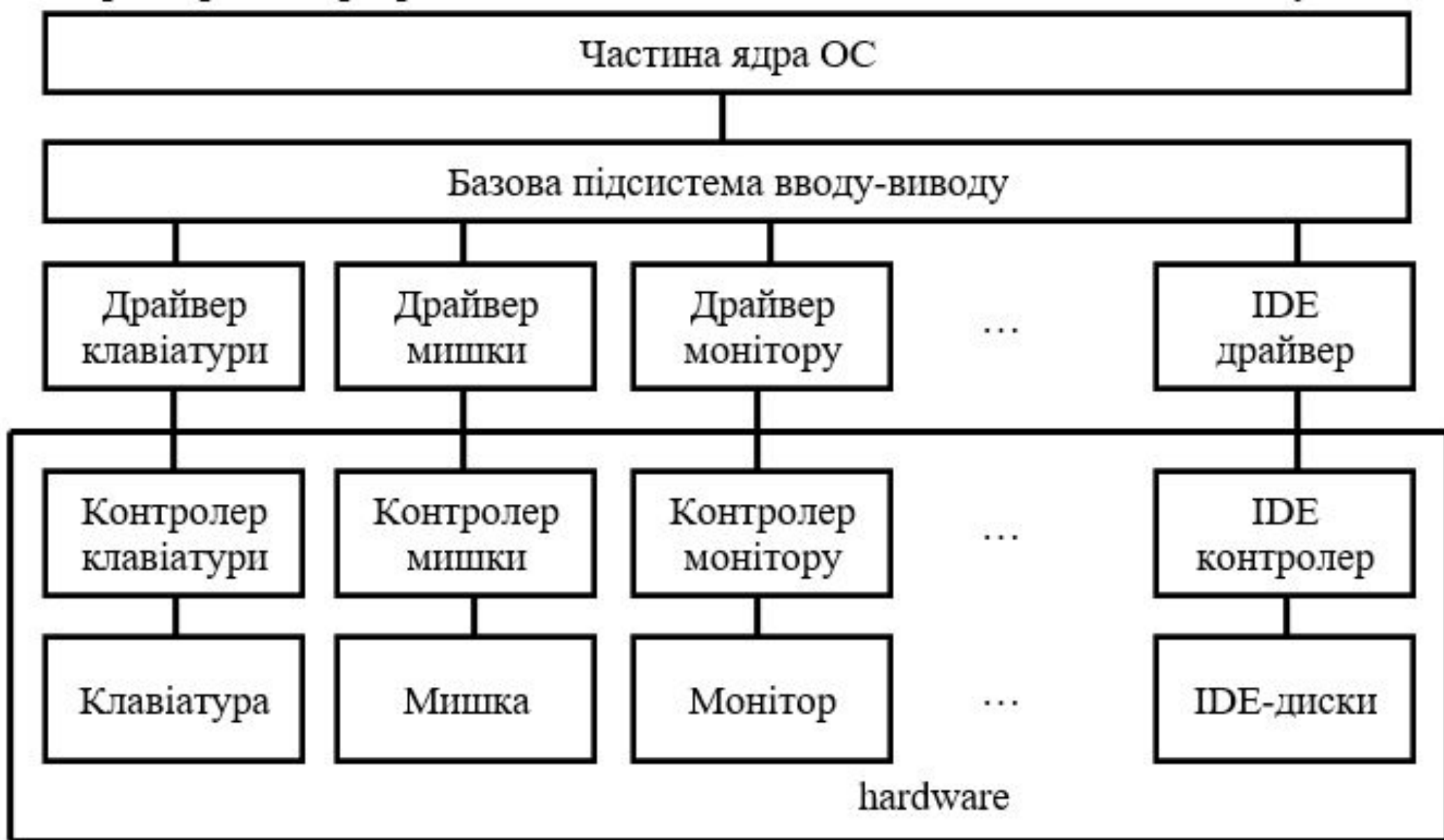


Рисунок 5.1.1 - Структура системи вводу-виводу

2 ЛОГІЧНІ ПРИНЦИПИ ОРГАНІЗАЦІЇ ВВОДУ-ВИВОДУ

Два нижні рівні цієї листкової системи складає hardware: самі пристрої, що безпосередньо виконують операції, і їх контроллери, що служать для організації спільної роботи пристроїв і іншої обчислювальної системи.

Наступний рівень складають драйвери пристроїв вводу-виводу, що приховують від розробників операційних систем особливості функціонування конкретних приладів і забезпечують чітко певний інтерфейс між hardware і вищерозміщеним рівнем - рівнем базової підсистеми вводу-виводу, яка, у свою чергу, надає механізм взаємодії між драйверами і програмною частиною обчислювальної системи в цілому.

УЗАГАЛЬНЕННЯ ВИВЧЕНОГО МАТЕРІАЛУ:

Усно дайте відповіді на питання.

- 1 Яку функцію виконує шина даних?
- 2 Яку функцію виконує шина адреси?
- 3 Яку функцію виконує шина управління?
- 4 Що таке «розрядність шини»?
- 5 Яку функцію виконує контролер пристрою вводу-виводу?
- 6 Як називається спосіб взаємодії процесора і контролера, коли процесор чекає звільнення пристрою, безперервно опитуючи значення біта зайнятості цього пристрою?
- 7 Яку назву має технічний механізм, який дозволяє зовнішнім пристроям оповіщати процесор про завершення команди виводу або команди вводу?
- 8 Поясніть принцип дії механізму прямого доступу зовнішніх пристроїв до пам'яті;
- 9 Які регістри входять до складу типового контролера пристрою вводу-виводу?

ДОМАШНЄ ЗАВДАННЯ

В Moodle пройти Тест до теми 5.1.