

АЦП

Перетворення аналогового сигналу в цифрову форму

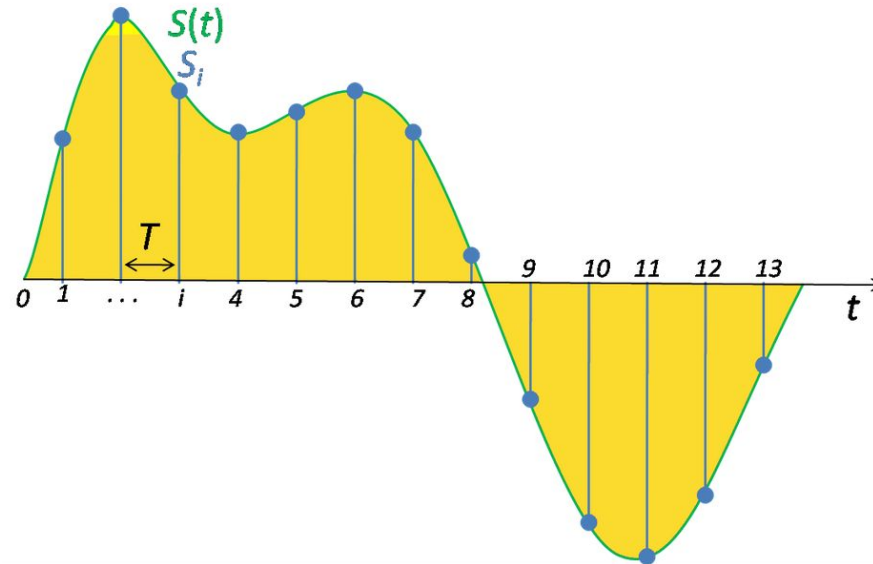
Аналоговий сигнал - сигнал даних, у якого кожен з параметрів описується функцією часу і неперервною множиною можливих значень.

Цифровий сигнал — **дискретний** сигнал з певним значенням інформативного параметра, яке визначається у цифровій формі. Цифрові сигнали є цифровим зображенням дискретного сигналу, який часто видобувається шляхом **квантування аналогового** сигналу.

Аналоговий сигнал перетворюється на **цифровий** за допомогою 2-х операцій

- Дискретизація
- Квантування

Дискретизація



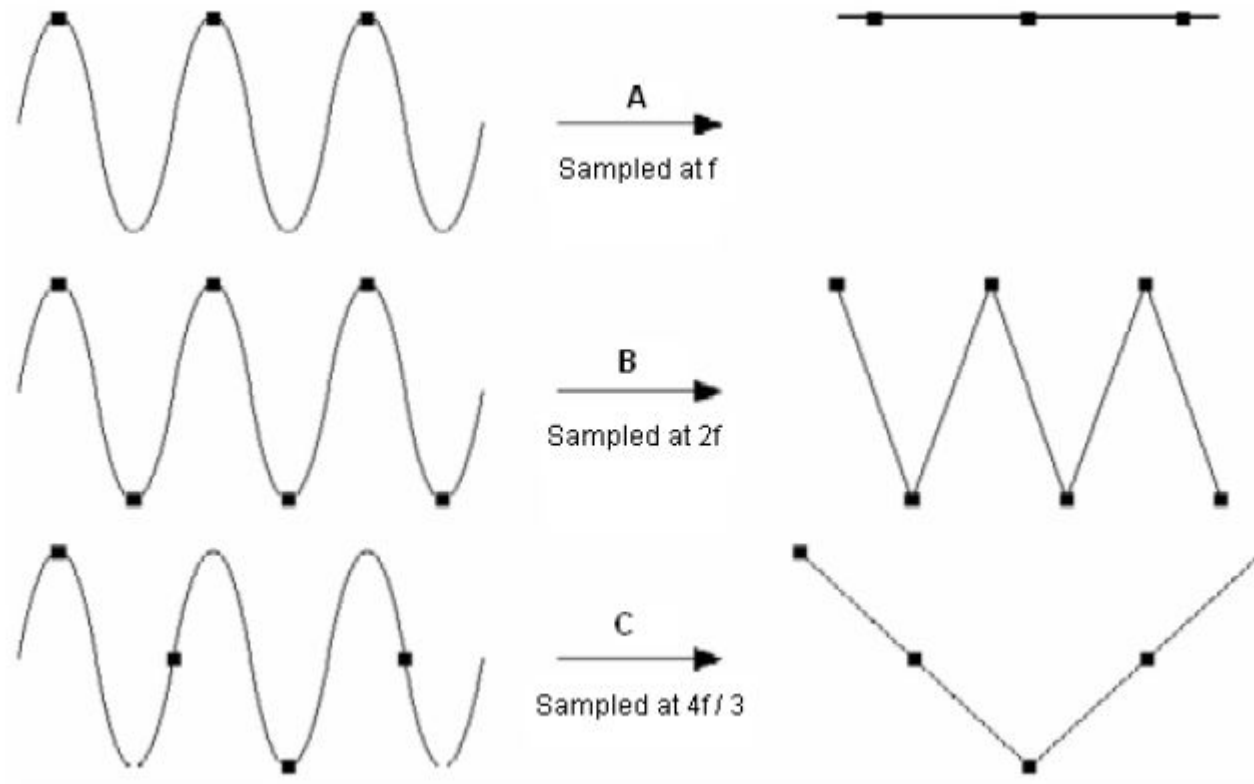
Дискретизація — перетворення функцій неперервних змінних у функції дискретних змінних, за якими початкові неперервні функції можуть бути відновлені із заданою точністю.

Частота дискретизації (*sample rate*) — визначає кількість сигналів за секунду (або за іншу одиницю) при перетворенні безперервного сигналу в дискретний сигнал (тобто його дискретизації).

Поняття частоти дискретизації може бути застосованим лише в тому випадку, коли квантування здійснюється зі сталою періодичністю.

Питання: Якою має бути частота дискредитації ?

Прикла
д



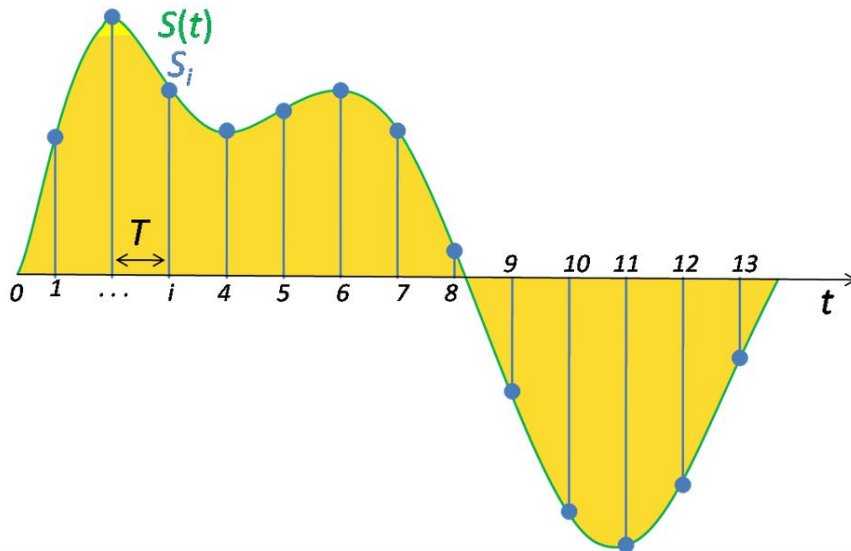
Теорема відліків

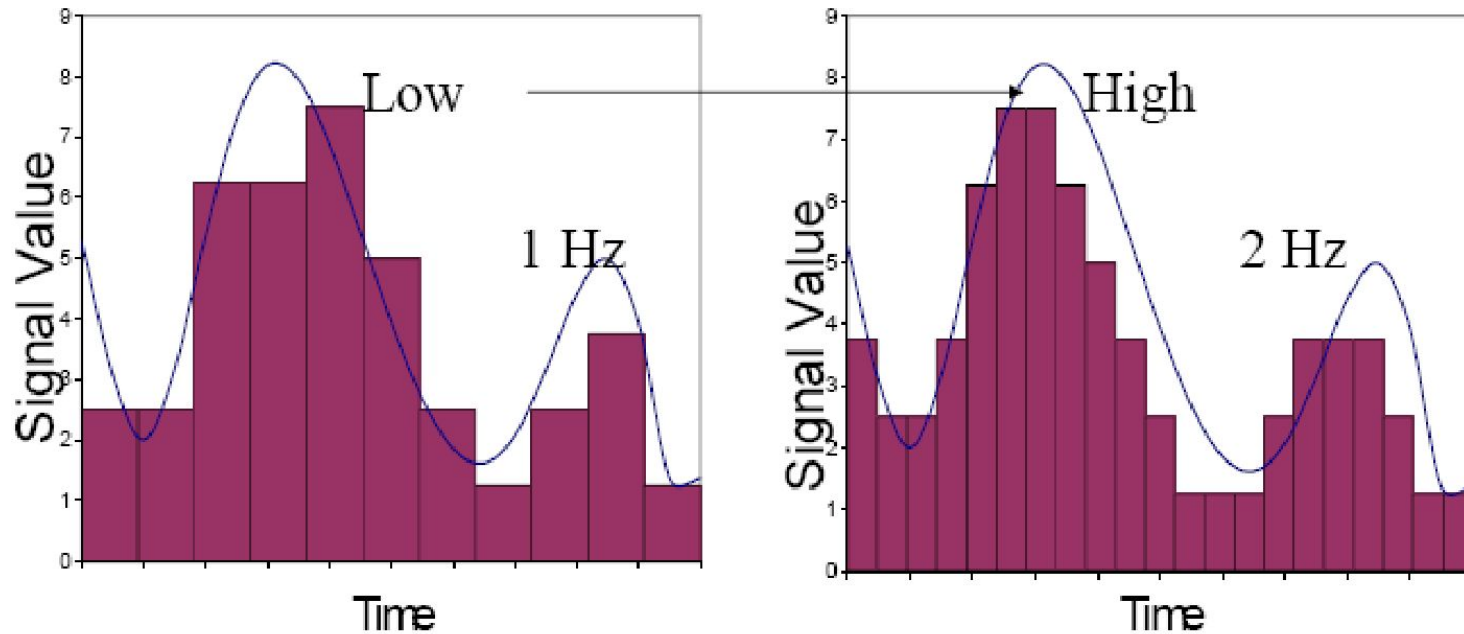
Теорема Найквіста/Котельникова

Якщо **безперервний** сигнал $x(t)$ має спектр, обмежений частотою F_{max} , то він може бути однозначно і без втрат відновлений за своїми **дискретними** відліками, узятими з частотою $f_{дискр} = 2 * F_{max}$

за відліками, узятими з періодом $T_{дискр} = \frac{1}{2 \cdot F_{max}}$

$$\Delta t < \frac{1}{2 \cdot F_{max}}$$





Збільшення частоти дискретизації веде до покращення відтворення вихідного сигналу

Аліасінг

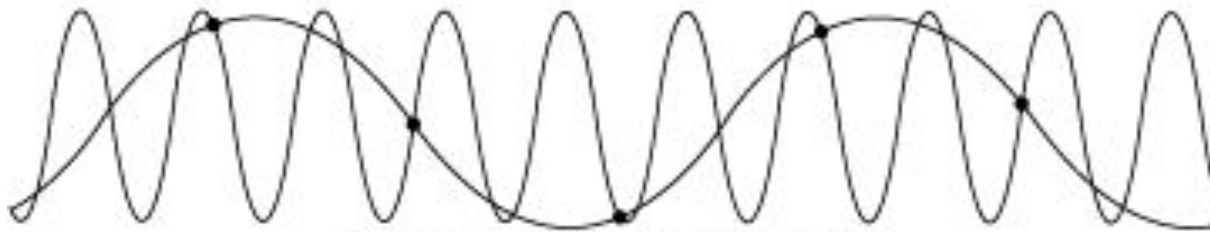
Питання: Що буде якщо частота дискретизації буде менша ніж подвоєна частота Найквіста

Якщо частота дискретизації менше ніж подвоєна частота Найквіста з'являються

фальшиві низькочастотні компоненти



Adequately Sampled Signal



Aliased Signal Due to Undersampling

Приклад:

Частота сигналу **5**

МГц

Частота АЦП **6**

МГц



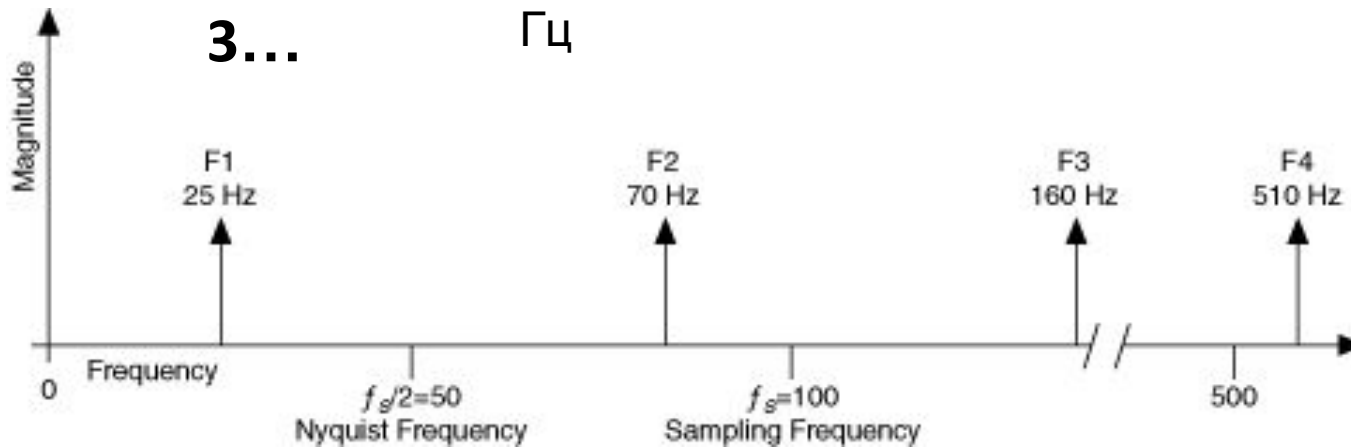
**Появляється
низькочастотна
компонента**

1 МГц

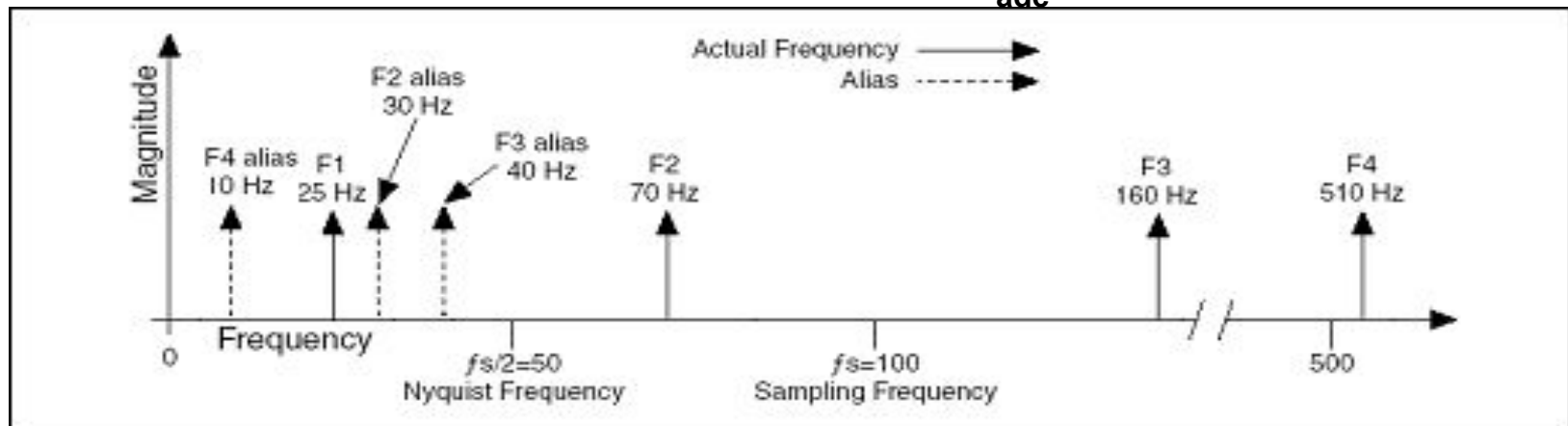
$$F_{\text{aliasing}} = |N \cdot F_{\text{adc}} - F_{\text{signal max}}|$$

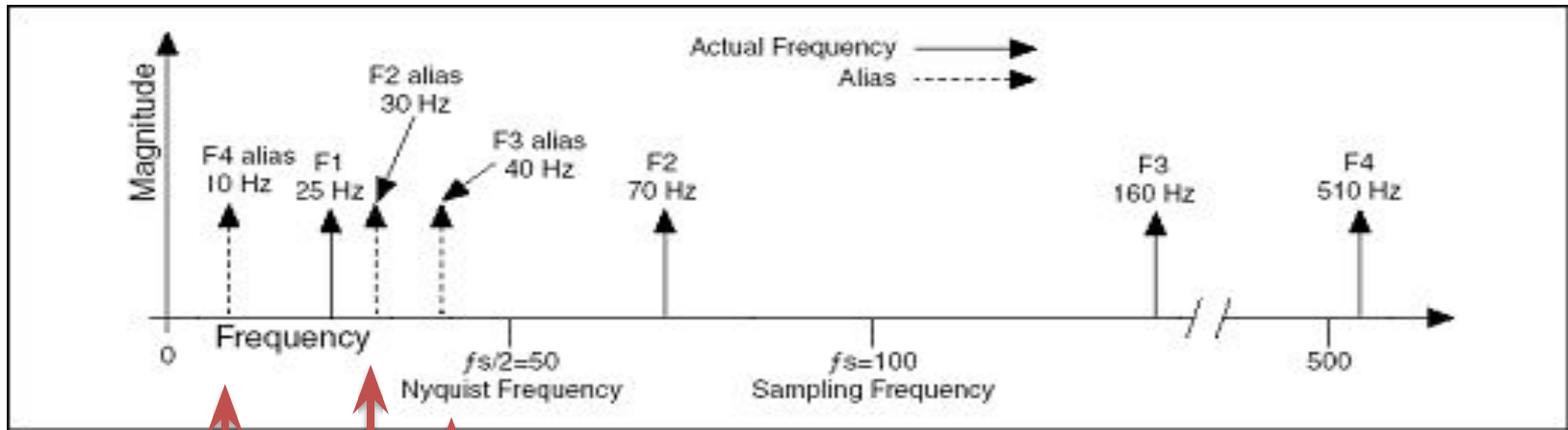
1, 2,
3...

Приклад: Частота дискретизації: 100 Гц.
Сигнал має компоненти : 25, 70, 160, 510 Гц



F_{adc}





$$\text{Alias F3} = | 2 \cdot 100 - 160 | = 40 \text{ Hz}$$

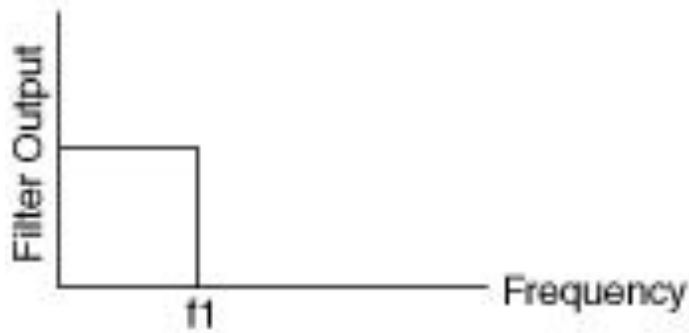
$$\text{Alias F2} = | 100 - 70 | = 30 \text{ Hz}$$

$$\text{Alias F4} = | 5 \cdot 100 - 510 | = 10 \text{ Hz}$$

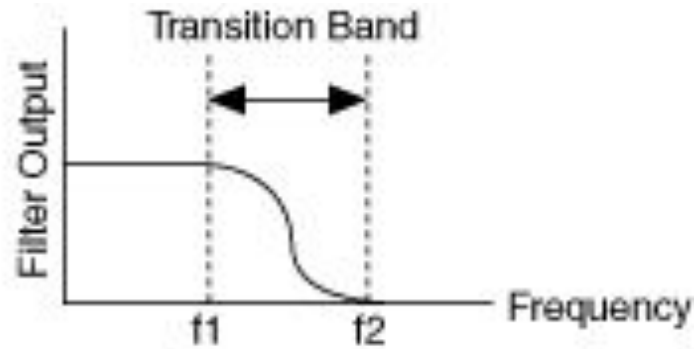
Антиаліасний фільтр

Задача: уникнути спотворення сигналу після оцифровки сигналу з недостатньою частотою дискретизації

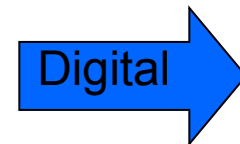
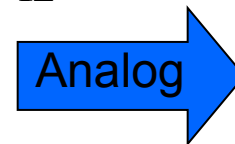
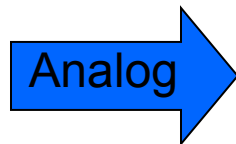
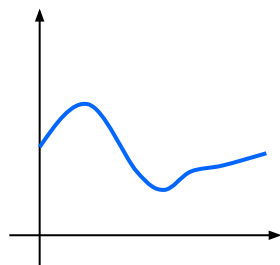
Рішення: використати фільтр низьких частот для видалення аліасних компонент вищих ніж частота Найквіста



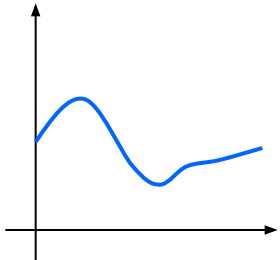
a. Ideal Anti-alias Filter



b. Practical Anti-alias Filter



Практично f_{adc} має бути більше $2 \cdot f_2$



Analog

Analog Filter

Analog

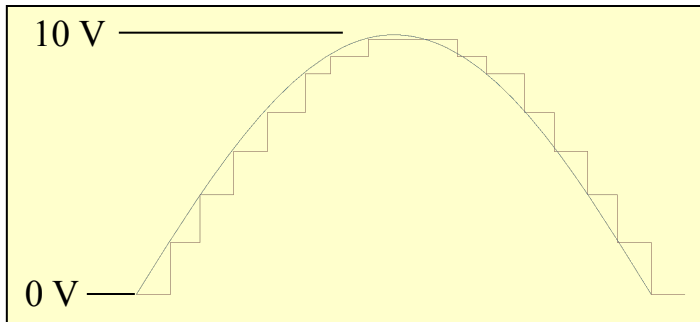
ADC

Digital

Квантування

Квантування (quantization) неперервної або дискретної величини - розбивка діапазону її значень на кінцеве число інтервалів.

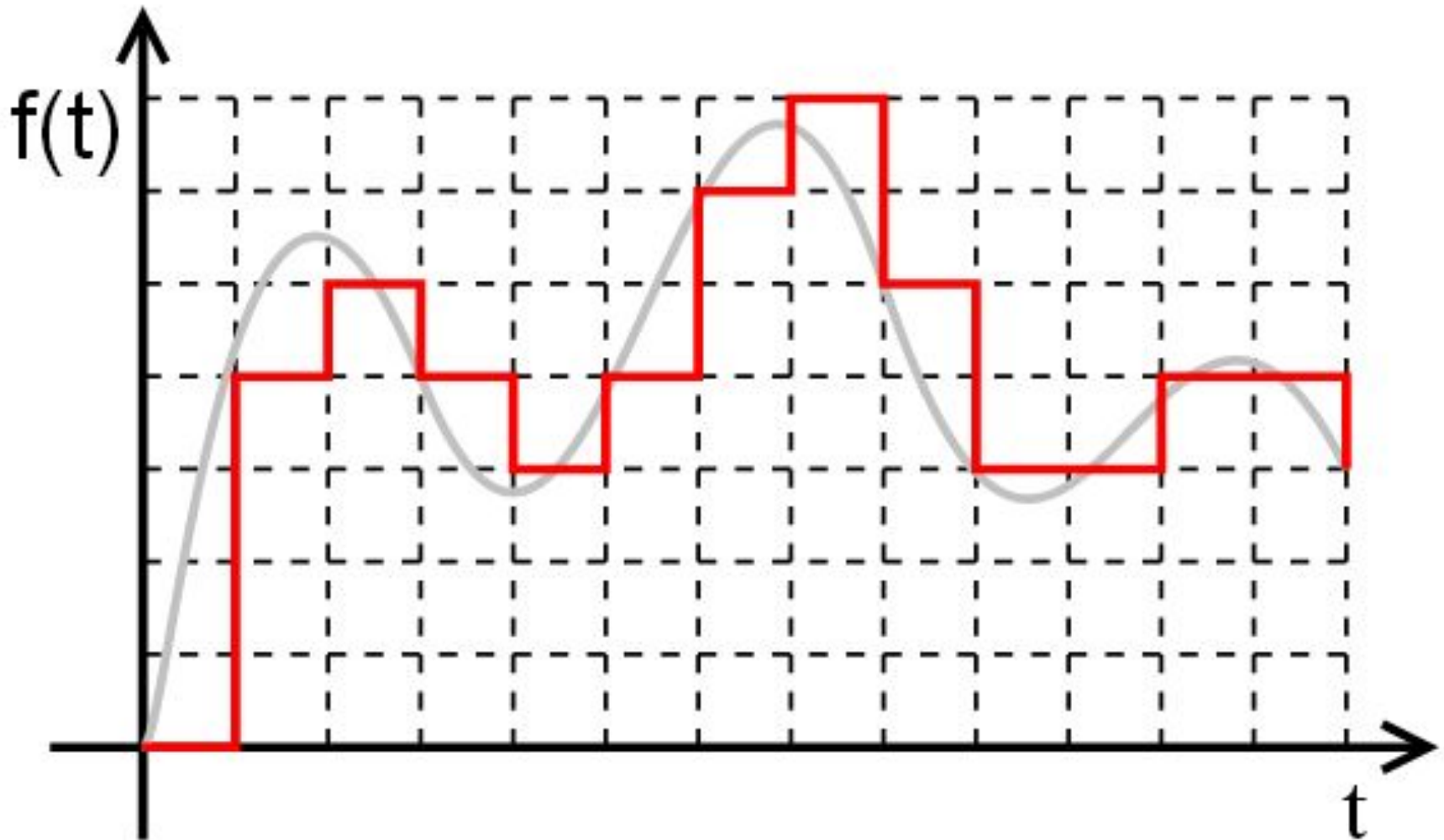
$$10 \text{ V} = 1010_2 \text{ V.}$$



Peak = 10 V

0.0000
10.0001
100.0001
101.1110
111.0111
1000.1011
1001.1001
1010.0000
1010.0000
1001.1001
1000.1011
111.0111
101.1110
100.0001
10.0001
0.0000

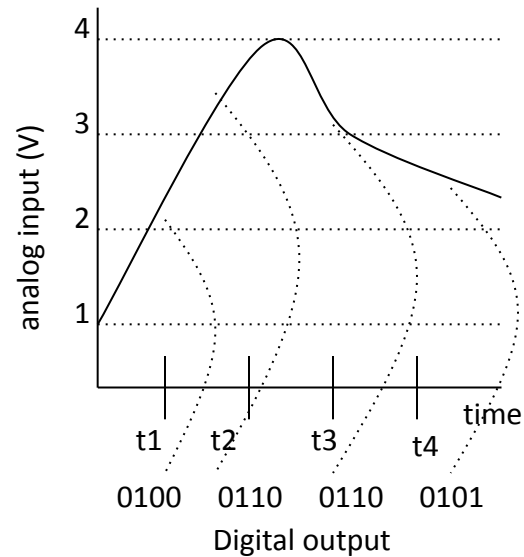
Цифровий сигнал



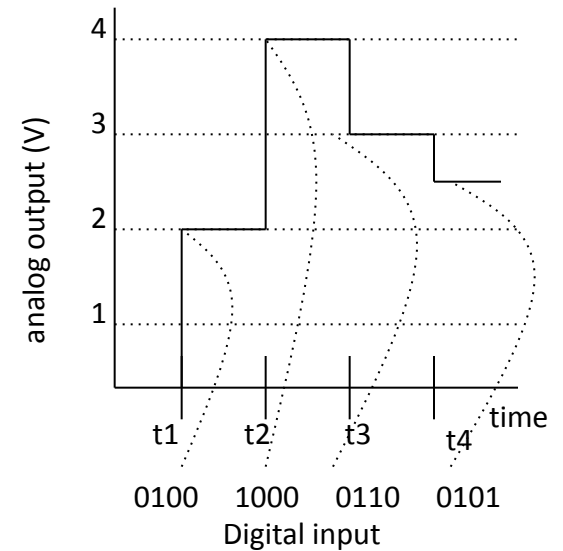
Аналоговий сигнал → Цифровий сигнал перетворення

$V_{\max} = 7.5V$	1111
7.0V	1110
6.5V	1101
6.0V	1100
5.5V	1011
5.0V	1010
4.5V	1001
4.0V	1000
3.5V	0111
3.0V	0110
2.5V	0101
2.0V	0100
1.5V	0011
1.0V	0010
0.5V	0001
0V	0000

Відповідність



**Аналоговий сигнал ->
цифровий**



**Цифровий сигнал ->
аналоговий**

Відповідність значень

Приклад

Покладемо мінімальне значення $0 V$.

V_{max} = максимальне значення
аналогового сигналу

a = аналогове значення

n = кількість бітів цифрового кодування

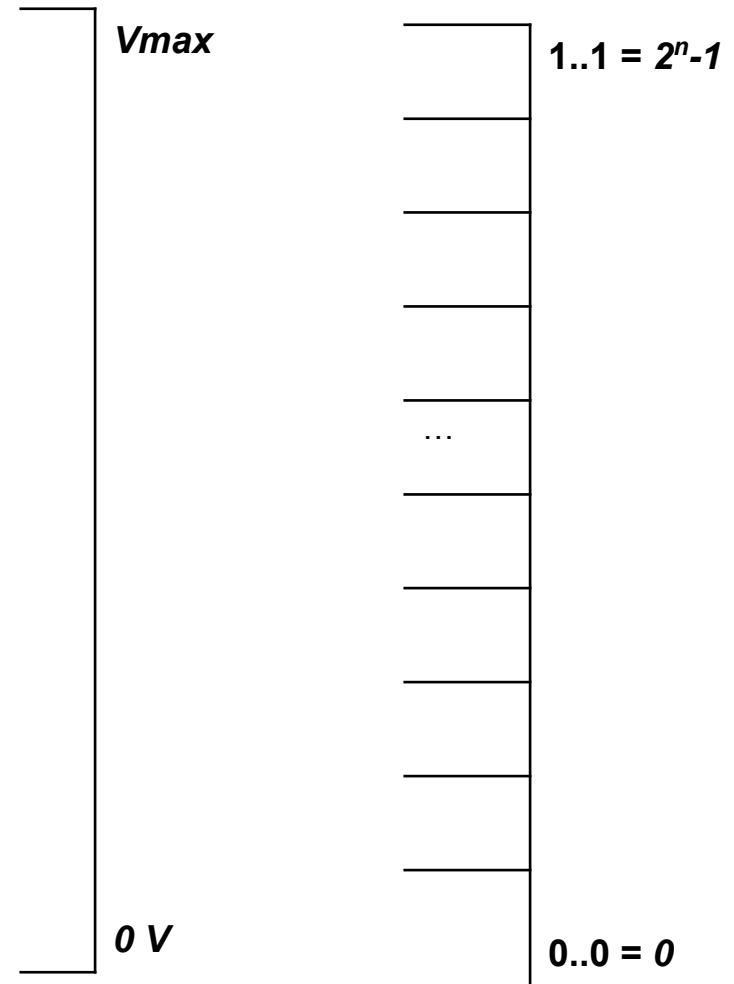
2^n = кількість цифрових кодів

M = кількість кроків, або 2^n або $2^n -$

1

d = цифровий код

$$a / V_{max} = d / M$$



Роздільна здатність

Покладемо $n = 2$

M = кількість кроків

$$\underline{M = 2^n - 1}$$

3 кроки на цифровій шкалі

$$d_0 = 0 = 00$$

$$d_{V_{max}} = 3 = 11$$

$$\underline{M = 2^n}$$

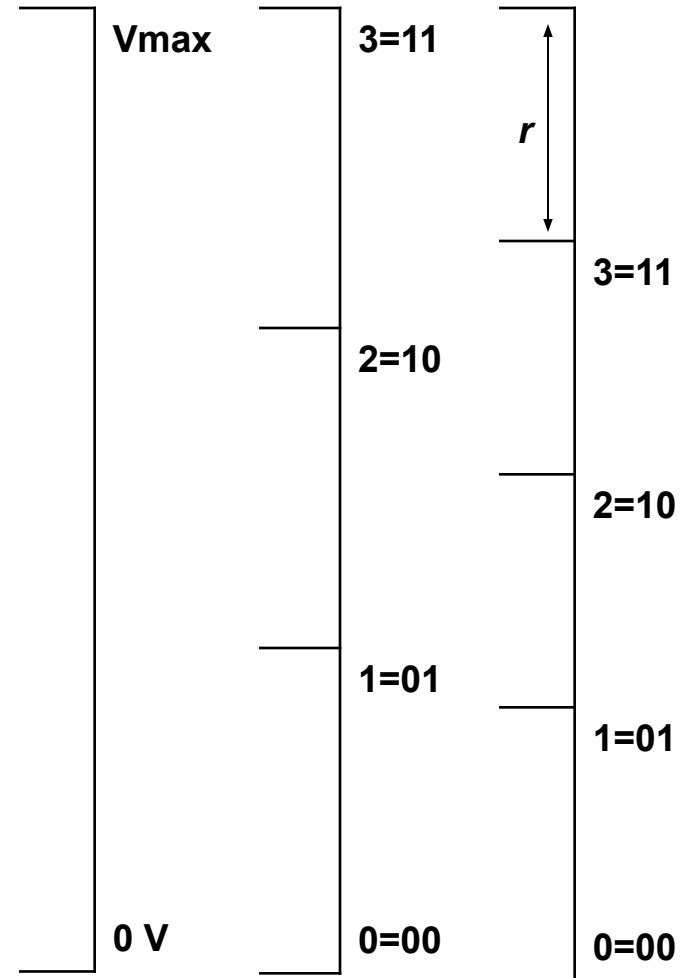
4 кроки на цифровій шкалі

$$d_0 = 0 = 00$$

$$d_{V_{max} - r} = 3 = 11 \text{ (no } d_{V_{max}} \text{)}$$

r , роздільна здатність:

найменша зміна аналогового сигналу, що веде до зміни одного біту



Приклад:

Максимальне вхідне значення напруги – 10 V

Розрядність АЦП – 3

Кількість дискретних значень $2^3=8$ Розрядність за напругою $8/(2^3-1)=10/7=1.42857$

V

0	000	1,428571	0
1	001	1,428571	1,428571
2	010	1,428571	2,857143
3	011	1,428571	4,285714
4	100	1,428571	5,714286
5	101	1,428571	7,142857
6	110	1,428571	8,571429
7	111	1,428571	10

Приклад:

Максимальне вхідне значення напруги – 10 V

V

Розрядність АЦП – 3

Кількість дискретних значень $2^3=8$ Розрядність за напругою $8/(2^3)=10/8=1,25$ V

0	000	1,25	0
1	001	1,25	1,25
2	010	1,25	2,5
3	011	1,25	3,75
4	100	1,25	5
5	101	1,25	6,25
6	110	1,25	7,5
7	111	1,25	8,75

Приклад:

Максимальне вхідне значення напруги – 10
V

Розрядність АЦП – 3

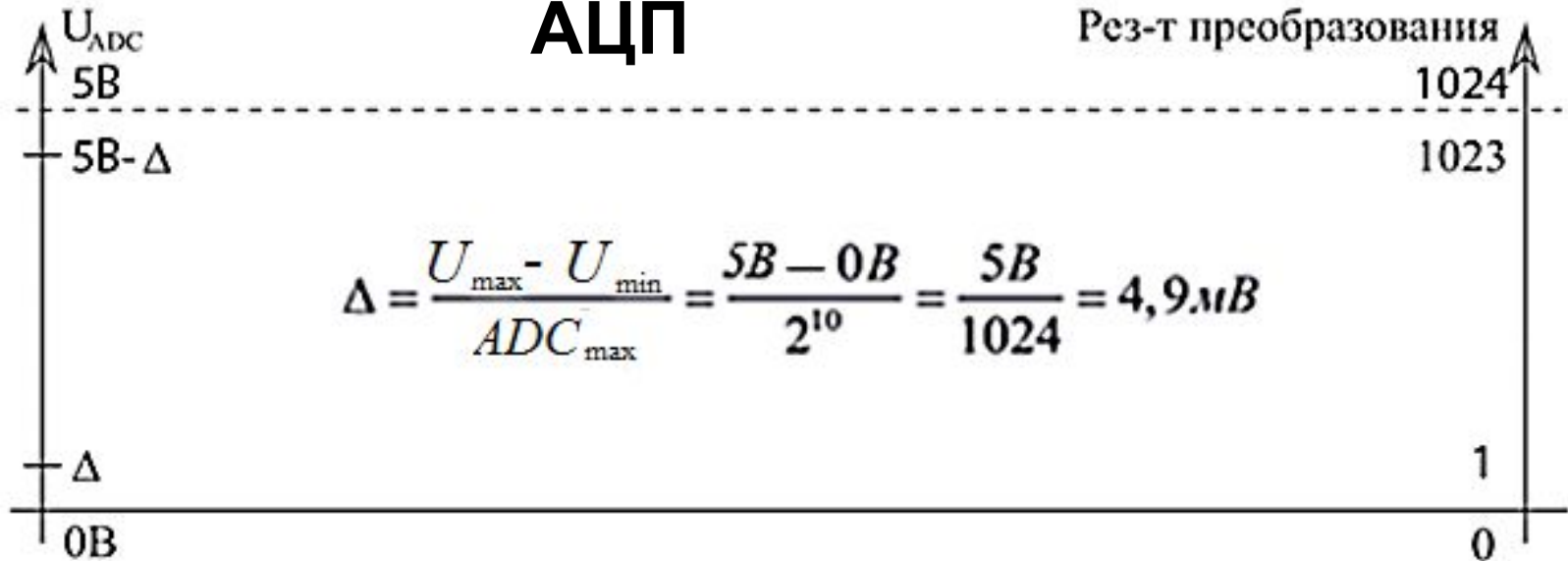
Кількість дискретних значень $2^3=8$

Розрядність за напругою $10/(2^3)=10/8=1,25$

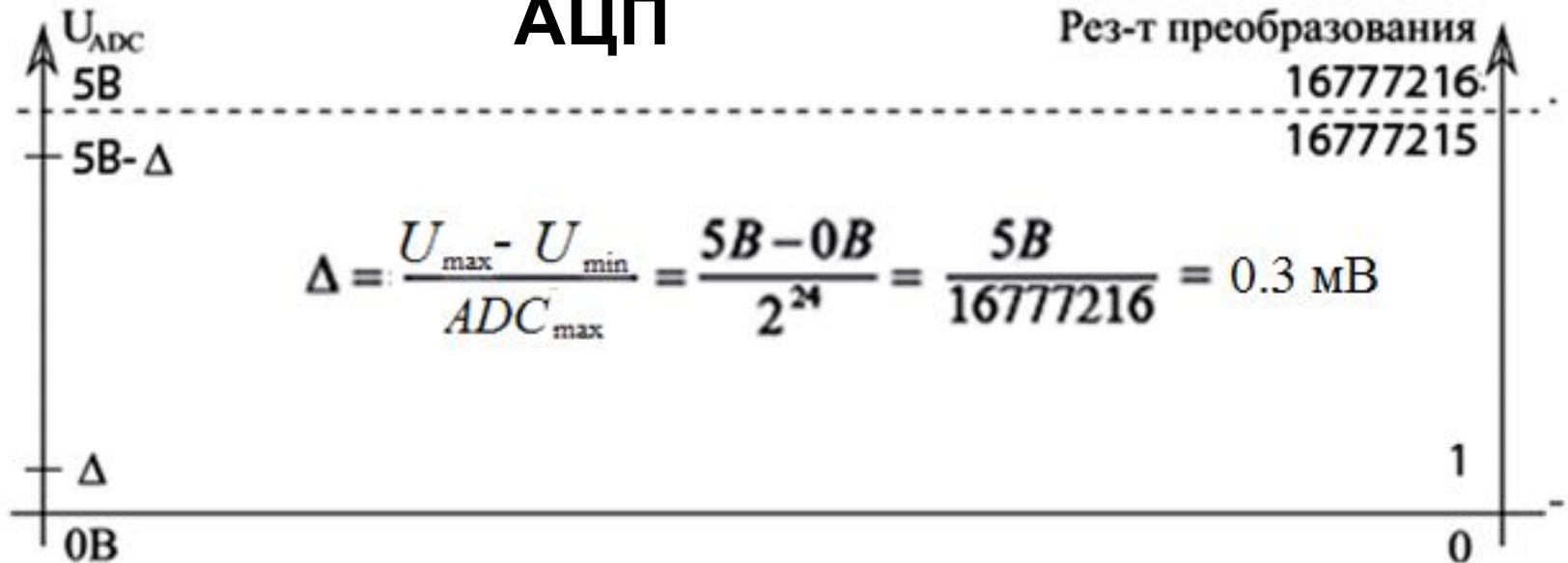
№	Код	Діапазон напруг
0	000	0.00-1.25
1	001	1.25-2.50
2	010	2.50-3.75
3	011	3.75-5.00
4	100	5.00-6.25
5	101	6.25-7.50
6	110	7.50-8.75
7	111	8.75-10.0

Реальна розбивка на діапазони

10-розрядне АЦП

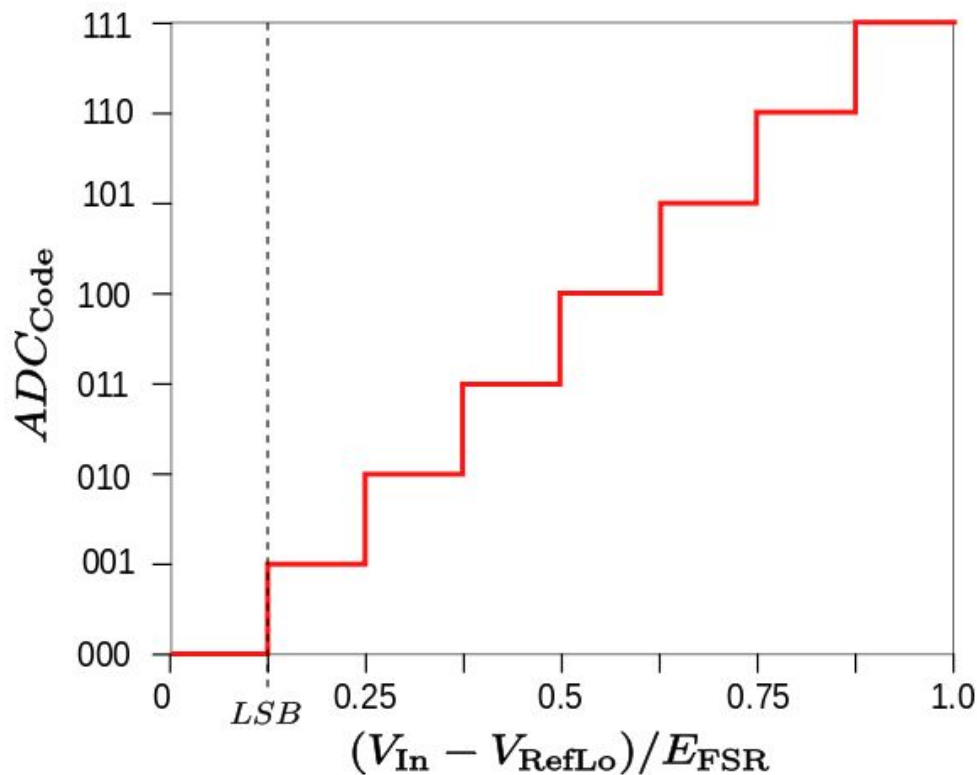


24-розрядне АЦП



Молодший значущий розряд

Молодший значущий розряд (Least significant bit, LSB) - мінімальна входна напруга, яку ще розрізняє АЦП.



Роздільна здатність =
LSB

$$Q = \frac{E_{FSR}}{2^M - 1},$$

E_{FSR} - full scale voltage range

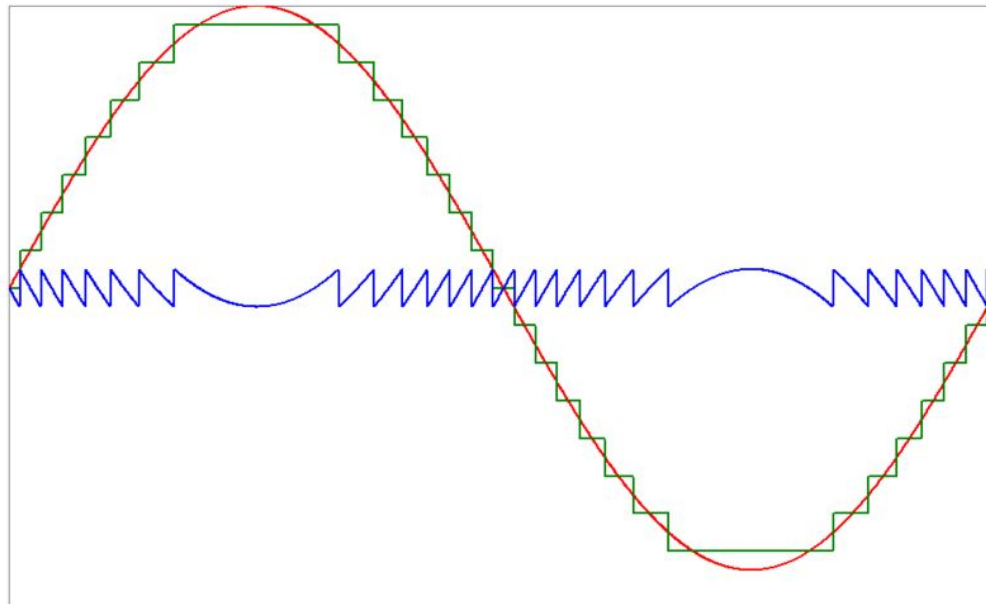
Практична роздільна здатність

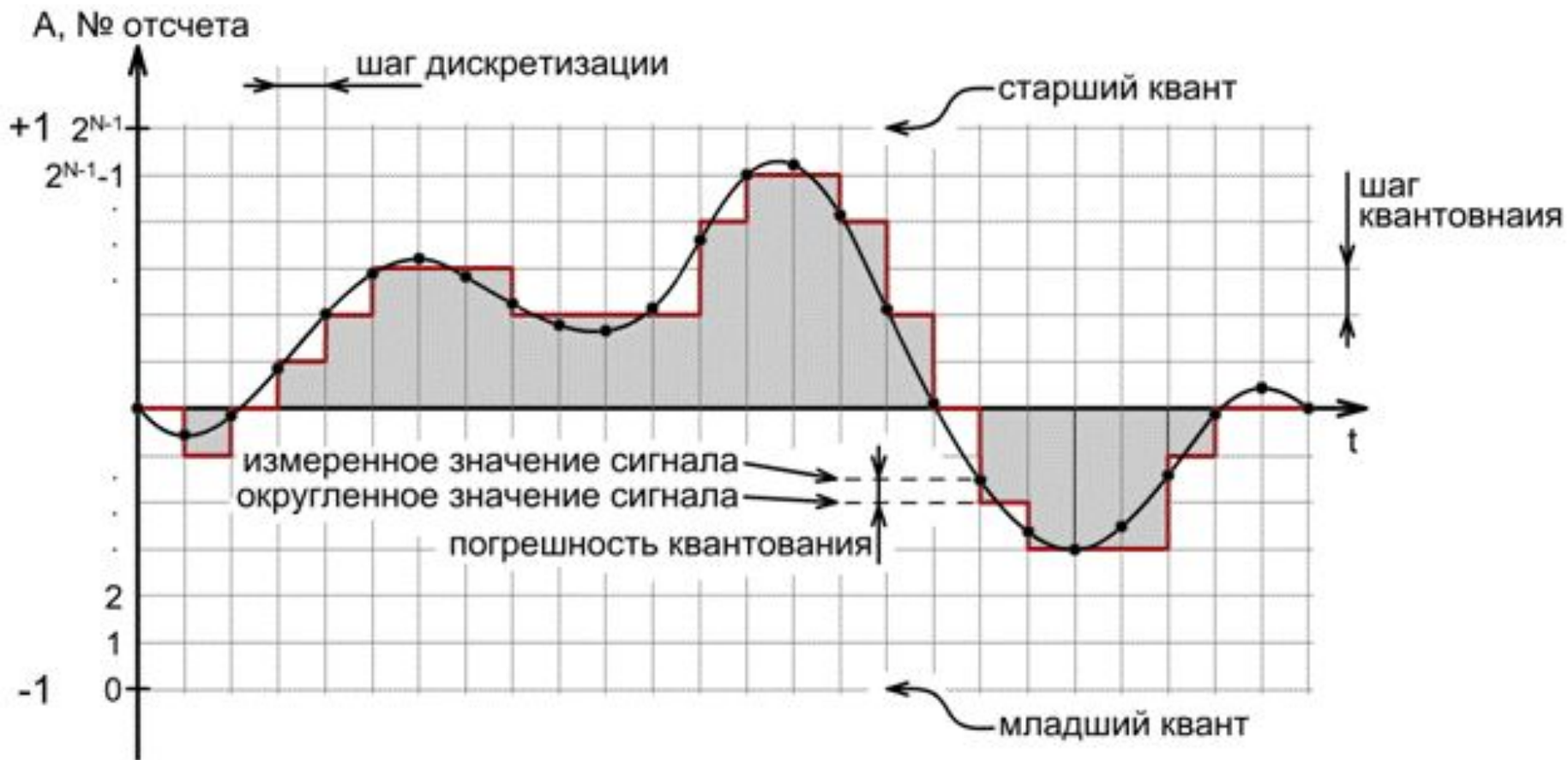
На практиці роздільна здатність АЦП обмежена відношенням сигнал / шум вхідного сигналу. При великій інтенсивності шумів на вході АЦП розрізнення сусідніх рівнів вхідного сигналу стає неможливим, тобто погіршується роздільна здатність. При цьому реальна роздільна здатність описується ефективною розрядністю (Effective Number Of Bits-ENOB), яка менше, ніж реальна розрядність АЦП. При перетворенні сильно зашумленого сигналу молодші розряди вихідного коду практично марні, оскільки містять шум.

Шум квантування/ Похибка квантування

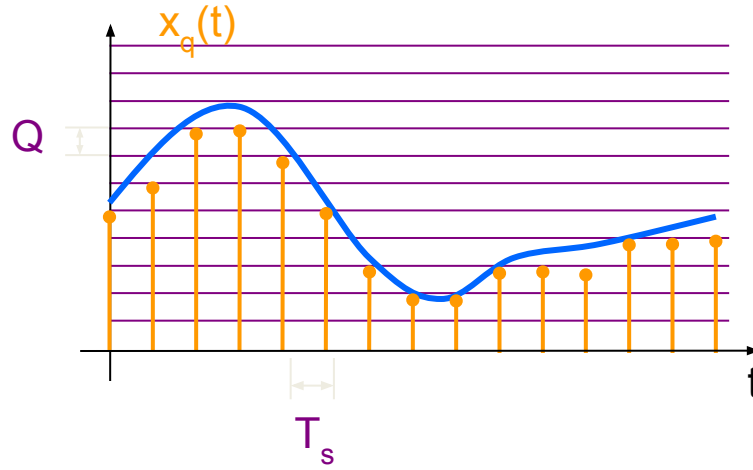
Шум квантування виникає при перетворенні аналогового сигналу в цифровий. Аналоговий сигнал — безперервний і в ідеалі може мати нескінченну точність, точність цифрового сигналу залежить від частоти квантування та бітової розрядності аналого-цифрового перетворювача.

Різниця між вихідним аналоговим сигналом та оцифрованим обумовлена «округленнями», які іменуються терміном похибки квантування

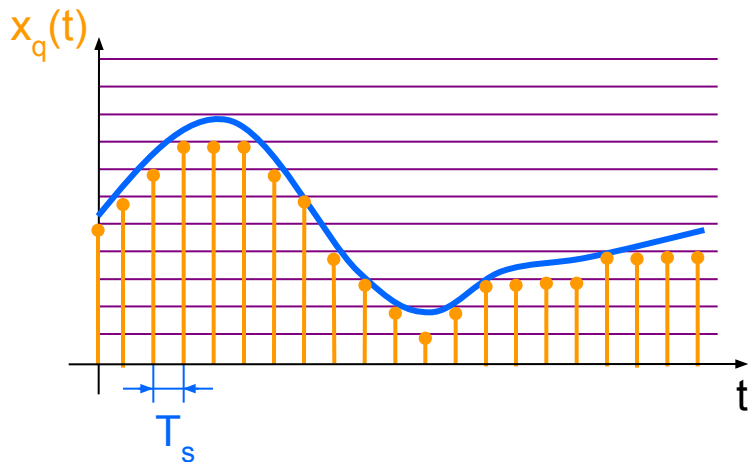




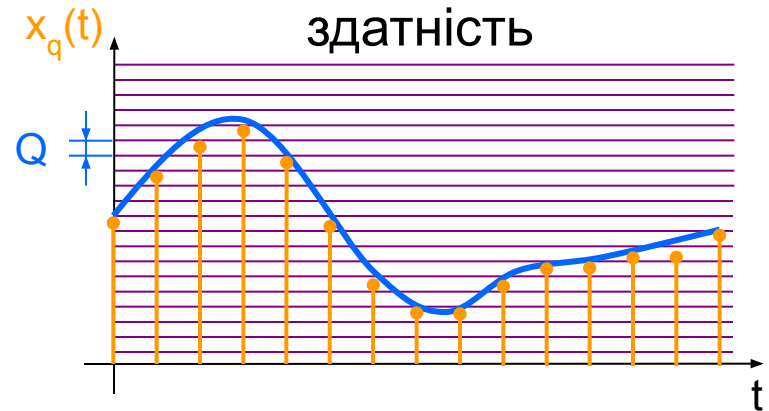
Точність



Вища дискретність



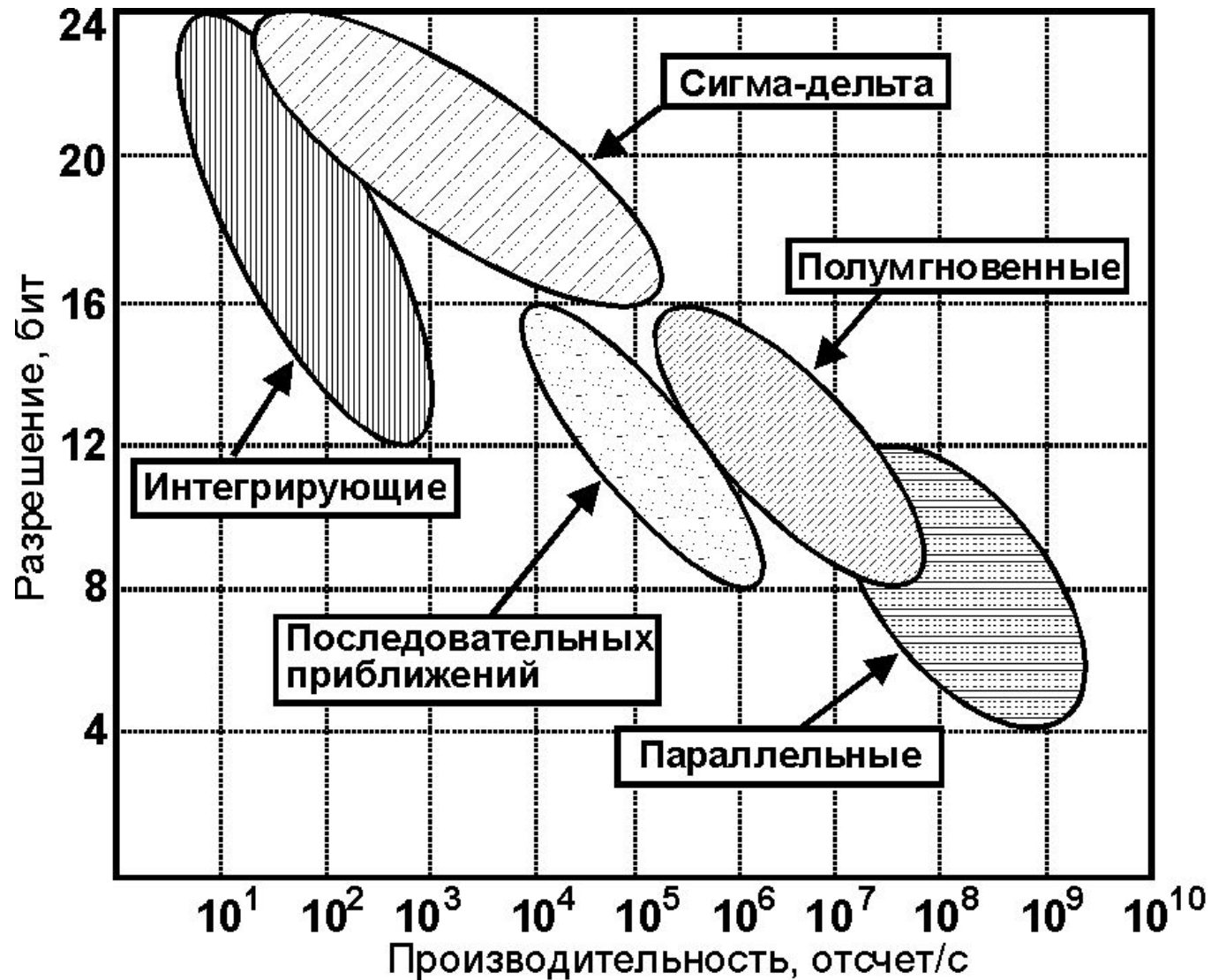
Вища роздільна здатність

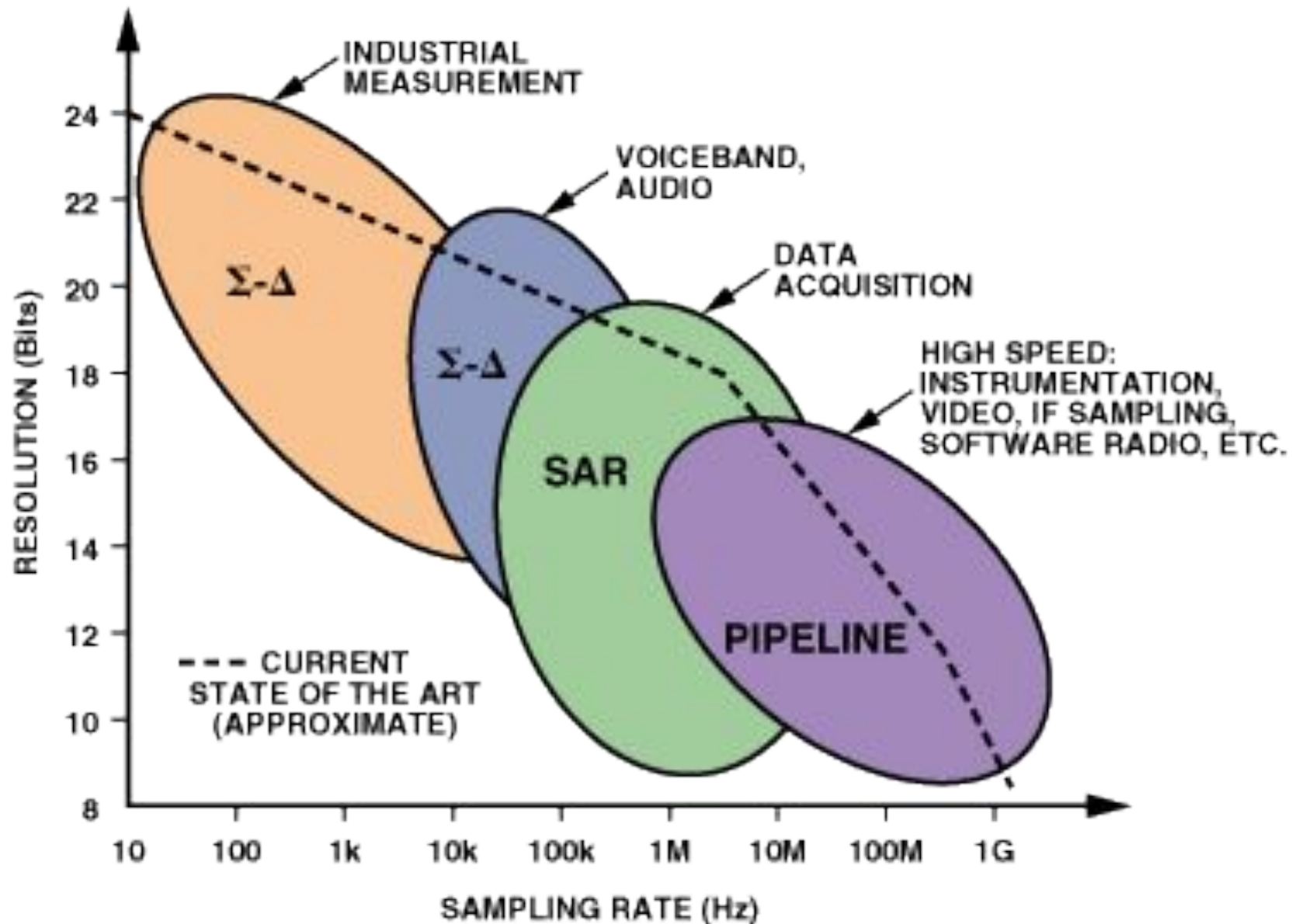


Типи АЦП

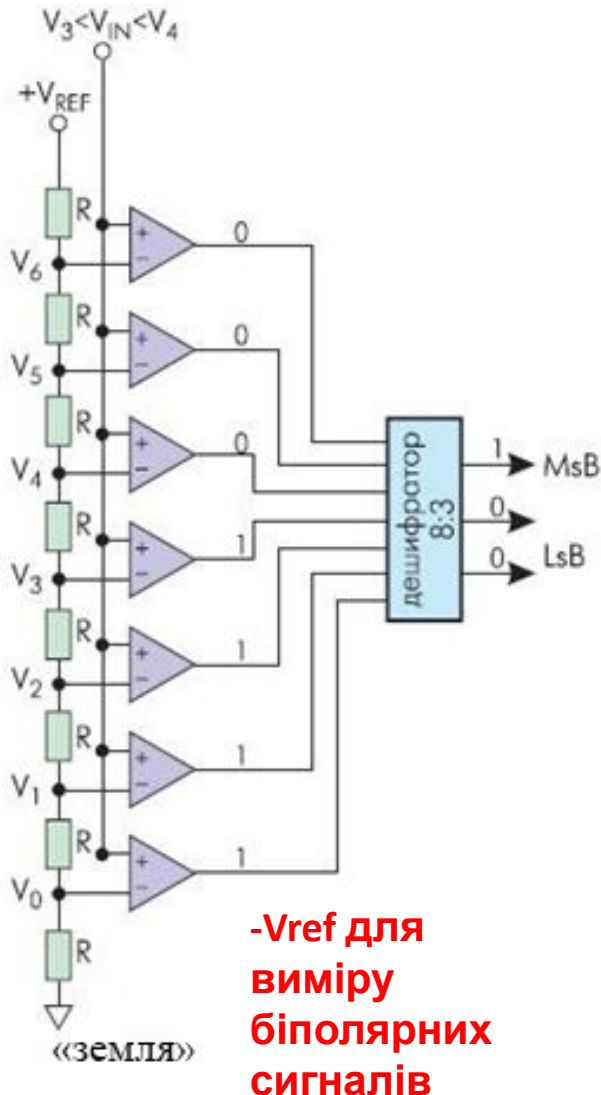
- АЦП прямого перетворення або паралельний АЦП
- АЦП послідовного наближення або АЦП з порозрядним врівноваженням
- АЦП диференціального кодування (англ. delta-encoded ADC)
- АЦП порівняння з зубчастим сигналом
- АЦП з урівноваженням заряду
- Конвеєрні АЦП
- Сигма-Дельта АЦП (звані також Дельта-Сигма АЦП)

Типы АЦП





АЦП прямого перетворення або паралельний АЦП



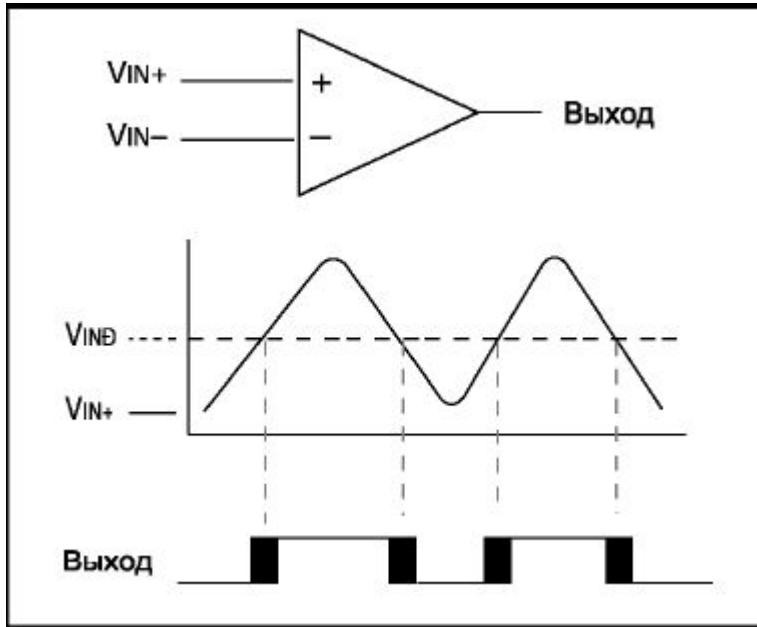
Як тільки напруга на аналоговому вході перевищує опорну напругу на кожному компараторі, виходи компаратора будуть послідовно перемикатись а стан "1".

Кожен компаратор порівнює V_{in} з іншою опорною напругою починаючи з $V_{ref} = 1/2 \text{ LSB}$

Пріоритетний кодер (дешифратор) генерує двійкове число.

Спосіб паралельного кодування забезпечує найбільшу швидкість перетворення, через що його інколи називають способом «миттєвого кодування». Час перетворення - один такт, і визначається лише швидкодією компараторів і затримкою на шифраторі.

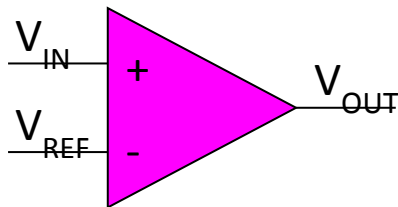
Компаратор



$$V_o = \begin{cases} 1, & \text{if } V_+ > V_- \\ 0, & \text{if } V_+ < V_- \end{cases}$$

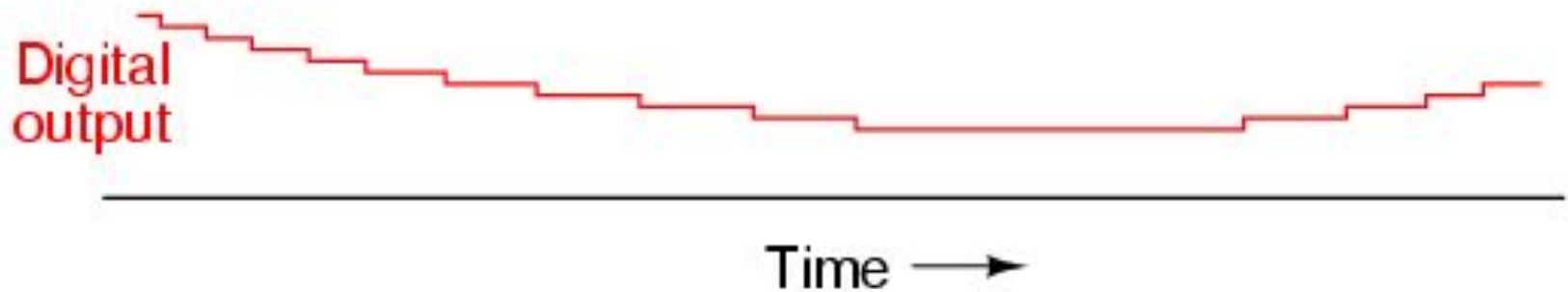
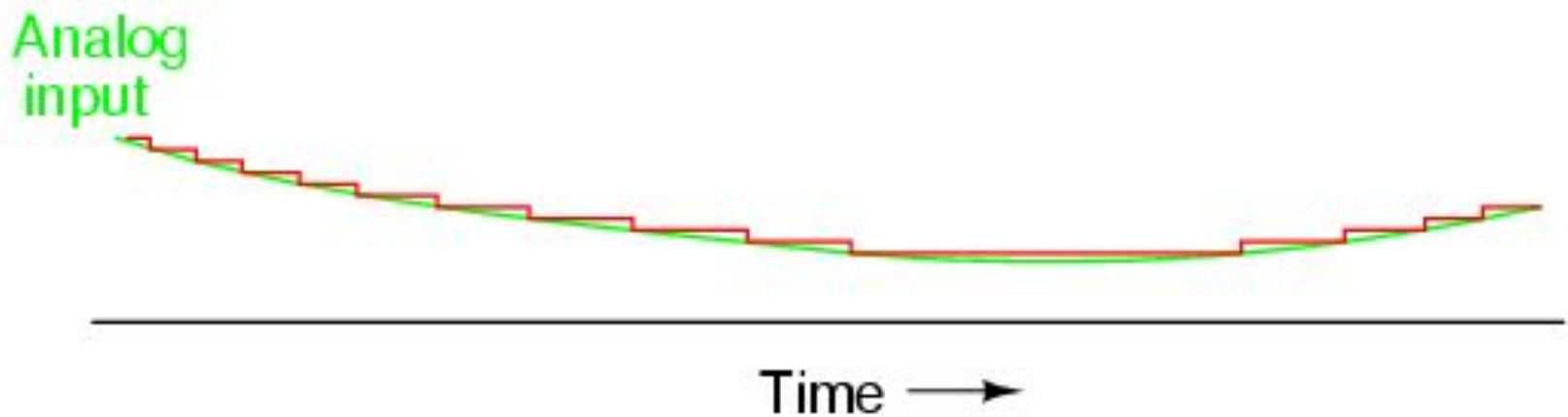
Компаратор - електронна схема , що приймає на свої входи два аналогових сигнали і видає логічну « 1 » , якщо сигнал на прямому вході («+») більше , ніж на інверсному вході («-») , і логічний « 0 » , якщо сигнал на прямому вході менше , ніж на інверсному вході.

Одна напруга порівняння двійкового компаратора ділить весь діапазон вхідних напруг на два піддіапазони . Двійковий логічний сигнал (біт) на виході двійкового компаратора вказує , в якому з двох піддіапазонів знаходиться вхідна напруга .



Умова	Вихід
$V_{IN} > V_{REF}$	High "1"
$V_{IN} < V_{REF}$	Low "0"

Швидкодія паралельного АЦП



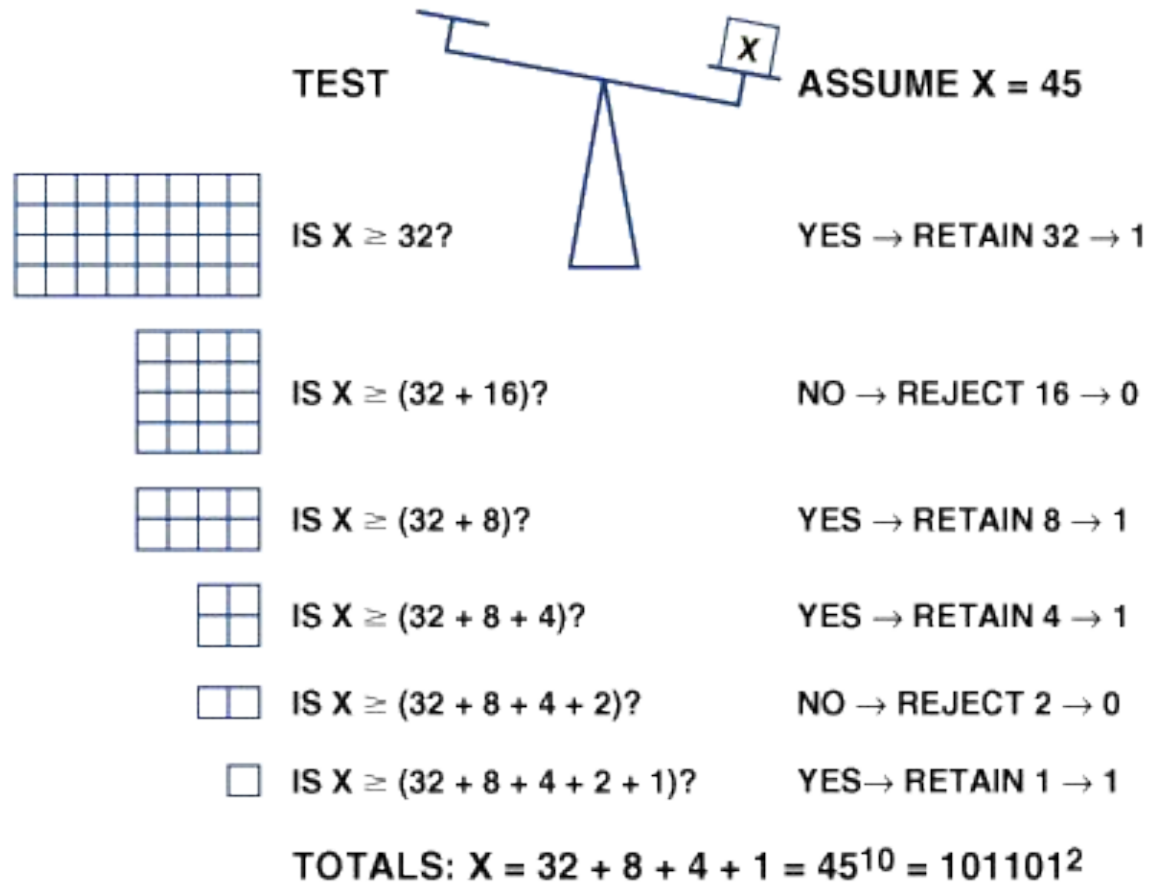
Переваги і недоліки паралельного АЦП

Переваги	Недоліки
<p>Найпростіша в плані реалізації</p> <p>Найбільш ефективна з точки зору швидкості</p> <p>Швидкість обмежується тільки швидкістю компаратора і декодування</p>	<p>Потребує великої кількості компараторів (256 компараторів для 8 бітного АЦП)=>мала роздільна здатність</p> <p>Висока вартість</p> <p>Великий розмір</p> <p>Велике енергоспоживання</p>

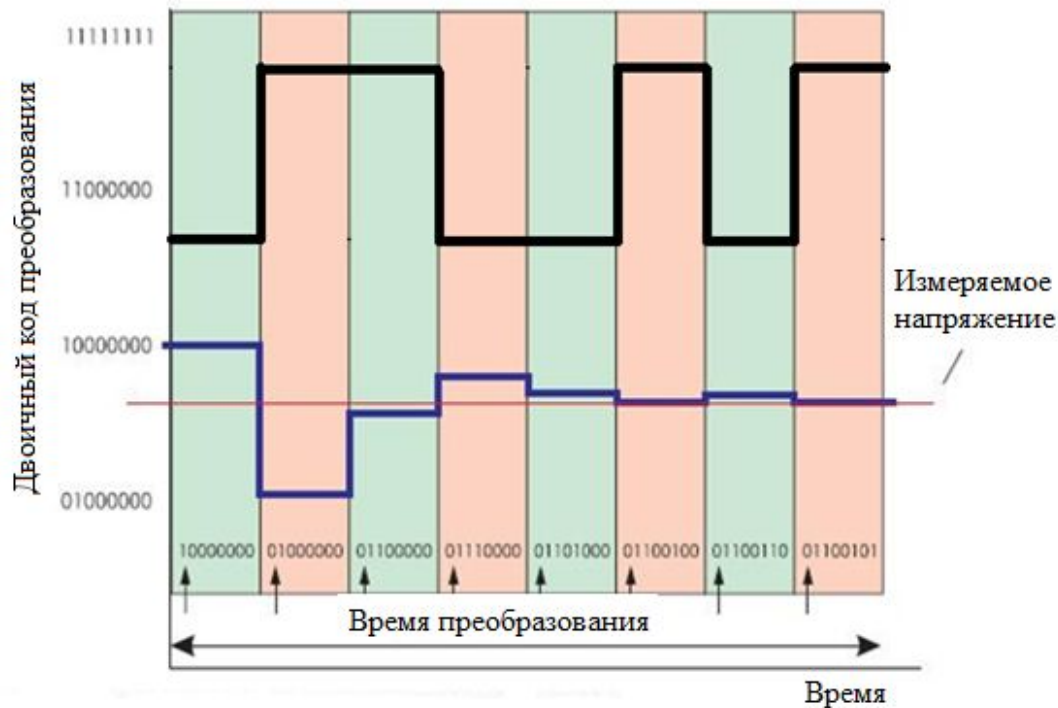
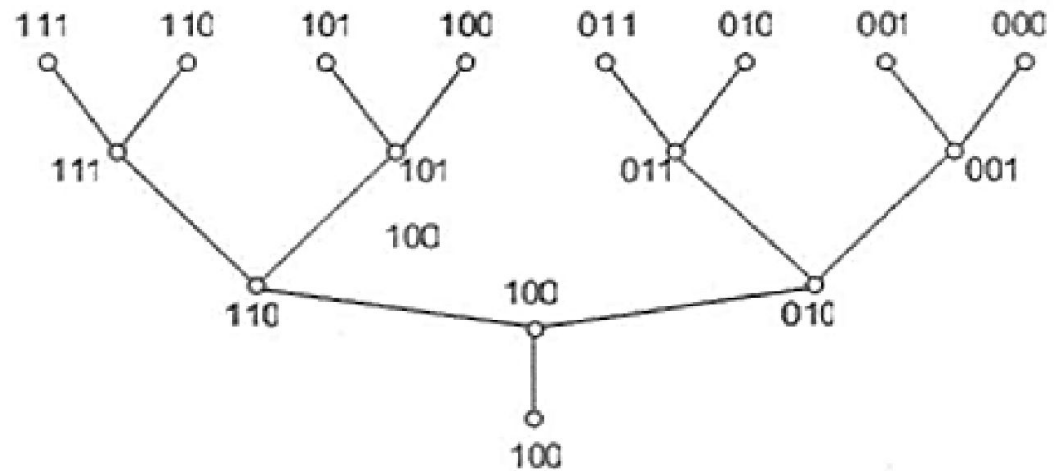
АЦП послідовного наближення або АЦП з порозрядним врівноваженням

Ідея:

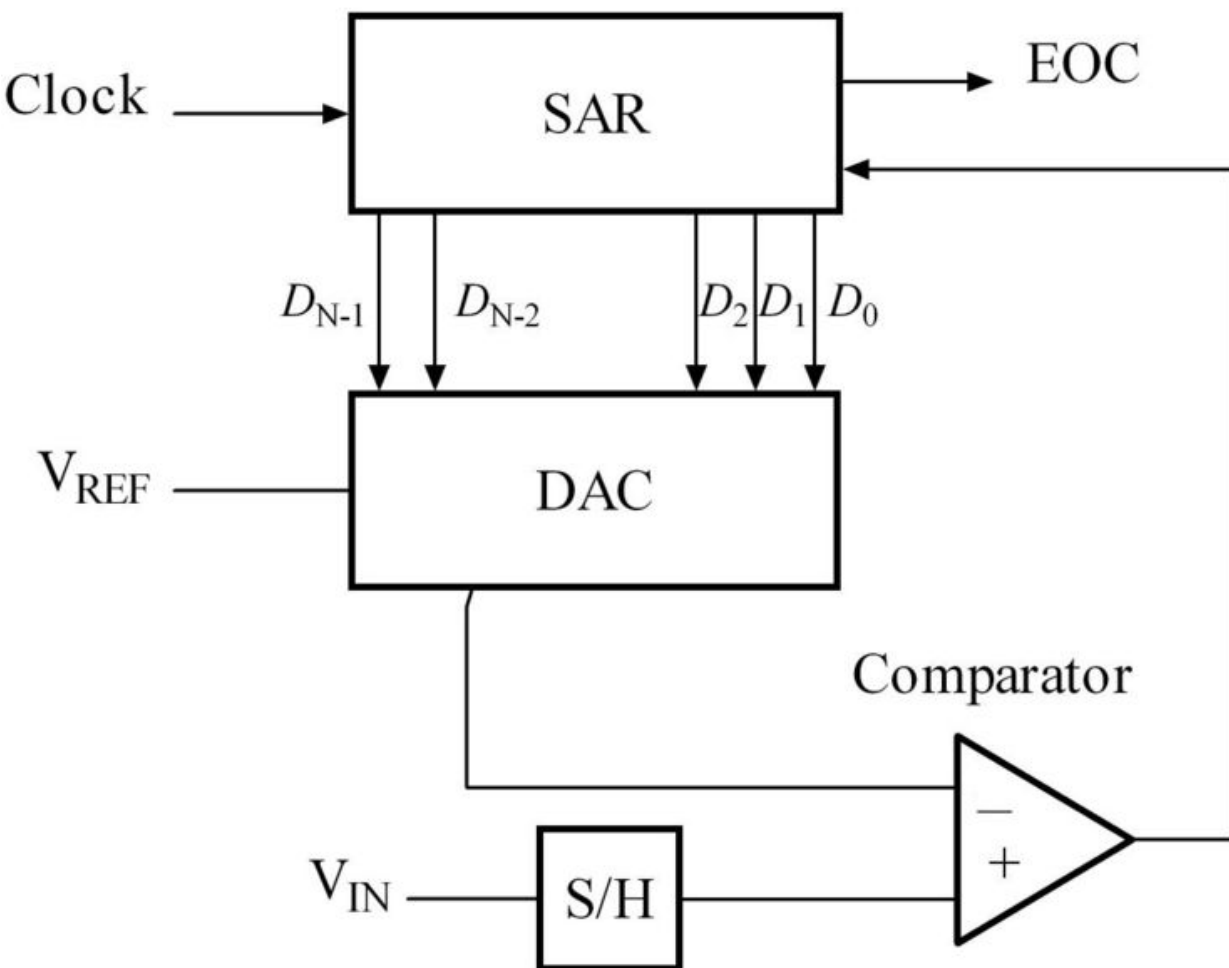
Є 64 клітинки
шукаємо 45-у



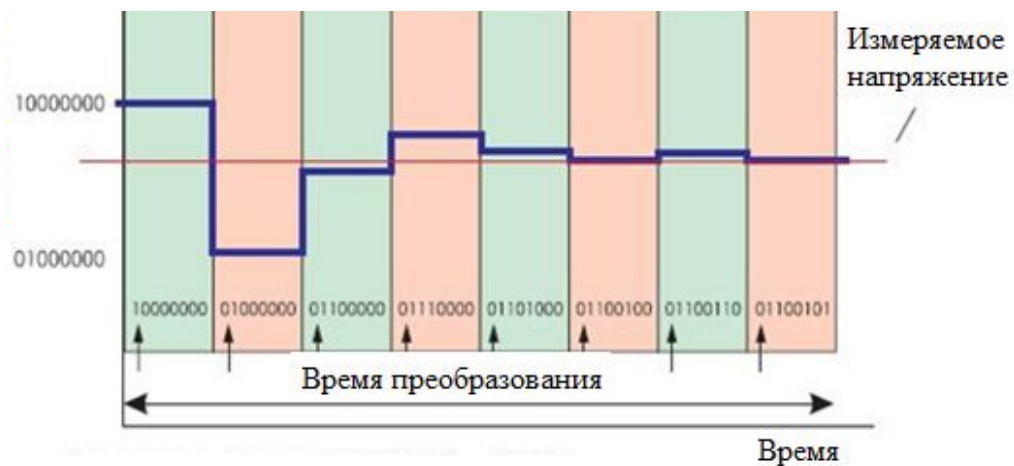
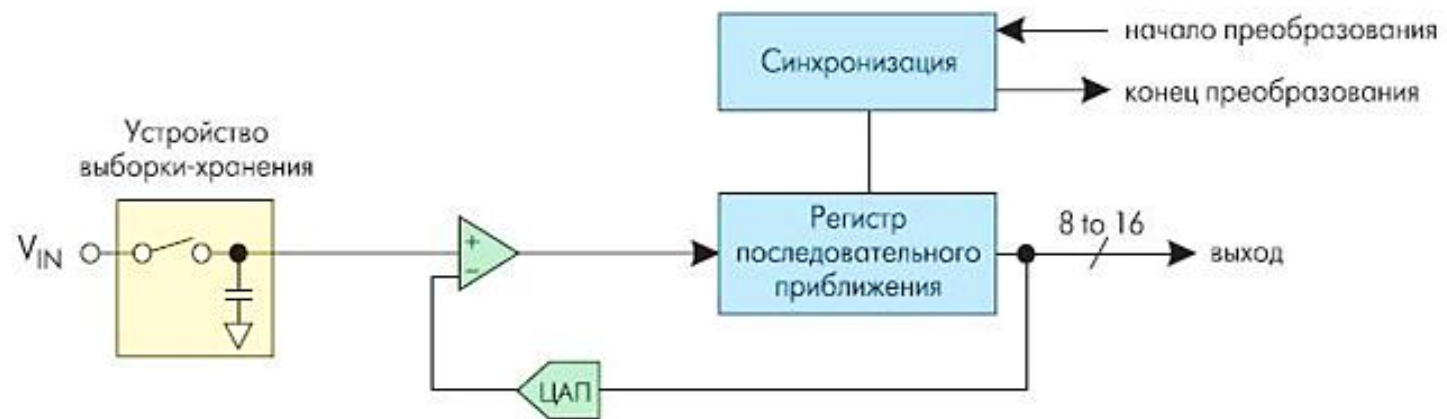
Дерево АЦП поступових наближень



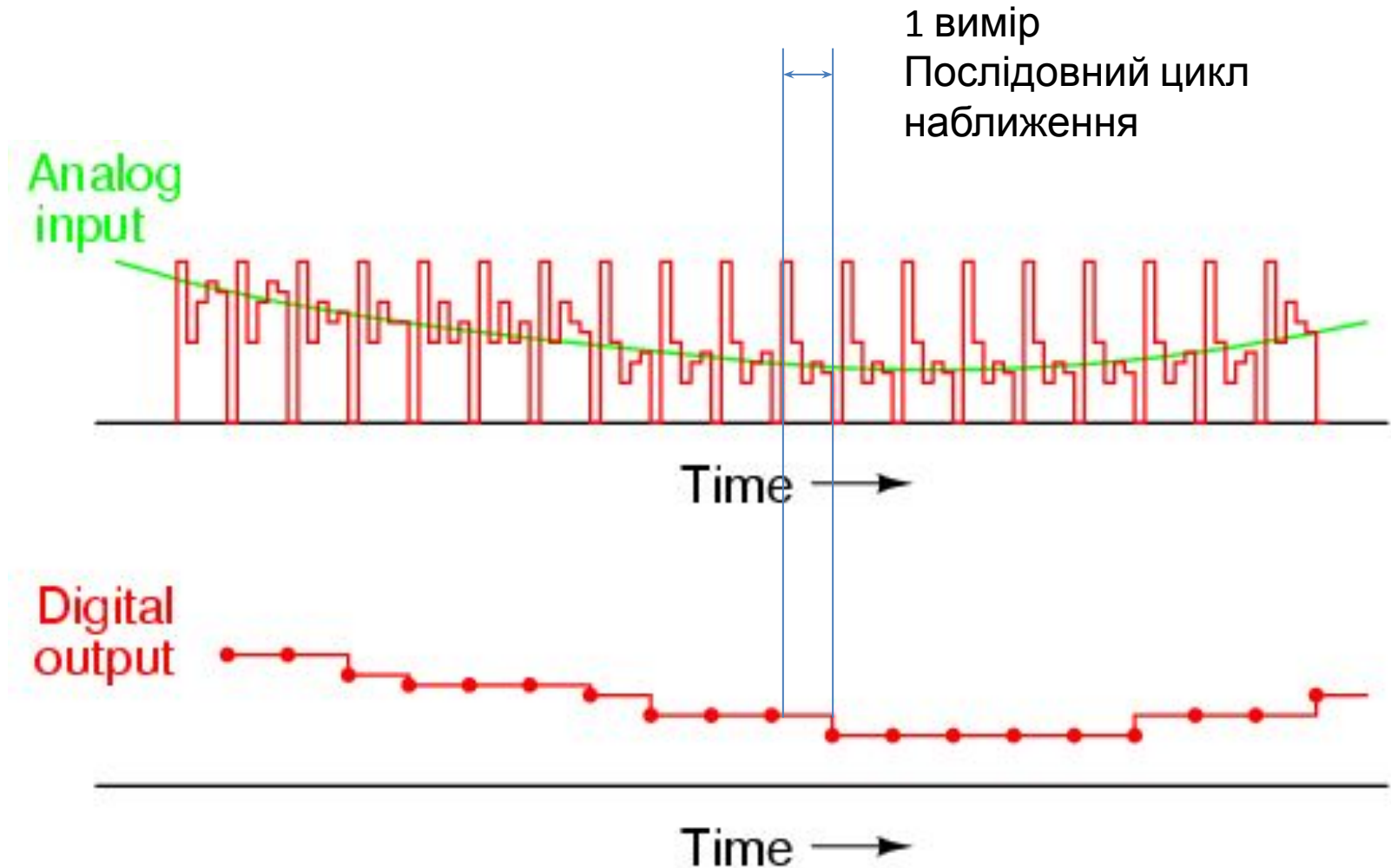
АЦП послідовного наближення: схема



1. Виставляється MSB
2. Порівнюється з V_{in}
3. Рішення про модифікацію регістра SAR
4. Нове значення ЦАП (DAC)



АЦП послідовного наближення: часова діаграма



Кількість кроків

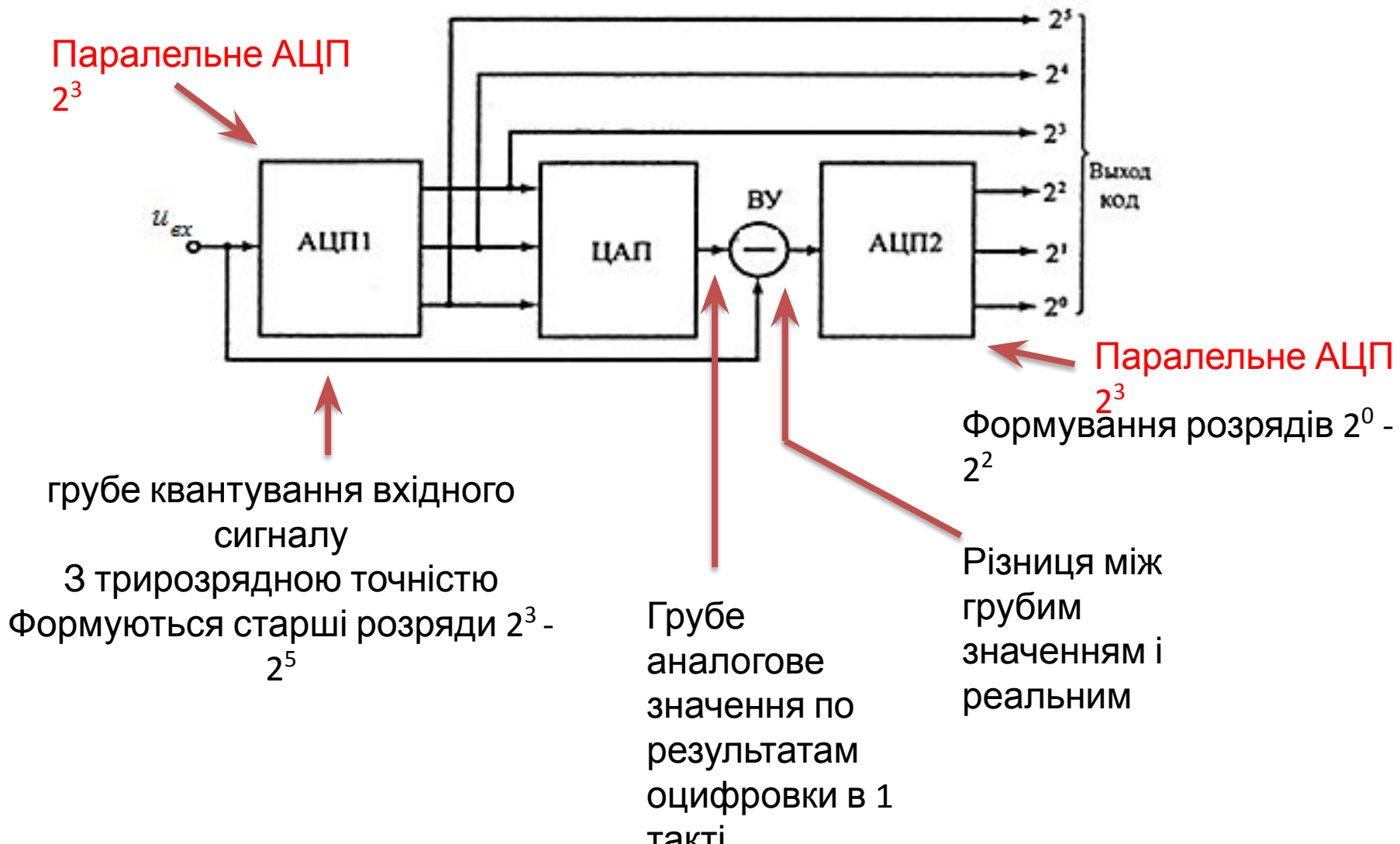
АЦП послідовного наближення дозволяють найкоротшим шляхом наблизитися до вимірюваної величини і завершити процес перетворення всього за m послідовних наближень (m - розрядність вихідного коду) замість $2^m - 1$ які потрібні були б у разі використання методу одностороннього наближення.

Виграш у швидкодії буде тим більшим, чим більше розрядність m . При $m = 6$ такий виграш буде більш ніж десятикратним (6 проти $2^6 = 64$), то при $m = 10$ він досягне більше двох порядків (10 проти $2^{10} = 1024$).

Переваги і недоліки АЦП послідовного наближення

Переваги	Недоліки
<p>Задовільна швидкодія частота дискретизації від 1К (2^{10}) до 1М (2^{20}) відліків/сек</p> <p>Середня точність</p> <p>Гарне відношення ціна/продуктивність</p> <p>Розрядність 10, 12, 16</p> <p>Можливість видавати результуючий код послідовно біт за раз</p>	<p>Вища роздільна здатність</p> <p>Більша розрядність=>менша швидкодія ~5Msps</p>

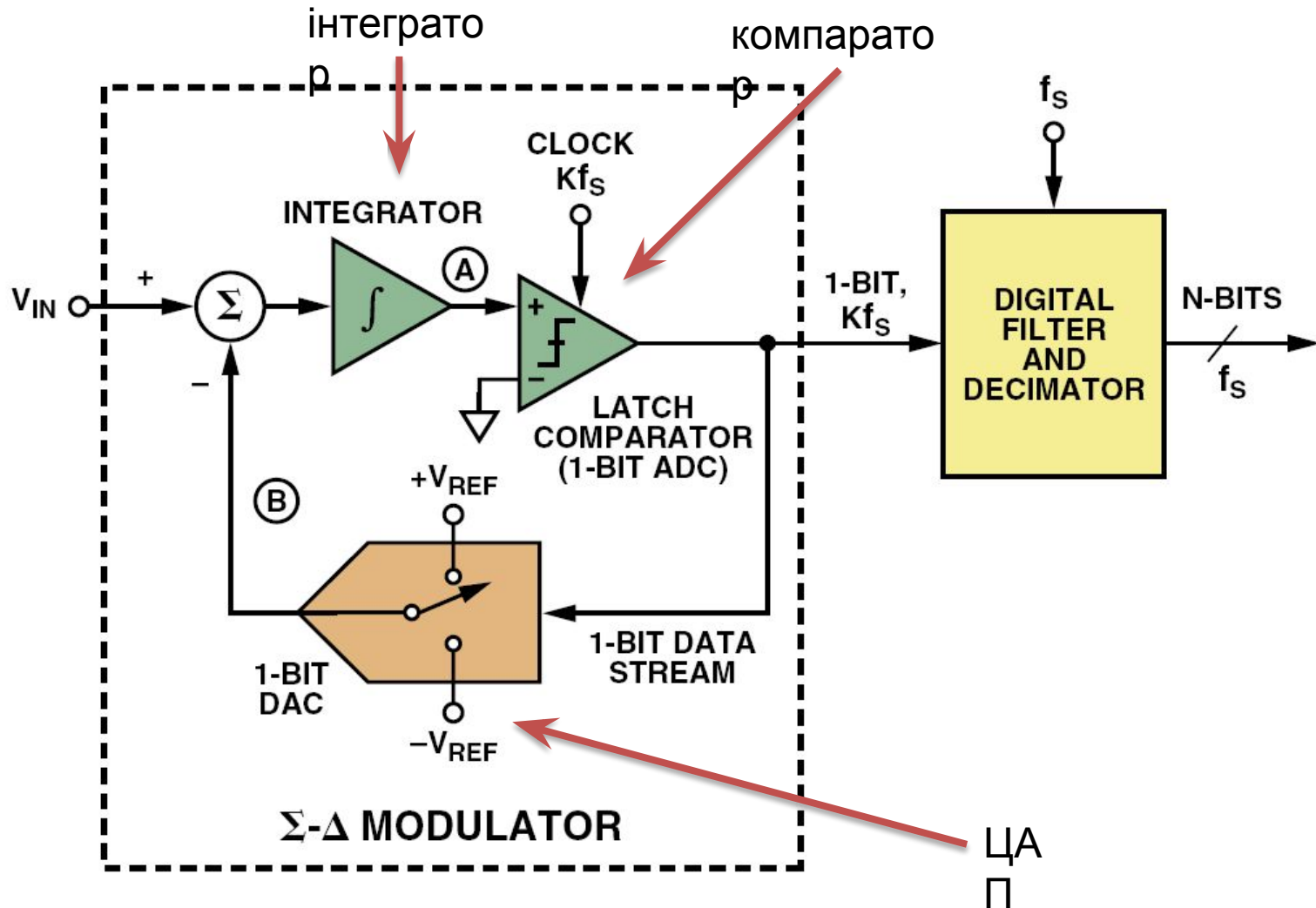
Двокаскадний послідовно-паралельний АЦП



Характеристики

- Швидкодія в 3 рази менша ніж в паралельного АЦП так як 3 такти
- Виграш по кількості компараторів
Паралельне АЦП: $2^6 - 1 = 63$ компаратори
Посл.-Парал. АЦП: $2 * (2^3 - 1) = 14$ компараторів
- Каскадів АЦП може бути $> 2 \Rightarrow$ потрібно використовувати пристрої вибірки з збереження.

Сігма-дельта АЦП



Сігма-дельта АЦП

Характеристики

Роздільна здатність 16 розрядів (Частота дискретизації 100К)

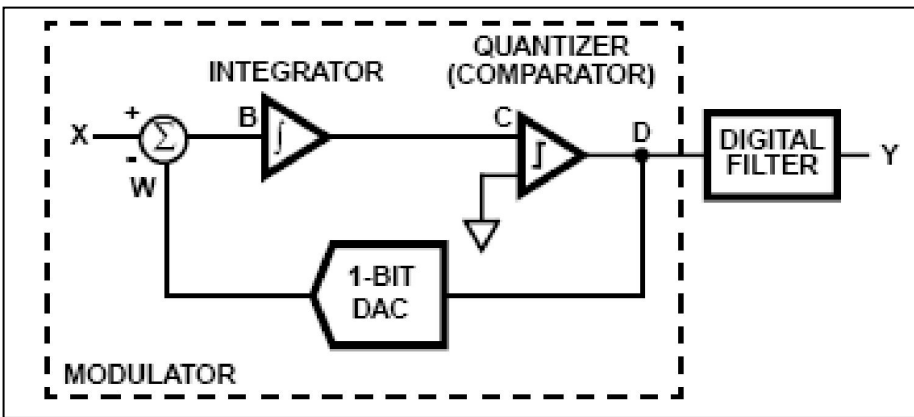
Роздільна здатність 24 розряди (Частота дискретизації 100..1К)



Сфери застосування: виміри тиску, температури, маси ітд. Тобто там де потрібна велика точність , а швидкодія неважлива.

Порядок модулятора визначається кількістю інтеграторів і суматорів.

Однобітний сігма-дельта модулятор: як АЦП – компаратор (0 V _ поріг спрацьовування), ЦАП – аналоговий комутатор. Інтегратор – активний аналоговий Фільтр Низьких Частот.



$$V = U_{BX} + U_{оп} = U_{BX} - (-U_{оп})$$

$$V = U_{BX} - U_{оп} = U_{BX} - (+U_{оп})$$

+) чи – залежить від того чи був перевищений поріг компаратора на попередньому кроці

Приклад:

$$U_{BX} = 1\text{В}$$

$$U_{оп} = 2\text{В};$$

Вихід Інтегратора

$$0 + (1 - 2) = -1; \Rightarrow 0 \Rightarrow (-)(-) = + \text{ на наступному кроці}$$

$$-1 + (1 + 2) = 2; \Rightarrow 1 \Rightarrow (-)(+) = - \text{ на наступному кроці}$$

$$2 + (1 - 2) = 1; \Rightarrow 1 \Rightarrow (-)(+) = - \text{ на наступному кроці}$$

$$1 + (1 - 2) = 0; \Rightarrow 1 \Rightarrow (-)(+) = - \text{ на наступному кроці}$$

$$0 + (1 - 2) = -1; \Rightarrow 0 \Rightarrow (-)(-) = + \text{ на наступному кроці}$$

$$-1 + (1 + 2) = 2; \Rightarrow 1 \Rightarrow (-)(+) = - \text{ на наступному кроці}$$

$$2 + (1 - 2) = 1; \Rightarrow 1 \Rightarrow (-)(+) = - \text{ на наступному кроці}$$



Накопичене значення інтегратора

Візьмемо 8 імпульсів

0,1,1,1,0,1,1,1. Сума=6

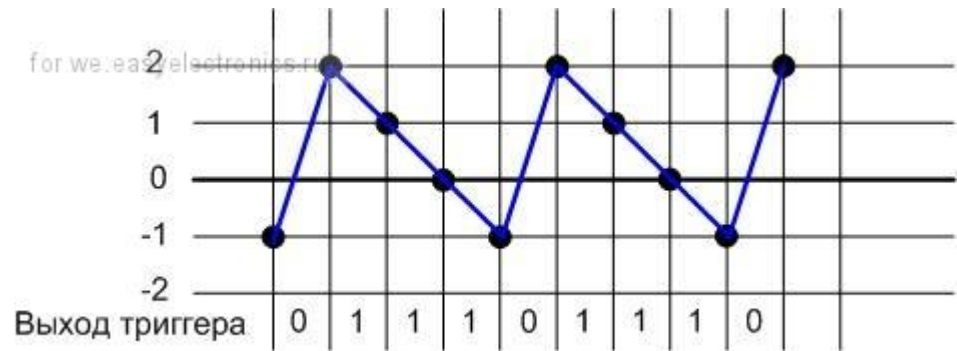
Вихідний код АЦП $6/8=0.75$

Весь діапазон -2...+2 дорівнює 4В

$4*0.75=3$ В

Віднімаємо рівень нуля

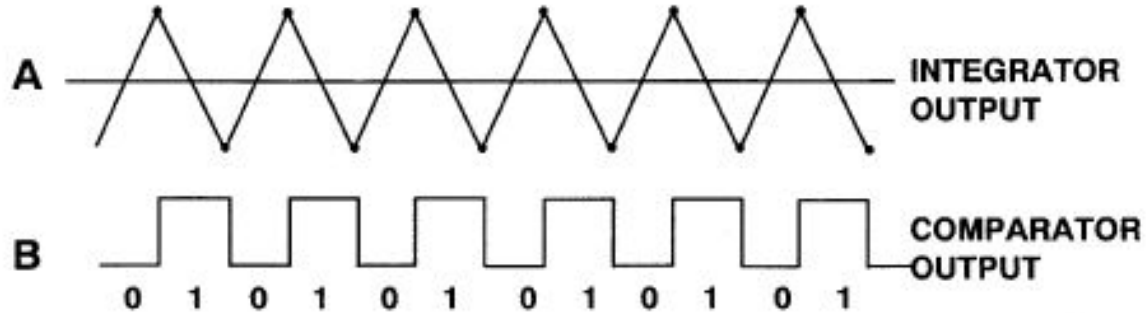
$3-2 = +1$ В !!!



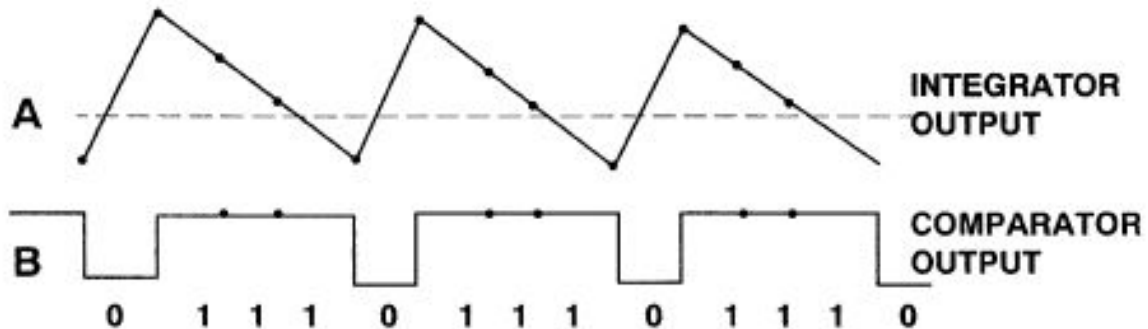
Часова діаграма: сігма-дельта

МОДУЛЯТОР

$$\begin{aligned} V_{IN} &= 0V \\ &= 2/4 \\ &= 4/8 \end{aligned}$$



$$\begin{aligned} V_{IN} &= + \frac{V_{ref}}{2} \\ &= 3/4 \\ &= 6/8 \end{aligned}$$



Завдяки негативному зворотньому зв'язку навколо інтегратора середнє значення сигналу в точці B має дорівнювати V_{IN} .

Якщо V_{IN} дорівнює нулю є рівна кількість 1 і 0 в потоці даних на виході.

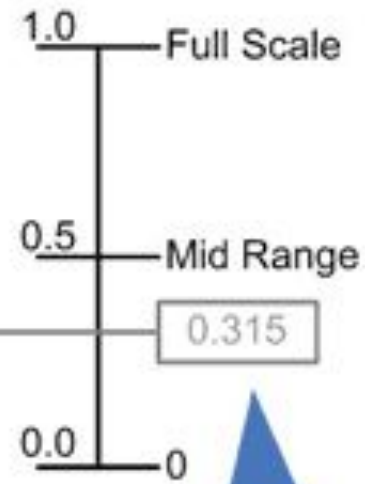
Якщо вхідний сигнал більш позитивний → кількість 1 ↑, і кількість 0 ↓

Якщо вхідний сигнал більш негативний → кількість 1 ↓, і кількість 0 ↑

Відношення 1 в вихідному потоці, до загального числа вибірок в тому ж інтервалі - пропорційна вхідній величині

Delta Sigma Modulator Output

1-bit ADC



1-bit ADC stream from the modulator

1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16
1	0	1	1	0	0	0	0	1	0	0	1	0	0	0	0

Accumulate
(sum 1-bit results over 16 cycles)



5

Accumulate
(sum 1-bit results over 16 cycles)

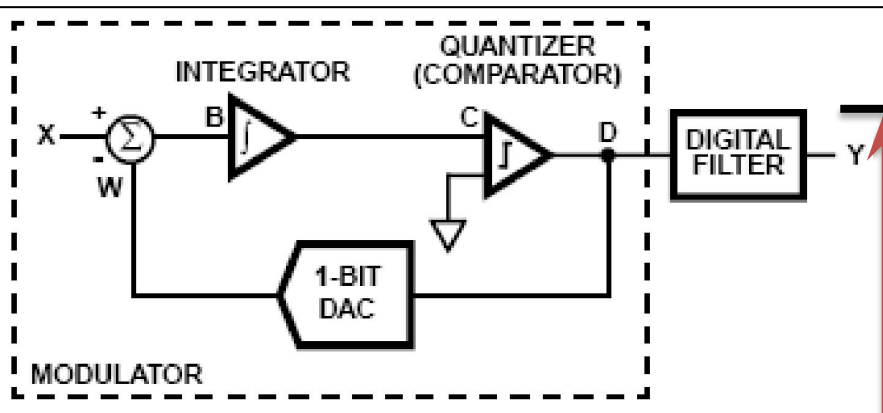


16

0.315

Decimated result

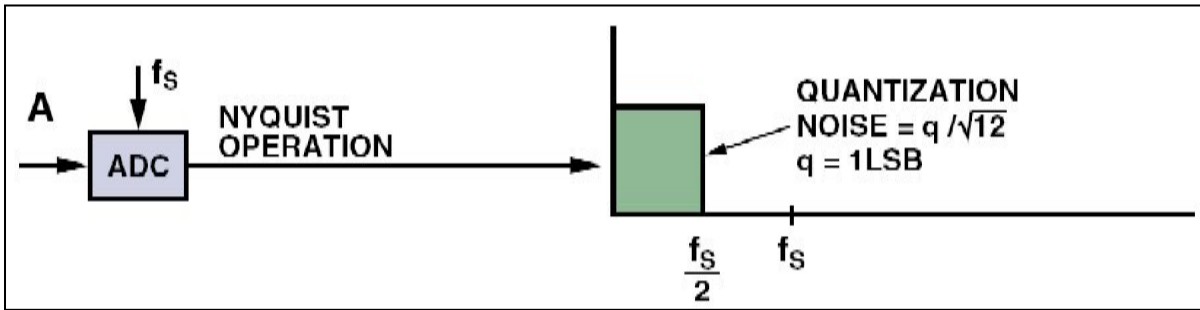
Приклад



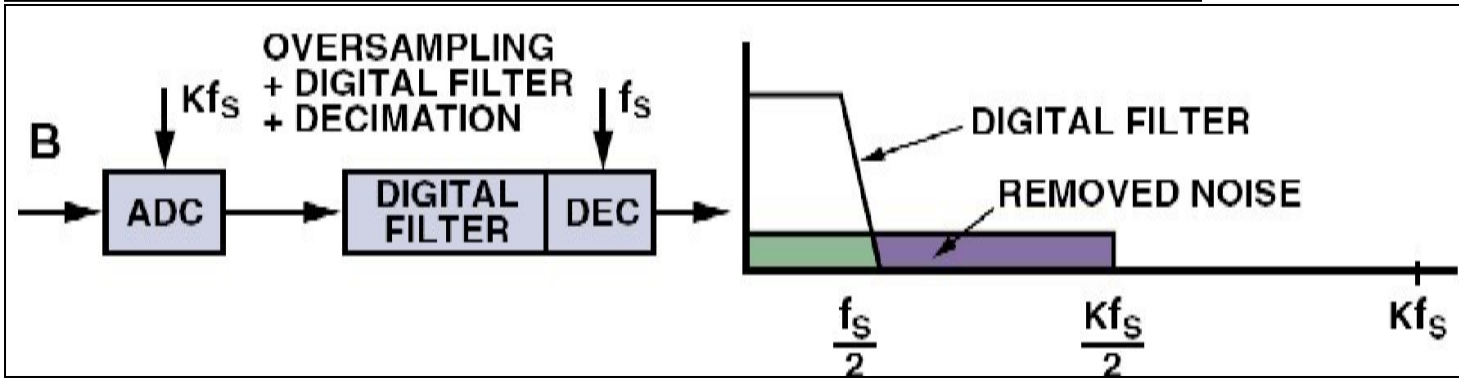
Аналоговий вхід
3/8

$$\frac{6}{16} = \frac{3}{8}$$





Квантовий шум
рівномірно розподілений



SNR - Signal-to-Noise Ratio

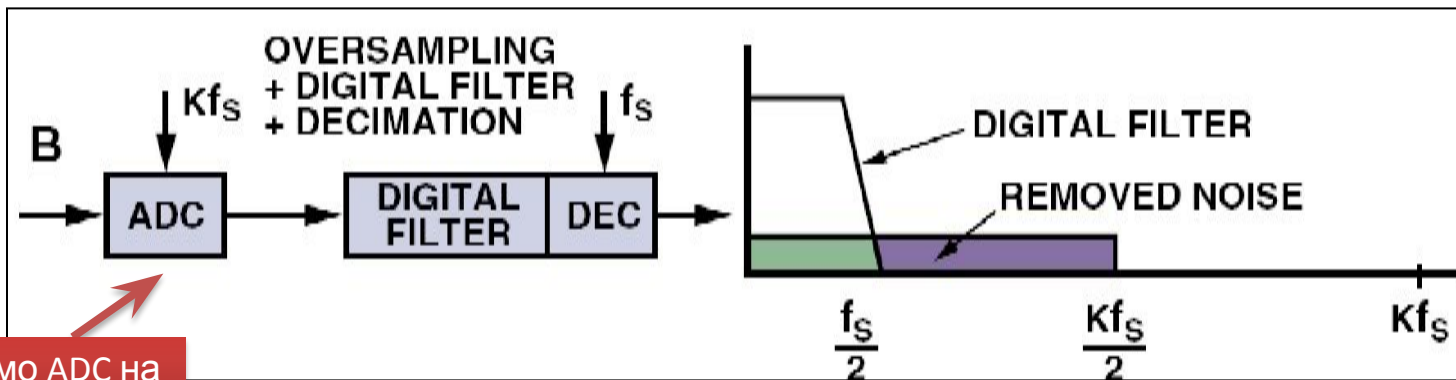
Частота дискретизації збільшується в К раз, (надлишкова дискретизація)
Ширина смуги вхідного сигналу залишається постійною.

Шум квантування за межами смуги вхідного сигналу потім видаляється за допомогою цифрового фільтра.

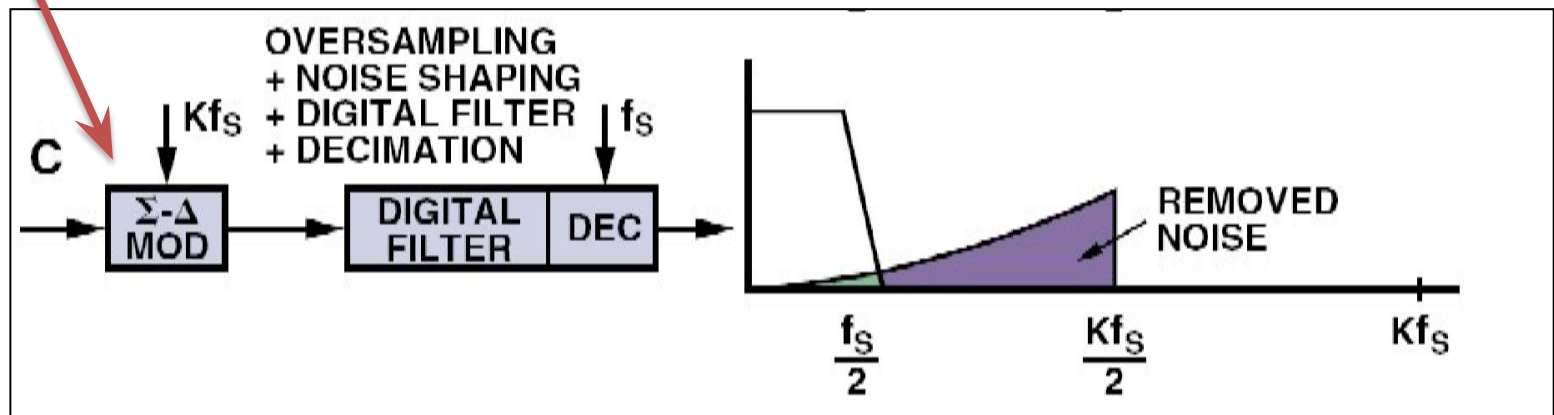
Частота дискретизації тепер може бути зменшена (продецимована) до початкової частоти дискретизації, F_s .

Цей процес передискретизації з наступною цифровою фільтрацією і проріджуванням, підвищує SNR в межах смуги Найквіста F_s

Для кожного подвоєння К SNR $\uparrow 2$ на 3 дБ

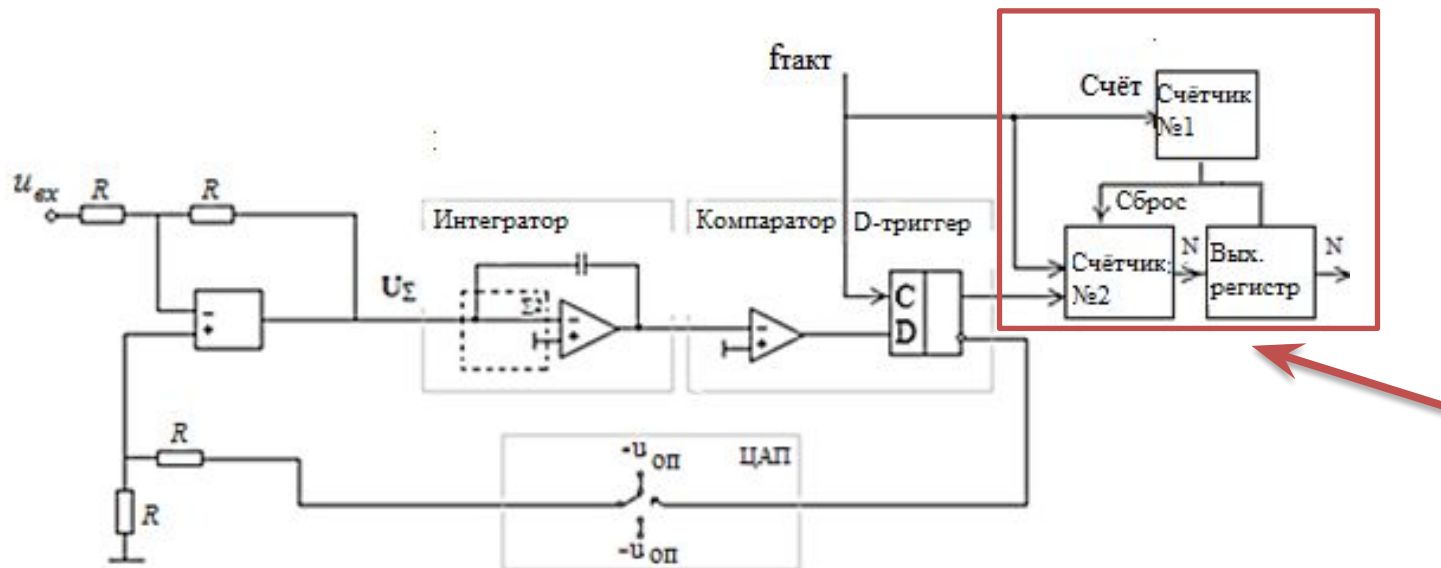


Заміняємо ADC на модулятор



Результатом модулятора є формування нового профілю шумів квантування так, щоб більшість з них знаходилася поза смугою пропускання, що нас цікавить, тим самим значно збільшуючи SNR в діапазоні dc.. $F_s/2$

Яка має бути частота передискретизації ?

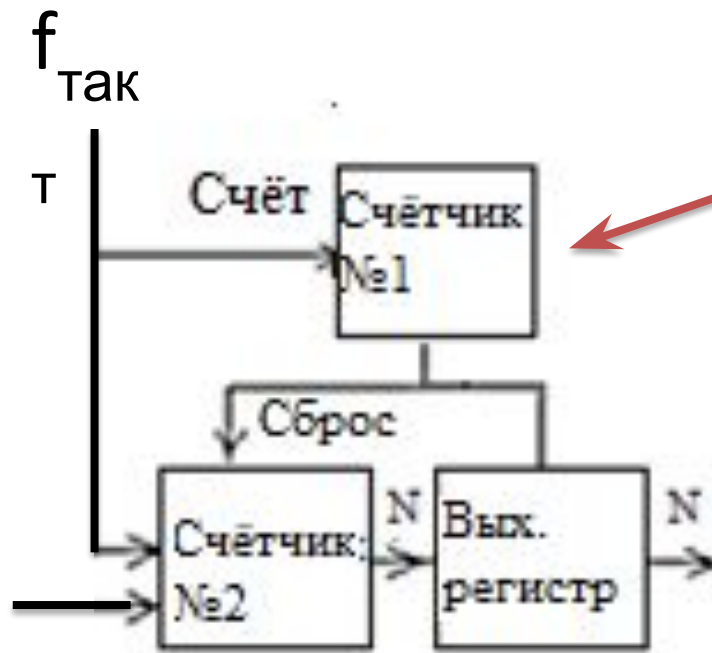


Якщо задані частота дискретизації F_d і розрядність вихідного коду m , то тактова частота F_T , на якій працює сигма-дельта модулятор, повинна бути вище частоти дискретизації в k разів:

$$F_T = k * F_d = 2^m \cdot F_d,$$

де $k = 2^m$ (при максимальному $U_{вх}$ всі розряди лічильника 2 повинні бути встановлені в «одиниці»). Тоді інтервал часу, що дорівнює періоду дискретизації, можна сформувати шляхом ділення тактової частоти F_T на число k за допомогою звичайного лічильника (лічильник 1).

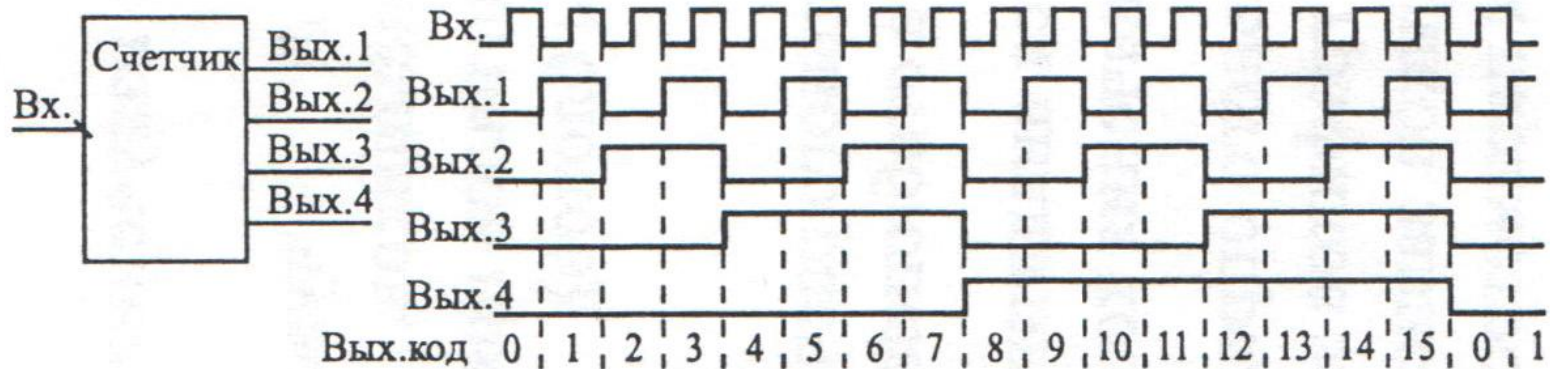
Сформовані "0" і "1".
Кількість 1 ~
вхідному
аналоговому
сигналу



Формує період
дискретизації

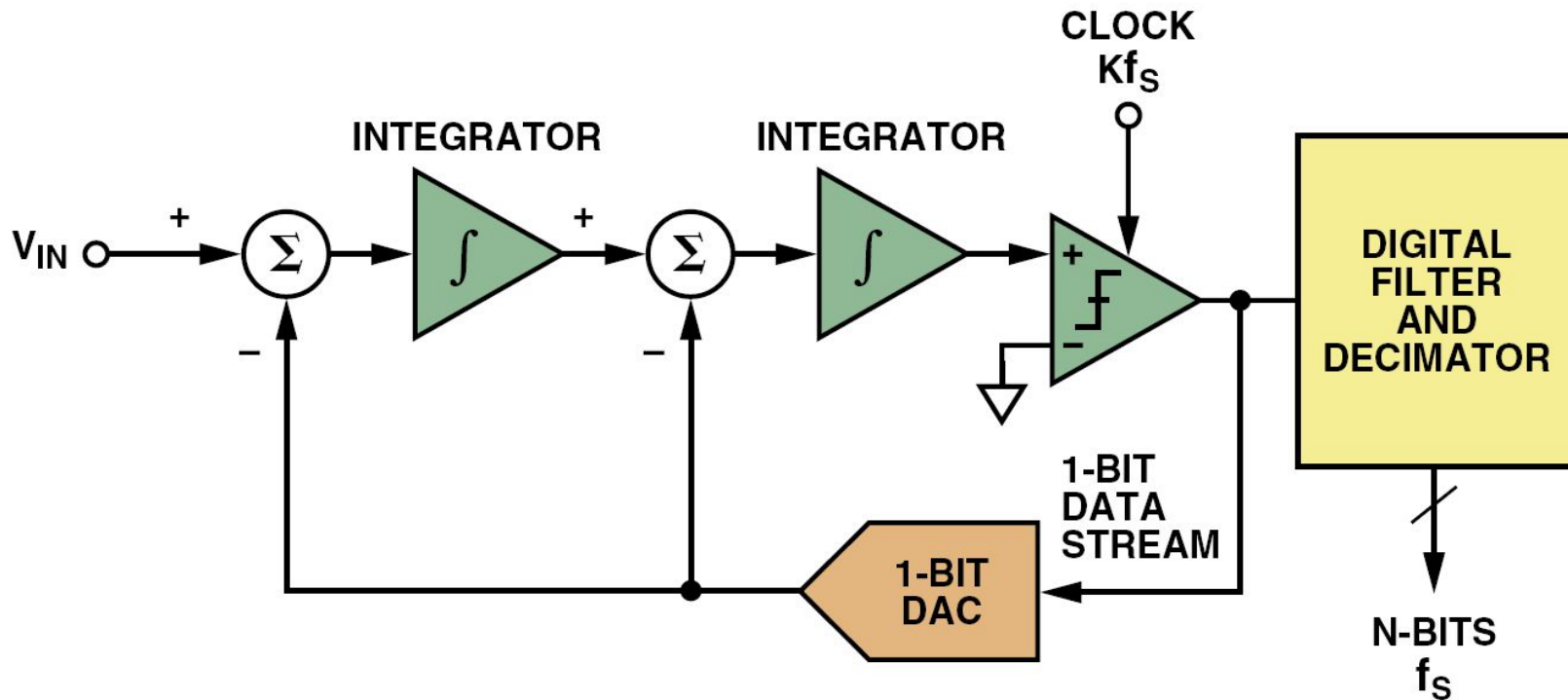
Рахує одинички
В кінці періоду
зміст
переписується в
N-розрядний
регістр

Елементи АЦП: лічильник

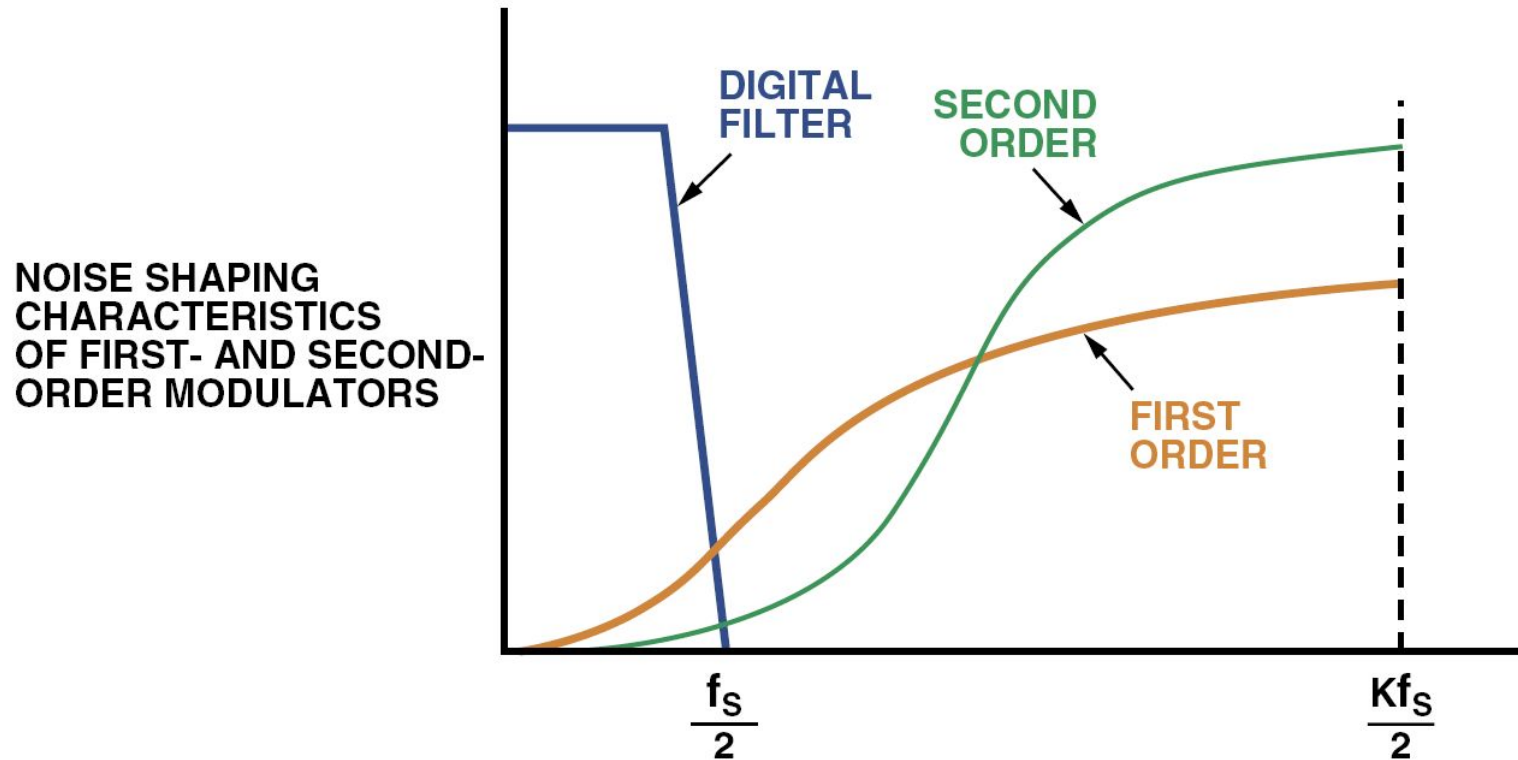


Кількість імпульсі	Q1	Q2	Q3	Q4
0	0	0	0	0
1	0	0	0	1
2	0	0	1	0
3	0	0	1	1
4	0	1	0	0
5	0	1	0	1
6	0	1	1	0
7	0	1	1	1
8	1	0	0	0
9	1	0	0	1
10	1	0	1	0
11	1	0	1	1
12	1	1	0	0
13	1	1	0	1
14	1	1	1	0

Σ - Δ модулятор второго порядка



Розподіл шуму квантування для Σ - Δ модулятора 1 і 2 порядку



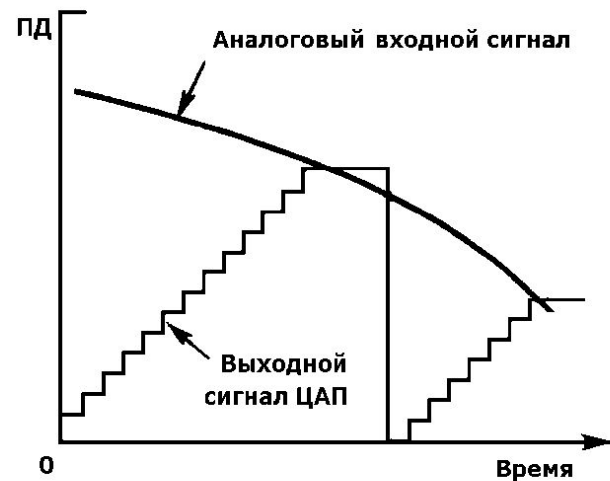
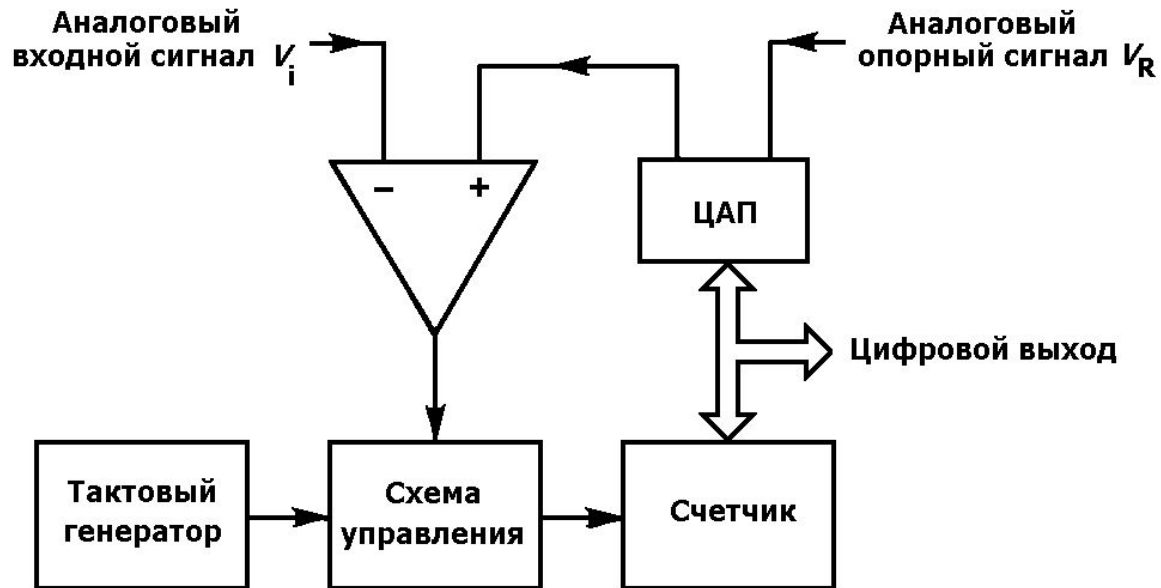
АЦП з динамічною компенсацією

Послідовне наближення до напруги, що вимірюється

Лічильник рахує кількість імпульсів

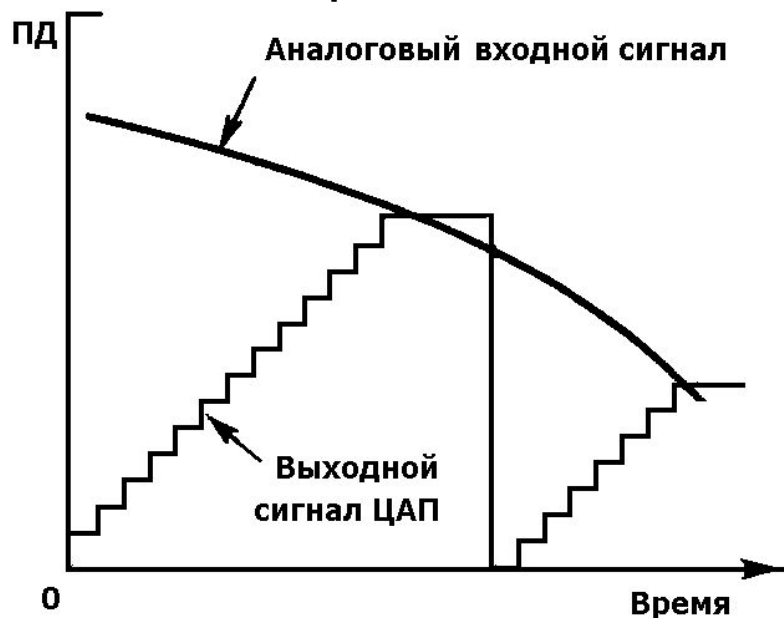
Час перетворення залежить від амплітуди вхідного сигналу

Компаратор зупиняє лічильник при досягненні напруги ЦАП рівня вхідного сигналу

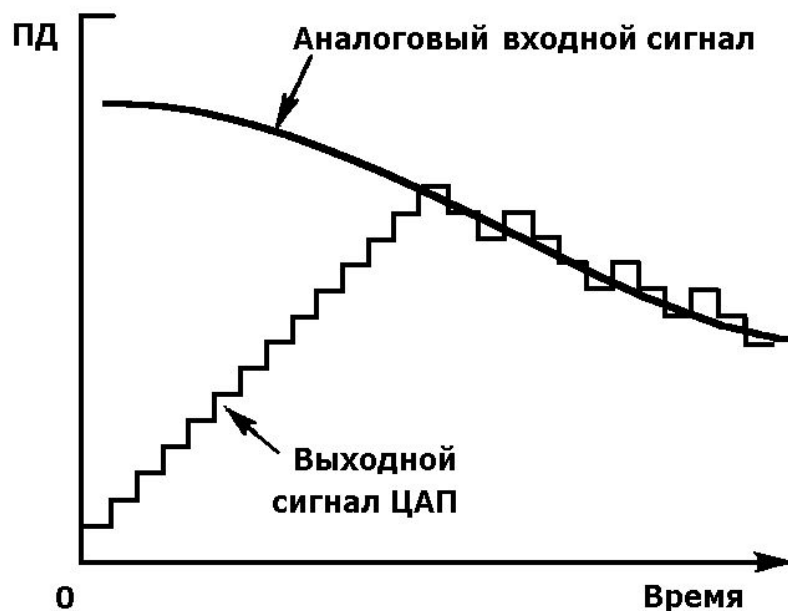


Слідкуюче АЦП

АЦП з динамічною компенсацією

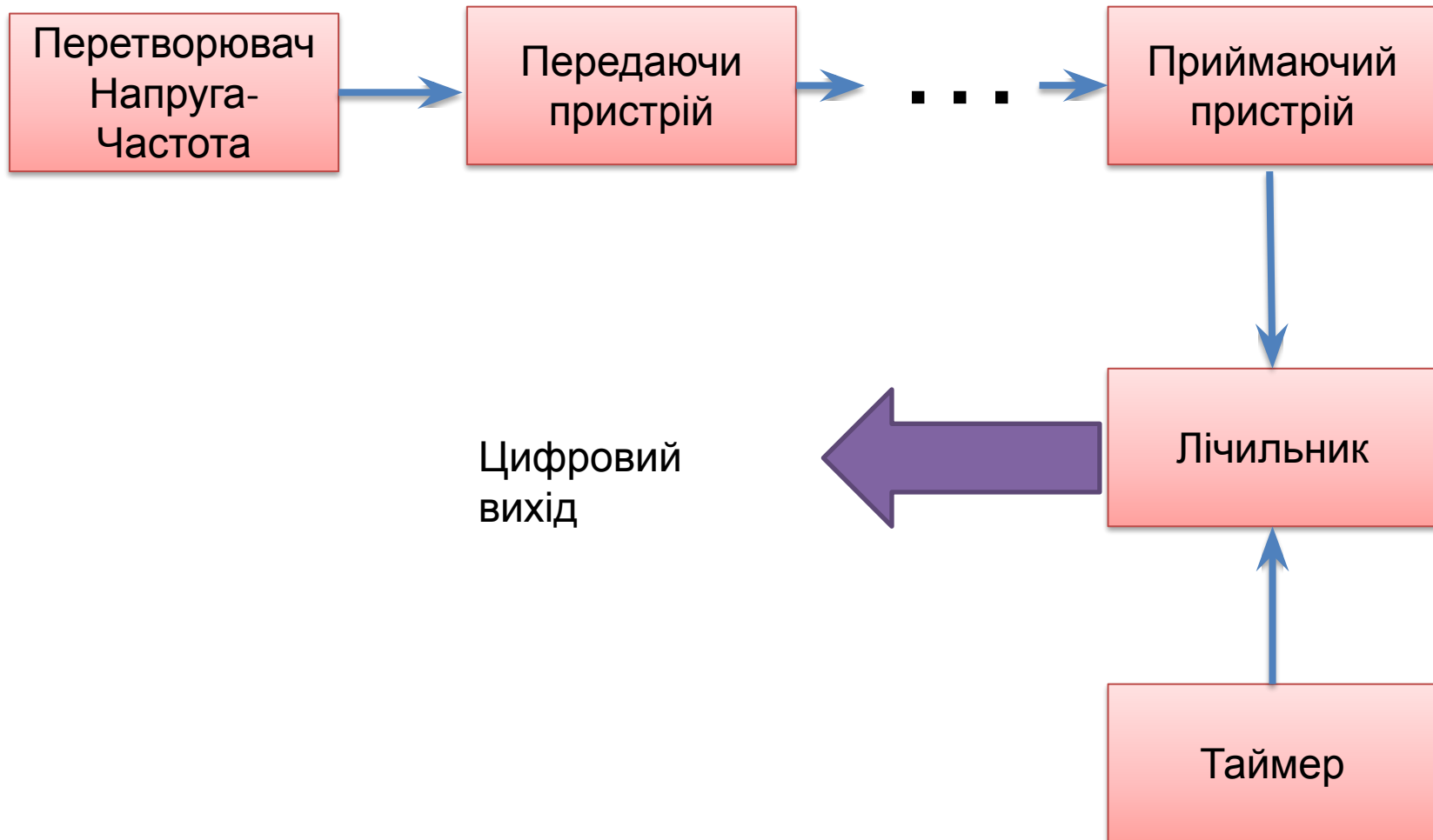


Слідкуюче АЦП

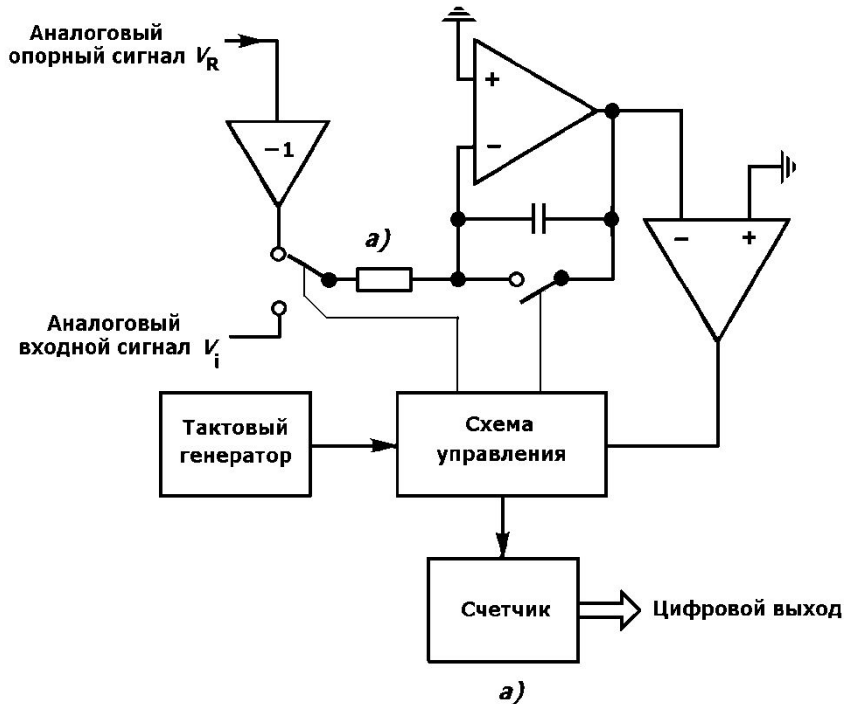


Використання реверсивного лічильника дозволяє відслідковувати зміну вхідного сигналу

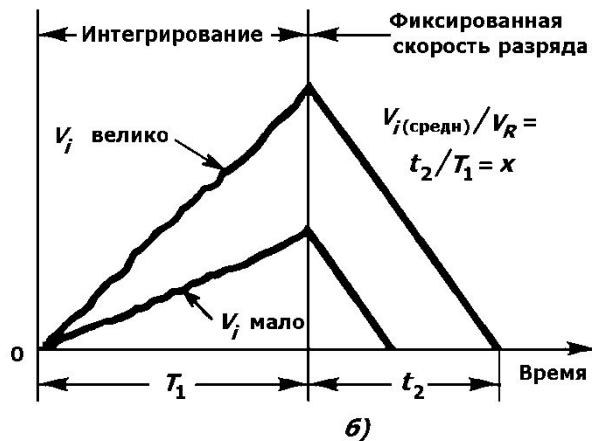
АЦП з перетворенням напруги в частоту



Інтегруючі АЦП



1. Конденсатор під дію вхідної напруги заряджається
2. Перемикання на Опорну Напругу
3. Конденсатор розражається
4. Час розряджання до 0 ~ кількості імпульсів від тактового генератора



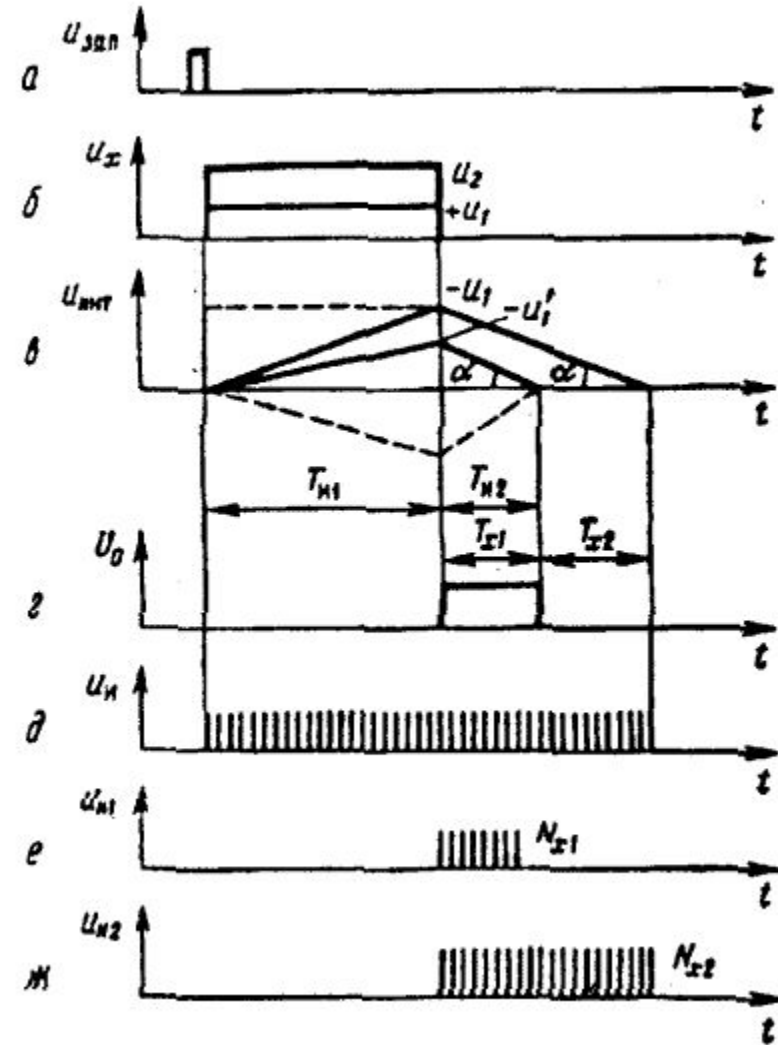
$$T_1 \langle v_i \rangle = t_2 V_r$$

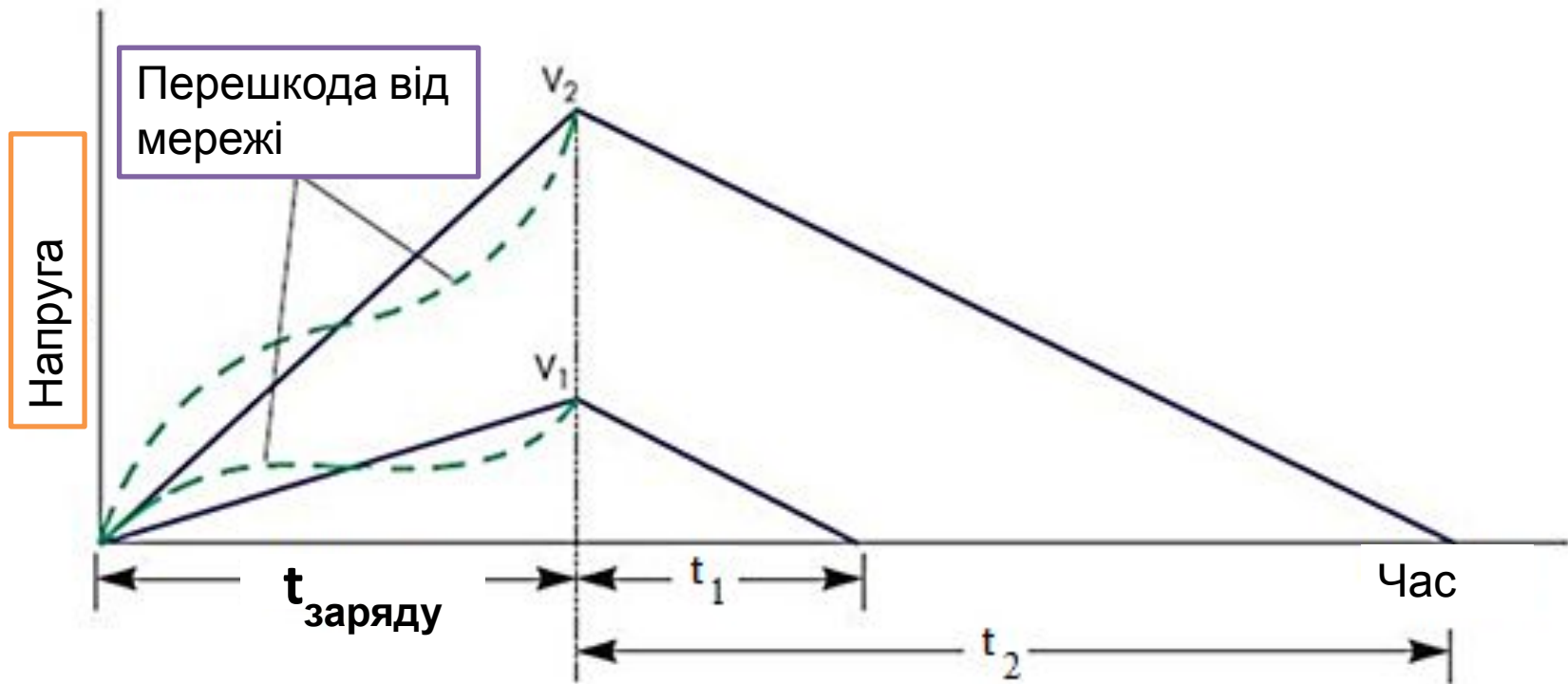
$$\frac{t_2}{T_1} = \frac{\langle v_i \rangle}{V_r} = x$$

$x \sim$ кількості імпульсів від тактового генератора

Інтегруючі АЦП

- АЦП даного типу нечутливі до імпульсних перешкод .
- АЦП даного типу нечутливі до періодичних перешкод якщо їх період в ціле число раз менше періоду інтегрування .
- Як результат АЦП даного типу є найбільш точними - типова точність - 4 ... 6 десяткових знаків , що відповідає 14 ... 20 двійковим розрядам (**пам'ятаємо про реальну роздільну здатність, що залежить від шумів !**)
- При роботі АЦП даного типу в складі мікропроцесорної системи можлива програмна реалізація частини вимірювальної процедури, а саме другого етапу - вимірювання часових характеристик послідовності імпульсів , що спрощує перетворювач .





Оскільки вхідна напруга інтегрується протягом деякого проміжку часу, будь-які високочастотні шуми, що накладаються на вхідний сигнал, при інтегруванні компенсуються.

Фіксований часовий інтервал $t_{\text{заряду}}$ можна вибрати таким, щоб майже повністю виключити перешкоди з частотами, кратними $1/t_{\text{заряду}}$. Для цієї мети зазвичай вибирається часовий інтервал, який визначається частотою побутової мережі.