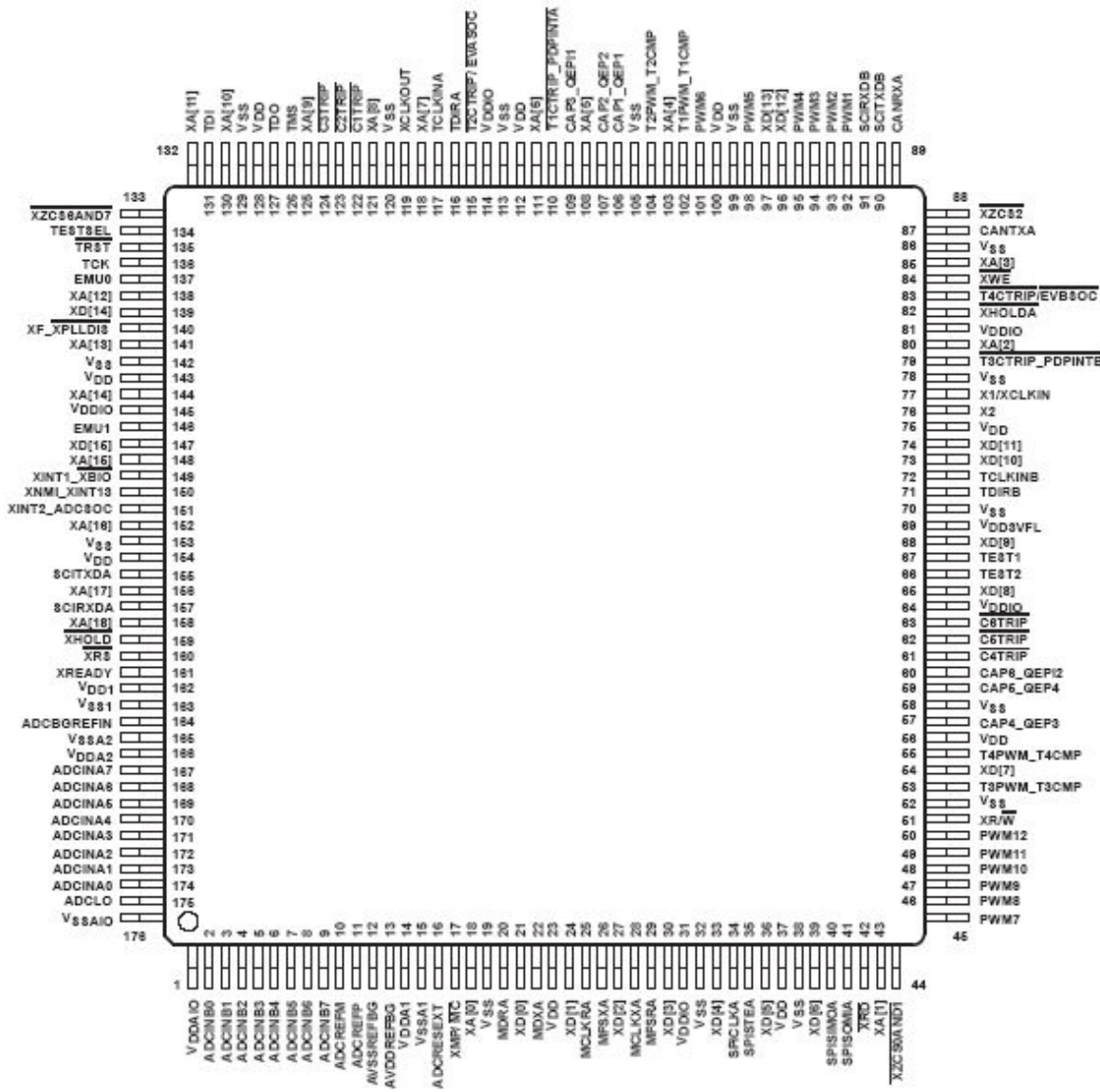


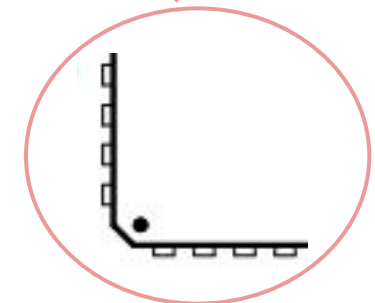
Корпуса ЦП семейства C28x



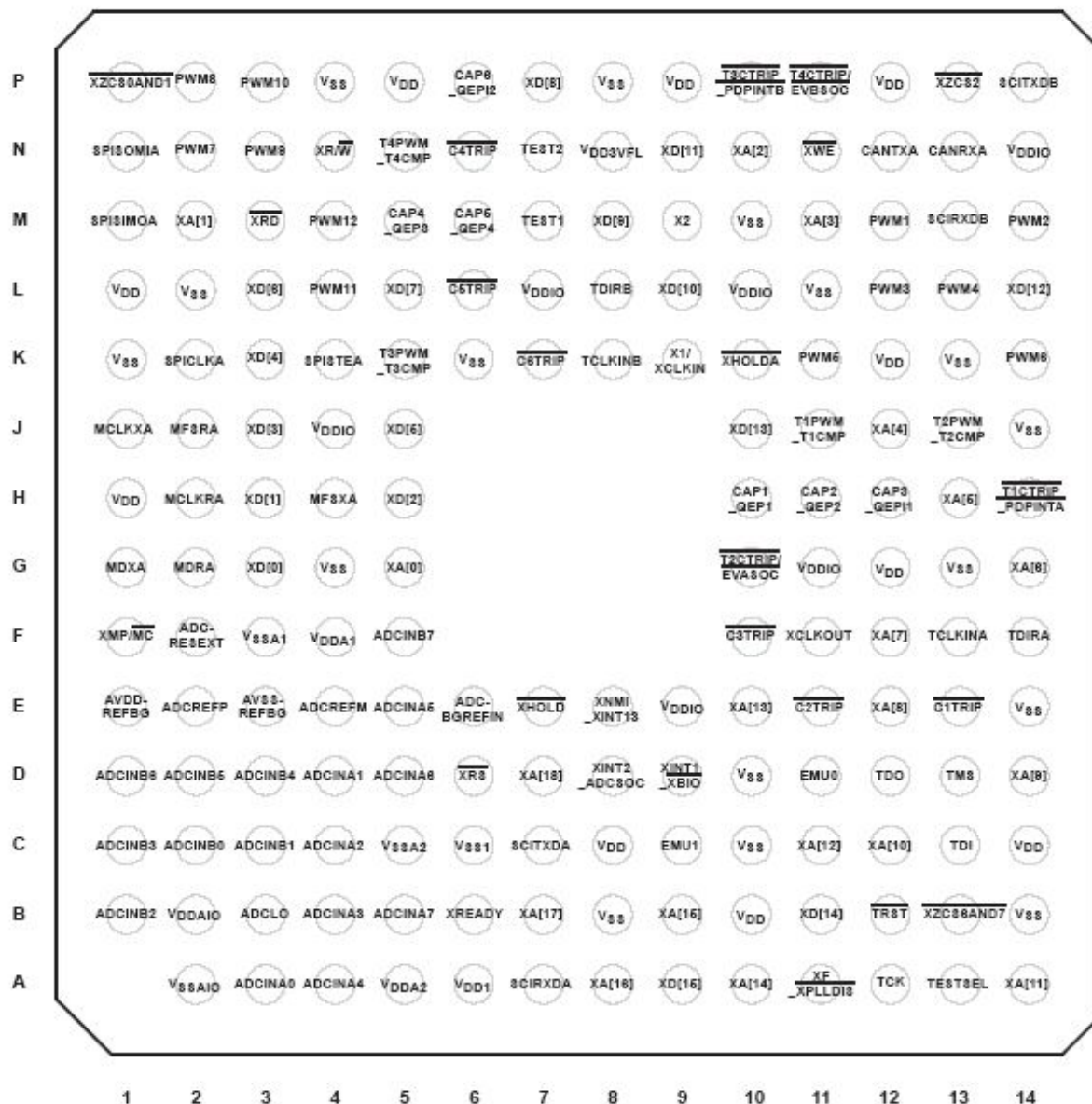
**1-й вариант корпуса для
TMS320F2812/
TMS320C2812:
176-выводной LQFP
(Low-Profile Quad
FlatPack).**

**Нумерация выводов –
по принципу обхода
периметра
против
часовой стрелки.**

**Возможно исполнение в
корпусе PZ LQFP такого
же вида, только с
выводами,
охватывающими торец
корпуса (сокет-версия
корпуса).**



Корпуса ЦСП семейства C28x



2-й вариант корпуса для TMS320F2812/
TMS320C2812 :
179-выводной MicroStar BGA (Ball Grid Array) – вид снизу.

Нумерация выводов – по координатному принципу «строка-столбец»:

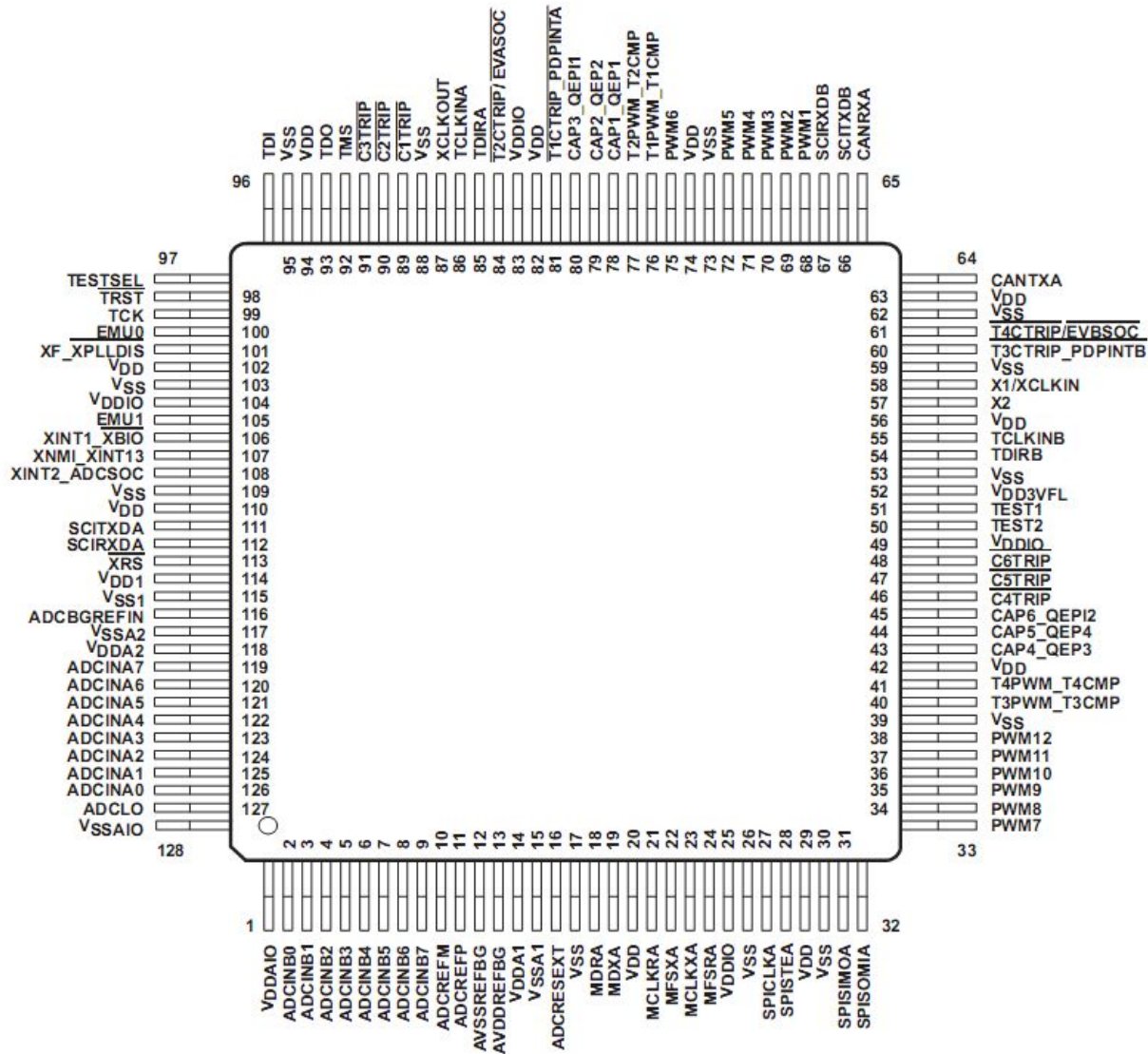
- по вертикали снизу вверх латинскими буквами от «А» до «Р»;
- по горизонтали слева направо цифрами от «1» до «14».

Примеры:

«L12» - вывод PWM3;

«D4» - вывод ADCINA4.

Корпуса ЦСП семейства C28x



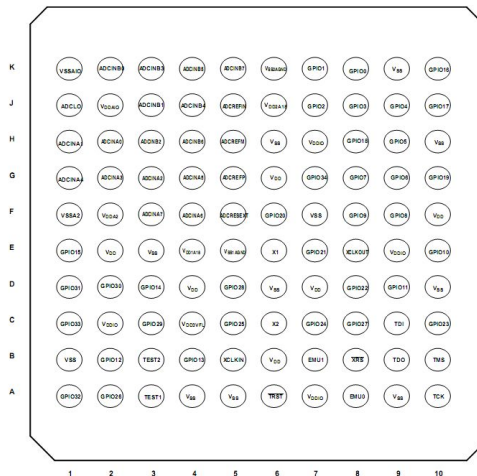
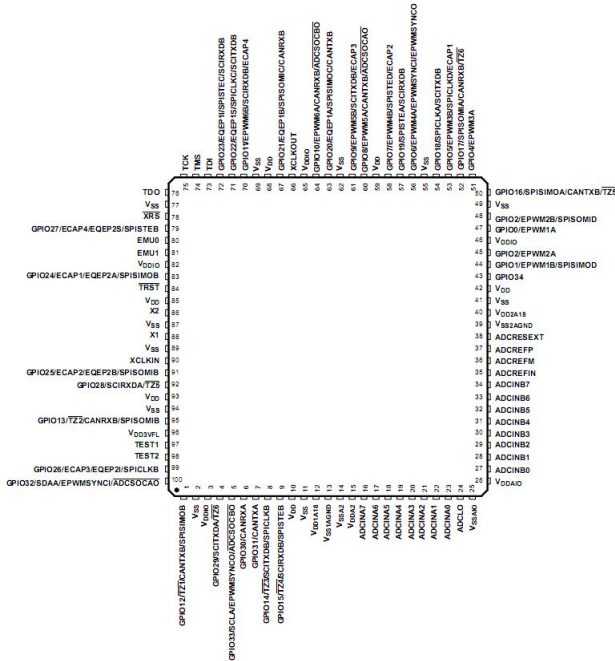
ИМС
TMS320F2810,
TMS320F2811,
TMS320C2810,
TMS320C2811
 выпускаются в 128-
 выводном РВК
 LQFP- корпусе.

Корпуса ЦСП семейства C28x

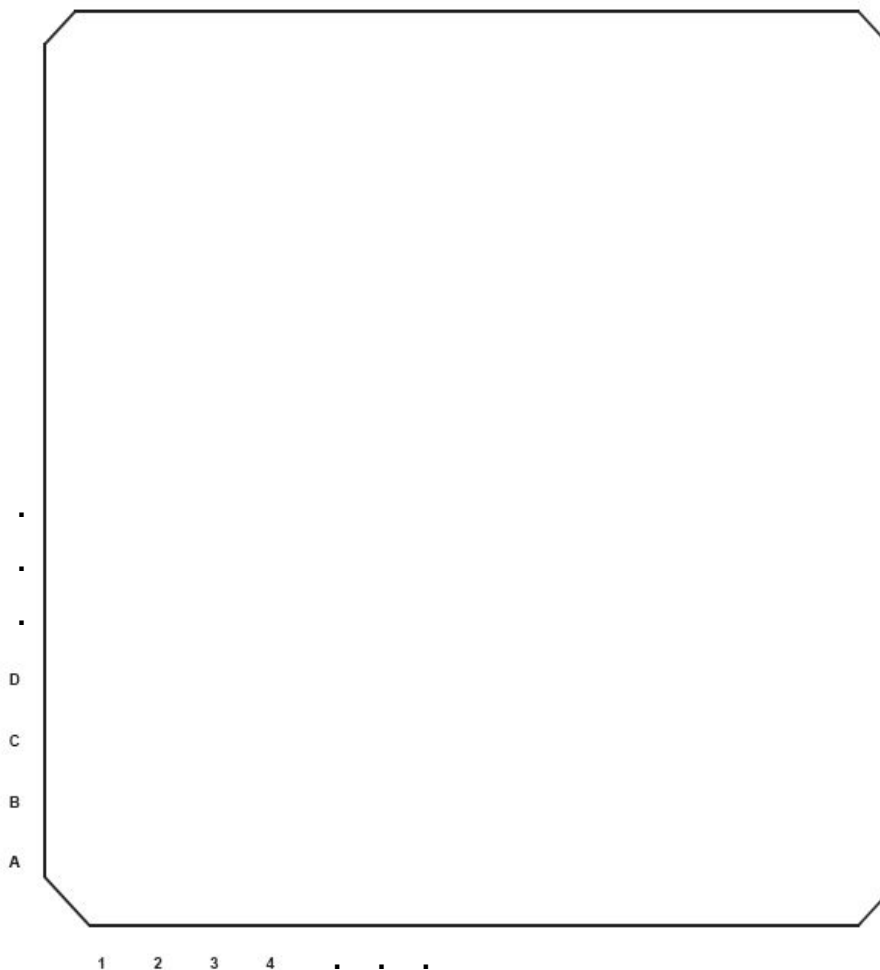
ИМС
TMS320F2801, TMS320C2801,
TMS320F2802, TMS320C2802,
TMS320F2806, TMS320F2808

выпускаются в 100-выводном корпусе PZ LQFP

или в 100-выводном корпусе GGM BGA.



Корпуса ЦСП семейства C28x (серия Delfino)

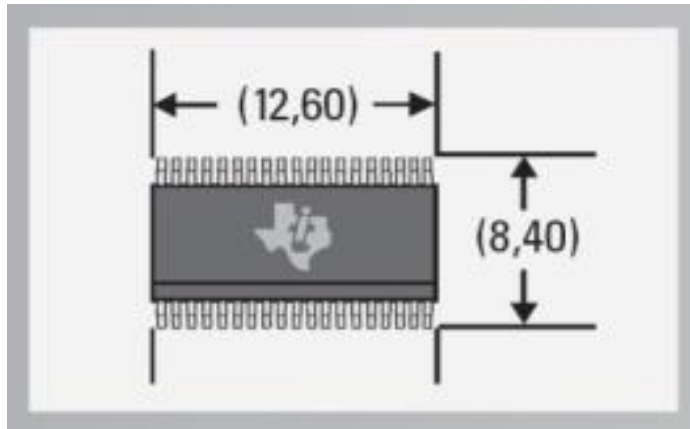


Корпуса для серий Delfino C2833x и C2834x: 176-выводной LQFP, 179-выводной MicroStar BGA, 176-выводной BGA (аналогичен вышерассмотренному 179-выводному MicroStar BGA).

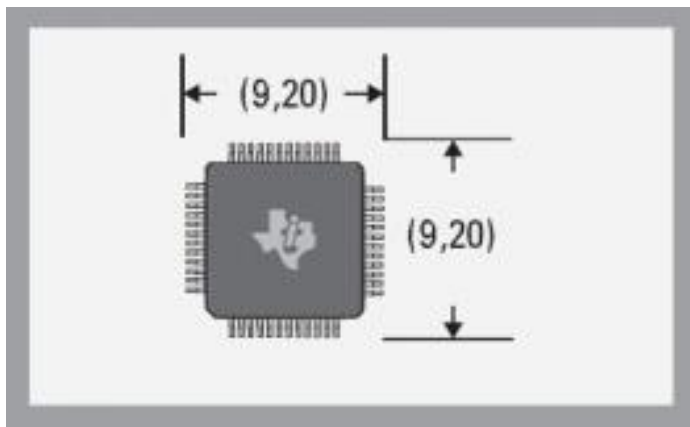
Кроме того, Delfino C2834x выпускается в 256-выводном корпусе BGA.

Этот корпус аналогичен вышерассмотренному 179-выводному MicroStar BGA, только координатное поле имеет формат 16 x 16.

Корпуса ЦСП семейства C28x (серия Piccolo)

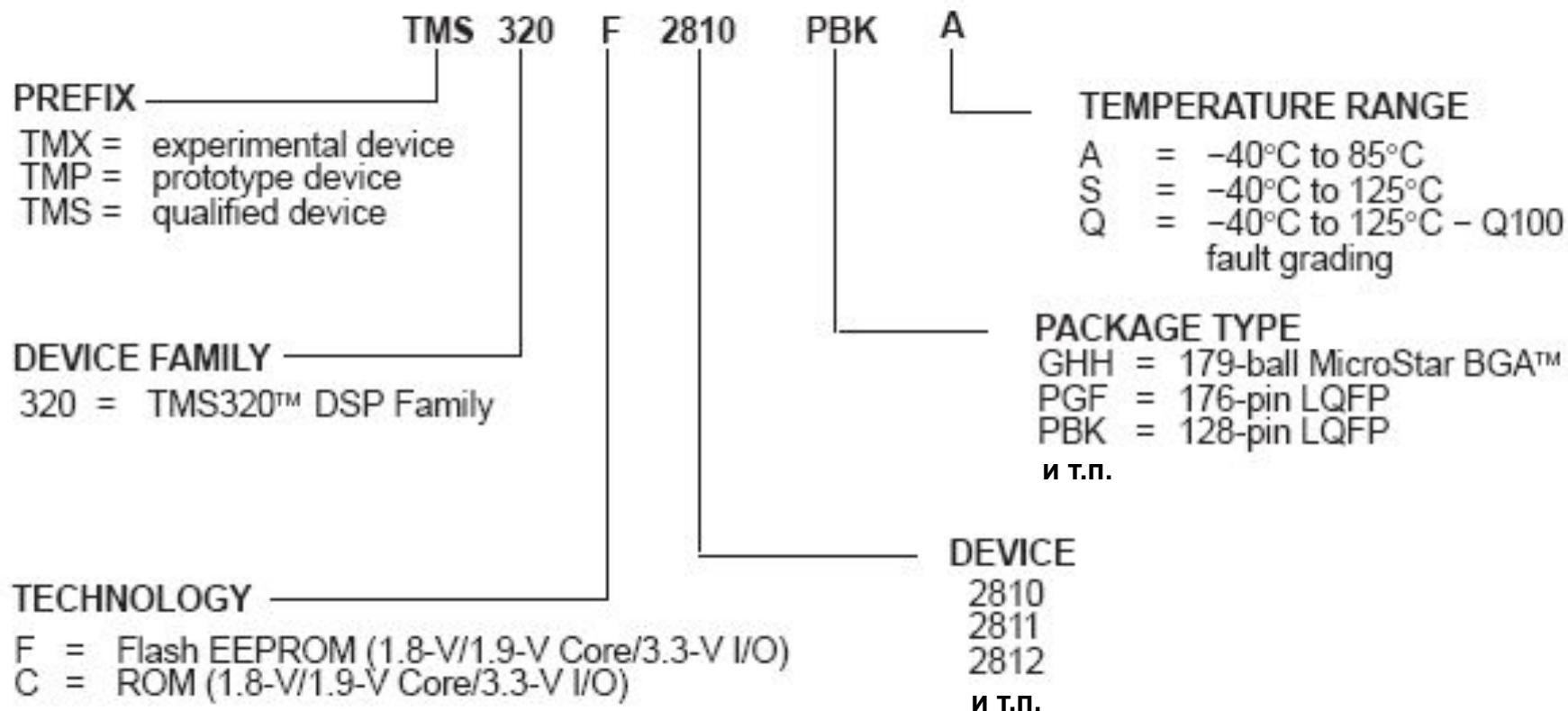


Серия Piccolo C2802x:
38- выводной корпус
TSSOP, шаг выводов
0.65mm



Серия Piccolo C2803x:
48- выводной корпус LQFP
или 64-выводной TQFP,
шаг выводов 0.5mm

Обозначение ЦСП семейства C28x



Назначение выводов TMS320F2812

Выходы внешнего интерфейса (XINTF)

Обозначение	Состояния (I/O/Z)	PU/PD	Описание
XA[0]	O/Z	-	19-битная шина адреса внешнего интерфейса (XINTF)
XA[1]	O/Z	-	
...	
XA[17]	O/Z	-	
XA[18]	O/Z	-	
XD[0]	I/O/Z	PU	
XD[1]	I/O/Z	PU	
...	
XD[14]	I/O/Z	PU	
XD[15]	I/O/Z	PU	

Назначение выводов TMS320F2812

Выходы внешнего интерфейса (XINTF)

Обозначение	Состояния (I/O/Z)	PU/PD	Описание
$\overline{\text{XMP/MS}}$	I	PD	Выбор режима микропроцессор/микроконтроллер. При H-уровне на этом входе разрешен доступ к Зоне 7 внешнего интерфейса XINTF. При L-уровне – разрешен доступ к внутреннему загрузочному ПЗУ (Boot ROM)
$\overline{\text{XHOLD}}$	I	PU	Запрос DMA. При L-уровне на этом входе все линии шин адреса, данных и управления XINTF переводятся в z-состояние
$\overline{\text{XHOLDA}}$	O/Z	-	Подтверждение DMA. Этот выход переводится в L-уровень после перехода в L-уровень сигнала $\overline{\text{XHOLD}}$. Шины XINTF управляются от ведущего ВУ, пока $\overline{\text{XHOLDA}}=0$
$\overline{\text{XZCS0AND1}}$	O/Z	-	Строб выбора Зоны 0 и Зоны 1 памяти XINTF

Назначение выводов TMS320F2812

Обозначение	Состояния (I/O/Z)	PU/PD	Описание
$\overline{XZCS2}$	O/Z	-	Строб выбора Зоны 2 памяти XINTF
$XZCS6AND7$	O/Z	-	Строб выбора Зоны 6 и Зоны 7 памяти XINTF
\overline{XWE}	O/Z	-	Строб разрешения записи в ячейки XINTF
\overline{XRD}	O/Z	-	Строб разрешения чтения ячеек XINTF
$\overline{XR/W}$	O/Z	-	Строб чтение/запись. Номинально удерживается в Н-уровне. Перед началом процедуры записи сбрасывается в 0, затем снова устанавливается в 1.
$XREADY$	I	PU	Сигнал готовности ячеек XINTF к чтению/записи. Организует синхронный и асинхронный режимы чтения/записи.

Назначение выводов TMS320F2812

Выводы синхронизации и сброса

Обозначение	Состояния (I/O/Z)	PU/PD	Описание
X1/XCLKIN	I	-	Вход внутреннего генератора. Используется для подключения внешнего тактового генератора (резонатора). При этом размах напряжения на этом выводе должен быть ограничен внешним диодом на уровне 1.8-1.9В
X2	O	-	Выход внутреннего генератора
XCLKOUT	O	-	Тактовый выход для внешних устройств. Частота на выводе XCLKOUT может быть программно установлена равной 1/2 и 1/4 частоты, формируемой ядром (SYSCLKOUT), или снята. После сброса XCLKOUT=SYSCLKOUT/4
XRS	I/O	PU	Сигнал сброса ЦСП (вход) и сигнал сброса, формируемый Watchdog-таймером (выход). После поступления сигнала XRS программный счетчик устанавливается на адрес 0x3FFFC0. Когда XRS достигает H-уровня, начинается выполнение программы. Сигнал XRS сбрасывается в L-уровень, когда переполняется Watchdog-таймер, и удерживается в этом состоянии 512 циклов тактового генератора (частоты XCLKIN)

Назначение выводов TMS320F2812

<i>Обозначение</i>	<i>Состояния (I/O/Z)</i>	<i>PU/PD</i>	<i>Описание</i>
TESTSEL	I	PD	Зарезервирован. Рекомендуется заземлить
TEST1	I/O	-	Зарезервирован. Рекомендуется оставить неподключенным
TEST2	I/O	-	Зарезервирован. Рекомендуется оставить неподключенным

Назначение выводов TMS320F2812

Выводы встроенного АЦП

Обозначение	Состояния (I/O/Z)	PU/PD	Описание
ADCINA7	I	-	8 аналоговых каналов – входов устройства выборки-хранения А. Данные входы должны использоваться только после подачи напряжения +3.3 В на входы питания АЦП: V_{DDA1} , V_{DDA2} , V_{DDAIO}
ADCINA6	I	-	
ADCINA5	I	-	
ADCINA4	I	-	
ADCINA3	I	-	
ADCINA2	I	-	
ADCINA1	I	-	
ADCINA0	I	-	
ADCINB7	I	-	8 аналоговых каналов – входов устройства выборки-хранения В. Данные входы должны использоваться только после подачи напряжения +3.3 В на входы питания АЦП: V_{DDA1} , V_{DDA2} , V_{DDAIO}
ADCINB6	I	-	
ADCINB5	I	-	
ADCINB4	I	-	
ADCINB3	I	-	
ADCINB2	I	-	
ADCINB1	I	-	
ADCINB0	I	-	

Назначение выводов TMS320F2812

Обозначение	Состояния (I/O/Z)	PU/PD	Описание
ADCREFP	I/O	-	Выход опорного напряжения АЦП (2В). Между этим выводом и аналоговой землей необходимо подключить конденсатор 10 мкФ
ADCREFM	I/O	-	Выход опорного напряжения АЦП (1В). Между этим выводом и аналоговой землей необходимо подключить конденсатор 10 мкФ
ADCRESEXT	O	-	Внешний резистор смещения АЦП (24,9 КОм±5%)
ADCBGREFIN	I	-	Резервный вывод. Оставляют неподключенным
AVSSREFBG	I	-	Аналоговая земля АЦП
ADCLO	I	-	Общий с аналоговым входом АЦП (внутри соединен с AVSSREFBG)
V _{SSA1}	I	-	Аналоговая земля АЦП
V _{SSA2}	I	-	Аналоговая земля АЦП
V _{DDA1}	I	-	Питание АЦП (3,3 В)
V _{DDA2}	I	-	Питание АЦП (3,3 В)

Назначение выводов TMS320F2812

<i>Обозначение</i>	<i>Состояния (I/O/Z)</i>	<i>PU/PD</i>	<i>Описание</i>
V_{SS1}	I	-	Цифровая земля АЦП
V_{DD1}	I	-	Питание АЦП (1,8 В либо 1,9 В)
V_{DDAIO}	I	-	Питание цепей аналогового I/O (3,3 В)
V_{SSAIO}	I	-	Земля цепей аналогового I/O

Назначение выводов TMS320F2812

Линии портов ввода-вывода

<i>Обозначение</i>	<i>Периферийный сигнал</i>	<i>Состояния (I/O/Z)</i>	<i>PU/PD</i>	<i>Описание</i>
GPIOA0	PWM1 (O)	I/O/Z	PU	GPIO/выход PWM1
GPIOA1	PWM2 (O)	I/O/Z	PU	GPIO/выход PWM2
GPIOA2	PWM3 (O)	I/O/Z	PU	GPIO/выход PWM3
GPIOA3	PWM4 (O)	I/O/Z	PU	GPIO/выход PWM4
GPIOA4	PWM5 (O)	I/O/Z	PU	GPIO/выход PWM5
GPIOA5	PWM6 (O)	I/O/Z	PU	GPIO/выход PWM6
GPIOA6	T1PWM_T1CMP (I)	I/O/Z	PU	GPIO/вых. таймера сравнения1
GPIOA7	T2PWM_T2CMP (I)	I/O/Z	PU	GPIO/вых. таймера сравнения2
GPIOA8	CAP1_QEP1 (I)	I/O/Z	PU	GPIO/вход модуля захвата 1
GPIOA9	CAP2_QEP2 (I)	I/O/Z	PU	GPIO/вход модуля захвата 2
GPIOA10	CAP3_QEP1 (I)	I/O/Z	PU	GPIO/вход модуля захвата 3
GPIOA11	TDIRA (I)	I/O/Z	PU	GPIO/направление счета таймеров EvA: H-up; L-down
GPIOA12	TCLKINA (I)	I/O/Z	PU	GPIO/внешнее тактирование таймеров EvA
GPIOA13	$\overline{C1TRIP}$ (I)	I/O/Z	PU	GPIO/упр. Z-сост. PWM1,PWM2
GPIOA14	$\overline{C2TRIP}$ (I)	I/O/Z	PU	GPIO/упр. Z-сост. PWM3,PWM4
GPIOA15	$\overline{C3TRIP}$ (I)	I/O/Z	PU	GPIO/упр. Z-сост. PWM5,PWM6

Назначение выводов TMS320F2812

<i>Обозначение</i>	<i>Периферийный сигнал</i>	<i>Состояния (I/O/Z)</i>	<i>PU/PD</i>	<i>Описание</i>
GPIOB0	PWM7 (O)	I/O/Z	PU	GPIO/выход PWM7
GPIOB1	PWM8 (O)	I/O/Z	PU	GPIO/выход PWM8
GPIOB2	PWM9 (O)	I/O/Z	PU	GPIO/выход PWM9
GPIOB3	PWM10 (O)	I/O/Z	PU	GPIO/выход PWM10
GPIOB4	PWM11 (O)	I/O/Z	PU	GPIO/выход PWM11
GPIOB5	PWM12 (O)	I/O/Z	PU	GPIO/выход PWM12
GPIOB6	T3PWM_T3CMP (I)	I/O/Z	PU	GPIO/вых. таймера сравнения3
GPIOB7	T4PWM_T4CMP (I)	I/O/Z	PU	GPIO/вых. таймера сравнения4
GPIOB8	CAP4_QEP3 (I)	I/O/Z	PU	GPIO/вход модуля захвата 4
GPIOB9	CAP5_QEP4 (I)	I/O/Z	PU	GPIO/вход модуля захвата 5
GPIOB10	CAP6_QEPI2 (I)	I/O/Z	PU	GPIO/вход модуля захвата 6
GPIOB11	TDIRB (I)	I/O/Z	PU	GPIO/направление счета таймеров EvB: H-up; L-down
GPIOB12	TCLKINB (I)	I/O/Z	PU	GPIO/внешнее тактирование таймеров EvB
GPIOB13	$\overline{C4TRIP}$ (I)	I/O/Z	PU	GPIO/упр. Z-сост. PWM7, PWM8
GPIOB14	$\overline{C5TRIP}$ (I)	I/O/Z	PU	GPIO/упр. Z-сост. PWM9, PWM10
GPIOB15	$\overline{C6TRIP}$ (I)	I/O/Z	PU	GPIO/упр. Z-сост. PWM11, PWM12

Назначение выводов TMS320F2812

<i>Обозначение</i>	<i>Периферийный сигнал</i>	<i>Состояния (I/O/Z)</i>	<i>PU/PD</i>	<i>Описание</i>
GPIOD0	<u>T1CTrip_PDPINTA</u> (I)	I/O/Z	PU	GPIO / управление Z-состоянием PWM1, PWM2, T1PWM (сигналом или по прерыванию)
GPIOD1	<u>T2CTrip/EVASOC</u> (I)	I/O/Z	PU	GPIO / управление Z-состоянием T2PWM или сигнал «Старт преобразования внешнего АЦП от EvA»
GPIOD5	<u>T3CTrip_PDPINTB</u> (I)	I/O/Z	PU	GPIO / управление Z-состоянием PWM7, PWM8, T3PWM (сигналом или по прерыванию)
GPIOD6	<u>T4CTrip/EVBSOC</u> (I)	I/O/Z	PU	GPIO / управление Z-состоянием T4PWM или сигнал «Старт преобразования внешнего АЦП от EvB»

Назначение выводов TMS320F2812

<i>Обозначение</i>	<i>Периферийный сигнал</i>	<i>Состояния (I/O/Z)</i>	<i>PU/PD</i>	<i>Описание</i>
GPIOE0	XINT1_ХВІО (I)	I/O/Z	-	GPIO / вход прерывания XINT1/ вход $\overline{\text{ХВІО}}$
GPIOE1	XINT2_ADCSOC (I)	I/O/Z	-	GPIO / вход прерывания XINT2 или сигнал «Старт преобразования АЦП»
GPIOE2	XNMI_XINT13 (I)	I/O/Z	PU	GPIO / вход прерывания XNMI / XINT13

Назначение выводов TMS320F2812

<i>Обозначение</i>	<i>Периферийный сигнал</i>	<i>Состояния (I/O/Z)</i>	<i>PU/PD</i>	<i>Описание</i>
GPIOF0	SPISIMOA (O)	I/O/Z	-	GPIO / SPI: slave-вход; master-выход
GPIOF1	SPISOMIA (I)	I/O/Z	-	GPIO / SPI: slave-выход; master-вход
GPIOF2	SPICLKA (I/O)	I/O/Z	-	GPIO / SPI: тактовый
GPIOF3	SPISTEA (I/O)	I/O/Z	-	GPIO / SPI: slave-разрешение передачи
GPIOF4	SCITXDA (O)	I/O/Z	PU	GPIO / SCI-A: передаваемые данные (TxD)
GPIOF5	SCIRXDA (I)	I/O/Z	PU	GPIO / SCI-A: принимаемые данные (RxD)
GPIOF6	CANTXA (O)	I/O/Z	PU	GPIO / eCAN: передаваемые данные
GPIOF7	CANRXA (I)	I/O/Z	PU	GPIO / eCAN: принимаемые данные

Назначение выводов TMS320F2812

Обозначение	Периферийный сигнал	Состояния (I/O/Z)	PU/PD	Описание
GPIOF8	MCLKXA (I/O)	I/O/Z	PU	GPIO/ McBSP: синхронизация передачи
GPIOF9	MCLKRA (I/O)	I/O/Z	PU	GPIO/ McBSP: синхронизация приема
GPIOF10	MFSXA (I/O)	I/O/Z	PU	GPIO/ McBSP: синхронизация передачи фрейма
GPIOF11	MFSRA (I/O)	I/O/Z	PU	GPIO/ McBSP: синхронизация приема фрейма
GPIOF12	MDXA (O)	I/O/Z	-	GPIO/ McBSP: передаваемые данные
GPIOF13	MDRA (I)	I/O/Z	PU	GPIO/ McBSP: принимаемые данные
GPIOF14	XF_XPLLDIS (O)	I/O/Z	PU	Этот вывод имеет 3 функции: 1. XF – выход общего назначения. 2. XPLLDIS. Если этот вход в момент системного сброса (сигнал XRS) установлен в «0», входная тактовая частота XCLKIN напрямую синхронизирует CPU и периферию (SYSCLKOUT). Иначе коэффициент деления/умножения частоты XCLKIN для формирования частоты SYSCLKOUT задается в регистре PLLCR. 3. Линия GPIO.

Назначение выводов TMS320F2812

<i>Обозначение</i>	<i>Периферийный сигнал</i>	<i>Состояния (I/O/Z)</i>	<i>PU/PD</i>	<i>Описание</i>
GPIOG4	SCITXDB (O)	I/O/Z	-	GPIO / SCI-B: передаваемые данные (TxD)
GPIOG5	SCIRXDB (I)	I/O/Z	-	GPIO / SCI-B: принимаемые данные (RxD)

Назначение выводов TMS320F2812

Выходы встроенного JTAG-интерфейса

Обозначение	Состояния (I/O/Z)	PU/PD	Описание
TRST	I	PD	Тестовый сброс JTAG (внутри корпуса соединен с землей через токоограничивающий резистор). При H-уровне на данном входе обеспечивается возможность обращаться к процессору при помощи системы сканирования. Если на данном входе – L-уровень, или вывод не подключен, процессор работает в текущем функциональном режиме и тестовые сигналы игнорируются. В условиях повышенного уровня помех рекомендуется вывод <u>TRST</u> подключать на землю через дополнительный внешний резистор номиналом 2,2 КОм. Для начала работы с JTAG управляющее устройство должно сформировать короткий L-импульс сброса
TCK	I	PU	JTAG-синхросигнал с внутренним резистором на +Uп

Назначение выводов TMS320F2812

Обозначение	Состояния (I/O/Z)	PU/PD	Описание
TMS	I	PU	Выбор JTAG-режима. Внутри корпуса подключен через резистор к +Up. Данные записываются во внутренний контроллер по фронту сигнала TCK
TDI	I	PU	JTAG-вход тестовых данных. Данные (или инструкции) записываются по фронту сигнала TCK
TDO	O/Z	-	JTAG-выход тестовых данных. Данные (или инструкции) считываются по срезу сигнала TCK
EMU0	I/O/Z	PU	Выход 0 эмулятора. Во время L-уровня сигнала $\overline{\text{TRST}}$ данный вывод используется для задания режима эмуляции. При $\overline{\text{TRST}}=1$ – ЦСП выполняет программу с разрешением эмуляции
EMU1	I/O/Z	PU	Выход 1 эмулятора. Во время L-уровня сигнала $\overline{\text{TRST}}$ данный вывод используется для задания режима эмуляции. При $\overline{\text{TRST}}=1$ – ЦСП выполняет программу с разрешением эмуляции

Назначение выводов TMS320F2812

Выводы питания

<i>Обозначение</i>	<i>Состояния (I/O/Z)</i>	<i>PU/PD</i>	<i>Описание</i>
V_{DD} (выведен на 9-10 контактов)			Выводы питания ядра (Core) 1.8В или 1.9В
V_{SS} (выведен на 12-16 контактов)			Общие выводы ядра (Core) и периферии (I/O)
V_{DDIO} (выведен на 4-6 контактов)			Выводы питания периферии (I/O) 3.3В
V_{DD3VFL} (выведен на 1 контакт)			Выводы питания флэш-памяти ядра (Flash Core) 3.3В