

Система прерываний DSP TMS320F2812

Прерывания – это программно- или аппаратно-управляемые сигналы, которые заставляют CPU приостанавливать текущее выполнение программы и переходить к выполнению подпрограммы. Прерывания вырабатываются периферией или внешними устройствами (например, АЦП, ЦАП, или внешними процессорами), а также внутренними устройствами (например, таймерами после завершения счета). Для процессоров C28x прерывания могут быть инициированы программно (инструкции INTR, OR IFR, TRAP) или аппаратно (внешние выводы, внешняя периферия). Если несколько аппаратных прерываний были инициированы одновременно, обслуживание производится в соответствии с установленным приоритетом.

DSP TMS320F2812 содержит аппаратный контроллер расширения прерываний (PIE), который мультиплексирует многочисленные прерывания от периферии в одно CPU-прерывание. С точки зрения CPU, все прерывания подразделяются на 2 категории:

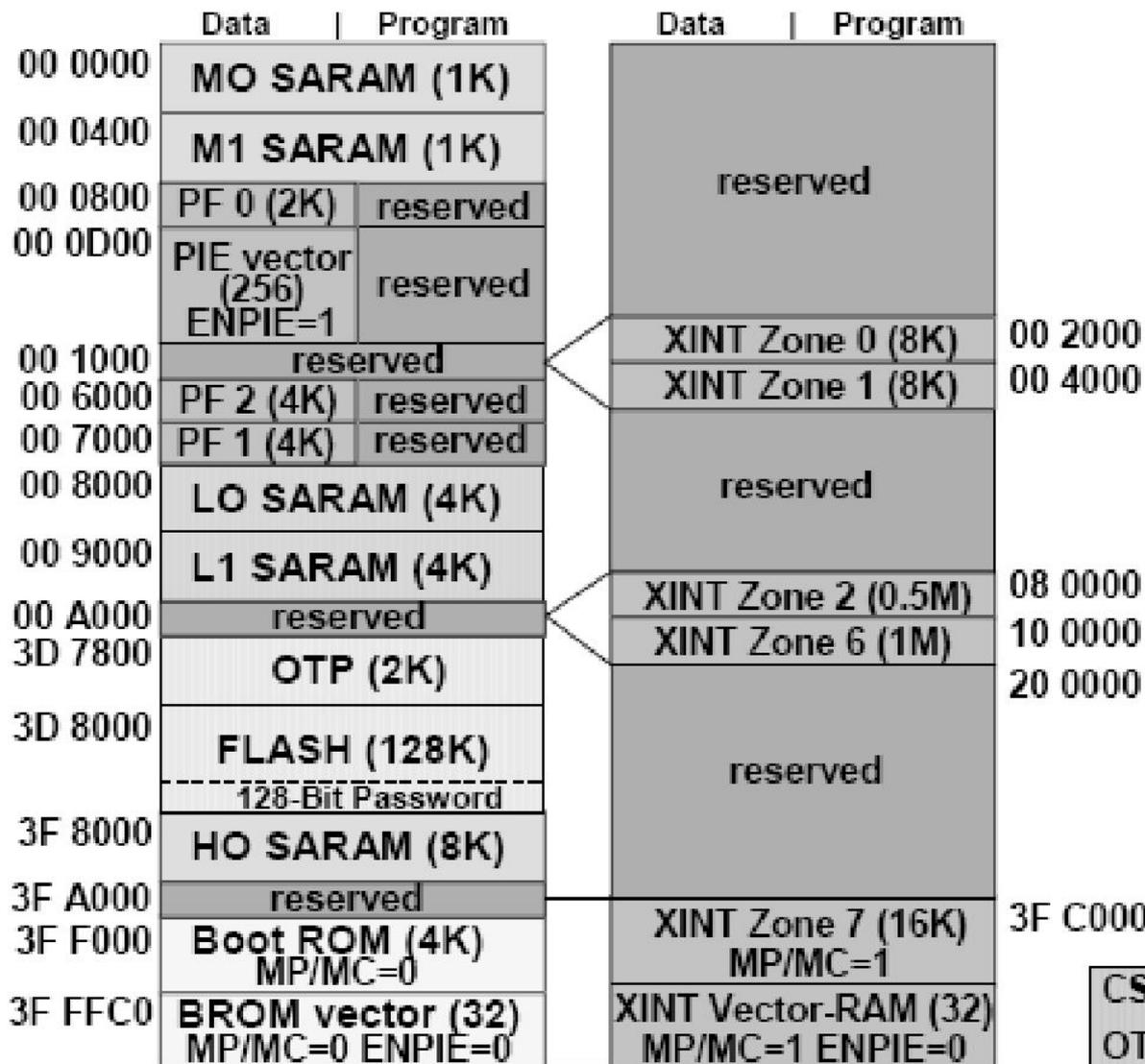
- маскируемые прерывания (могут быть программно разрешены либо запрещены);
- немаскируемые прерывания (не могут быть программно запрещены) – C28x будет немедленно реагировать на данный тип прерываний и переходить к подпрограмме обработки прерывания; к этой категории относятся прерывание NMI, сигнал сброса RS и программно инициируемые прерывания INTR и TRAP??.

Система прерываний DSP TMS320F2812

Прерывания выполняются в 4-х основных фазах:

1. Прием запроса прерывания.
2. Принятие прерывания к исполнению. Если прерывание – маскируемое, то условия, которые вызывают прерывания, дополнительно перепроверяются и подтверждаются процессором. Для немаскируемых и программных прерываний принятие к выполнению происходит сразу.
3. Подготовка к подпрограмме обслуживания прерывания и сохранение значений регистров:
 - оканчивается выполнение текущей инструкции и снимаются с конвейера все инструкции, которые не достигли фазы D2;
 - автоматически сохраняется большая часть текущего состояния программы путем сохранения в стеке содержимого регистров ST0, T, AL, AH, PL, PH, AR0, AR1, DP, ST1, DBGSTAT, PC, IER;
 - извлекается вектор прерывания и загружается в программный счетчик (PC).
4. Выполнение подпрограммы обслуживания прерывания (ОП). DSP семейства C28x обрабатывает прерывания путем выполнения соответствующих подпрограмм обработки. Вектора прерываний (начальные адреса подпрограмм обработки) находятся в определенной области памяти программ BootROM – **BROM vectors**.

Система прерываний DSP TMS320F2812

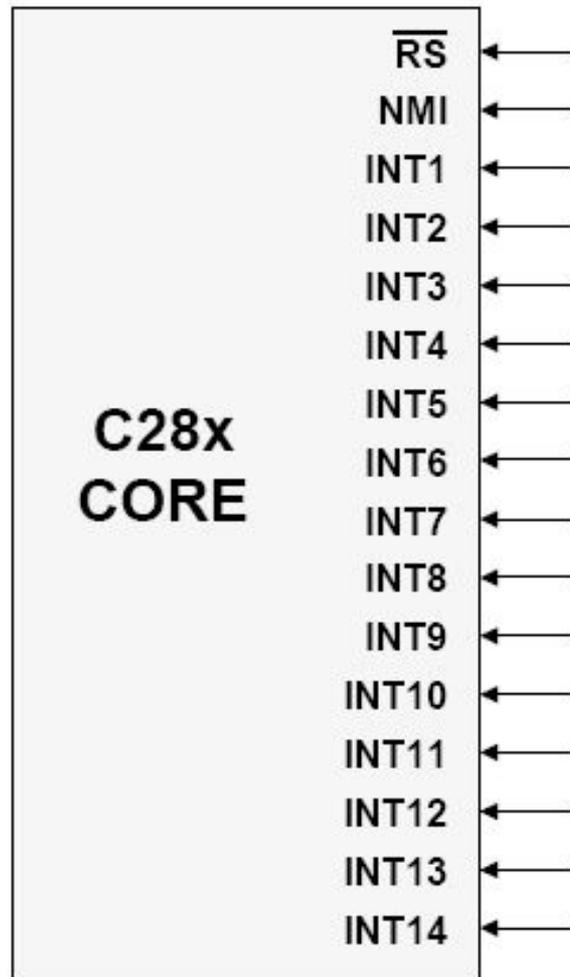


CSM: LO, L1
OTP, FLASH



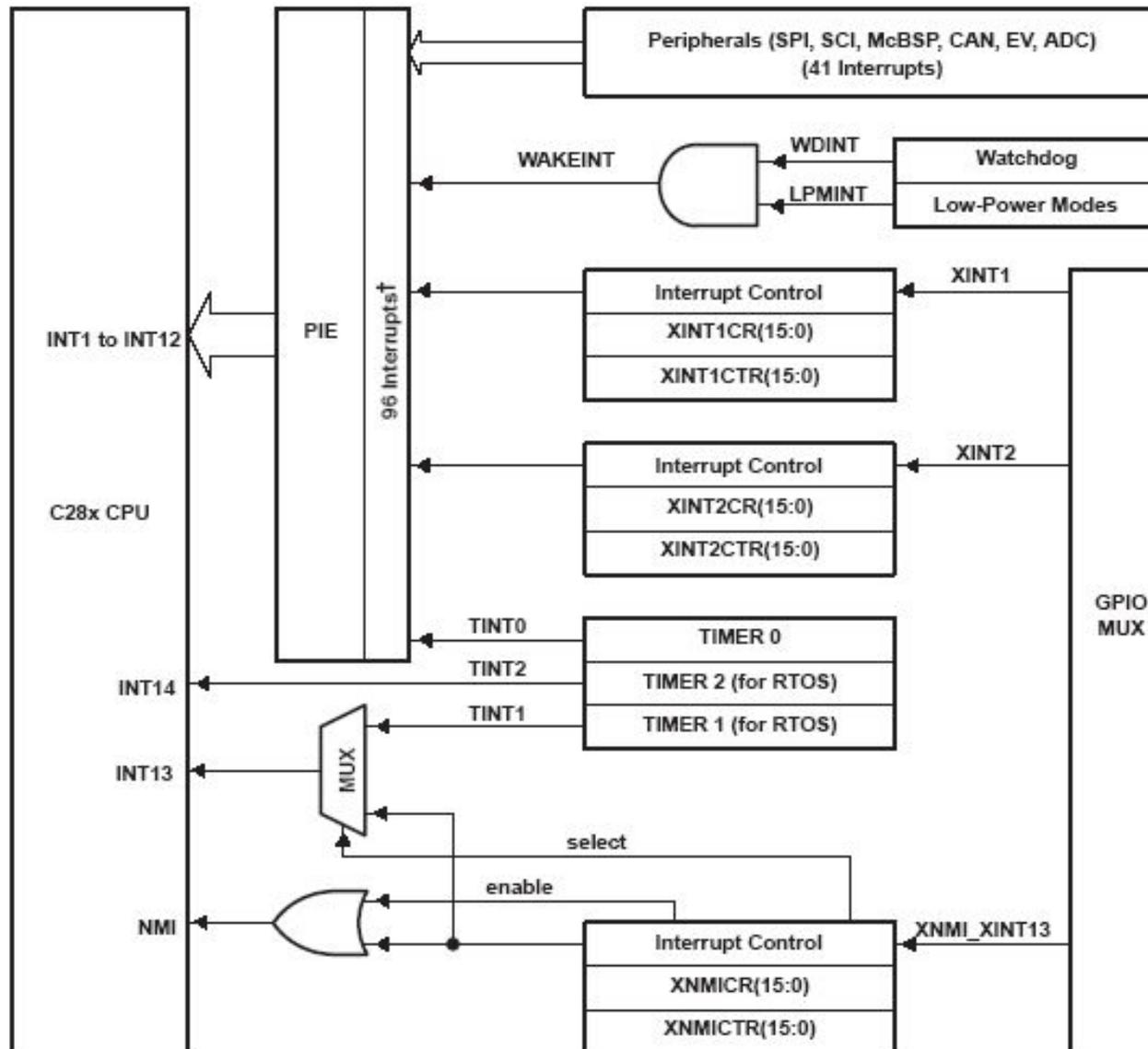
Система прерываний DSP TMS320F2812

Процессорное ядро DSP F2812 принимает сигналы по 16 линиям прерываний:



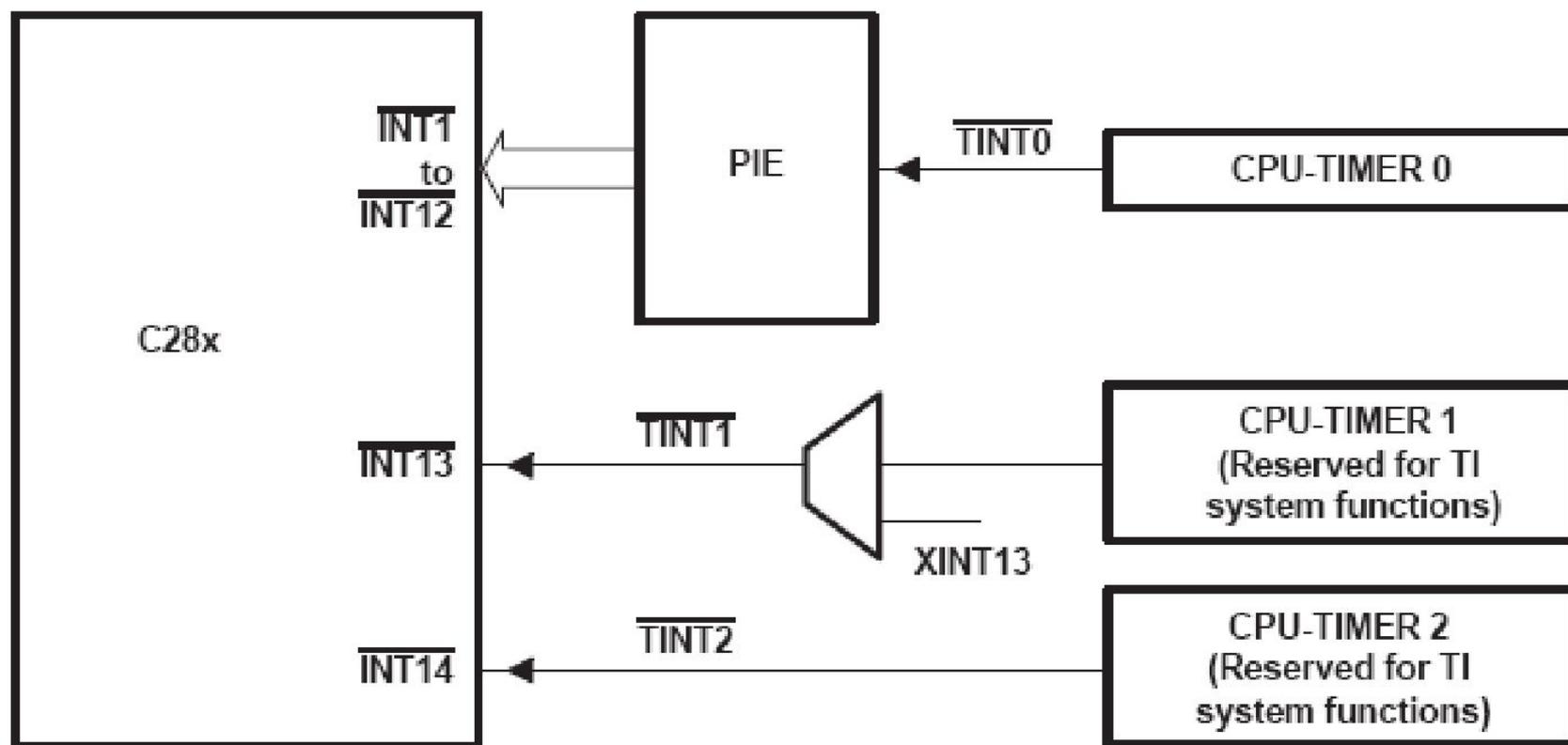
Система прерываний DSP TMS320F2812

Источники прерываний в DSP F2812:



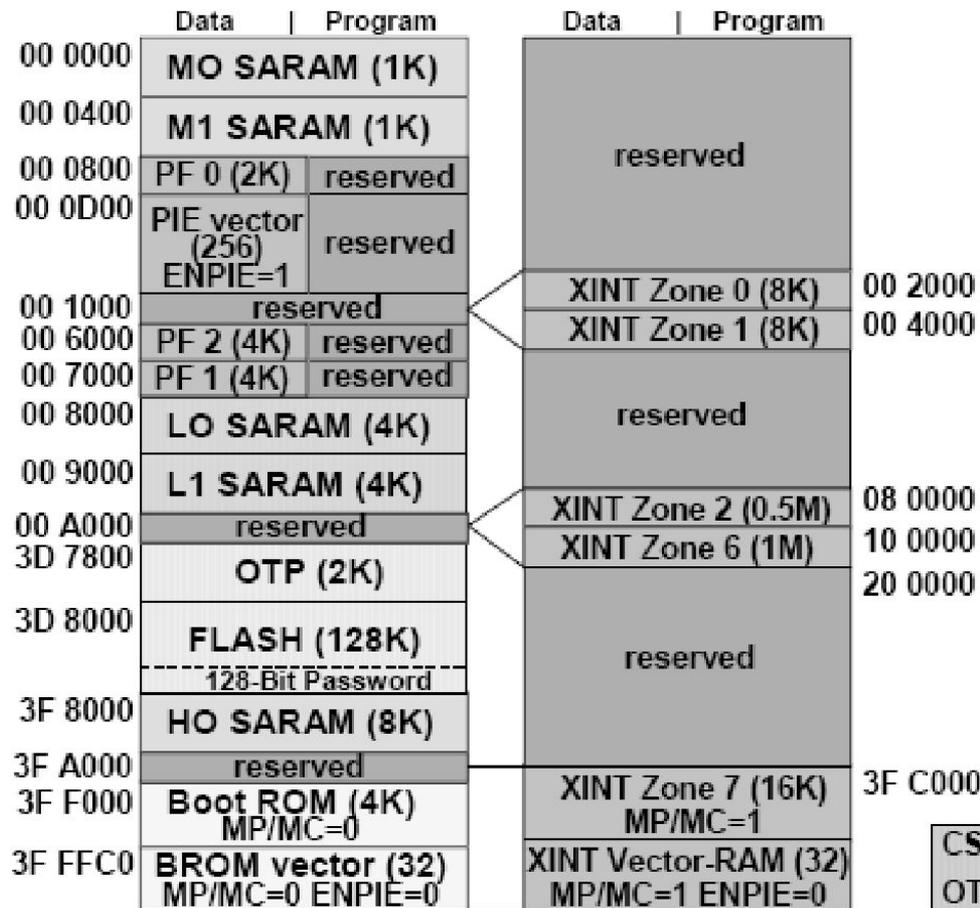
32-битные таймеры ядра ЦСП TMS320F28x

Сигналы прерываний, формируемые CPU-таймерами, связаны с прерываниями ядра следующим образом:



Система прерываний DSP TMS320F2812

DSP F2812 поддерживает 32 вектора CPU-прерываний, в том числе вектор начального сброса. Каждый вектор – это 22-битный начальный адрес подпрограммы ОП, который сохраняется в двух последовательных ячейках памяти программ области BROM vectors (16 бит в ячейке с младшим адресом и 6 бит в ячейке со старшим адресом).



CSM: LO, L1
OTP, FLASH

Система прерываний DSP TMS320F2812

Вектор	Адрес при VMAP=1	Аппаратный приоритет	Описание
RESET	3F FFC0	1 (высший)	нач. сброс DSP
INT1	3F FFC2	5	маск. прерывание 1
INT2	3F FFC4	6	маск. прерывание 2
INT3	3F FFC6	7	маск. прерывание 3
INT4	3F FFC8	8	маск. прерывание 4
INT5	3F FFCA	9	маск. прерывание 5
INT6	3F FFCC	10	маск. прерывание 6

Система прерываний DSP TMS320F2812

Вектор	Адрес при VMAP=1	Аппаратный приоритет	Описание
INT7	3F FFCE	11	маск. прерывание 7
INT8	3F FFD0	12	маск. прерывание 8
INT9	3F FFD2	13	маск. прерывание 9
INT10	3F FFD4	14	маск. прерывание 10
INT11	3F FFD6	15	маск. прерывание 11
INT12	3F FFD8	16	маск. прерывание 12
INT13	3F FFDA	17	маск. прерывание 13
INT14	3F FFDC	18	маск. прерывание 14
DLOGINT	3F FFDE	19 (низший)	маск. Data log - прерывание
RTOSINT	3F FFE0	4	маск. системное прерывание реального времени

Система прерываний DSP TMS320F2812

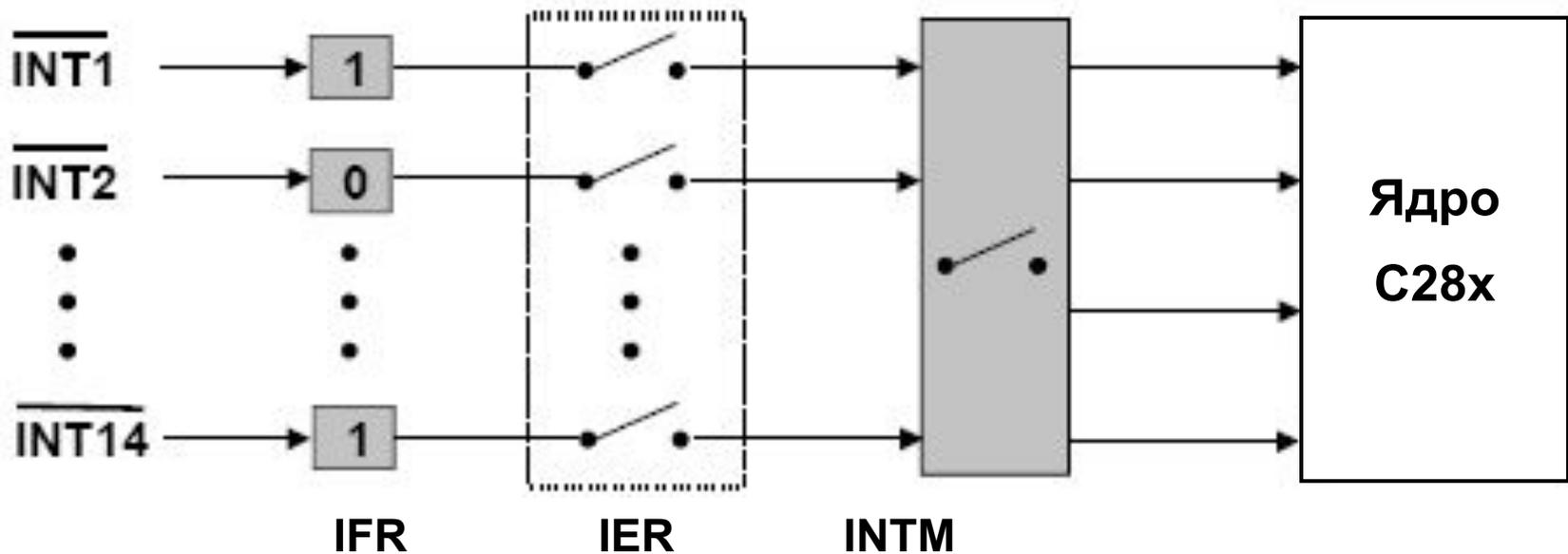
Вектор	Адрес при VMAP=1	Аппаратный приоритет	Описание
Reserved	3F FFE2	2	резерв
NMI	3F FFE4	3	немаск. прерывание
Illegal	3F FFE6	–	недопустимая инструкция
USER1	3F FFE8	–	программное прерывание
USER2	3F FFEA	–	программное прерывание
USER3	3F FFEC	–	программное прерывание
USER4	3F FFEE	–	программное прерывание
USER5	3F FFF0	–	программное прерывание

Система прерываний DSP TMS320F2812

Вектор	Адрес при VMAP=1	Аппаратный приоритет	Описание
USER6	3F FFF2	–	программное прерывание
USER7	3F FFF4	–	программное прерывание
USER8	3F FFF6	–	программное прерывание
USER9	3F FFF8	–	программное прерывание
USER10	3F FFFA	–	программное прерывание
USER11	3F FFFC	–	программное прерывание
USER12	3F FFFE	–	программное прерывание

Система прерываний DSP TMS320F2812

Общая структура обработки маскируемых прерываний ядра:



INTM=1: глобальное разрешение прерываний

INTM=0: глобальный запрет прерываний

Система прерываний DSP TMS320F2812

Когда определенный флаг регистра IFR устанавливается, это означает, что соответствующее прерывание будет перепроверяться и подтверждаться процессором. Входы CPU INT1...INT14 опрашиваются в каждом машинном цикле, при обнаружении прерывания соответствующий бит регистра IFR защелкивается в единичном состоянии, а после обслуживания прерывания – сбрасывается.

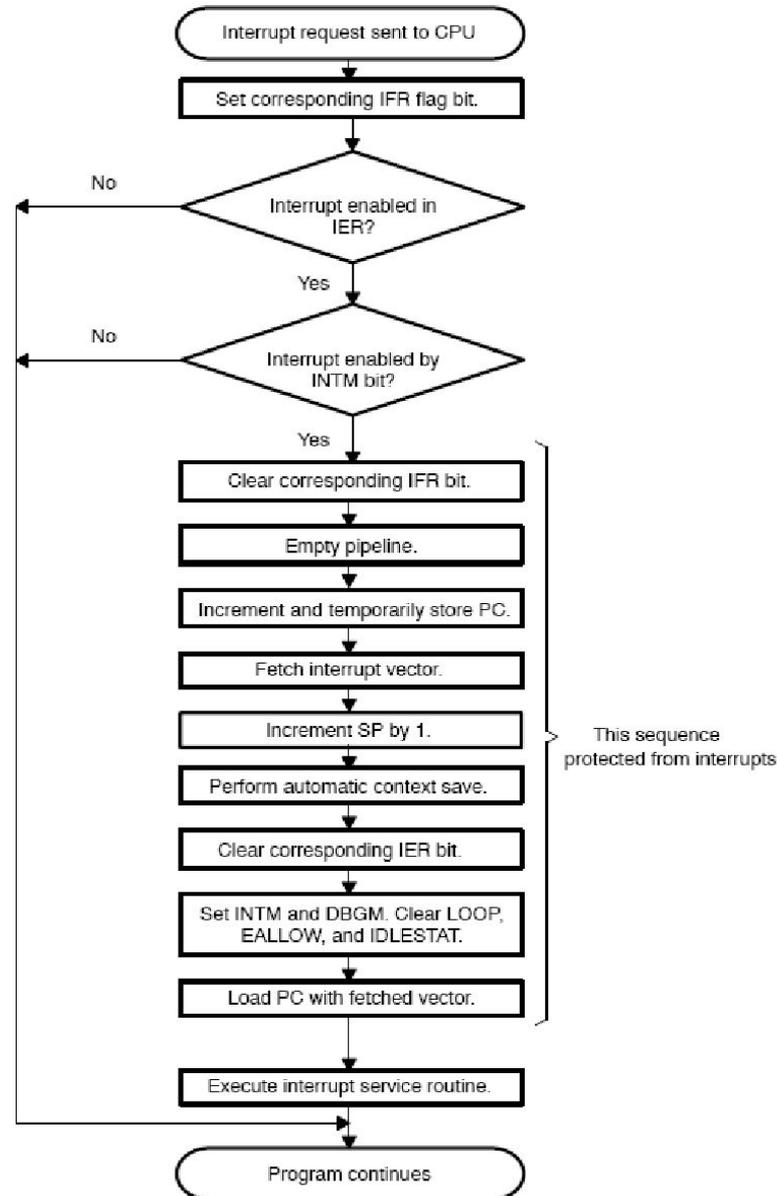
В регистре IER индивидуально разрешается или запрещается соответствующим битом определенное прерывание. Установка в 1 – разрешение прерывания, сброс в 0 – запрет.

15	14	13	12	11	10	9	8
RTOSINT	DLOGINT	INT14	INT13	INT12	INT11	INT10	INT9
R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
7	6	5	4	3	2	1	0
INT8	INT7	INT6	INT5	INT4	INT3	INT2	INT1
R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0

Когда аппаратное прерывание обслужено, или когда выполнена инструкция INTR, соответствующий бит IER сбрасывается.

Система прерываний DSP TMS320F2812

Стандартная процедура выполнения маскируемого прерывания:

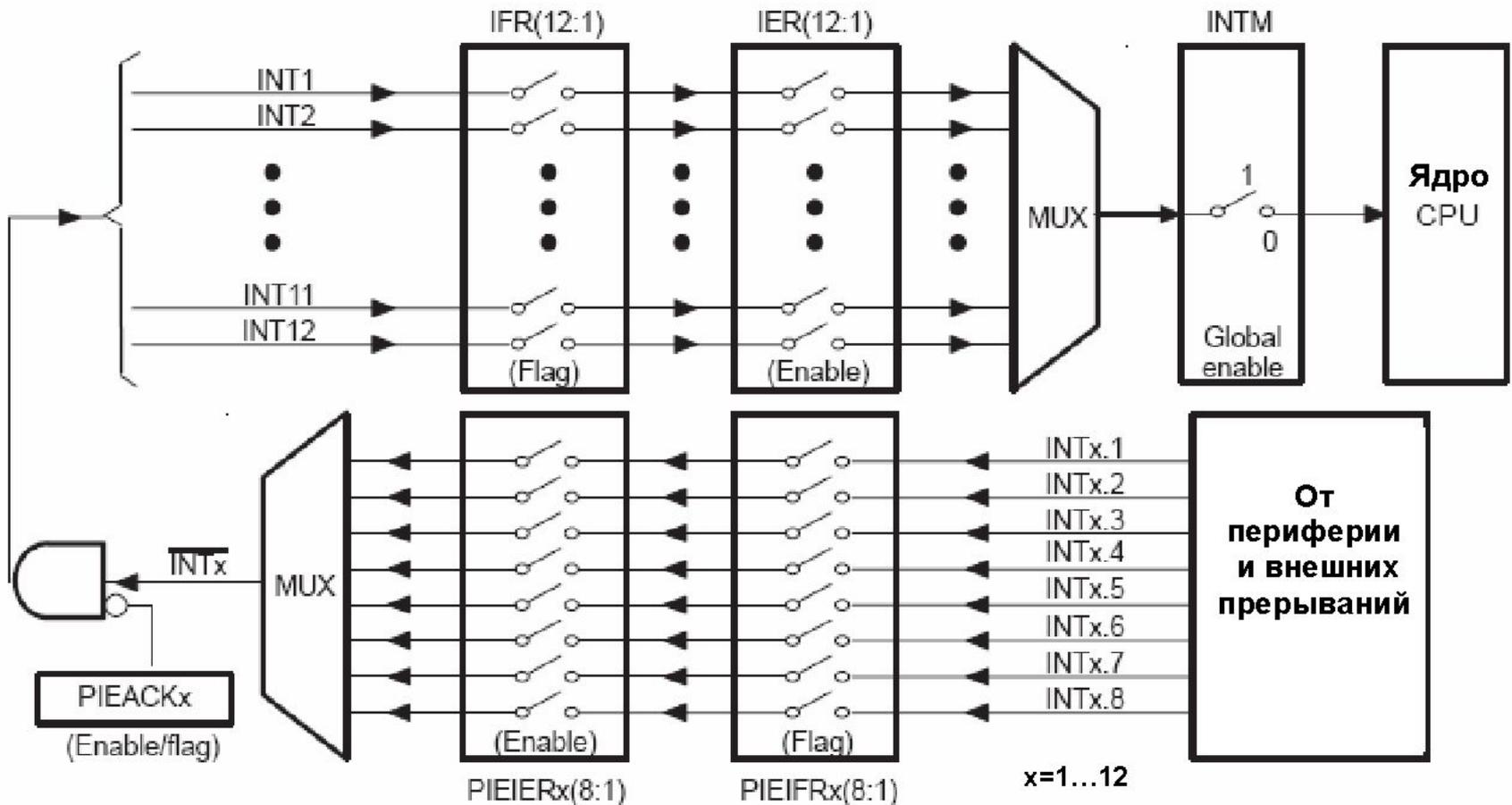


Система прерываний DSP TMS320F2812

В случае использования PIE-контроллера, таблица адресов векторов прерываний расширяется. PIE-контроллер может поддерживать 96 прерываний, которые сгруппированы в 12 групп по 8 прерываний.

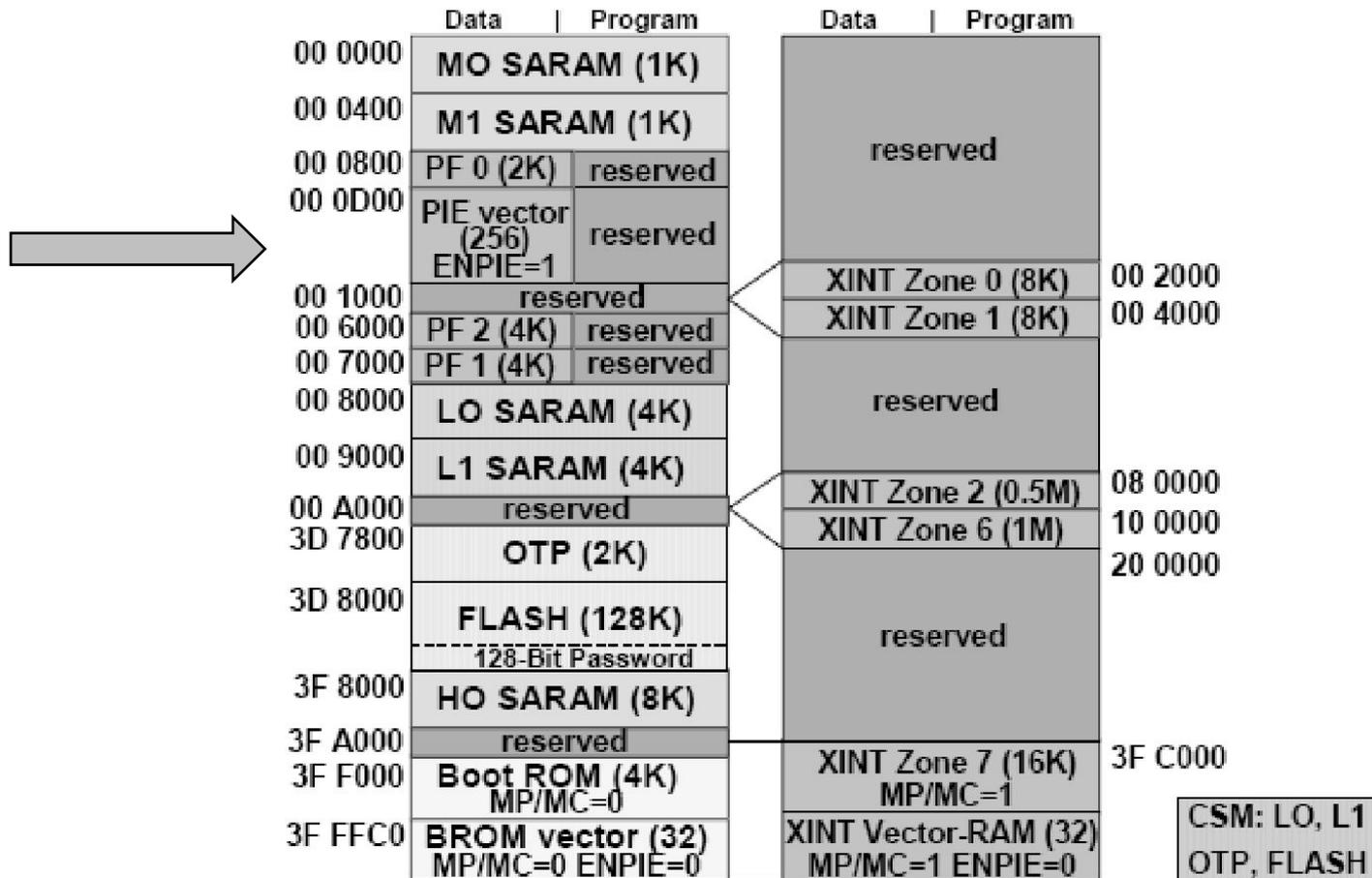
Система прерываний DSP TMS320F2812

Каждая группа (строка из 8 элементов) мультиплексируется в одно из прерываний ядра INT1...INT12:



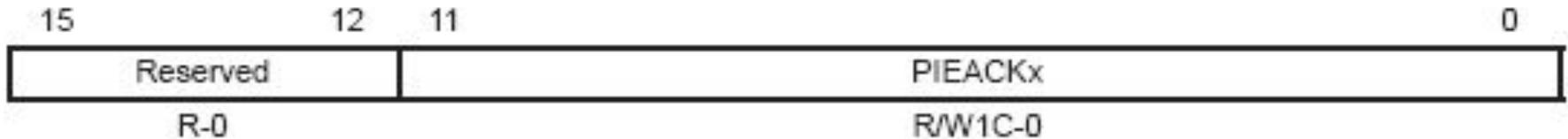
Система прерываний DSP TMS320F2812

Каждое из 96 прерываний поддерживается единственным вектором прерывания, размещенном в специально предназначенной области памяти данных – **PIE Vectors**.

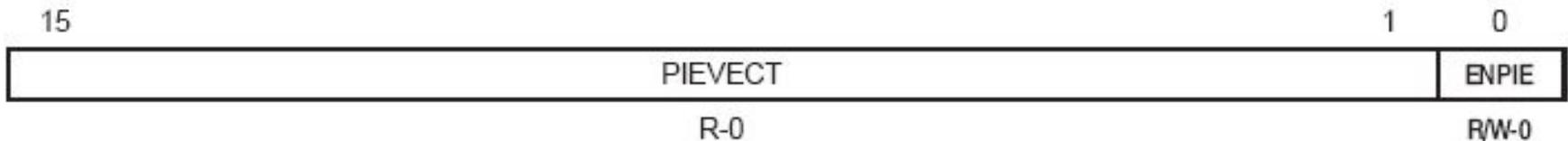


Система прерываний DSP TMS320F2812

Соответствующий бит в регистре подтверждения PIEACK (активный уровень - 0) определяет номер активного прерывания для CPU внутри группы. Формат регистра PIEACK (бит 0 соответствует прерыванию INT1, и т.д., бит 11 соответствует прерыванию INT12):



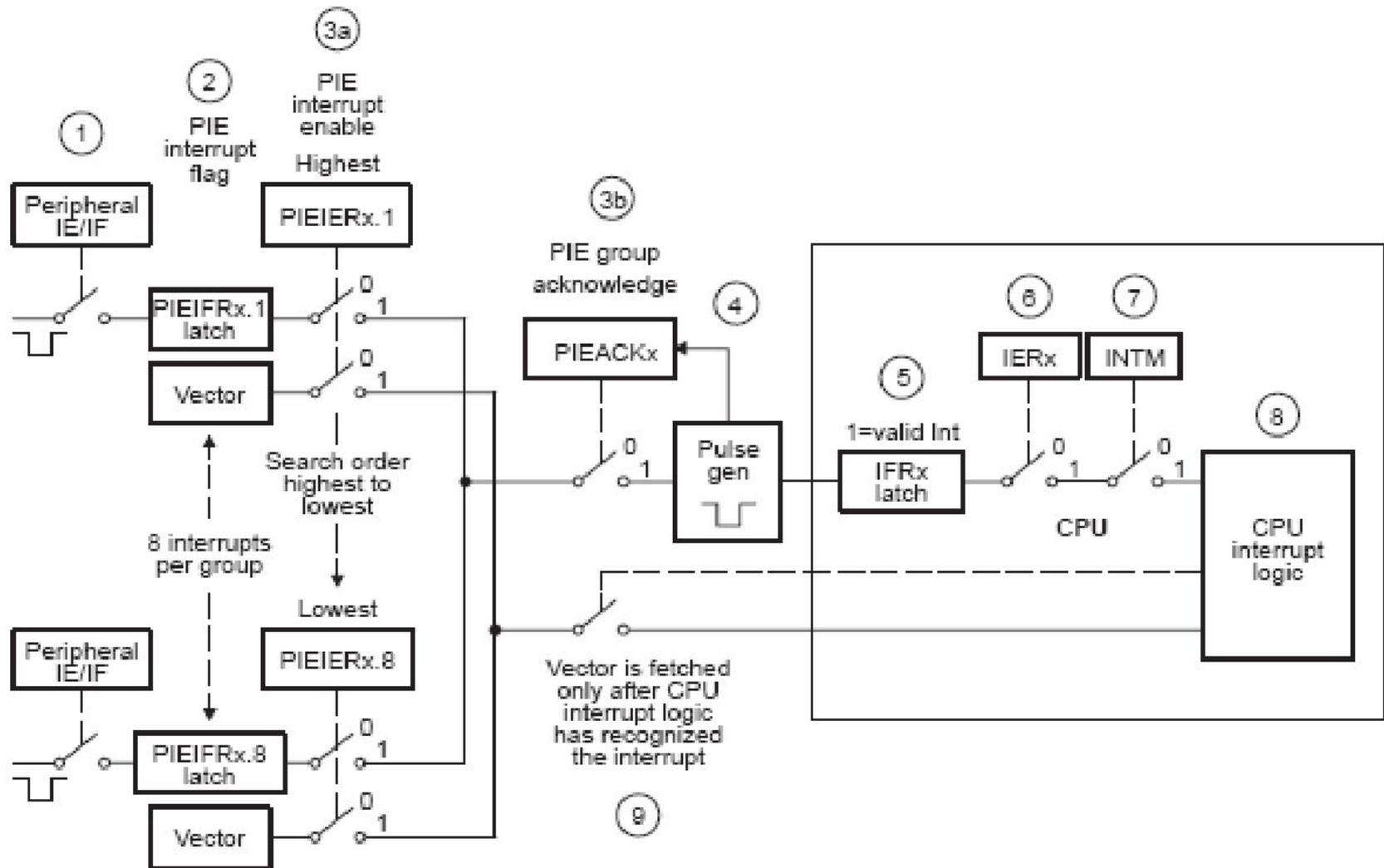
Формат регистра управления PIECTRL:



PIEVECT – эти биты показывают адрес в пределах таблицы векторов PIE vectors, из которой был извлечен вектор. Младший значащий бит игнорируется и показываются биты адреса от 1 до 15, что позволяет при чтении из регистра определить, какое прерывание генерировалось.

ENPIE – бит разрешения извлечения векторов из таблицы PIE-контроллера. Если ENPIE=1, все вектора извлекаются из таблицы векторов PIE (адреса 0x000D00... 0x000DFF). Если ENPIE=0, PIE-контроллер запрещен, и вектора извлекаются из таблицы CPU-векторов (BootRom, адреса 0x3F FFC0... 0x3F FFFF).

Система прерываний DSP TMS320F2812



Система прерываний DSP TMS320F2812

Полная процедура обработки прерываний при ENPIE=1:

шаг 1 – генерация прерывания от периферии;

шаг 2 – установка флага PIEIFR_{x.y} = 1;

шаг 3а – проверка одновременного наличия двух условий:
PIEIER_{x.y} = 1 и PIEACK_x=0;

шаг 3б – установка в «1» бита PIEACK_x для подтверждения прерывания от группы x;

шаг 4 – формирование импульса прерывания по линии INT_x на ядро (PIEACK_x продолжает оставаться в единичном состоянии и требует программного сброса для возможности приема прерывания ядром по линии INT_x в дальнейшем);

шаг 5 – установка флага IFR_x = 1;

шаг 6 – проверка условия IER_x = 1;

шаг 7 – проверка условия INTM = 1, подготовка адреса возврата и данных к сохранению в стеке;

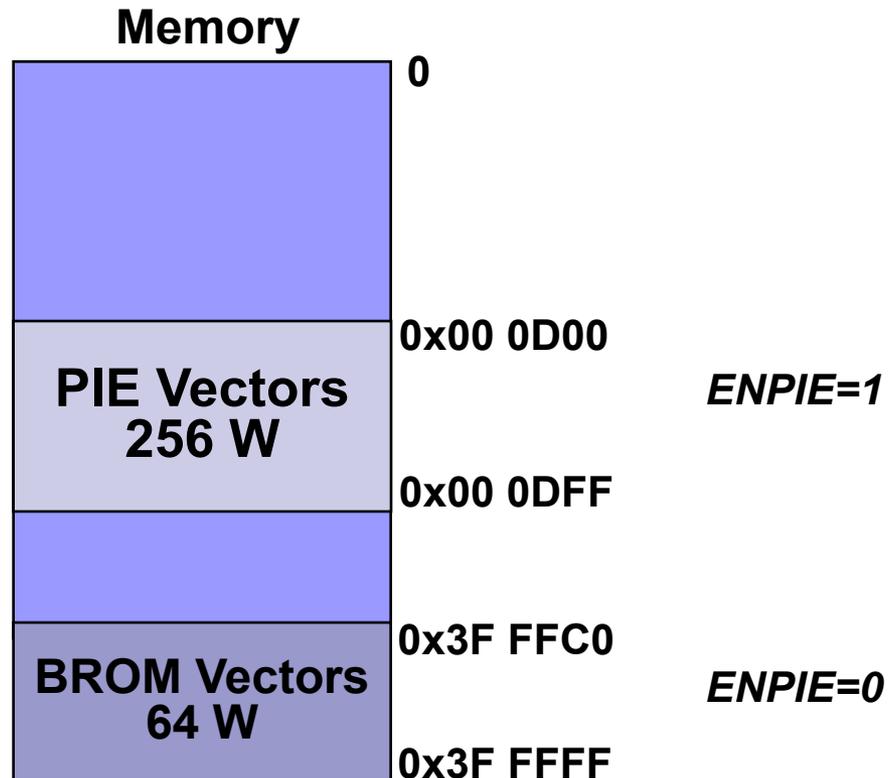
шаг 8 – процессор определяет адрес вектора прерывания в области PIE Vector Mapping (адреса с 0x00 0D02 по 0x00 0D1C);

шаг 9 – процессор определяет адрес вектора прерывания в области PIE Vector Mapping с учетом текущего значения регистров PIEIER и PIEIFR (адреса с 0x00 0D40 по 0x00 0DFE).

Номер шага равен номеру машинного цикла.

Система прерываний DSP TMS320F2812

Таблица векторов PIE-контроллера используется для хранения начальных адресов подпрограмм ОП (векторов) для каждого прерывания, причем существует единственный вектор на прерывание, включая все мультиплексируемые и немultipлексируемые прерывания. Таблица векторов PIE-контроллера представляет собой блок размером 256 слов в области SARAM, которая имеет неопределенные значения после начального сброса DSP.



Система прерываний DSP TMS320F2812

Таблица векторов PIE-контроллера при ENPIE=1:

Имя вектора	Адрес	Описание
Not used	0x00 0D00	Вектор сброса
INT1	0x00 0D02	INT1 (неактивен)
INT12	0x00 0D18	INT12 (неактивен)
INT13	0x00 0D1A	Вектор
INT14	0x00 0D1C	Вектор
DataLog	0x00 0D1D	Вектор Data
USER12	0x00 0D3E	Определяемое
INT1.1	0x00 0D40	Вектор PIEINT1.1
INT1.8	0x00 0D4E	Вектор PIEINT1.8
INT12.1	0x00 0DF0	Вектор
INT12.8	0x00 0DFE	Вектор