

ОСНОВИ МІКРО- ТА НАНОЕЛЕКТРОНІКИ

Лекція 01

Вступ

Мікро- і наноелектроніка

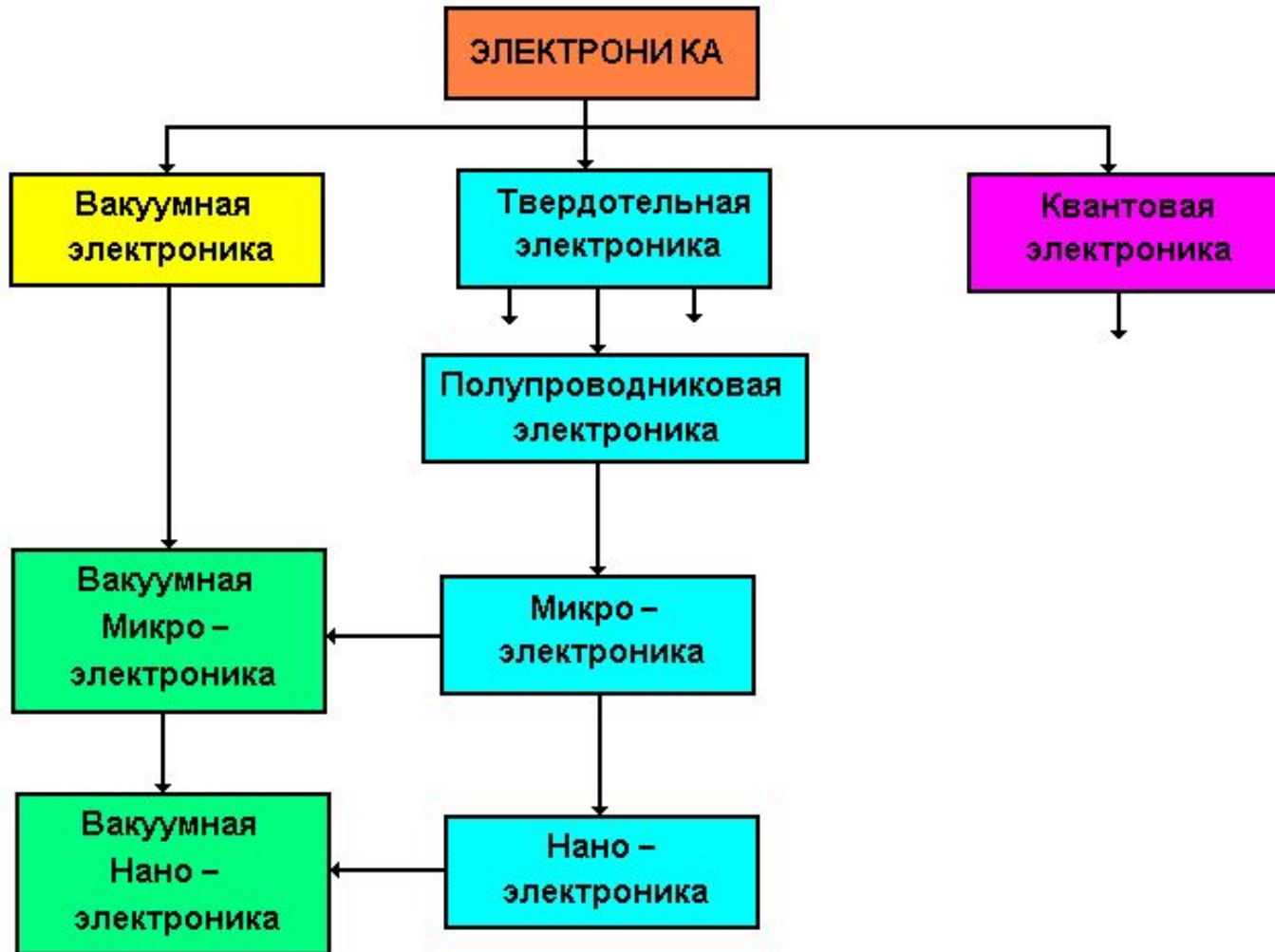
Анатолій Євтух

*Інститут високих технологій
Київського національного університету імені Тараса Шевченка*

Предмет наукових досліджень електроніки-

вивчення законів взаємодії електронів та інших заряджених частинок з електромагнітними полями і розробка методів створення електронних приладів, в яких ця взаємодія використовується для перетворення електромагнітної енергії з метою передачі, обробки і зберігання інформації, автоматизації виробничих процесів, створення енергетичних пристроїв, контрольно-виміральної апаратури, засобів наукового експерименту та ін.

Електроніка



Мікро- та нано

Мікро- $100 \text{ мкм} \geq L \geq 1 \text{ мкм}$

СубМікро- $1 \text{ мкм} \geq L \geq 0,1 \text{ мкм}$

Нано- $100 \text{ нм} \geq L \geq 1 \text{ нм}$

СубНано- $1 \text{ нм} \geq L \geq 0 \text{ нм}$

Вакуумна електроніка

1. Електронна емісія.
2. Формування потоків електронів, іонів, керування цими потоками.
3. Формування електромагнітних полів за допомогою резонатора, затримуючих систем, пристроїв вводу-виводу енергії.
4. Катодолюмінесценція.
5. Фізика і техніка високого вакууму (отримання, зберігання і виміри).
6. Теплофізичні процеси, пов'язані з технологією виготовлення і роботою електронних приладів.
7. Фізико-хімічні процеси на поверхні електродів і ізоляторів.
8. Технологія обробки поверхні в тому числі електронної, іонної та лазерної обробки.
9. Отримання і підтримка оптимального складу і тиску газів в газорозрядних приладах та ін.

Твердотільна електроніка

1. Вивчення властивостей твердотільних матеріалів (напівпровідникових, діелектричних, магнітних та ін.), впливу на ці властивості домішок і особливостей структури матеріалу.
2. Вивчення властивостей поверхонь і границь розділу між шарами різних матеріалів.
3. Створення в кристалі методами епітаксії, дифузії, іонної імплантації та ін. областей з різними типами провідності.
4. Формування методами плазмового травлення, оптичної, електронної та рентгенівської літографії діелектричних і металічних плівок на напівпровідникових матеріалах.
5. Створення гетеропереходів і багатошарових структур.
6. Дослідження властивостей динамічних неоднорідностей.
7. Створення функціональних пристроїв мікронних, субмікронних і нанорозмірів, а також способів вимірювання їх параметрів.

Напівпровідникова електроніка

Основний напрям твердотільної електроніки — напівпровідникова електроніка зв'язана з розробкою і виготовленням різних видів напівпровідникових приладів: діодів, транзисторів (біполярних і польових), тиристорів, аналогових і цифрових ІС різного ступеню інтеграції, оптоелектронних приладів (світловипромінюючих діодів, фотодіодів, фототранзисторів, оптронів, світлодіодних і фотодіодних матриць).

Квантова електроніка

1. Розробка методів і пристроїв підсилення і генерації електромагнітних коливань на основі ефекту змушеного випромінення атомів, молекул, і твердих тіл.
 2. Створення оптичних квантових генераторів (лазерів).
 3. Створення квантових підсилювачів.
 4. Створення молекулярних генераторів.
- та ін.

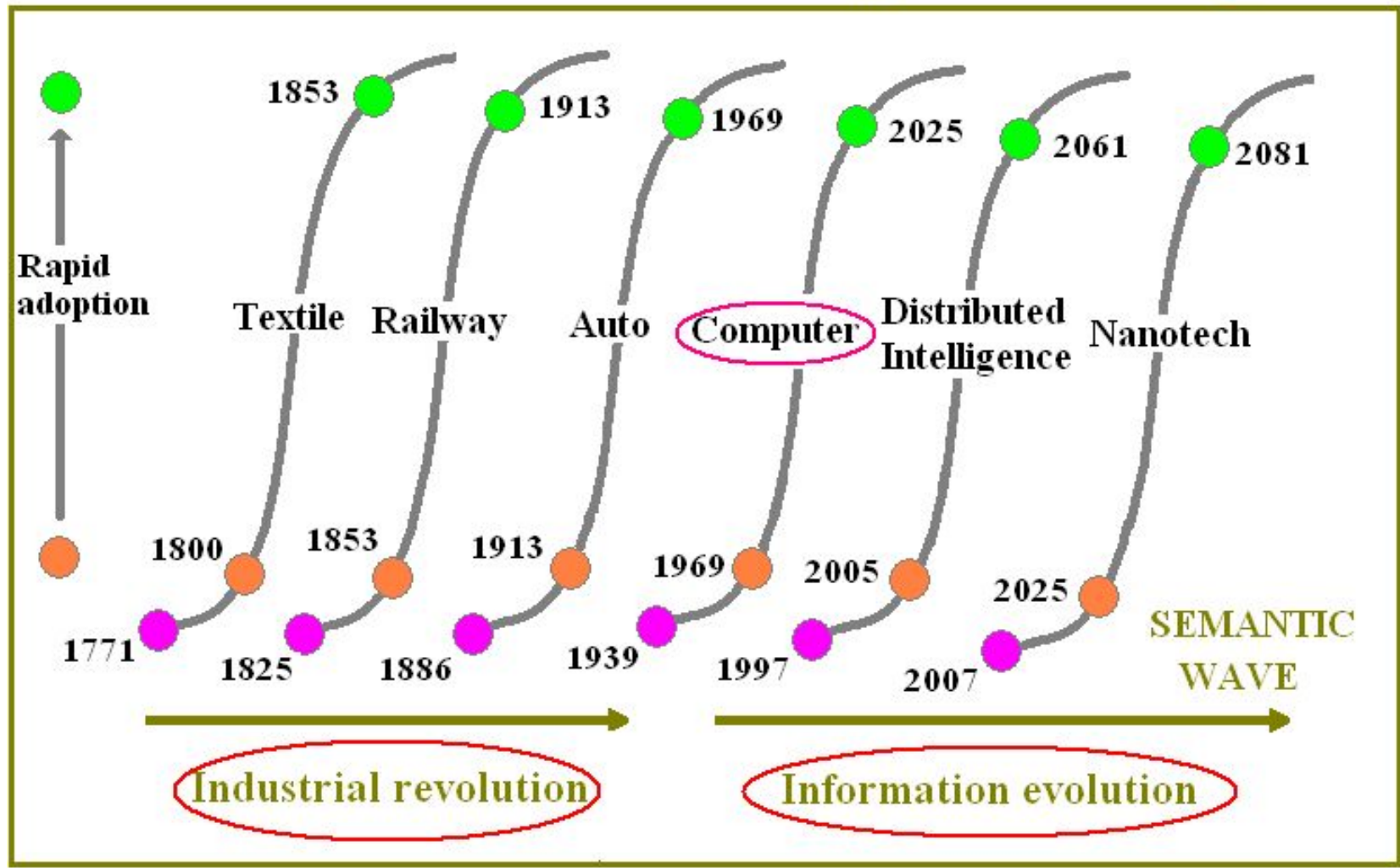
Технологія електронних приладів

1. Групове виробництво.
2. Електронне матеріалознавство.
3. Електронне машинобудування.
4. Клас чистоти.

Глибоке проникнення електроніки в життя людини

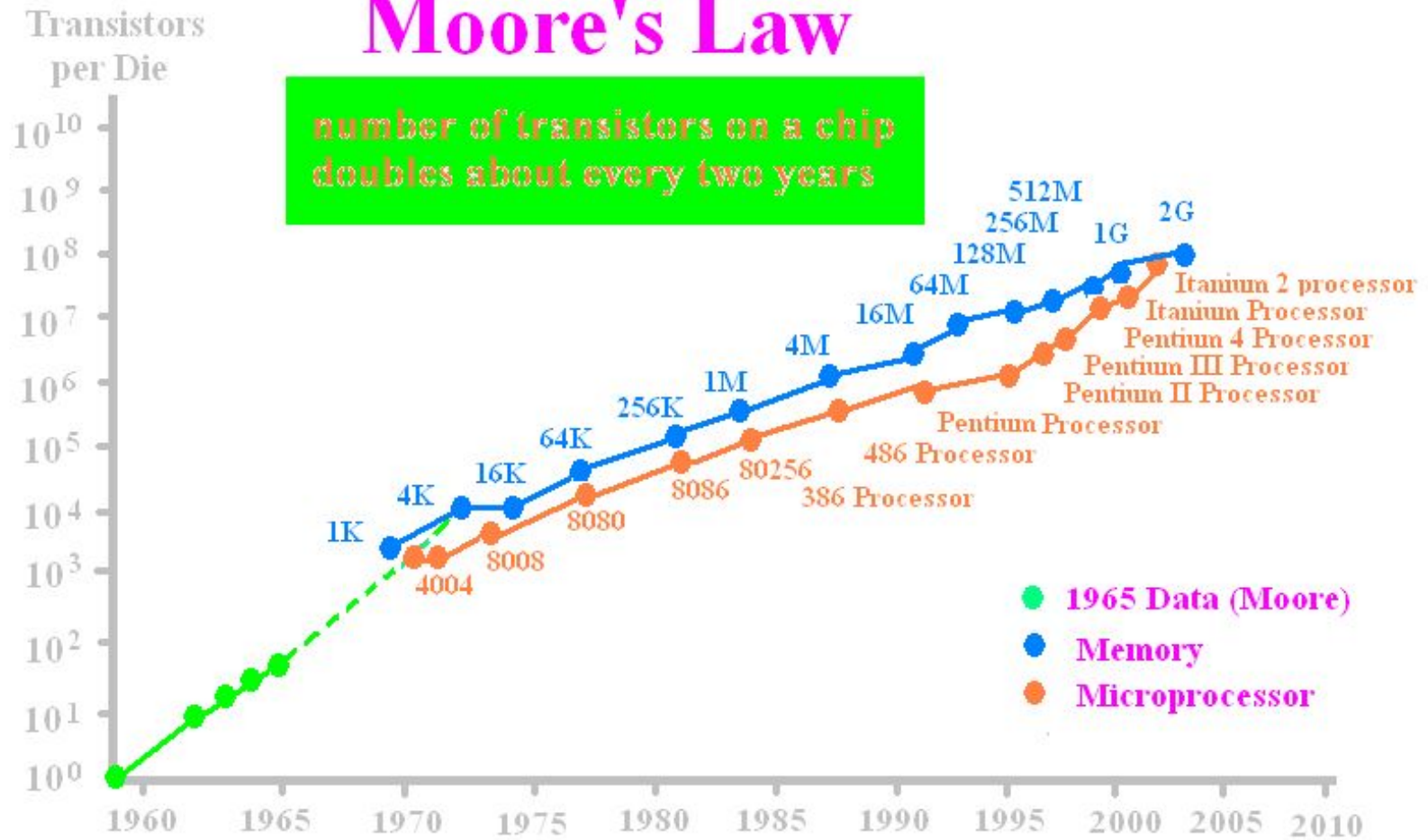
1. Радіо.
 2. Телебачення.
 3. Компютер.
 4. Інтернет.
 5. Мобільний телефон.
 6. Інтелектуальні сенсори.
 7. Літаки, супутники, автомобілі.
- і багато-багато ін.

Evolution curves of some major technologies



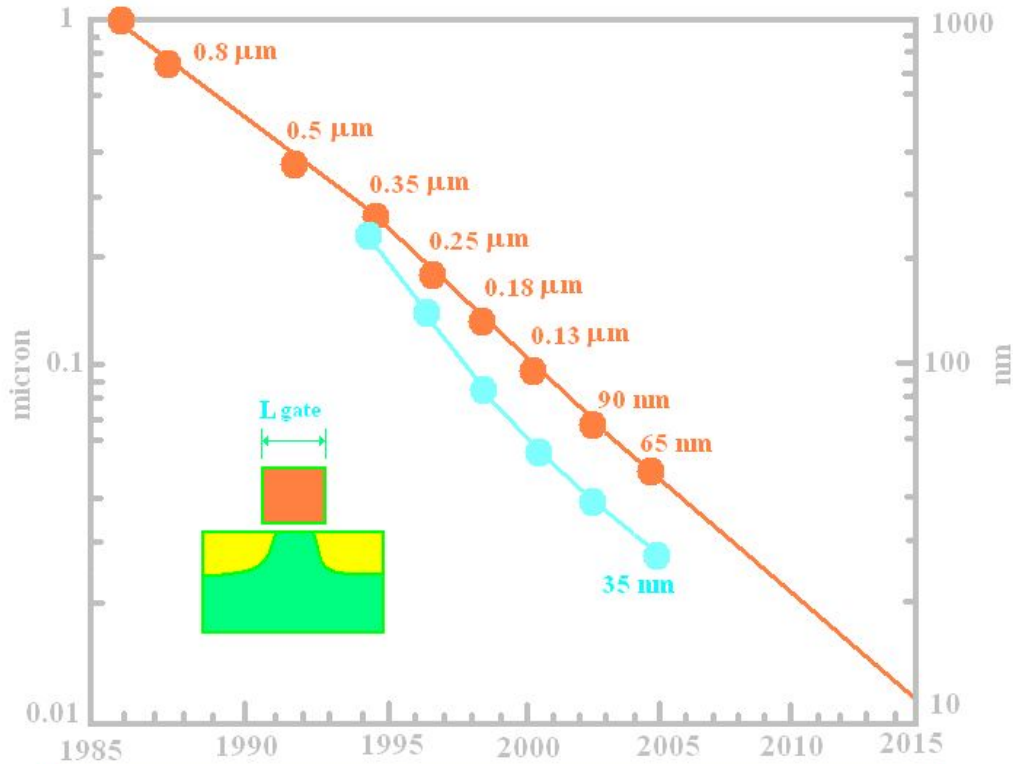
Moore's Law

number of transistors on a chip doubles about every two years



"I knew the transistor was important, but I never foresaw the revolution in electronics it would bring"Bardeen

Feature Size Scaling



Transistor gate length is smaller than other features for improved performance and reduced power

Process Name	P1262	P1264	P1266	P1268
Lithography	90 nm	65 nm	45 nm	32 nm
1st production	2003	2005	2007	2009

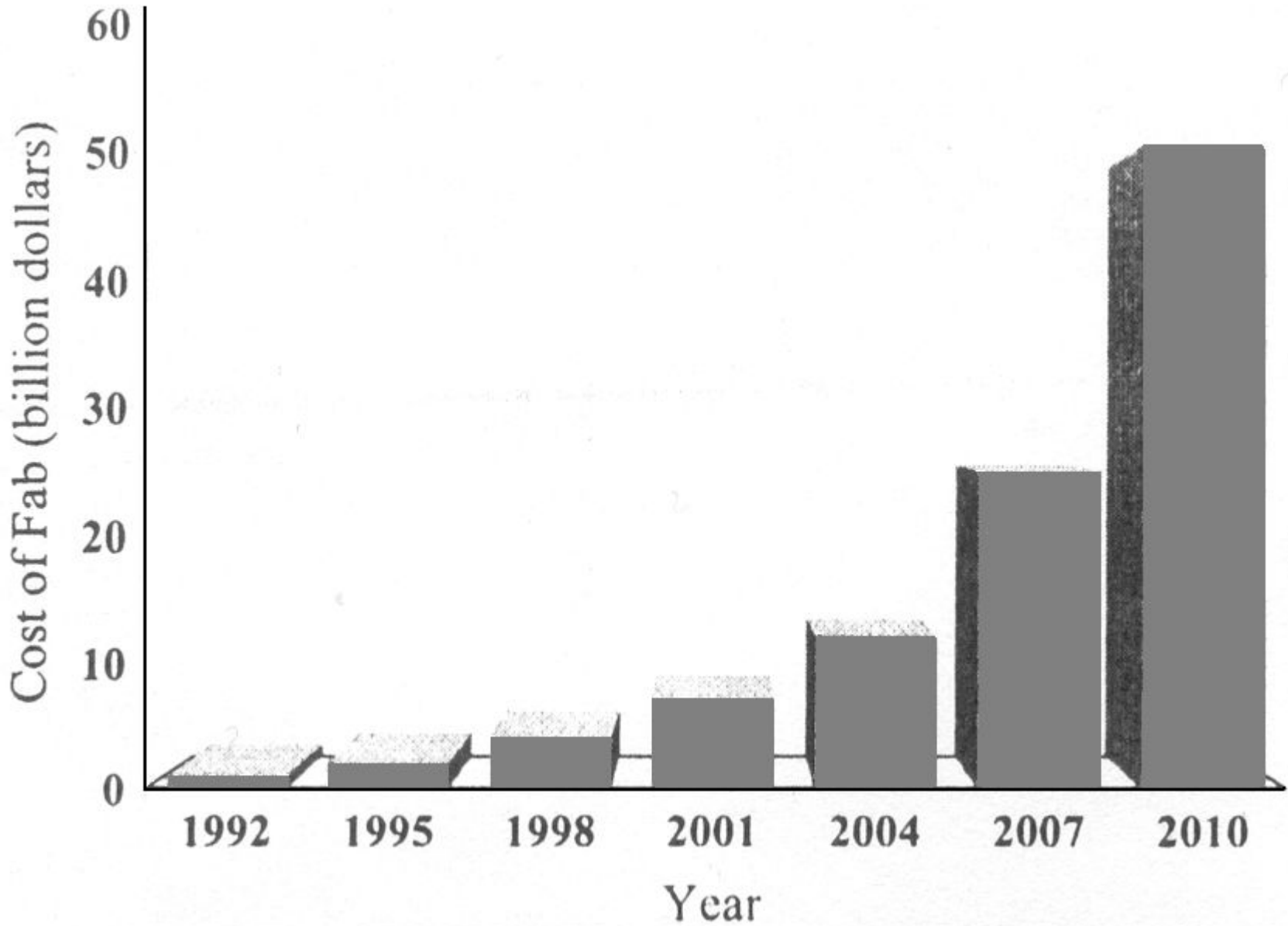
Moore's law continues!

For transistor size <20 nm: end of "Moore's law" is predicted.

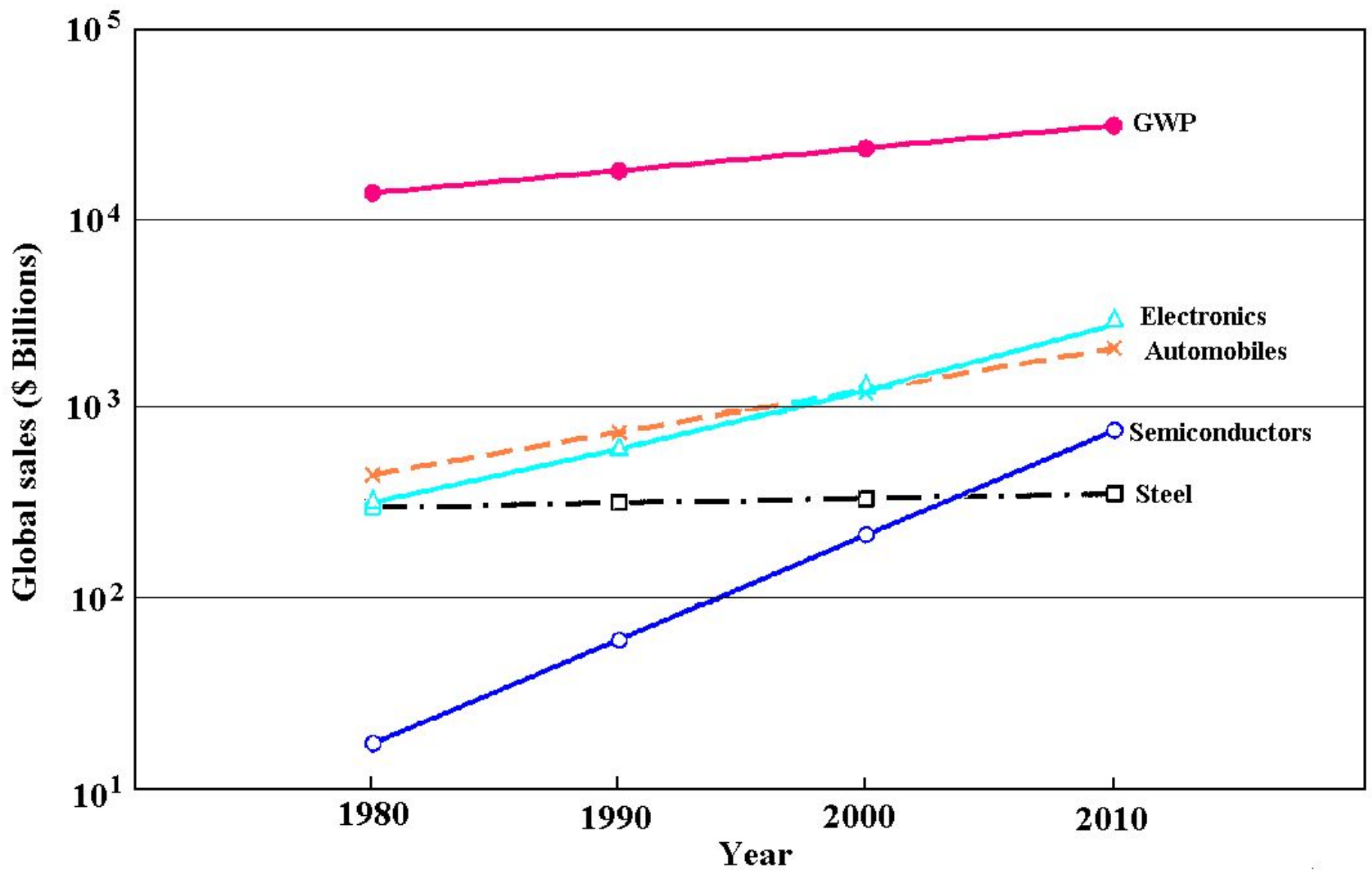
This is because below 20 nm physics of transistors indicates an unacceptable power dissipation.

Therefore new technology need to be explored for making electronic devices in the nanometer scale:

Molecule-based electronics is one such possible solution (size 0.5 - 2.5 nm).

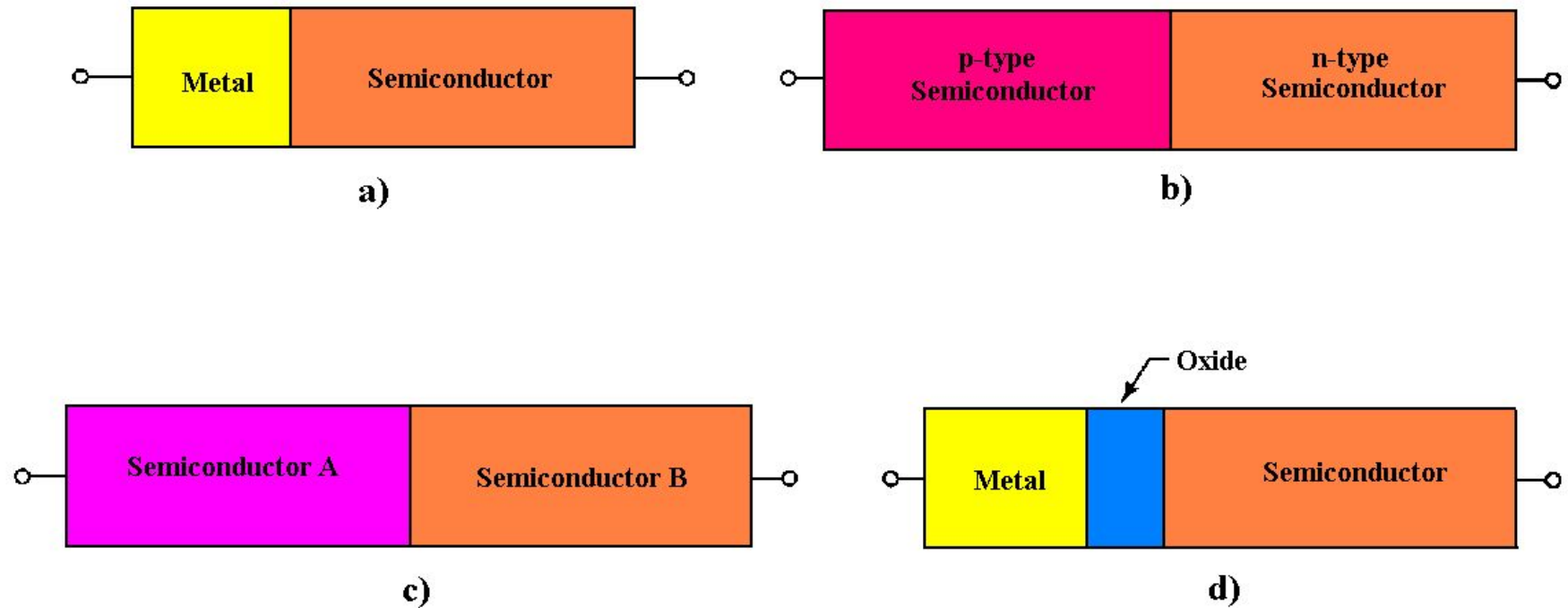


Fabrication plant cost as a function of year. Notice the tremendous cost projected by the year 2010.



Gross world product (GWP) and sales volumes of the electronics, automobile, semiconductor, and steel industries from 1980 to 2000 and projected to 2010

Device Building Blocks



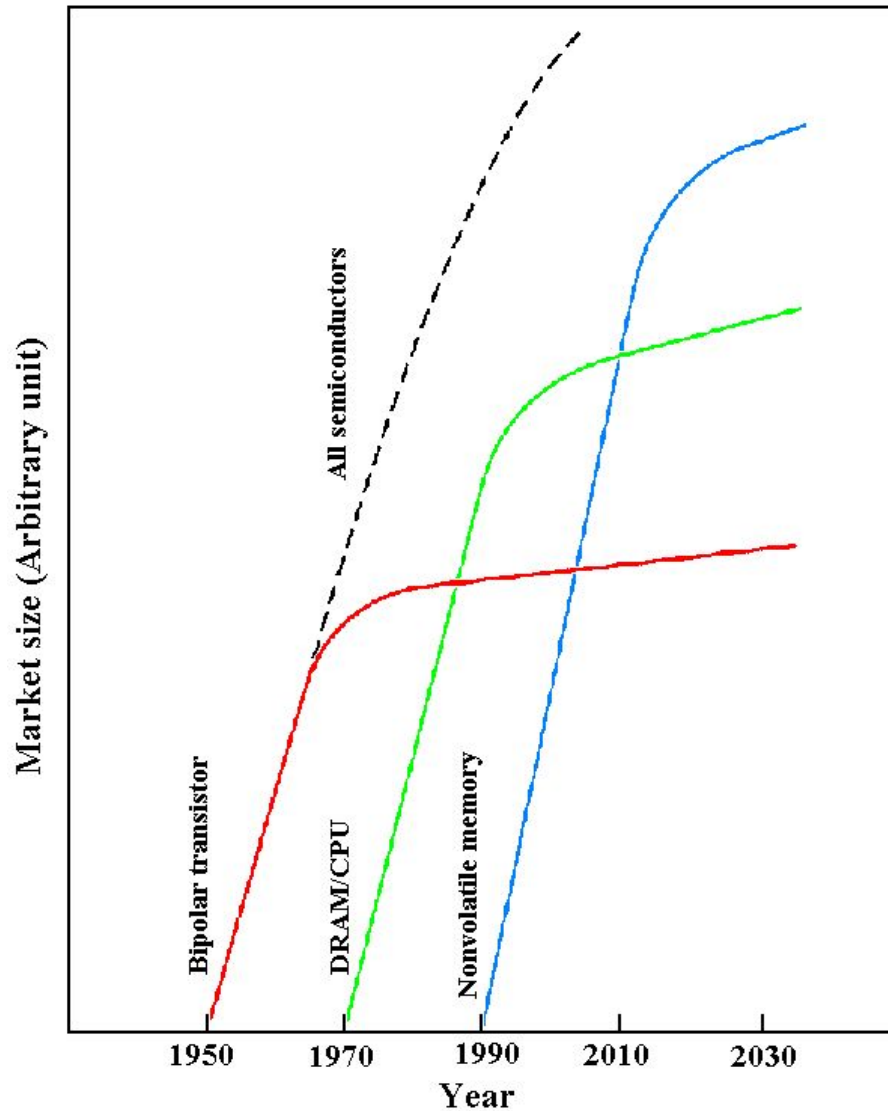
Basic device building blocks. (a) Metal-semiconductor interface; (b) p-n junction; (c) heterojunction interface; and (d) metal-oxide-semiconductor structure.

Major Semiconductor Devices (20)

Year	Semiconductor Device	Author(s)/Inventor(s)
1874	Metal-semiconductor contact	Braun
1907	Light emitting diode	Round
1947	Bipolar transistor	Bardeen, Brattain, and Shockley
1949	p-n junction	Shockley
1952	Thyristor	Ebers
1954	Solar cell	Chapin, Fuller, and Pearson
1957	Heterojunction bipolar transistor	Kroemer
1958	Tunnel diode	Esaki
1960	MOSFET	Kahng and Atalla
1962	Laser	Hall et al.
1963	Heterostructure laser	Kroemer, Alferov and Kazarinov
1963	Transferred-electron diode	Gunn
1965	IMPATT diode	Johnston, DeLoach, and Cohen
1966	MESFET	Mead
1967	Nonvolatile semiconductor memory	Kahng and Sze
1970	Charge-coupled device	Boyle and Smith
1974	Resonant tunneling diode	Chang, Esaki, and Tsu
1980	MODFET	Mimura et al.
1994	Room-temperature single-electron memory cell	Yano et al.
2001	20 nm MOSFET	Chau

Key Semiconductor Technologies (21)

Year	Technology	Author(s)/Inventor(s)
1918	Czochralski crystal growth	Czochralski
1925	Bridgman crystal growth	Bridgman
1952	III-V compounds	Welker
1952	Diffusion	Pfann
1957	Lithographic photoresist	Andrus
1957	Oxide masking	Frosch and Derrick
1957	Epitaxial CVD growth	Sheftal, Kokorish, and Krasilov
1958	Ion implantation	Shockley
1959	Hybrid integrated circuit	Kilby
1959	Monolithic integrated circuit	Noyce
1960	Planar process	Hoerni
1963	CMOS	Wanlass and Sah
1967	DRAM	Dennard
1969	Polysilicon self-aligned gate	Kerwin, Klein, and Sarace
1969	MOCVD	Manasevit and Simpson
1971	Dry etching	Irving, Lemons, and Bobos
1971	Molecular beam epitaxy	Cho
1971	Microprocessor (4004)	Hoff et al.
1982	Trench isolation	Rung, Momose, and Nagakubo
1989	Chemical mechanical polishing	Davari et al.
1993	Copper interconnect	Paraszczak et al.



Growth curves for different technology drivers

THANK YOU!