

# Лекция 8

## Универсальный синхронно- асинхронный приемопередатчик USART

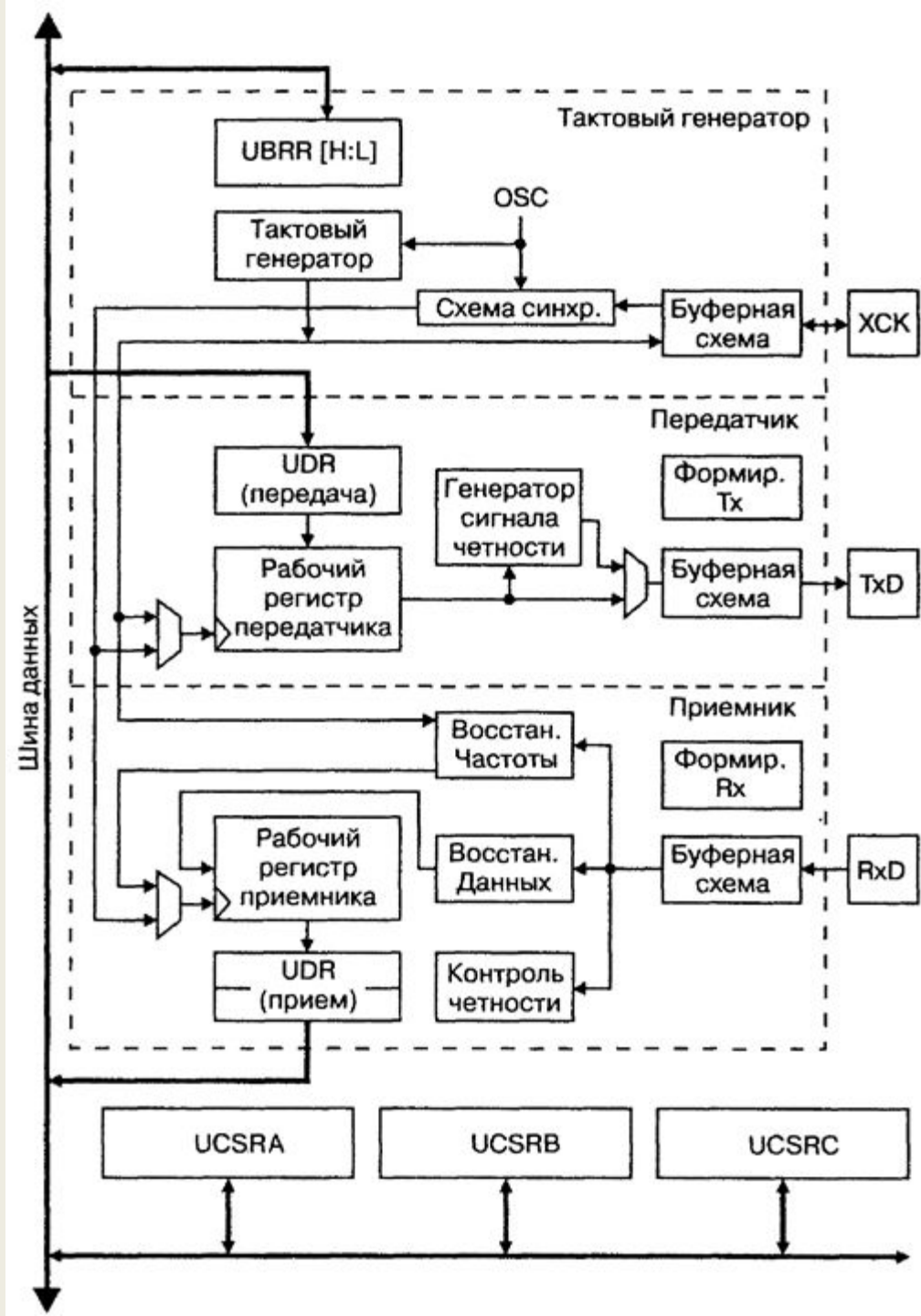


Рис. 1 – Функциональная схема USART

# Модуль USART

Модуль USART может использовать следующие выводы МК:

PD0 (RXD) – вход данных

PD1 (TXD) – выход данных

PD2 (XCK) – вход внешнего тактового сигнала

Модуль USART может формировать запросы на следующие прерывания:

USART0, RX – прием модулем USART завершен

USART0, UDRE – регистр данных модуля USART пуст

USART0, TX – передача модулем USART завершена

Модуль USART содержит следующие регистры ввода/вывода:

UDR – регистр данных (физически разные регистры для приемника и передатчика по одному адресу)

UBRRH:UBRRL – регистр скорости передачи

UCSRA, UCSRB, UCSRC – регистры статуса и управления модулем USART

# Модуль USART

Номер бита	7	6	5	4	3	2	1	0	
	RXC	TXC	UDRE	FE	DOR	UPE	U2X	MPCM	UCSRA
Чтение(R)/Запись(W)	R	R/W	R	R	R	R	R/W	R/W	
Начальное значение	0	0	1	0	0	0	0	0	

- **Бит 7 — RXC:** Флаг завершения приема USART. Этот флаг устанавливается в единицу, если в буфере приемника есть непрочитанные данные, и очищается, когда буфер приемника пуст.
- **Бит 6 — TXC:** Флаг завершения передачи USART. Этот флаг устанавливается в том случае, если очередной кадр в сдвиговом регистре передатчика был полностью передан, а в буфере передатчика (UDR) нет никаких новых данных, предназначенных для передачи.
- **Бит 5 — UDRE:** Флаг «Регистр данных USART пуст». Флаг UDRE указывает, готов ли буфер передачи (UDR) принять новые данные. Если UDRE установлен в единицу, то буфер пуст, а значит готов к записи новых данных.
- **Бит 4 — FE:** Флаг ошибки кадрирования. Этот бит устанавливается в единицу, если очередная принятая посылка в буфере имеет ошибку кадрирования, то есть если первый стоповый бит очередной посылки в буфере приема оказался нулевым.
- **Бит 3 — DOR:** Флаг переполнения. Этот флаг устанавливается в том случае, если обнаружено переполнение данных. Переполненные данных происходит в том случае, когда буфер приема полон (содержит две посылки), в приемном сдвиговом регистре находится еще одна посылка и обнаружен новый стартовый бит.
- **Бит 2 — UPE:** Флаг ошибки контроля четности USART. Этот флаг устанавливается в том случае, если очередное слово данных, находящееся в приемном буфере, имеет ошибку четности и проверка четности в момент приема этого слова была разрешена (UPM1 = 1).
- **Бит 1 — U2X:** Удвоение скорости обмена. Этот бит используется только в асинхронном режиме работы. При установке этого бита в единицу уменьшается коэффициент деления делителя в формирователе скорости обмена с 16 до 8, что приводит к удвоению скорости передачи (приема) информации.
- **Бит 0 — MPCM:** Режим мультипроцессорного обмена. Этот бит включает режим мультипроцессорного обмена. Если бит MPCM установлен в единицу, все входящие кадры, полученные приемником USART и не являющиеся адресом, будут игнорироваться. Установка бита MPCM не затрагивает работу передатчика.

Рис. 2 – Описание регистра UCSRA

# Модуль USART

Номер бита	7	6	5	4	3	2	1	0	
	RXCIE	TXCIE	UDRIE	RXEN	TXEN	UCSZ2	RXB8	TXB8	UCSRB
Чтение(R)/Запись(W)	R/W	R/W	R/W	R/W	R/W	R/W	R	R/W	
Начальное значение	0	0	0	0	0	0	0	0	

- **Бит 7 — RXCIE:** Разрешение прерывания по завершению приема.
- **Бит 6 — TXCIE:** Разрешение прерывания по завершению передачи.
- **Бит 5 — UDRIE:** Разрешение прерывания по событию «Регистр данных USART пуст».
- **Бит 4 — RXEN:** Разрешение приема. При установке этого бита в единицу разрешается работа приемника USART. Когда работа приемника разрешена, переопределяется функция соответствующего вывода микросхемы, и он становится входом сигнала RxD.
- **Бит 3 — TXEN:** Разрешение передачи. При установке этого бита в единицу разрешается работа передатчика USART. Когда работа передатчика разрешена, переопределяется функция соответствующего вывода микросхемы, и он становится выходом сигнала TxD. При сбросе этого флага (отключении приемника) приемник сразу не отключится. Это действие не будет вступать в силу до тех пор, пока не закончится передача текущего передаваемого слова и слова, которое находится в буфере передачи. То есть передатчик отключается лишь в том случае, когда сдвиговый регистр и буфер передачи не содержат больше данных, предназначенных для передачи. Стандартные функции вывода TxD восстанавливаются, когда режим передачи отключен.
- **Бит 2 — UCSZ2:** Формат посылок. Разряд UCSZ2 данного регистра совместно с разрядами UCSZ1:0 регистра UCSRC определяют количество информационных разрядов в кадре (размер слова) как для передачи, так и для приема.
- **Бит 1 — RXB8:** Разряд номер восемь приемного буфера. Бит RXB8 предназначен для хранения девятого информационного разряда принимаемого слова данных при размере кадра в 9 разрядов. Этот бит должен быть прочитан до того, как будет прочитан буфер UDR.
- **Бит 0 — TXB8:** Разряд номер восемь буфера передачи. Бит TXB8 — девятый информационный разряд слова данных, предназначенного для передачи при размере кадра в 9 разрядов. Этот разряд должен быть записан перед тем, как младшие 8 разрядов будут записаны в регистр UDR.

Рис. 3 – Описание регистра UCSRB

# Модуль USART

Номер бита	7	6	5	4	3	2	1	0	
	—	UMSEL	UPM1	UPM0	USBS	UCSZ1	UCSZ0	UCPOL	UCSRC
Чтение(R)/Запись(W)	R	R/W	R/W	R/W	R/W	R/W	R/W	R/W	
Начальное значение	0	0	0	0	0	1	1	0	

- **Бит 6 — UMSEL:** Выбор режима работы USART. Этот бит позволяет выбирать синхронный или асинхронный режим работы:
  - 0 – Асинхронный, 1 – Синхронный
- **Биты 5:4 — Выбор режима контроля четности UPM1:0.** При помощи этих битов выбирается один из режимов контроля четности. Если контроль четности включен, передатчик автоматически генерирует и посылает биты контроля четности в каждом кадре переданных данных. Приемник генерирует значение четности для входных данных и сравнивает полученное значение со значением флага UPM0. Если обнаружено несоответствие, устанавливается флаг UPE в регистре UCSRA:
  - 00 – Отключено
  - 01 – Зарезервировано
  - 10 – Включено, проверка на четность
  - 11 – Включено, проверка на нечетность
- **Бит 3 — USBS:** Выбор количества стоповых битов. Этот разряд позволяет выбирать количество стоповых битов, которые будут вставлены передатчиком в конец каждой посылки. На работе приемника это не отражается:
  - 0 – 1 -бит, 1 – 2-бит
- **Биты 2:1 — UCSZ1:0:** Формат посылки. Разряды UCSZ1:0 совместно с разрядом UCSZ2 регистра UCSRB определяют количество информационных разрядов (размер посылки) в кадре при передаче и приеме информации.
- **Бит 0 — UCPOL:** Полярность тактового сигнала. Этот бит используется только в синхронном режиме. При записи в регистр нового значения этот бит рекомендуется обнулить. Бит UCPOL устанавливает связь между фронтами тактового сигнала (ХСК) и моментами передачи/приема очередного бита.

Рис. 3 – Описание регистра UCSRC

# Модуль USART

## Тактовый

## генератор

В зависимости от выбранного режима работы скорость передачи вычисляется по разному:

1) Asynchronous Normal mode (U2X = 0)

$$BAUD = \frac{f_{osc}}{16(UBRR + 1)}$$

2) Asynchronous Double Speed mode (U2X = 1)

$$BAUD = \frac{f_{osc}}{8(UBRR + 1)}$$

3) Synchronous Master mode

$$BAUD = \frac{f_{osc}}{2(UBRR + 1)}$$

4) Synchronous Slave mode

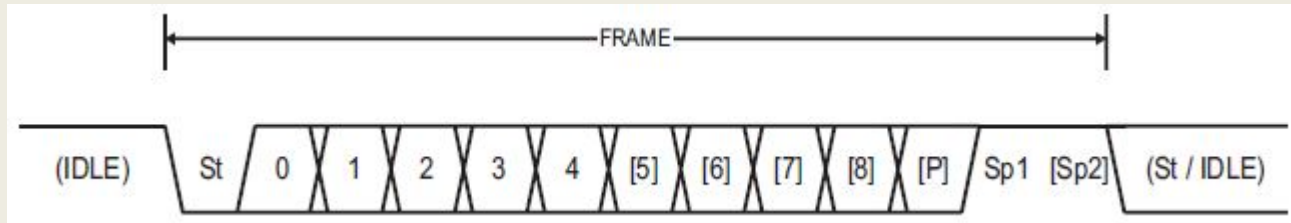
-внешний сигнал XCK

Существует стандартный ряд скоростей передачи по последовательной линии: 300, 600, 1200, 2400, 4800, 9600, 19200, 38400, 57600, 115200 бод и т.д.

Для реализации этой скорости на МК следует использовать источник тактового сигнала из ряда: 1,8432; 3,6864; 7,3728; 9,216; 11,0592; 14,7456 МГц и т.д.

# Модуль USART

## Формат



St – стартовый бит (всегда нулевой)

0...8 – биты данных (может быть от 5 до 9 бит данных, количество выбирается битами (UCSZ2:0) регистров статуса и управления

P – бит паритета

$$P_{even} = d_{n-1} \oplus \dots \oplus d_3 \oplus d_2 \oplus d_1 \oplus d_0 \oplus 0$$
$$P_{odd} = d_{n-1} \oplus \dots \oplus d_3 \oplus d_2 \oplus d_1 \oplus d_0 \oplus 1$$

Sp1, Sp2 – стоп биты

UCSZ2	UCSZ1	UCSZ0	Размер посылки
0	0	0	5 бит
0	0	1	6 бит
0	1	0	7 бит
0	1	1	8 бит
1	0	0	Зарезервировано
1	0	1	Зарезервировано
1	1	0	Зарезервировано
1	1	1	9 бит

Рис. 4 – Задание формата кадра

# Модуль USART

## Прием данных в асинхронном

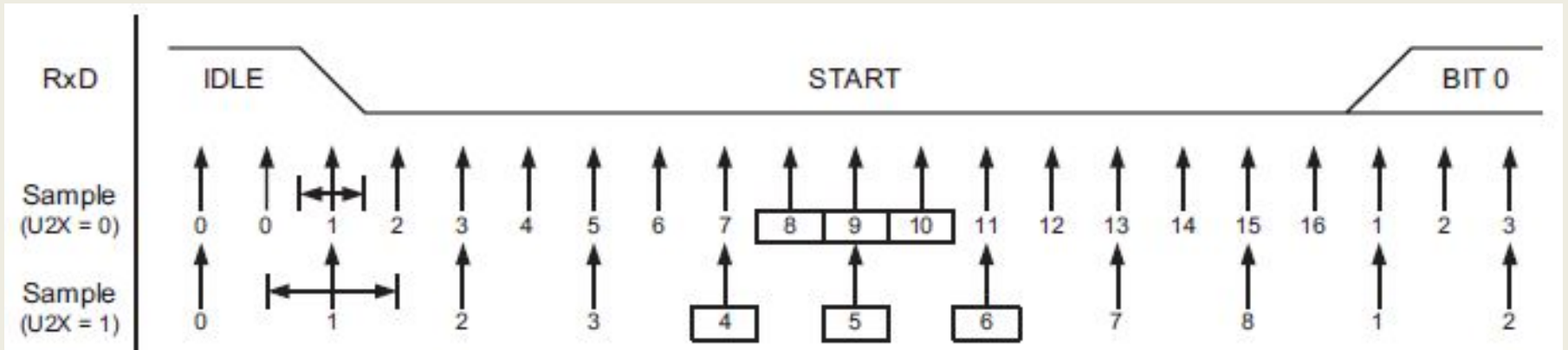


Рис. 5 – Прием стартового

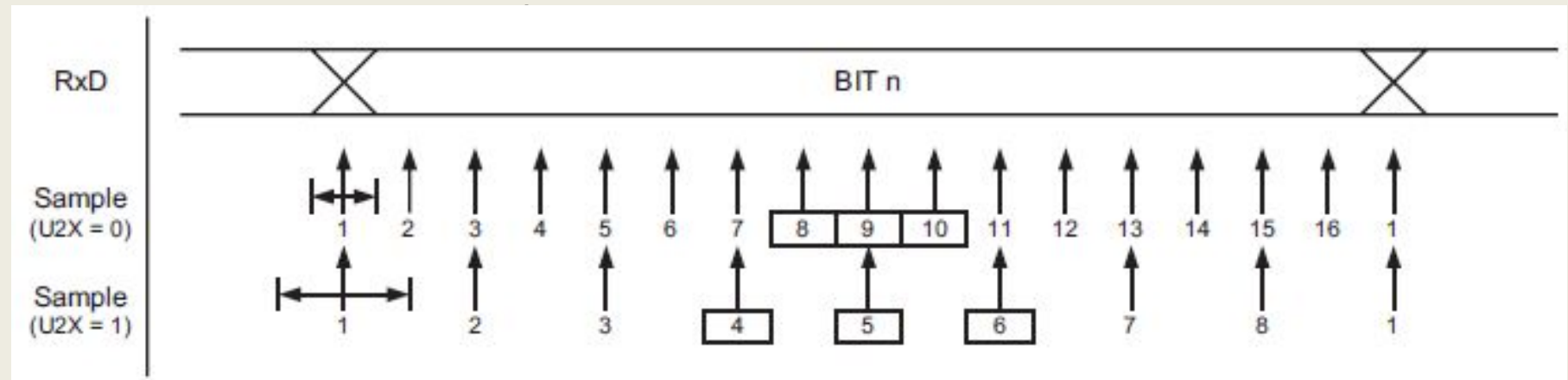


Рис. 6 – Прием остальных битов



# Модуль USART

## Мультипроцессорный режим

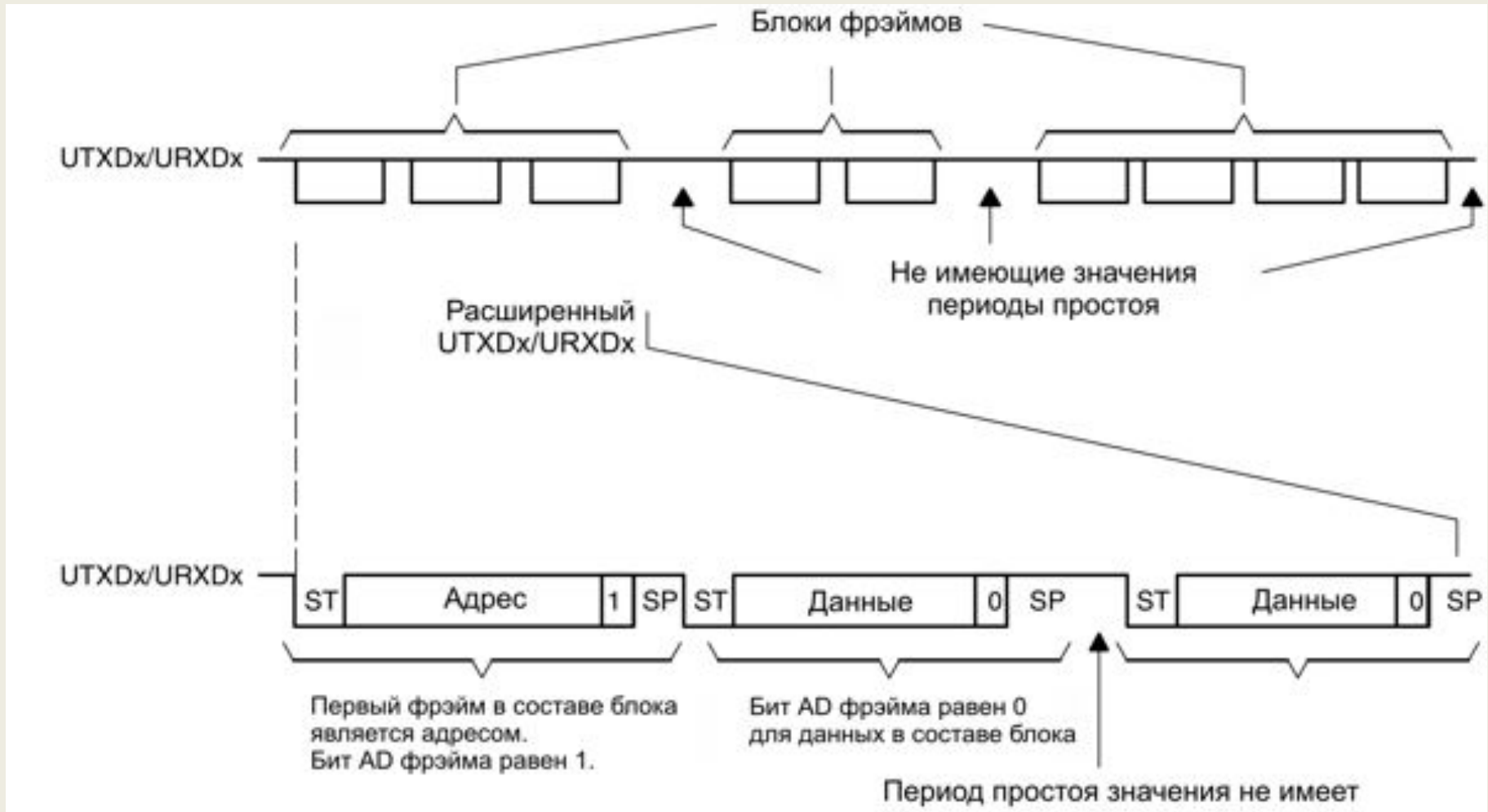


Рис. 7 – Форматы кадров при мультипроцессорном режиме работы