

# Бір тактілік триггерлер

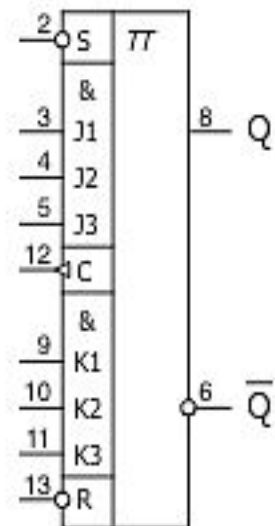
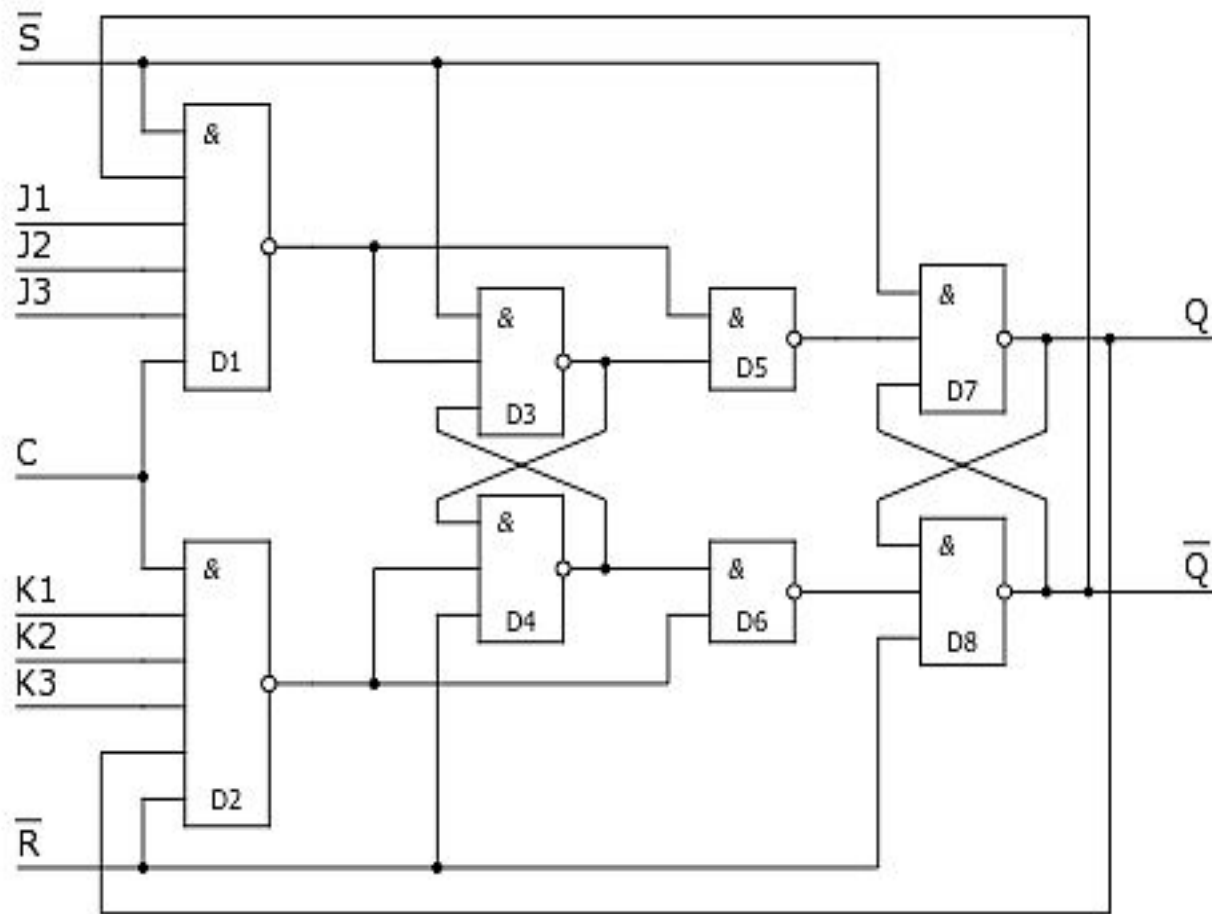
Орындаған: Мүсілім Г

Қабылдаған: Алипбаев Т

# Жоспар

- Триггерлерге қысқаша түсінік.
- Зерде элементті триггер
- JK триггер
- D триггер

**Триггер** деп, электрондық есептеуіш машиналарында, автоматика мен телемеханиада әртүрлі операциялар орындауға арналған, яғни алынған информация **сақтауға /сақтағыш құрылғы/**, уақыт датчигі схемасында және цифрлы санауыштарда импульстарды санауға, цифрлы жиілікті бөлгіштерде қолданылатын электрондық ауыстырып қосылғыш құрылғыны немесе аударылып түскіш құрылғыны айтады.



14-питание;  
7-общий.

```
graph TD; A[Триггерлер] --- B[Зерде элементті триггер]; A --- C[JK триггер]; A --- D[D триггер];
```

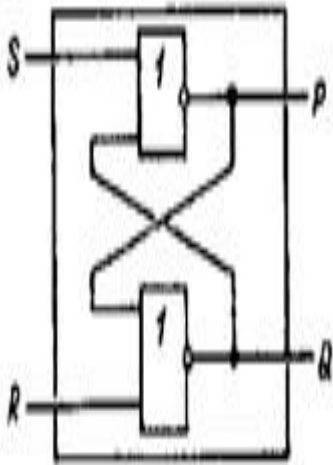
Триггерлер

Зерде элементті  
триггер

JK триггер

D триггер

ЭЕМ зердесіндегі есте сақтайтын элементтерді әдетте (8, 16, 32, 64) биттен тұратын топтарға біріктіреді. ЭЕМ УКНЦ де мысалы, әрқайсысы 0-ден 65535-ке дейінгі сандармен нөмірленген 8 биттік топтар пайдаланылады, ондай сандар байттар *адрестері* деп аталады. УКНЦ-де адрес ті кодтау үшін 16 биттік тізбектер пайдаланылады. Адрес кодын анықтайтын биттер санын ЭЕМ *адресінің разрядтылығы* деп атайды. Ол сан зерденің процессор алатын ең үлкен көлемін (информацияны) сипаттайды. Бір бит информацияны зердеде сақтайтын электрондық схема *триггер* деп аталады. Оның RS-триггер деп аталатын қарапайым түрін қарастырамыз (79-сурет).



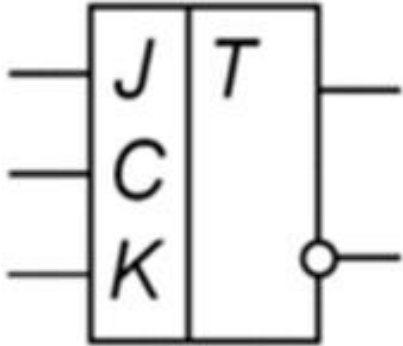
79-сурет

JK триггерлерінде екі информациялық J K кірісі бар. RS триггері сияқты JK триггері J K кірістері арқылы Q шығысында 1 немесе 0 жағдайы болады. Бірақ RS триггерінен ерекшелігі, JK триггеріне  $J = K = 1$  берілсе Q шығысында, қарама-қарсы күйге ауысады, яғни JK триггері C кірісіндегі потенциалдық төменлеуінен синхронизацияланады.

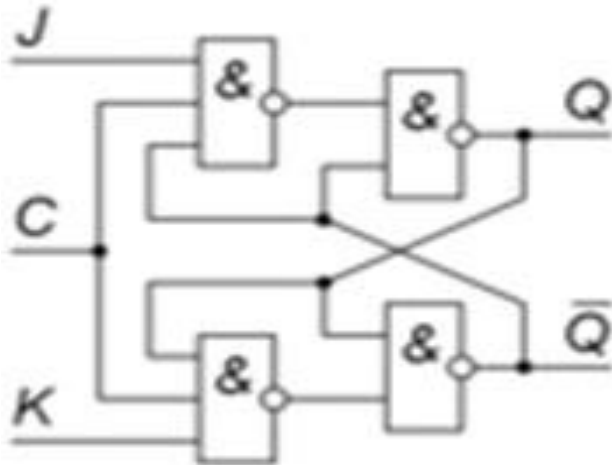
**JK триггерінің функционерленуі мына теңдікпен анықталады:**

$$Q_{n+1} = J_n + \bar{Q}_n$$

**JK триггерінің графикалық белгіленуі.**



**JK триггерінің логикалық сұлбасы**





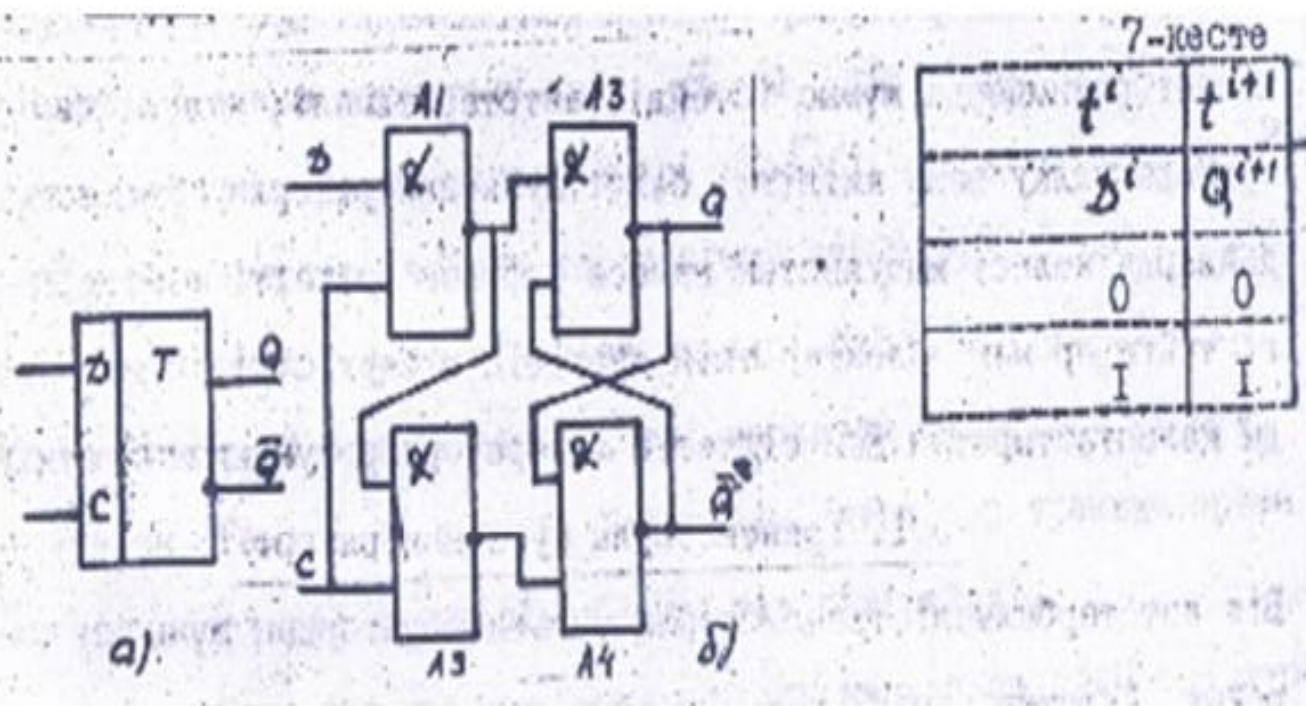
# JK триггерінің ақиқаттық кестесі

J	K	Q(t)	Q(t+1)
0	0	0	0
0	0	1	1
0	1	0	0
0	1	1	0
1	0	0	1
1	0	1	1
1	1	0	1
1	1	1	0

D – триггер деген атау ағылшын сөзі «*delay*» — кідірту дегеннен шыққан. Триггердің шартты белісінде көрсетілгендей (86, а суретте ), оның бір информациялық кірісі бар.

Осы триггер 7 – шындық кестесіне сәйкес қарапайым логика бойынша жұмыс істейді. Сондықтан триггерлердің шығысындағы жағдай оның кірісіндегі күйге сәйкес болады, бірақ осы арада кіріс сигнал кідіртіледі. Ең көп қолданыс тапқан, И – НЕ логикалық элементтерінен құрылған (86, б сурет) синхрондық D – триггерлер. Информациялық кіріс D-әрепімен белгіленіп, ал синхрондайтын

C-әрепімен белгіленеді, D–триггер C=1 сигналымен синхрондалады



86-супер