

# 10. МИКРОЭВМ И МИКРОКОНТРОЛЛЕРЫ

## 10.1. Микроконтроллеры семейства MCS-51

В настоящее время среди всех 8-разрядных микроконтроллеров - семейство MCS-51 является несомненным лидером по количеству разновидностей и количеству компаний, выпускающих его модификации. Оно получило свое название от первого представителя этого семейства - микроконтроллера 8051, выпущенного в 1980 г. на базе технологии *n*-МОП. Удачный набор периферийных устройств, возможность гибкого выбора внешней или внутренней программной памяти и приемлемая цена обеспечили этому микроконтроллеру успех на рынке. С точки зрения технологии микроконтроллер 8051 являлся для своего времени очень сложным изделием: в кристалле было использовано 128 тыс. транзисторов, что в 4 раза превышало количество транзисторов в 16-разрядном микропроцессоре 8086.

Микросхемы для этого семейства производятся целым рядом фирм различных стран мира таких как Philips, Siemens, Intel, Atmel, Dallas, Temic, Oki, AMD, MHS, Gold Star, Winbond, Silicon Systems и ряд других. Микроконтроллеры семейства MCS 51 выпускают и российские заводы. Производство микроконтроллера 8051 осуществлялось в Киеве, Воронеже (1816BE31/51, 1830BE31/51), Минске (1834BE31) и Новосибирске (1850BE31). В качестве примера в табл. 10.1 приведены микросхемы российского производства.

Микросхемы российского производства Таблица 10.1

Микроконтроллер	ОЗУ	ПЗУ	ППЗУ
KP1816BE51	128 байт	4 Кбайт	-
KP1816BE751	128 байт	-	4 Кбайт
KP1816BE31	128 байт	-	-
KP1830BE51	128 байт	4 Кбайт	-

**Примечание.** Серия микросхем 1816 выполнена по *n*-МОП-технологии; серия микросхем 1830 выполнена по КМОП-технологии.

Архитектура семейства MCS-51 в значительной мере предопределяется ее назначением - построение компактных микроЭВМ, все функции которых реализуются с помощью единственной микросхемы. В состав семейства MCS-51 входит целый ряд микросхем от самых простых микроконтроллеров до достаточно сложных. Микроконтроллеры семейства MCS-51 позволяют выполнять как задачи управления различными устройствами, так и реализовывать отдельные узлы схемы. Все микросхемы этого семейства работают с одной и той же системой команд, большинство из них выполняется в одинаковых корпусах с совпадающей цоколевкой (нумерация ножек для корпуса). Это позволяет использовать для разработанного устройства микросхемы разных фирм-производителей (например, Intel, Dallas, Atmel, Philips и т. Д.) без переделки принципиальной схемы устройства и программы. На рис. 10.1 представлено структура одного из представителей семейства MCS-51 - микроконтроллера K1830BE751.

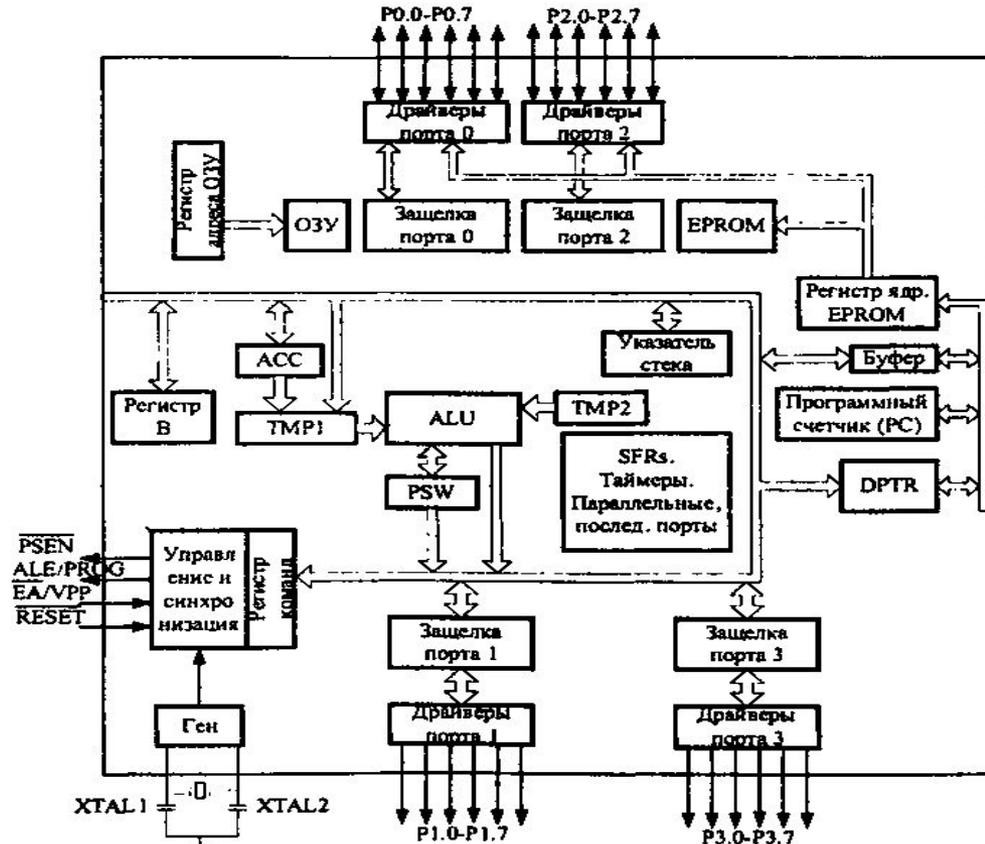


Рис. 10.1. Структурная схема контроллера K1830BE751

В состав микроконтроллера входят:

- блок управления,
- арифметико-логическое устройство,
- блок интерфейса и прерываний,
- программный счетчик,
- память данных,
- память программ.

Двусторонний обмен осуществляется с помощью внутренней 8-разрядной магистрали данных. По такой схеме построены практически все представители семейства MCS-51. Различные микросхемы этого семейства различаются только регистрами специального назначения (в том числе и количеством портов). Система команд всех контроллеров семейства MCS-51 содержит 111 базовых команд с форматом 1, 2 или 3 байта и не изменяется при переходе от одной микросхемы к другой. Это обеспечивает прекрасную переносимость программ с одной микросхемы на другую. Рассмотрим подробнее назначение каждого блока.

### **Блок управления**

Блок управления предназначен для выработки синхронизирующих и управляющих сигналов, обеспечивающих координацию совместной работы блоков микроконтроллера во всех допустимых режимах его работы. В состав блока управления входят:

- устройство формирования временных интервалов,
- логика ввода-вывода,
- регистр команд,
- регистр управления потреблением электроэнергии,
- дешифратор команд, логика управления.

**Устройство формирования временных интервалов** предназначено для формирования и выдачи внутренних синхросигналов фаз, тактов и циклов. Количество машинных циклов определяет продолжительность выполнения команд. Практически все команды микроконтроллера выполняются за один или два машинных цикла, кроме команд умножения и деления, продолжительность выполнения которых составляет четыре машинных цикла. Обозначим частоту задающего генератора через  $(\Gamma) F_r$ . Тогда длительность машинного цикла равна  $12/F_r$  или составляет 12 периодов сигнала задающего генератора.

**Логика ввода-вывода** предназначена для приема и выдачи сигналов, обеспечивающих обмен информации с внешними устройствами через порты ввода вывода РО-РЗ.

**Регистр команд** предназначен для записи и хранения 8-разрядного кода операции выполняемой команды. Код операции, с помощью дешифратора команд и логики управления ЭВМ, преобразуется в микропрограмму выполнения команды.

**Регистр управления потреблением** позволяет останавливать работу микроконтроллера для уменьшения потребления электроэнергии и уменьшения уровня помех от микроконтроллера. Еще большего уменьшения потребления электроэнергии и уменьшения помех можно добиться, остановив задающий генератор микроконтроллера. Этого можно достичь при помощи переключения бит регистра управления потреблением. Для варианта изготовления по технологии *n*-МОП (серия 1816 или иностранных микросхем, в названии которых в середине отсутствует буква 'с') регистр управления потреблением содержит только один бит, управляющий скоростью передачи последовательного порта, а биты управления потреблением электроэнергией отсутствуют.

### **Арифметико-логическое устройство (ALU)**

Арифметико-логическое устройство представляет собой параллельное восьмиразрядное устройство, обеспечивающее выполнение арифметических и логических операций. Оно состоит из:

- регистров аккумулятора, регистров временного хранения TMP1 и TMP2,
- ПЗУ констант,
- сумматора,
- дополнительного регистра (регистр В),
- аккумулятора (ACC),
- регистра состояния программ (PSW).

## **Блок интерфейса и прерываний (БИП)**

БИП предназначен для организации ввода - вывода информации и организации системы прерывания программ. В состав блока входят:

- буфер БИП,
- логика управления,
- регистр управления,
- буфер передатчика,
- буфер приемника,
- приемопередатчик приемного порта,
- регистр приоритетов прерываний,
- регистр разрешения прерываний,
- логика обработки флагов прерываний и схема выработки вектора.

## **Программный счетчик (РС)**

РС предназначен для формирования текущего 16-разрядного адреса внутренней памяти программ и 8/16-разрядного адреса внешней памяти программ. В состав счетчика команд входят 16-разрядные буфер РС, регистр РС и схема инкремента.

## **Память данных (ОЗУ)**

ОЗУ предназначено для временного хранения информации, используемой в процессе выполнения программы, адресация которого осуществляется через Регистр адреса ОЗУ.

## **Память программ (EPROM)**

EPROM предназначена для хранения программ и представляет собой постоянное запоминающее устройство (ПЗУ). В разных микросхемах применяются масочные, стираемые ультрафиолетовым излучением или FLASH ПЗУ.

Порты PO, PI, P2, P3 являются квазидвунаправленными портами ввода-вывода и предназначены для обеспечения обмена информацией ОЭВМ с внешними устройствами, образуя 32 линии ввода-вывода.

**Регистр указателя данных (DPTR)** предназначен для хранения 16-разрядного адреса внешней памяти данных или памяти программ.

**Указатель стека (SP)** представляет собой восьмиразрядный регистр, предназначенный для организации особой области памяти данных (стека), в которой можно временно сохранить любую ячейку памяти.

Микроконтроллеры семейства MCS-51 построены по Гарвардской архитектуре. Это означает, что память данных и память программ в этих микросхемах разделены и имеют отдельное адресное пространство. В этих микроконтроллерах имеется пять адресных пространств: память программ, внешняя память данных три для внутренней памяти. Такое построение памяти позволяет удвоить доступное адресное пространство. Кроме того такое построение памяти позволяет в ряде случаев увеличить быстродействие микросхем.

Для обращения к памяти данных и к памяти программ используются одни и те же шина адреса и шина данных, но разные управляющие сигналы. Для чтения памяти программ вырабатывается сигнал PSEN, а для чтения памяти данных вырабатывается сигнал RD. Для записи информации в память данных вырабатывается сигнал WR. То есть память программ доступна только для чтения, а память данных доступна и для чтения и для записи любой информации, записанной в двоичном коде.

Память программ предназначена для хранения программ и имеет отдельное от памяти данных адресное пространство объемом 64 Кбайт, причем для некоторых микросхем (например KP1816BE51, KM1819BE751, KP1830BE51) для хранения программ на кристалле микроконтроллера расположено ПЗУ. Это ПЗУ отображается в область младших адресов памяти программ. Учитывая, что выполнение программы после сброса микроконтроллера всегда начинается с нулевого адреса памяти программ, то при включении питания начнет выполняться программа, записанная во внутреннем ПЗУ микроконтроллера. Микроконтроллеры, не имеющие внутреннего ПЗУ (например KP1816BE31 и KP1830BE31) могут работать только с внешней микросхемой ПЗУ емкостью до 64 Кбайт (при использовании портов P1 и P3 в качестве расширителя адреса объем подключаемой ПЗУ может быть увеличен до 1Гбайта). Микроконтроллеры семейства MCS-51 имеют внешний вывод EA, с помощью которого можно запретить работу внутренней памяти, для чего необходимо подать на вывод EA логический "0" (соединить этот вывод с корпусом). При этом внутренняя память программ отключается и, начиная с нулевого адреса, все обращения происходят к внешней памяти программ.

Распределение памяти программ микроконтроллера KP1830BE751 представлено на рис. 10.2.

Для других микроконтроллеров этого семейства изменяется только объем внутренней памяти программ и количество доступных векторов прерываний программы.

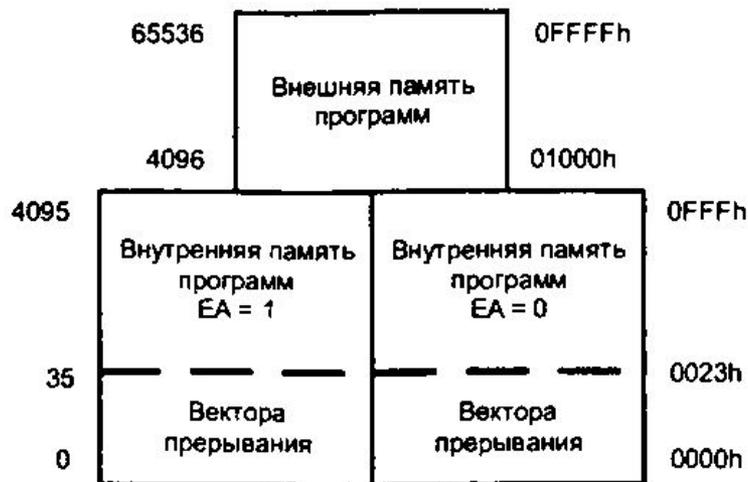


Рис. 10.2. Адресное пространство памяти программ

Внешняя память данных предназначена для временного хранения информации, используемой в процессе выполнения программы. Эта память физически должна быть подключена к микросхеме микроконтроллера при помощи схемы, изображенной на рис. 10.3.

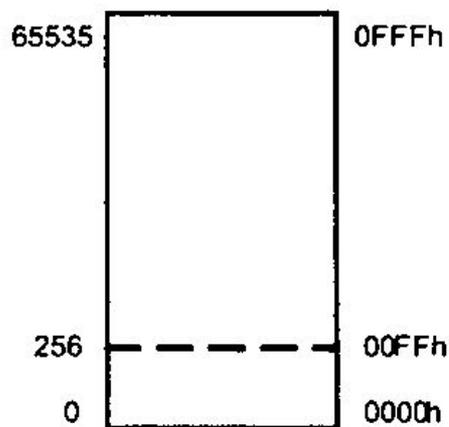


Рис. 10.3. Адресное пространство

внешней памяти данных

Максимальный объем этой памяти определяется регистром DPTR и составляет 64 Кбайта. Точно также как и в случае внешней памяти программ, объем внешней памяти данных может быть увеличен за счет использования портов P1 и P3 до 1 Гбайта. Внешняя память данных для своей работы требует использование портов P0, P2 и P3. Это приводит к увеличению габаритов устройства, увеличению уровня помех и, в конечном итоге, увеличения стоимости устройства в целом. Поэтому в современных устройствах внешняя память не используется. Однако, в некоторых микроконтроллерах (например 87c550 фирмы DALLAS) команды обращения к внешней памяти используются для работы с дополнительной внутренней памятью большого объема.

Отметим, что в качестве внешней памяти данных могут быть использованы как микросхемы ОЗУ так и микросхемы ПЗУ.

Несмотря на то, что это самое маленькое адресное пространство из рассматриваемых, оно устроено наиболее сложным образом. Распределение памяти данных микроконтроллеров серии MCS-51 приведено на рис. 10.4.

255	Регистры специальных функций SFR (прямая адресация)								ОЗУ (косвенная адресация)								FFh
128																	80h
127	ОЗУ (прямая и косвенная адресация)								7Fh								
49									30h								
48	127	126	125	124	123	122	121	120	2Fh								
	БИТОВОЕ ПРОСТРАНСТВО																
32	7	6	5	4	3	2	1	0	20h								
31									1Fh								
	RB3 (PSW=18h)																
25									18h								
24	RB2 (PSW=10h)																
									17h								
16	RB1 (PSW=08h)																
15									10h								
									0Fh								
08	RB0 (PSW=08h)																
07									08h								
									07h								
00									00h								

Рис. 10.4. Адресное пространство внутренней памяти данных

Внутреннее ОЗУ данных предназначено для временного хранения информации, используемой в процессе выполнения программы, и занимает 128 младших байт, с адресами от 000h до 07Fh для микроконтроллеров 8051, 8031, KP1816BE31, KP1816BE51, KP1816BE751 KP1830BE31, KP1830BE51, KP1830BE751 или 256 восьмиразрядных ячеек, с адресами от 000h до 0FFh для всех остальных микроконтроллеров семейства.

Регистры специальных функций занимают адреса внутренней памяти данных с 080h по 0FFh. Так как адреса регистров специальных функций совпадают со старшими адресами внутреннего ОЗУ данных, то имеются особенности при использовании этих адресов внутренней памяти данных.

Регистры общего назначения позволяют писать самые эффективные программы. У микроконтроллеров семейства MCS-51 программирующему инженеру доступны восемь регистров. Более того, в этом семействе микроконтроллеров есть целых четыре набора (банка) регистров с именами RB0 - RB3. Банк регистров состоит из восьми восьмиразрядных регистров с именами R0, R1, ..., R7. Несколько банков регистров служат для организации независимой работы нескольких параллельно выполняемых программ. Переключение банков регистров производится при помощи двух особых бит регистра слова состояния программы PSW (RS0 и RS1). Если организация нескольких параллельных потоков обработки данных не нужна, то можно пользоваться только нулевым банком регистров, включающимся автоматически после включения питания и сброса микроконтроллера, остальные ячейки памяти использовать как обычное ОЗУ.

## 10.2. Микроконтроллеры семейства AVR

Представителями 8-разрядных CMOS микроконтроллеров с AVR усовершенствованной RISC архитектурой являются микросхемы AT-mega603/103\* выпускаемые фирмой Atmel. Выполняя большинство команд за один тактовый цикл, микроконтроллеры ATmega603/103 обеспечивают производительность 1 MIPS на каждый мегагерц тактовой частоты, что позволяет разработчикам оптимизировать потребление, зависящее в основном от тактовой частоты.

Архитектура микроконтроллеров ATmega603/103 представлена на рис. 10.5. Назначение составных частей понятно из надписей.

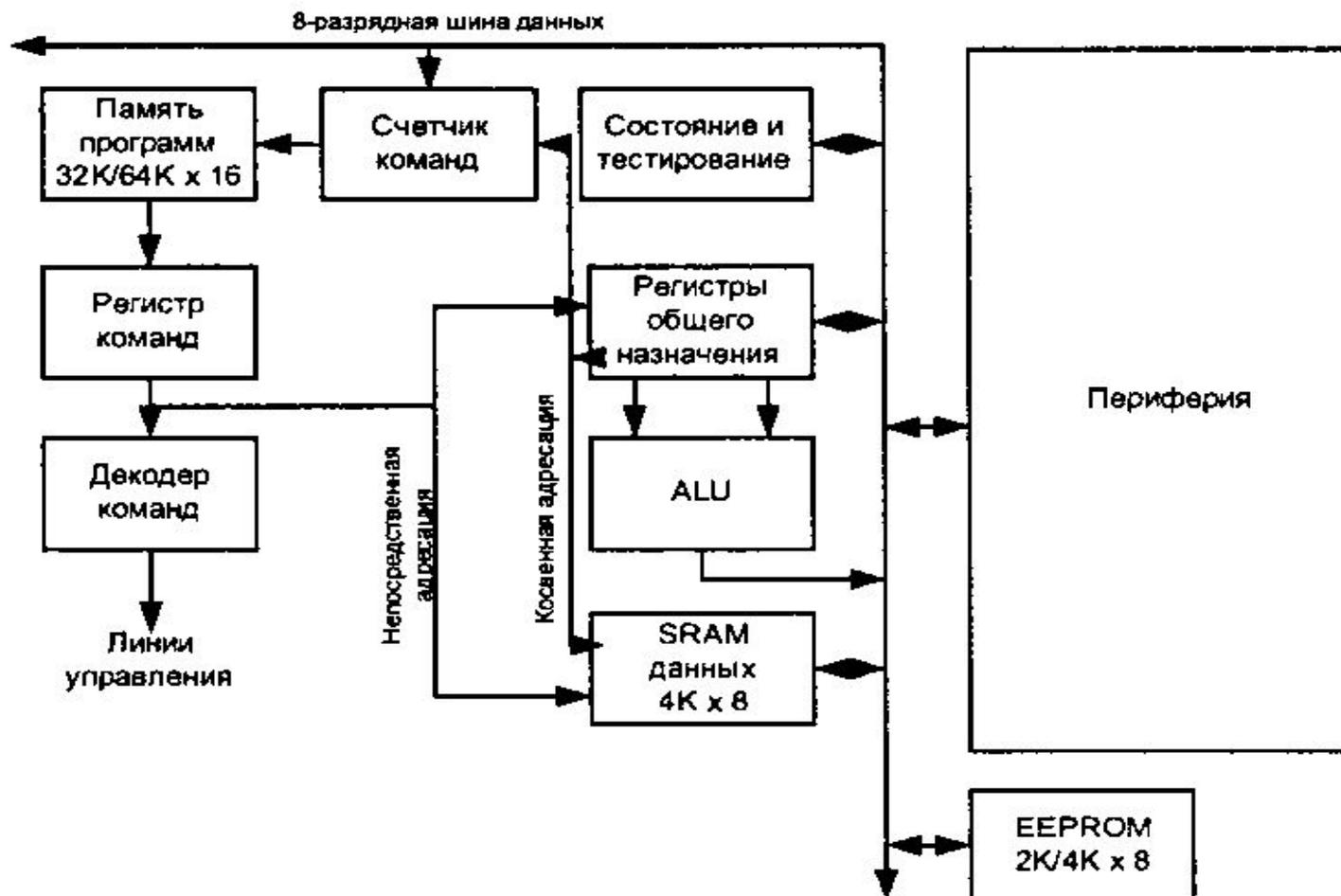


Рис. 10.5. Архитектура

микроконтроллеров

Регистры общего назначения содержат 32 8-разрядных рабочих регистра, связанных непосредственно с ALU. За один тактовый цикл из файла регистров общего назначения выбираются два операнда, выполняется операция и результат вновь возвращается в файл регистров.

Шесть из 32 регистров могут быть использованы как три 16-разрядных регистра указателя косвенной адресации адресного пространства данных, обеспечивающие эффективное вычисление адресов. Один из этих указателей адреса используется, также, как указатель адреса для функции непрерывного просмотра таблиц. Эти 16-разрядные дополнительные регистры обозначаются X-регистр, Y-регистр и Z-регистр (рис. 10.6).

В дополнение к операциям с регистрами, регистровый файл может использоваться и для обычной адресации памяти. Это объясняется тем, что файл регистров располагается по 32 самыми младшими адресами пространства данных, и к ним можно обращаться как к обычным ячейкам памяти.

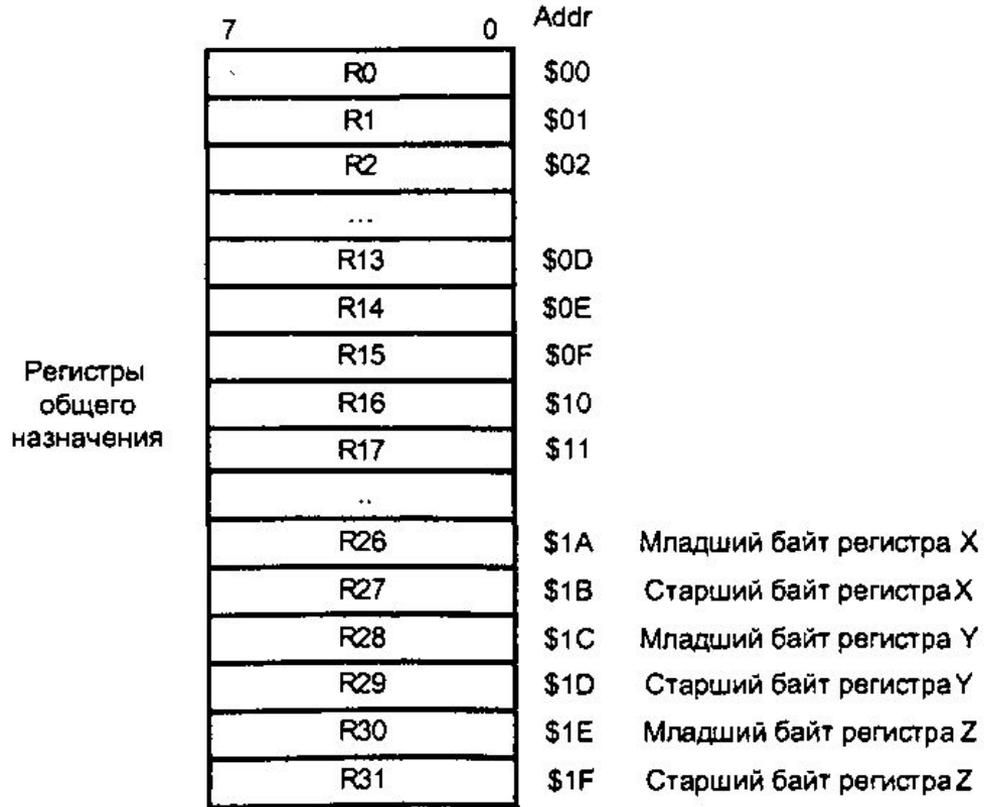


Рис. 10.6. Регистры общего назначения

Пространство памяти ввода-вывода (I/O) содержит 64 адреса периферийных функций микроконтроллера таких как: регистры управления, таймеры/счетчики, аналого-цифровые преобразователи и другие I/O функции. К памяти I/O можно обращаться непосредственно или как к ячейкам пространства памяти соответствующим адресам 20h - 5Fh.

Микроконтроллеры ATmega603/103 поддерживают две конфигурации памяти (табл. 10.2 и рис. 10.7)

Конфигурация памяти Таблица 10.2

Конфигурация	Встроенная SRAM данных	Внешняя SRAM данных
A	4000 байт	Нет
B	4000 байт	До 64 Кбайт

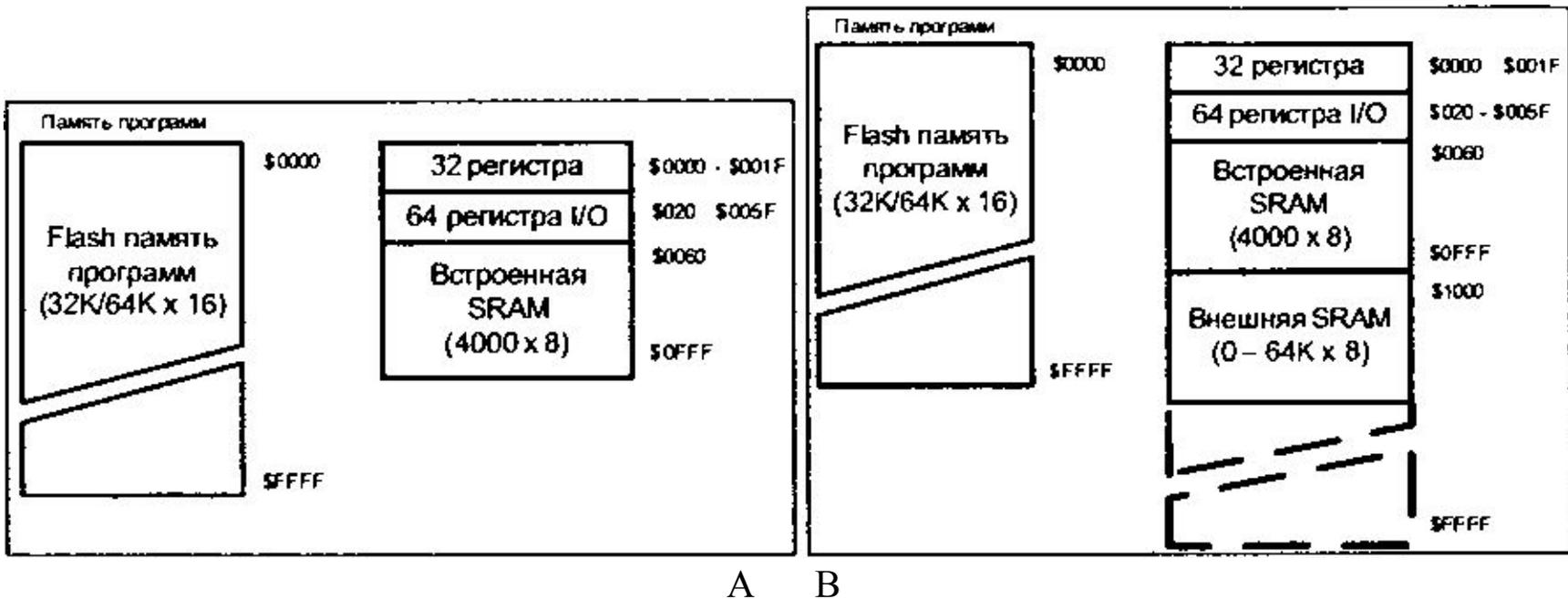


Рис. 10.7. Конфигурация памяти

Микроконтроллеры конфигурации В позволяют использовать дополнительную внешнюю память данных. Внешняя память будет адресоваться оставшимся до 64 К пространством адресов, т. е. оно будет начинаться следом за пространством адресов встроенной SRAM. При использовании внешней SRAM емкостью 64 К будут потеряны 4 К внешней памяти, поскольку адреса этого объема будут заняты встроенной памятью.

При обращении по адресам памяти данных за пределами встроенной SRAM используются те же команды, что для обращения к встроенной SRAM. При обращении к встроенной памяти данных выходы стробов управления внешней памятью данных (RD и WR) остаются неактивными во время всего цикла обращения.

По сравнению с обращением к встроенной памяти данных, обращение к внешней памяти данных требует дополнительного цикла на каждый байт. Это означает, что для выполнения команд LD, ST, LDS,

STS, PUSH и POP требуется дополнительный тактовый цикл. Если стек размещен во внешней SRAM, то прерывания, вызов подпрограмм и возвраты потребуют два дополнительных цикла, поскольку в стеке будет опускаться и подниматься содержимое двухбайтового счетчика команд. Если интерфейс с внешней SRAM используется с состоянием ожидания, то на каждый байт необходимо еще два дополнительных тактовых цикла. Это приводит к следующему эффекту. Командам пересылки данных необходимо два дополнительных тактовых цикла, тогда как при обработке прерывания, вызове подпрограммы и при возврате из подпрограмм потребуется на четыре тактовых цикла больше.

При адресации памяти данных используются пять режимов адресации: непосредственная адресация, косвенная со смещением, косвенная, косвенная с преддекрементом и косвенная с постдекрементом. Регистры с R26 по R31 регистрового файла работают как X, Y и Z регистры указатели косвенной адресации.

Выходы микросхем ATmega603/103 имеют следующее назначение:

VCC - напряжение питания,

GND - земля.

Port A (PA7..PA0) - 8-разрядный двунаправленный порт I/O. К выходам порта могут быть подключены встроенные нагрузочные резисторы (отдельно к каждому разряду). Выходные буферы обеспечивают втекающий ток 20 мА и способны напрямую управлять LED индикатором. При использовании выводов порта в качестве входов и установке внешним сигналом в низкое состояние, ток будет вытекать только при подключенных встроенных нагрузочных резисторах. Порт А, при наличии внешней SRAM, используется в качестве мультиплексируемой шины адреса/данных.

Port B (PB7..PB0) - 8-разрядный двунаправленный порт I/O со встроенными нагрузочными резисторами. Выходные буферы обеспечивают втекающий ток 20 мА. При использовании выводов порта в качестве входов и установке внешним сигналом в низкое состояние, ток будет вытекать только при подключенных встроенных нагрузочных резисторах. Порт В используется также при реализации различных специальных функций.

Port C (PC7..PC0) - 8-разрядный порт выхода. Выходные буферы обеспечивают втекающий ток 20 мА. Порт С используется также как выходы адреса при использовании внешней SRAM.

Port D (PD7..PD0) - 8-разрядный двунаправленный порт I/O со встроенными нагрузочными резисторами. Выходные буферы обеспечивают втекающий ток 20 мА. При использовании выводов порта в качестве входов и установке внешним сигналом в низкое состояние, ток будет вытекать только при подключенных встроенных нагрузочных резисторах.

Port E (PE7..PE0) - 8-разрядный двунаправленный порт I/O со встроенными нагрузочными резисторами. Выходные буферы обеспечивают втекающий ток 20 мА. При использовании выводов порта в качестве входов и установке внешним сигналом в низкое состояние, вытекающий через них ток обеспечивается только при подключенных встроенных нагрузочных резисторах.

Port F (PF7..PF0) - 8-разрядный порт входа. Входы порта используются также как аналоговые входы аналого-цифрового преобразователя.

RESET - вход сброса. Для выполнения сброса необходимо удерживать низкий уровень на входе в течение двух машинных циклов.

XTAL1 - вход инвертирующего усилителя генератора и вход схемы встроенного генератора тактовой частоты.

XTAL2 - выход инвертирующего усилителя генератора.

TOSC1 - вход инвертирующего усилителя генератора таймера/счетчика.

TOSC2 - выход инвертирующего усилителя генератора таймера/счетчика.

WR - строб записи внешней SRAM.

RD - строб чтения внешней SRAM.

ALE - строб разрешения фиксации адреса, используемый для разрешения внешней памяти. Строб ALE используется для фиксации младшего байта адреса в защелках адреса в течение первого цикла обращения, в течение второго цикла обращения, при обращении к данным, используются выходы ADO - AD7.

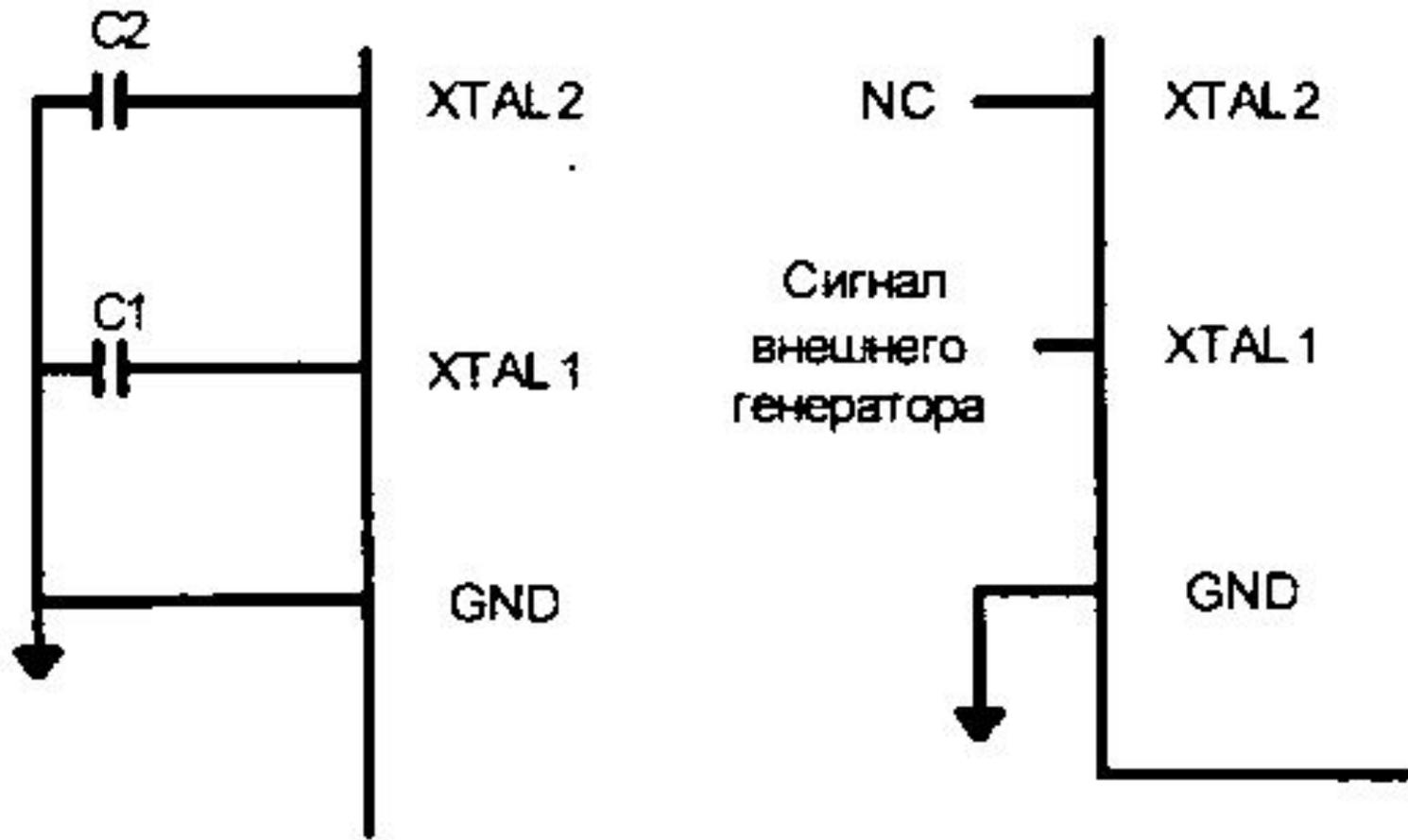
AVCC - напряжение питания аналого-цифрового преобразователя. Вывод подсоединяется к внешнему VCC через низкочастотный фильтр.

AREF - вход аналогового напряжения сравнения для аналого-цифрового преобразователя. На этот вывод, для обеспечения работы аналого-цифрового преобразователя, подается напряжение в диапазоне между AGND и AVCC.

AGND - этот вывод должен быть подсоединен к отдельной аналоговой земле, если плата оснащена ею. В ином случае вывод подсоединяется к общей земле.

PEN - вывод разрешения программирования в низковольтном последовательном режиме программирования. При удержании этого вывода на низком уровне во время сброса по включении питания, прибор перейдет в режим программирования по последовательному каналу. Команды микросхемы разделяются на цифровые и аналоговые. В цифровых командах имеются безусловные, условные и команды условного перехода. Безусловные: ADD-сложить, SUB-вычесть и т. п.

XTAL1 и XTAL2 являются входом и выходом, соответственно, инвертирующего усилителя, который с использованием кварцевого кристалла или керамического резонатора работает как встроенный генератор (рис. 10.8, а). При использовании внешнего источника тактовой частоты вывод XTAL2 должен остаться свободным, сигнал подается на вывод XTAL1 (рис. 10.8, б).



а

б

Рис. 10.8. Подсоединение тактового генератора

Кварцевый кристалл генератора таймера подсоединяется непосредственно к выводам OSC1 и OSC2. Внешние конденсаторы не требуются. Генератор оптимизирован под часовой кварц с частотой 32,768 КГц. Внешний тактовый сигнал, подаваемый на эти выводы, поступает на усилитель с полосой пропускания 256 КГц.

## 10.3. Микроконтроллеры PIC MICRO компании MICROCHIP TECHNOLOGY INC

Компания Microchip Technology Inc специализируется на выпуске электронных комплектов для построения систем контроля и управления. Основные виды выпускаемой продукции следующие:

8-разрядные универсальные микроконтроллеры (PIC micro);

- специализированные микросхемы энергонезависимой памяти;
- устройства ограничения доступа (Keelog);
- программы обеспечения и инструментальные средства проектирования.

Все микроконтроллеры PIC micro разделены на 3 группы по разрядности команд:

- базовое семейство: 12-разрядные команды;
- среднее семейство: 14-разрядные команды;
- высококачественное семейство: 16-разрядные команды.

По терминологии фирмы-производителя микроконтроллеры состоят из 3 групп устройств:

- ядро микроконтроллера;
- периферийные модули;
- специальные особенности микроконтроллера.

К ядру м/к относятся:

- тактовый генератор;
- логика сброса;
- центральный процессор (CPU);
- арифметико-логическое устройство (АЛУ);
- организация памяти;
- прерывания;
- система команд.

Периферийные модули позволяют организовать интерфейс связи с внешними схемами, например универсальные порты ввода-вывода, драйверы ЖКИ, входы АЦП, выходы ШИМ, выполнять отсчёты временных интервалов (таймеры).

Специальные особенности м/к позволяют придать одно или несколько следующих свойств конечному изделию:

- уменьшить стоимость устройства;
- увеличить надёжность;
- предоставить дополнительную гибкость разработчикам при проектировании системы.

К специальным особенностям относятся:

- байты конфигурации;
- интегрированная схема сброса по включению питания (POR);
- схема сброса по снижению напряжения питания (BOR);
- сторожевой таймер;
- режим энергосбережения (SLEEP);
- интегрированный тактовый RC-генератор.

Для поддержки разработки фирма Microchip предлагает широкую номенклатуру инструментальных средств проектирования, в состав которых входят:

- генерация объектного кода;
- отладчики программ;
- программаторы;
- демонстрационные платы.

Все множество микропроцессоров разделяется по следующим признакам:

- технология памяти;
- рабочий диапазон напряжения питания;
- рабочий температурный диапазон;
- тактовая частота;
- тип корпуса.

Технология, по которой выполнена память, не влияет на линейные операции м/к. Фирма предлагает 3 типа памяти программы:

**EPROM** - технология однократного программирования памяти программ.

**ROM** - микроконтроллеры с масочной памятью. Это обеспечивает минимальную стоимость при крупносерийных заказах, но не допускает добавления кодов программ.

**FLASH** - электрически перепрограммируемые микроконтроллеры, выпускаемые в недорогом пластиковом корпусе. Память программ этих микропроцессоров может быть стерта и повторно запрограммирована без удаления из схемы.

Диапазон напряжения питания имеет 2 варианта исполнения: стандартный 4.5-6.0 В и расширенный от 2.5 до 6 В.

Тип корпуса зависит от стадии разработки:

- с окном для стирания памяти;
- пластмассовый - выпуск продукции;
- DIE - специальные применения, требующие минимальных размеров печатной платы.

В соответствии с этим компания выпускает следующие разновидности микроконтроллеров:

- 1) С ультрафиолетовым стиранием памяти. Они могут быть запрограммированы и стерты и повторно запрограммированы. Оптимальны на этапе разработки оборудования;
- 2) Однократно программируемые м/к ОТП. Выпускаются в пластмассовых корпусах с однократно программируемой EPROM памятью программ. Они предназначены для изделий, выпускаемых небольшими партиями;
- 3) FLASH-микроконтроллеры. Позволяют выполнять электрическое программирование памяти. Окна для стирания нет, поэтому м/к могут быть помещены в некоторый пластмассовый корпус;
- 4) EEPROM-микроконтроллеры. Позволяют выполнять электрическое стирание памяти и могут программироваться после установки его на плату;
- 5) ROM-микроконтроллеры. Код программы заносится в память на этапе изготовления кристалла, и программа не может быть удалена;
- 6) DIE-микроконтроллеры. Позволяют минимизировать размеры печатной платы и устройства в целом.

По специальному заказу компания предоставляет возможность заказывать запрограммированные м/к, в которых пользователь может определить уникальный серийный номер, который служит кодом

### ***10.3.1. Общая структурная схема м/к PIC***

Основными особенностями архитектуры м/к PIC micro являются:

- гарвардская архитектура;
- длинное слово команды;
- команда, состоящая из одного слова;
- команды выполняются за один машинный цикл;
- небольшое число команд;
- файловая структура данных;
- ортогональность (симметричность системы команд).

В гарвардской архитектуре (рис. 10.9) разделены память программ и память данных. Обращение к памяти происходит по отдельным шинам адреса и данных, что значительно повышает производительность процесса по сравнению с традиционной архитектурой (рис. 10.10).

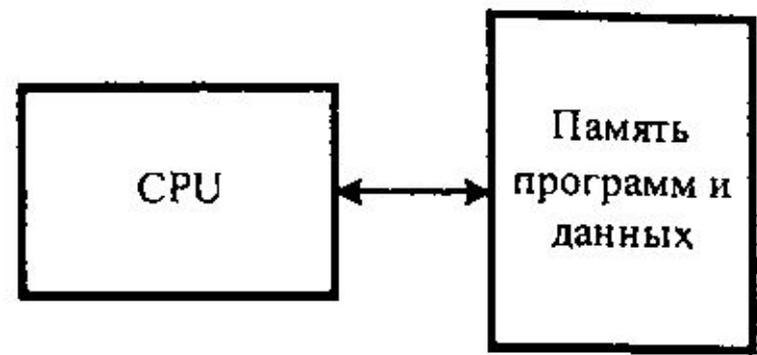
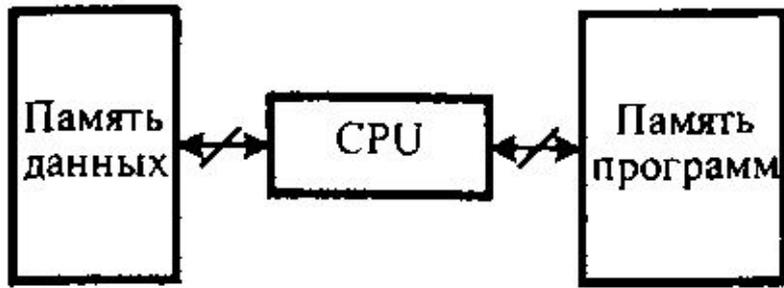


Рис. 10.9. Гарвардская архитектура    Рис. 10.10. Фон-неймановская архитектура

Выборка команды происходит за один цикл, все команды 14-разрядные (в обычной архитектуре нам потребовалось как минимум 2 цикла обращения по 8 разрядов). Различные шины доступа к памяти программ и данных позволяют исполнять текущую команду и производить выборку следующей, организуя конвейерную обработку команд.

Разрядность команд больше, чем 8-разрядная шина данных, что дает возможность эффективно использовать память программ и активизировать шину программ. Команда состоит из одного слова - 14 разрядов. Любая команда выбирается за один машинный цикл м/к. Число слов в памяти равняется максимальному числу команд программы. Таким образом, все ячейки памяти имеют силу команд. Как правило, в традиционной архитектуре большинство команд многобайтные.

Выборка команд происходит в первый машинный цикл, а выполняется команда во втором машинном цикле. При одновременной выборке текущей команды и выполнении предыдущей в каждом машинном цикле происходят выборка и выполнение команд (конвейер команд). Когда все команды хорошо проработаны, то требуется небольшое число команд для решения всех необходимых задач. Обращение к регистрам памяти данных можно выполнять прямой или косвенной адресацией.

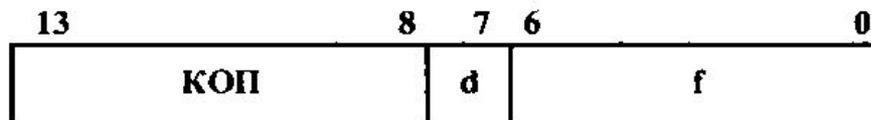
Ортогональная система команд дает возможность выполнить любую операцию с любым регистром памяти данных прямой или косвенной адресацией. Это уменьшает число команд и упрощает программирование.

Общая структурная схема м/к PIC micro среднего семейства представлена на рис. 10.11.



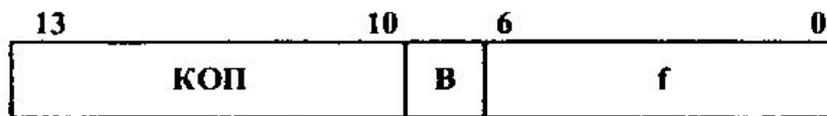
ЦП предназначен для дешифрирования команд, расположенных в памяти программ, и управления работой микроконтроллера. Большинство команд микроконтроллера обращается к ячейкам памяти данных. Для работы с памятью данных требуется АЛУ, которое выполняет арифметические, логические операции и управляет флагами состояния, которые расположены в регистре STATUS. Количество команд 35, 9 из них может выполняться за 2 цикла. Все команды можно разделить на четыре основные группы. Код операции занимает от 3 до 6 бит, что позволяет реализовать все 35 команд. Общий формат команд микропроцессора имеет следующий вид:

### 1. Байт-ориентированные операции с регистром



- d=0 - результат сохраняется в W
- d=1 - результат сохраняется в f
- f - семиразрядный адрес регистра

### 2. Бит-ориентированные операции с регистрами



- B - трехразрядный номер бита в регистре
- f - семиразрядный адрес регистра

### 3. Команды управления и операции с константами



k – восьмиразрядное значение



k - одиннадцатиразрядное значение

Каждый цикл команды  $T_{CY}$  состоит из четырёх тактов Q1-Q4, которые по длительности равны периоду тактового генератора  $T_{OSC}$ . Они обеспечивают жёсткую синхронизацию декодирования, чтения данных, обработки данных, записи результата для каждого цикла команд:

Q1 - декодирование команды;

Q2 - операция чтения;

Q3 - обработка данных;

Q4 - операция записи данных.

Микропроцессор PIC micro содержит восьмиразрядный арифметический модуль и восьмиразрядный рабочий регистр W. АЛУ выполняет арифметические и логические операции между рабочим регистром и любым регистром памяти данных (рис. 10.12).

Регистр W - неадресуемый восьмиразрядный рабочий регистр, который используется в операциях АЛУ. В зависимости от типа команды результат работы АЛУ может воздействовать на флаги состояния в регистре STATUS: перенос C, полуперенос DC, флаг нулевого результата Z.

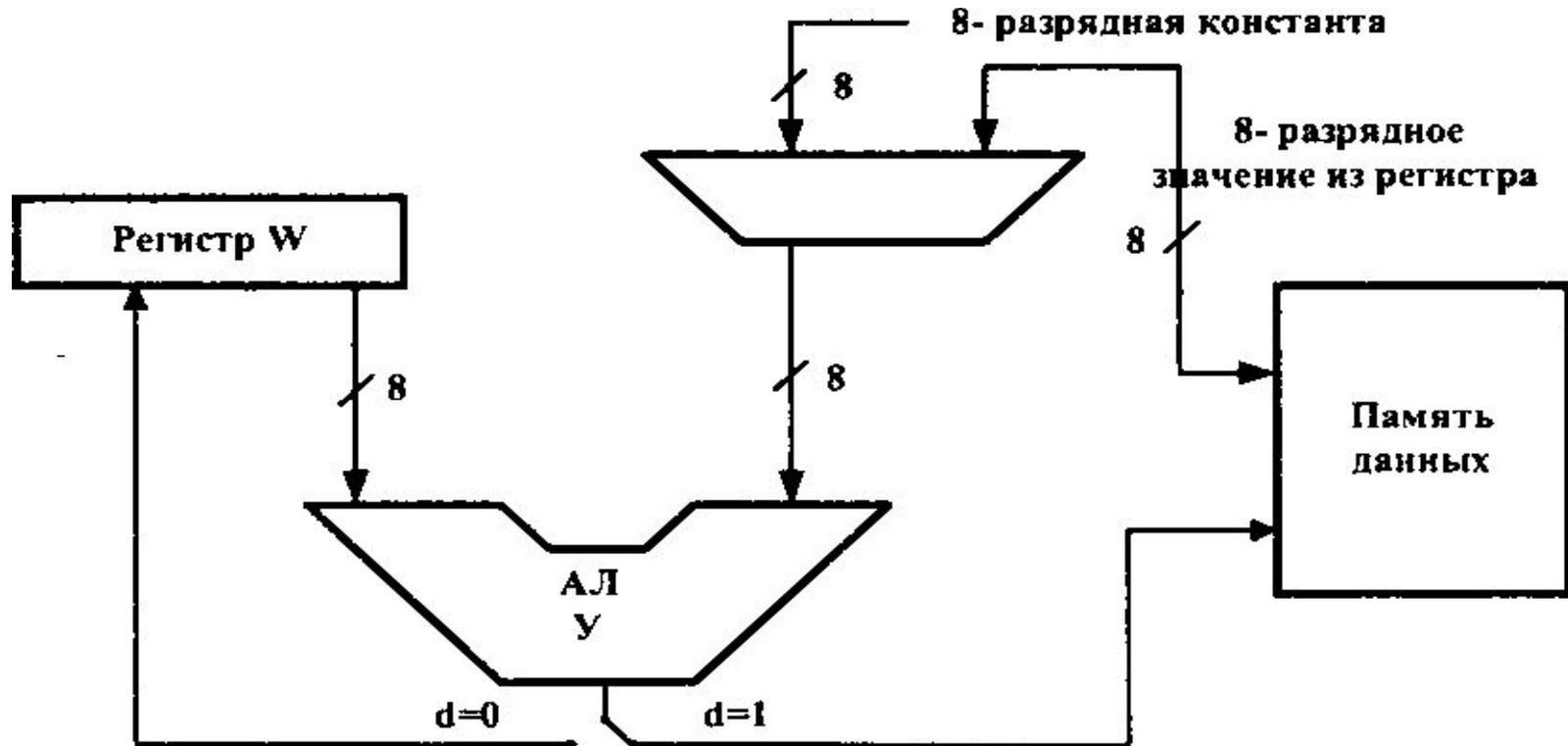


Рис. 10.12. Арифметический модуль микропроцессора PIC micro

В регистре STATUS содержатся флаги состояния АЛУ, причины сброса микроконтроллера и биты управления банками памяти.

Регистр STATUS может быть адресован любой командой, как и любой другой регистр памяти данных.

IRP	RP1	RP0	-TO	-PD	Z	DC	C
-----	-----	-----	-----	-----	---	----	---

бит 7 - IRP-бит выбора банка при косвенной адресации:

1 – банк 2, 3;

0 – банк 0, 1;

биты 6-5 - RP1:RP0 - биты выбора банка при непосредственной адресации:

11 – банк 3;

10 – банк 2;

01 – банк 1;

00 – банк 0;

бит 4 - TO - флаг переполнения сторожевого таймера:

1 после POR;

0 после переполнения WDT (предварительный делитель для таймера);

бит 3 - PD - флаг включения питания:

1 после POK;

0 после выполнения команды SLEEP;

бит 2 - Z - флаг нулевого результата:

1 – нулевой результат;

0 – не нулевой результат;

бит 1 - DC - флаг десятичного переноса;

бит 0 - C - флаг переноса из старшего бита:

1 – был перенос;

0 – не было переноса из старшего разряда.

Память данных состоит из регистров общего GPR и специального SFR назначения.

Память программ имеет 13-разрядный счетчик команд, способный хранить 8k\*14 слов памяти программ и 14-разрядную шину данных памяти команд.

Вся память программ разделена на 4 страницы по 2k слов (рис. 10.13).

**0000h - 07FFh; 0800h – 0FFFh;**

**1000h – 17FFh; 1800h – 1FFFh.**

В любом микроконтроллере сброс приведет к отмене счетчика команд PC. Адрес 0000 называется вектором сброса, так как будет выполнен переход по этому адресу и будет установлена работа со страницей 0.

Стек поддерживает до 8 уровней вложенности подпрограмм. В микроконтроллере среднего поколения стек реализован как 8-уровневый, аппаратный стек. Он не отображается на память программ и данных, нельзя прочитать или записать данные в стек. Значение счетчика команд заносится в вершину стека при выполнении команды перехода на обработку прерываний. Чтение из стека происходит при выполнении возврата из п/п.

Память данных разделяется на регистры двух типов:

- 1) регистры специального назначения SFR управляют работой микроконтроллера;
- 2) регистры общего назначения GPR - для хранения данных программы.

Память данных разделена на банки. Управление банками памяти выполняется битами 5, 6, 7 в регистре STATUS. Обращение ко всем регистрам памяти данных может быть выполнено прямой или косвенной адресацией:

- Прямая адресация: при указании банка памяти используются биты PR1, PR2 регистра STATUS (рис. 10.14).
- Косвенная адресация - адрес регистра сохраняется в FSR, а в бите IRP регистра STATUS определяется пара банков памяти данных (рис. 10.15).
- Регистры общего назначения размещаются в разных банках и при сбросе питания имеют неизвестное значение, а при всех остальных видах сброса не изменяют своего значения.
- Регистры специального назначения используются для управления ядром и периферийными модулями микроконтроллера. Они также располагаются в разных банках.

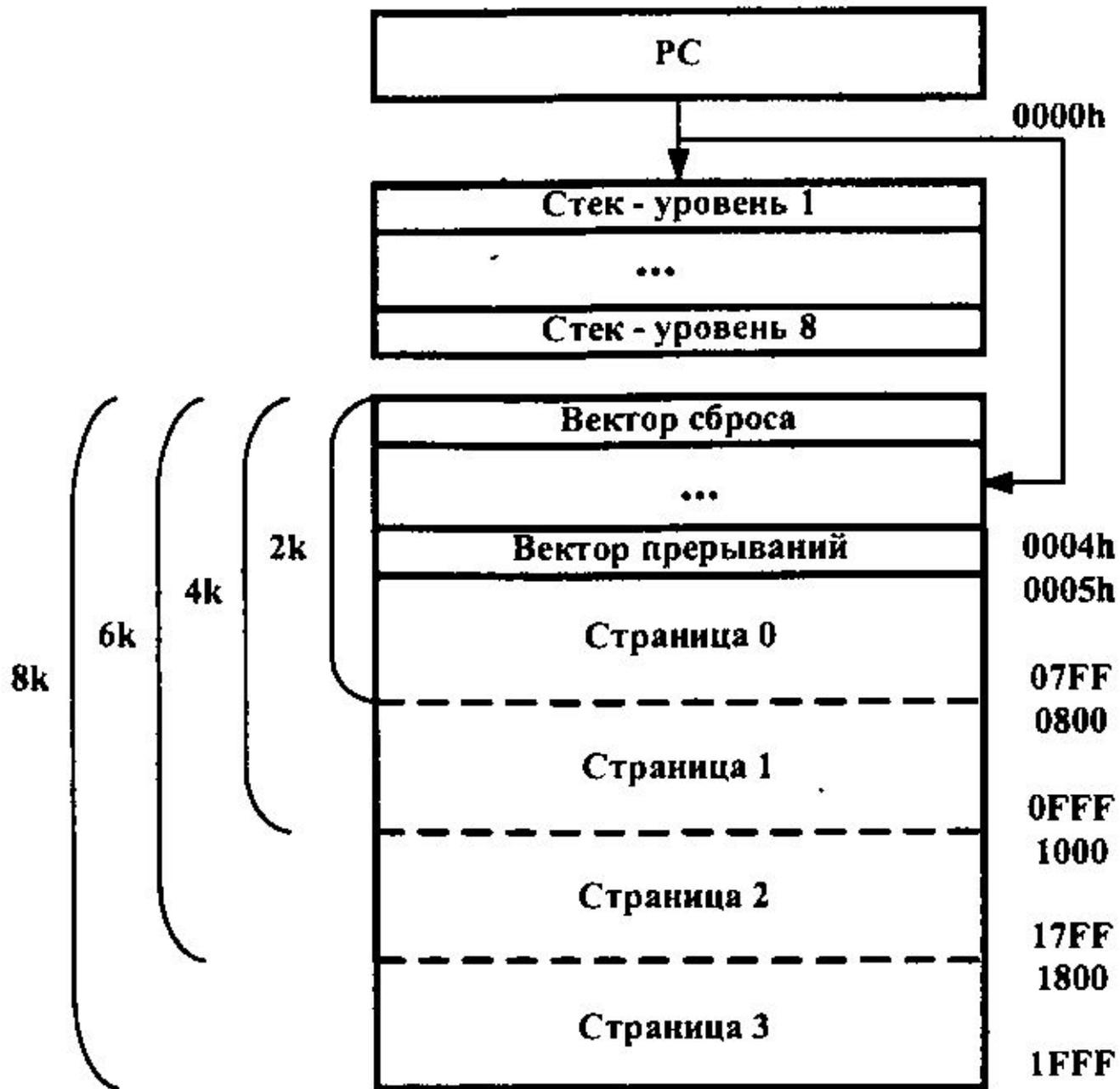


Рис. 10.13. Организация памяти программ

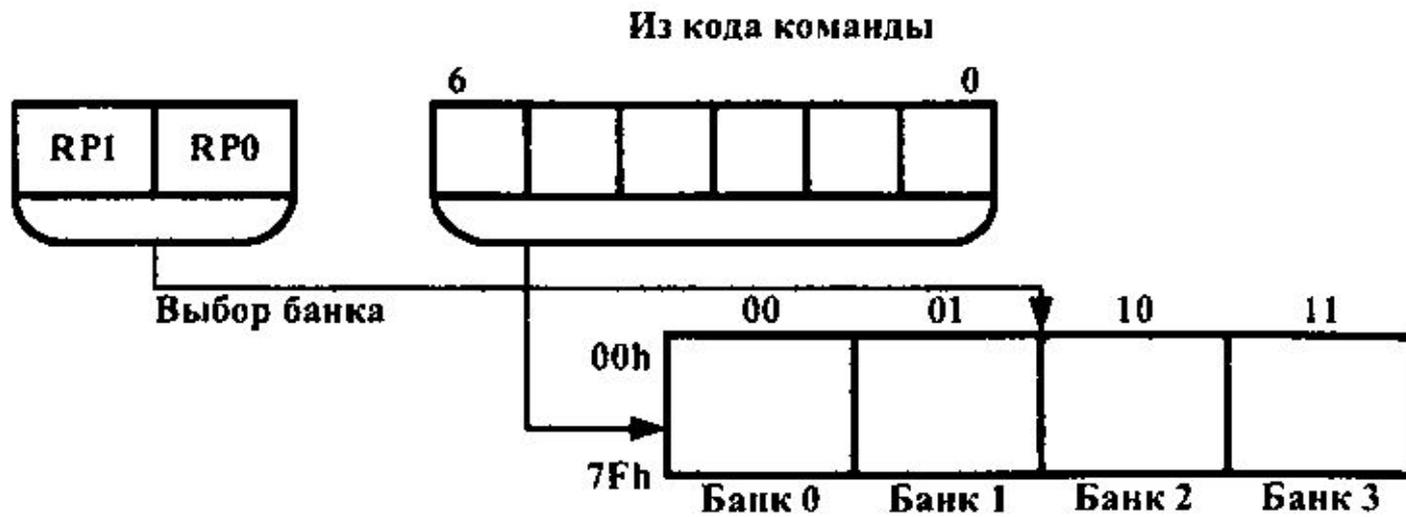


Рис. 10.14. Прямая адресация

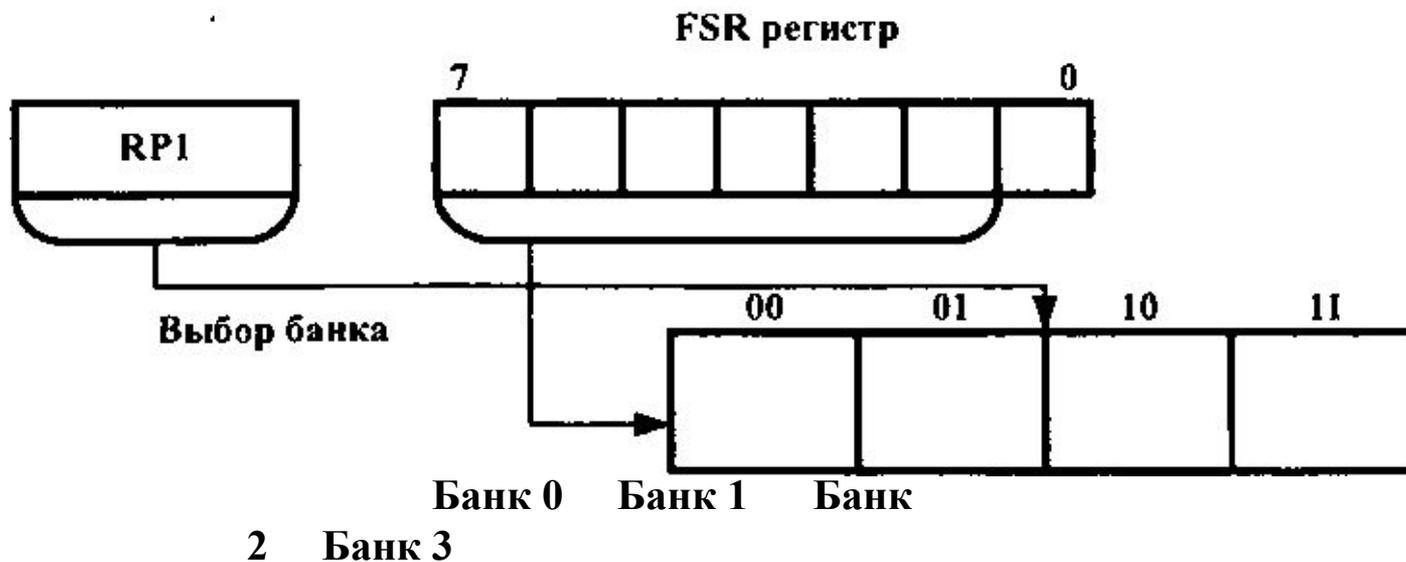


Рис. 10.15. Косвенная адресация

### 10.3.2. Прерывания в микропроцессоре PIC micro

Микроконтроллеры среднего семейства могут иметь несколько источников прерываний:

- внешний источник прерываний INT;
- переполнение таймера TMRO;
- изменение уровня сигнала на входах PORTB (R87 - R84);
- изменение выходного уровня компаратора;
- прерывание от ведомого параллельного порта;
- прерывание от VSART;
- прерывание от приёмника;
- прерывание от передатчика;
- завершение преобразования АЦП;
- завершение цикла записи в EEPROM памяти данных;
- переполнение таймеров TMR1, TMR2;
- прерывание от модуля CCP;
- прерывание от модуля SSP.

Регистр, управляющий механизмом прерываний INTCOM, содержит индивидуальные биты флагов прерываний, биты маски разрешения прерываний, а также бит глобального разрешения прерываний.

Если бит глобального разрешения прерываний GEE (бит 7) установлен в 1, то разрешены все немаскированные прерывания. Все прерывания запрещены, если он сброшен в нуль.

Регистр INCON содержит также биты управления прерываниями по внешним условиям INT, по порту PORTB, по переполнению TMRO. Там же расположен бит разрешения прерываний от периферийных модулей PEEE.

При обработке прерываний бит GEE=0, чтобы предотвратить повторную загрузку счётчика команд в стек и запись в PC адреса вектора прерываний 0004h. В обработчике прерываний источник прерываний идентифицируется проверкой флагов прерываний. Индивидуальные флаги прерываний устанавливаются независимо от состояния бита общего разрешения прерываний GEE. Формат регистра INT CON:

GIE	PEIE	TOIE	INTE	RBIE	TOIF	INTF	RBIF
-----	------	------	------	------	------	------	------

GEE - бит глобального разрешения прерываний;

PEGE - разрешение прерываний от периферийных модулей;

TOEE - разрешение прерывания по TMRO;

TOEF - флаг прерывания по переполнению TMRO;

INTE - разрешение внешнего прерывания;

INTF - флаг внешнего прерывания;

RBIE - разрешение прерывания по PORTB;

RBIF - флаг прерывания по PORTB.

## 10.4. Микроконтроллеры на основе 32-разрядного ядра ARM7TDMI

В настоящее время компании Atmel и Philips Semiconductors выпускают более десятка наименований 32-разрядных микроконтроллеров на базе общего ядра ARM7TDMI. Архитектура этих микроконтроллеров имеет следующие основные особенности (рис. 10.16):

- высокопроизводительное 32-разрядное ядро ARM7TDMI;
- внутренняя Flash-память с 32-разрядной системной шиной;
- внутреннее ОЗУ (SRAM) с 32-разрядной системной шиной;
- расширенный контроллер прерываний;
- встроенные средства каналов ввода-вывода.

Семейство микроконтроллеров этого направления фирмы Atmel получили название Smart ARM. Компания Philips выпускает их в виде семейства LPC2000 различного исполнения. Последней разработкой этого семейства являются микросхемы серии LPC214X, обладающие полноценной поддержкой стандарта USB 2.0, гибким прямым доступом к памяти, а также увеличенным быстродействием портов ввода-вывода.

Микроконтроллеры Smart ARM могут использоваться при решении любой задачи, в которой требуются привычный набор возможностей 8-разрядного микроконтроллера, но при этом либо производительности 8-разрядной платформы уже не хватает, либо требуется заложить большой запас производительности на будущее. Особенности данной серии являются:

- выпускаются в корпусах с небольшим количеством выводов, удобных для «ручной» пайки;
- имеют интегрированный контроллер интерфейса USB 2.0;
- стоимость сопоставима с 8-разрядными микроконтроллерами;
- поддерживаются недорогими средствами разработки.

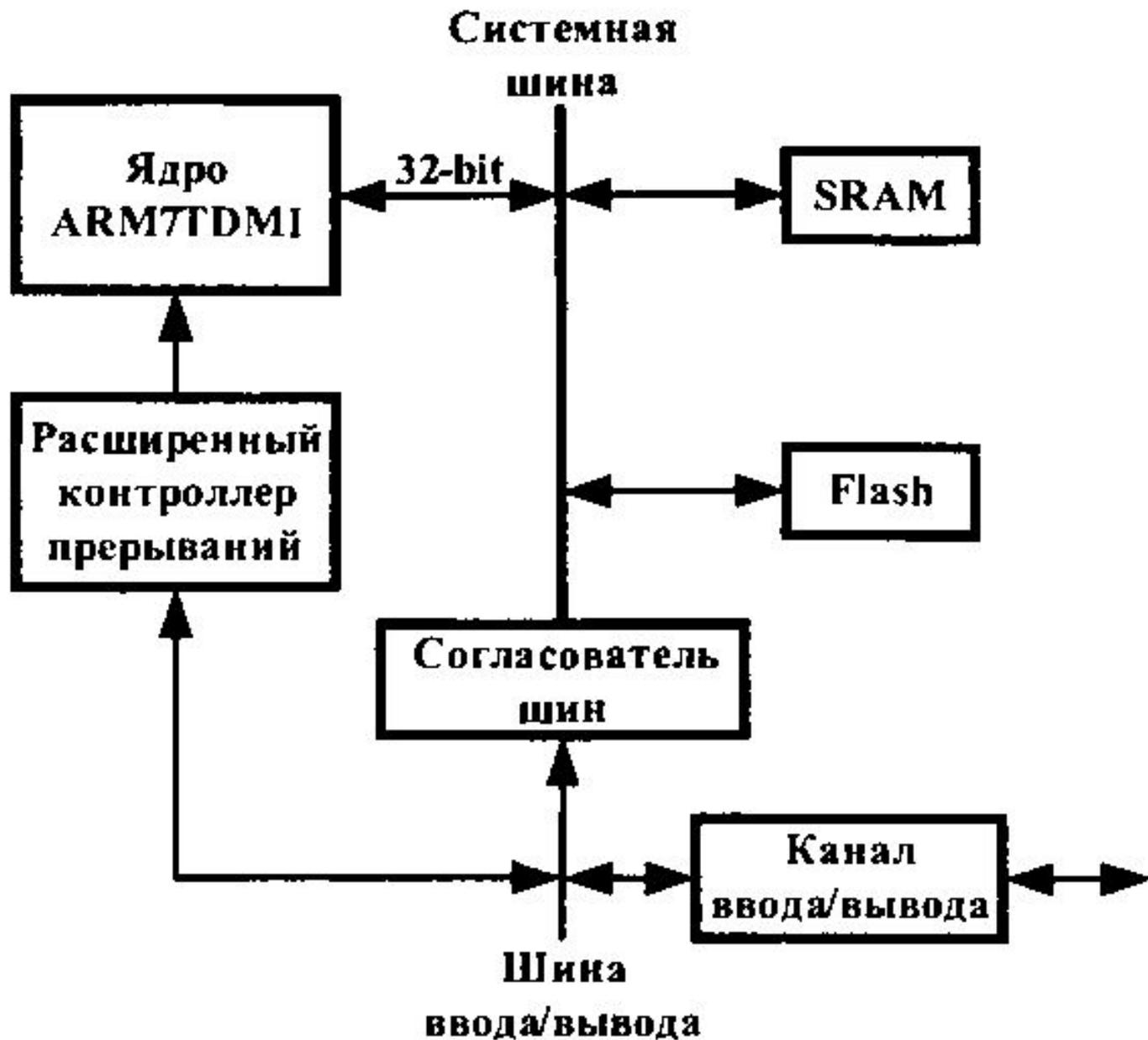


Рис. 10.16. Архитектура ядра ARM7TDMI

Таким образом, обладая высокой степенью интеграции блоков и компонентов на кристалле, и, находясь в одной ценовой группе с большинством 8-разрядных микроконтроллеров, 32-разрядные микроконтроллеры серии Smart ARM позволяют выполнять более широкий круг задач.

Наличие встроенного контроллера Flash-памяти обеспечивает:

- работу ядра с Flash-памятью;
- увеличение производительности процессорного ядра при использовании 16-разрядного набора команд Thumb;
- чтение и запись данных во Flash-память, установка и снятие защиты блоков памяти от случайного и несанкционированного чтения и записи.

При выполнении из Flash-памяти программы, содержащей в основном 32-разрядные команды, максимальная производительность достигается на тактовой частоте 30 МГц. При выполнении программы, содержащей в основном 16-разрядные команды, максимальной производительности можно достичь на тактовой частоте 50 МГц. Максимальная же производительность микроконтроллера реализуется при выполнении программы из ОЗУ. Записанная во Flash-память программа может быть защищена от несанкционированного считывания или случайного стирания Lock-битов, которые осуществляют защиту памяти по зонам.

Для обмена данными между оперативной памятью и периферией имеется периферийный контроллер PDC (Peripheral Data Controller), задача которого заключается в организации обмена данными между памятью и периферией без участия ядра. Основные преимущества такой реализации заключаются в высвобождении вычислительных ресурсов микроконтроллера с возможностью организации непрерывной передачи данных, не прекращающейся при возникновении прерываний в системе и при остановке процессорного ядра.

Для организации обмена данными с имеющейся на кристалле периферией контроллер PDC имеет каналы для каждого периферийного узла. Для управления процессами передачи каждый периферийный узел содержит регистры контроллера PDC:

- автоинкрементируемый 32-битный указатель на текущий адрес памяти;
- автодекрементируемый 16-битный счетчик объема данных на передачу (максимальный объем передаваемых данных за одну сессию 64 Кбайта);
- автоинкрементируемый 32-битный указатель на адрес памяти для следующего этапа передачи данных;
- автодекрементируемый 16-битный счетчик объема данных, необходимых для передачи на следующем этапе.

Контроллер позволяет организовать обмен данными блоками по 8, 16 или 32 бита.

Микроконтроллеры серии LPC214X могут работать на тактовой частоте до 60 МГц и характеризуются весьма низким энергопотреблением. Программный код может исполняться как из ОЗУ (SRAM), так и из Flash-памяти. Объем SRAM, в зависимости от модели, составляет от 8 до 40 Кбайт, а объем Flash-памяти - от 32 до 512 Кбайт. При этом, благодаря использованию широкой 128-разрядной и специального модуля ускорения доступа, исполнение программного кода из Flash-памяти происходит без потери производительности вплоть до предельной тактовой частоты ядра. Этот метод ускорения доступа к встроенной Flash-памяти, используемый фирмой Philips, является отличительной особенностью микроконтроллеров серии LPC214X. В обычном режиме микроконтроллера используется 32-разрядный формат команд. Thumb режим работы использует 16-разрядный формат и позволяет, при необходимости, более чем на 30 % сократить размер выполняемой программы при сохранении номинальной производительности. Для микроконтроллеров серии LPC214X фирма Philips гарантирует не менее 100 тысяч циклов «стирание/запись» встроенной Flash-памяти и сохранность данных не менее 20 лет.

Поскольку по составу встроенных компонент микроконтроллеры Smart ARM и LPC214X во многом схожи, рассмотрим более подробно упрощенную структурную схему микроконтроллеров LPC214X, представленную на рис. 10.17.

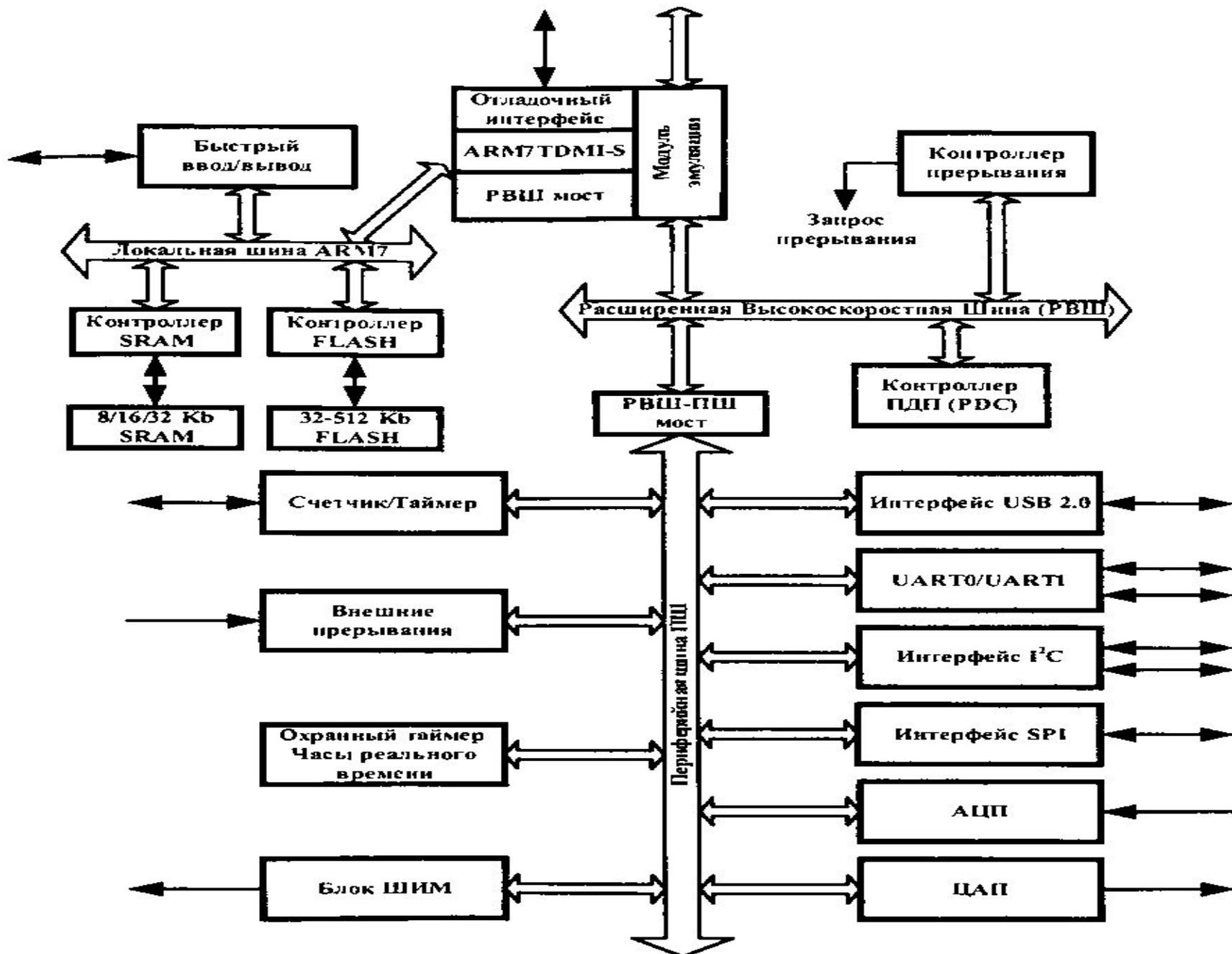


Рис. 10.17. Упрощенная структурная схема микроконтроллеров LPC214X

Процессорное ядро ARM7TDMI является универсальным 32-разрядным процессором с малым потреблением энергии. Его архитектура основана на использовании усеченной системы команд (RISC-архитектура). Для усиления эффекта использования такой архитектуры применен трехступенчатый конвейер выборки команд. Производительность ядра может быть увеличена за счет использования 16-битового набора команд (Thumb).

Процессорное ядро связано посредством своей локальной шины с элементами памяти и имеет подключение к расширенной высокоскоростной шине (PBUS) через PBUS-мост. Для облегчения процесса отладки ядро имеет встроенную функцию Debug Communication Channel.

Отладочный интерфейс позволяет осуществлять связь с внешним компьютером, выполняющим программу отладки, даже не прерывая процесс выполнения основной программы микроконтроллера. Выполнение программы может быть прослежено через модуль трассировки, который позволяет вывести информацию о процессах в ядре в реальном времени.

Для связи с внешней средой по параллельным каналам используется устройство быстрого ввода-вывода, шины которого могут быть динамически настроены на ввод или вывод. Передача данных ведется по байтам.

Flash-память, размещенная на кристалле может иметь объем от 32 до 512 Кбайт. Она используется для хранения как программ так и данных. Загрузка программ или данных может осуществляться как извне, так и из выполняемой программы. Flash-память обеспечивает до 100000 циклов записи/стирания и гарантирует сохранение данных в течение 20 лет.

Статическая оперативная память SRAM может иметь объем 8/16/32 Кбайта. Адресация может быть произведена как к байту, так и к 16- или 32-разрядному слову.

Контроллер прерываний может обрабатывать как векторные, так и простые прерывания. Контроллер может быть запрограммирован на систему приоритетов, которые присваиваются внешними устройствами и могут динамически переназначаться. Векторизированных прерываний может быть 16. Наивысшим приоритетом может обладать один из выбранных сигналов прерывания, векторизированные прерывания могут обладать средним приоритетом и не векторизированные прерывания имеют наименьший приоритет. Контроллер анализирует все поступившие прерывания и формирует сигнал запроса на прерывание для процессорного ядра.

Для обмена данными с внешними устройствами в микроконтроллере предусмотрено несколько различных интерфейсов:

- Интерфейс USB 2.0 содержит интегрированный приемопередатчик, соответствующий спецификации USB 2.0. Контроллер интерфейса имеет буфер FIFO объемом 328 байт и поддерживает организацию четырех каналов передачи данных. Для работы интерфейса USB используется единая с ядром схема генерации и распределения тактового сигнала, что позволяет использовать один кристалл для ядра и USB.
- Два интерфейса UART0/UART1, обеспеченных линиями квитирования для гибкого контроля процесса передачи данных. Скорость обмена достигает 30 Мбит/с в синхронном режиме и 6,87 Мбит/с - в асинхронном режиме.
- Два последовательных интерфейса I2C. Шина I2C двунаправлена с возможностью посылать или принимать информацию. Передатчики или приемники могут работать как в режиме master, так и быть ведомыми, в зависимости от того, что делает микроконтроллер в данный момент времени. Подключение внешних устройств может быть как многоточечным, так и одноточечным. Интерфейс I2C, реализованный в микроконтроллере может поддерживать скорость передачи до 400 Кбит/с.
- Пользовательский интерфейс SPI, который может работать в двух режимах (master и slave), обеспечивая передачу данных на скоростях до 30 Мбит/с. Интерфейс SPI снабжен четырьмя линиями Chip Select, что позволяет организовать обмен данными в режиме master с четырьмя внешними устройствам, с каждым из которых можно установить связь на заданной скорости и осуществлять обмен данными блоками по 8 или 16 бит.

Все интерфейсы контроллера могут работать под управлением PDC, который осуществляет прямую загрузку данных в память без участия процессорного ядра.

Для подсчета внешних событий и генерирования временных интервалов в состав микроконтроллера включен счетчик/таймер. Сигналы счетчика и таймера могут использоваться для формирования внутренних прерываний. Для анализа внешних прерываний предусматриваются специальные входы, поступающие на блок внешних прерываний.

Охранный таймер и часы реального времени, имеющиеся на кристалле микроконтроллера, предназначены для осуществления сброса и перевода процессора в режим ожидания в случаях, когда программа не в состоянии производить дальнейшие действия.

Для управления техническими системами и механизмами в микроконтроллере предусмотрен блок широтно-импульсной модуляции (ШИМ, PWM). Он включает в себя четыре независимых канала для генерации широтно-модулированных сигналов. На каждом канале можно устанавливать независимые значения частоты и полярности сигнала.

Блок ШИМ имеет в своем составе контроллер блока ШИМ и модули каналов.

Контроллер блока ШИМ выполняет функции формирования и распределения набора тактовых сигналов, включающих два независимых тактовых сигнала, а также набор сигналов, равных системной тактовой частоте, деленной на число, кратное  $2n$  ( $n=1, \dots, 10$ ). Каждый из сформированных сигналов может быть использован для работы любого канала ШИМ. Помимо функций распределения тактовой частоты контроллер блока ШИМ выполняет функции включения и выключения модулей каналов, разрешения и запрещения прерываний от модулей каналов.

Модули каналов ШИМ обеспечивают выбор источников тактового сигнала, выбор режима работы канала (выравнивание импульсов по левому, правому краю или по центру). Векторные сигналы ШИМ могут мультиплексироваться на выходы микроконтроллера, имеющие удвоенную нагрузочную способность, что позволяет осуществлять подключение внешних цепей с током нагрузки до 18 мА.

Для обеспечения работы с источниками аналоговых сигналов микроконтроллер имеет многоканальный (до 14 входов) аналого-цифровой преобразователь (АЦП), который позволяет работать в 8-10-битном режиме преобразования. Максимальная частота дискретизации, обеспечиваемая АЦП достигает 384 КГц. Как и прочая периферия, АЦП поддерживается PDC. Запуск преобразования может быть осуществлен программно и аппаратно. Все процедуры запуска преобразования и чтения результата преобразования АЦП может выполняться без участия ядра микроконтроллера под управлением PDC. Питание АЦП осуществляется от 3,3-вольтовой линии питания, и в момент преобразования ток потребления составляет 1 мА. Для снижения энергопотребления в период между преобразованиями предусмотрен режим энергосбережения (sleep mode), ток потребления в котором не превышает 1 мкА. В качестве источника опорного напряжения для АЦП можно использовать внешний источник напряжения величиной от 2,6 до 3,3 В. Для обратного преобразования цифровых сигналов в аналоговые используется цифро-аналоговый преобразователь (ЦАП).

В настоящее время фирмы Atmel и Philips возлагают большие надежды на внедрение микроконтроллеров Smart ARM и LPC214X. Наличие больших объемов статической оперативной и встроенной быстродействующей Flash-памяти, возможность подключения дополнительной внешней памяти и развитая периферия позволяют использовать их в таких сферах как:

- промышленный контроль и автоматизация;
- телекоммуникации;
- торговое оборудование;
- средства учета энергоресурсов;
- автоэлектроника;
- медицинское оборудование;
- системы безопасности.

Доступная техническая поддержка и средства разработки, а также невысокая стоимость, во многих случаях сравнимая или даже меньшая, чем у 8- и 16-разрядных устройств делают предпосылки для того, чтобы данные изделия заняли одну из лидирующих позиций на рынке микроконтроллеров.