



*Дешифратори*

**Дешифратором** називається функціональний вузол комп'ютера, призначений для перетворення кожної комбінації вхідного двійкового коду в керуючий сигнал лише на одному із своїх виходів. У загальному випадку дешифратор має  $n$  однофазних входів (іноді  $2n$  парафазних) і  $m=2^n$  виходів, де  $n$  – розрядність (довжина) коду, який дешифрується. Дешифратор з максимально можливим числом виходів  $m=2^n$  називається повним.

Функціонування повного дешифратора описується системою логічних виразів вигляду:

$$F_0 = \bar{X}_n \bar{X}_{n-1} \dots \bar{X}_2 \bar{X}_1;$$

$$F_1 = \bar{X}_n \bar{X}_{n-1} \dots \bar{X}_2 X_1;$$

.....

$$F_{m-1} = X_n X_{n-1} \dots X_2 X_1,$$

де  $X_1, \dots, X_n$  – вхідні двійкові змінні;  $F_0, F_1, \dots, F_{m-1}$  – вихідні логічні функції, що являють собою мінтерми (конституенти 1)  $n$  змінних.

Функціонування повного дешифратора з інверсними виходами представляється системою виду:

$$L_0 = X_n \vee X_{n-1} \vee \dots \vee X_2 \vee X_1;$$

$$L_1 = X_n \vee X_{n-1} \vee \dots \vee X_2 \vee \bar{X}_1;$$

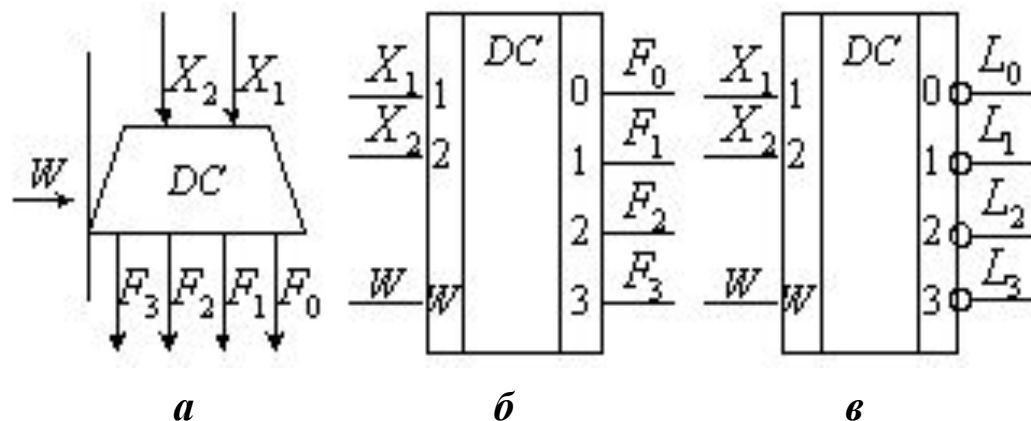
$$\dots$$
$$L_{m-1} = \bar{X}_n \vee \bar{X}_{n-1} \vee \dots \vee \bar{X}_2 \vee \bar{X}_1,$$

де  $L_0, L_1, \dots, L_{m-1}$  – вихідні логічні функції, що є макстермами (конституенти 0)  $n$  змінних.

### Дешифратори класифікують за такими ознаками:

- способом структурної організації – одноступеневі (лінійні) і багатоступеневі, в тому числі пірамідальні та прямокутні (матричні);
- форматом вхідного коду – двійкові, двійково-десяткові; розрядністю коду, який дешифрується – 2, 3, ...,  $n$ ;
- формою подачі вхідного коду – з однофазними і парафазними входами; кількістю виходів – повні й неповні дешифратори;
- видом вхідних стробуючих сигналів – в прямому або інверсному значеннях; типом використовуваних логічних елементів – І, НЕ, ЧИ, НЕ І, НЕ ЧИ і т.д.

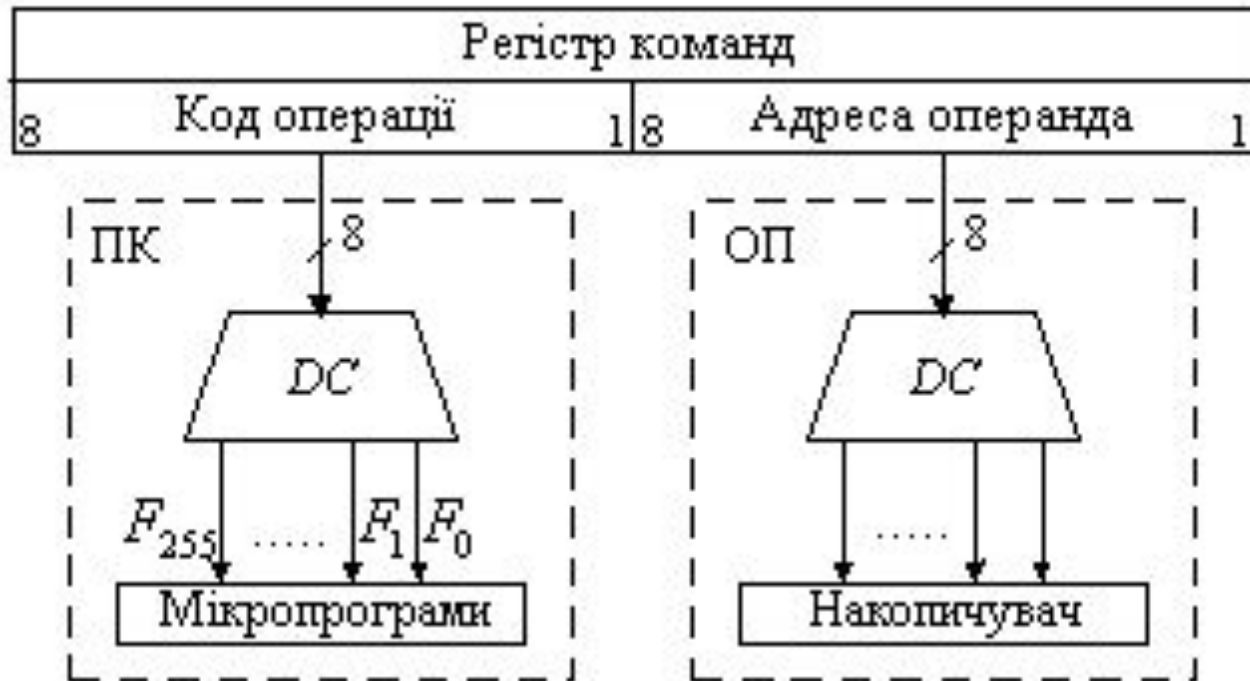
До основних характеристик дешифратора відносять: число ступенів (каскадів) дешифрації, кількість використаних логічних елементів або мікросхем, загальне число входів логічних елементів, час дешифрації і споживану потужність.



*Умовні графічні позначення дешифратора: а – на функціональних схемах; б, в – на принципіальних схемах*

В комп'ютерах дешифратори використовують для виконання таких операцій:

- дешифрації коду операції, записаного в регістр команд процесора, що забезпечує вибір потрібної мікропрограми;
- перетворення коду адреси операнда в команді в керуючі сигнали вибору заданої комірки пам'яті в процесі записування або читання інформації;
- забезпечення візуалізації на зовнішніх пристроях;
- реалізації логічних операцій та побудови мультиплексорів і демультиплексорів.



*Ілюстрація використання дешифраторів*

## Лінійні дешифратори на два входи і чотири виходи

У лінійному дешифраторі "з n в m" кожна вихідна функція  $F_i$  реалізується повністю окремим n-вхідним логічним елементом при використанні парафазного вхідного коду. Логіка роботи повних дешифраторів на два входи  $X_1, X_2$  і чотири прямих виходи  $F_0, F_1, F_2, F_3$  і чотири інверсних виходи  $L_0, L_1, L_2, L_3$  наведена в табл.1.1 і 2.2 відповідно.

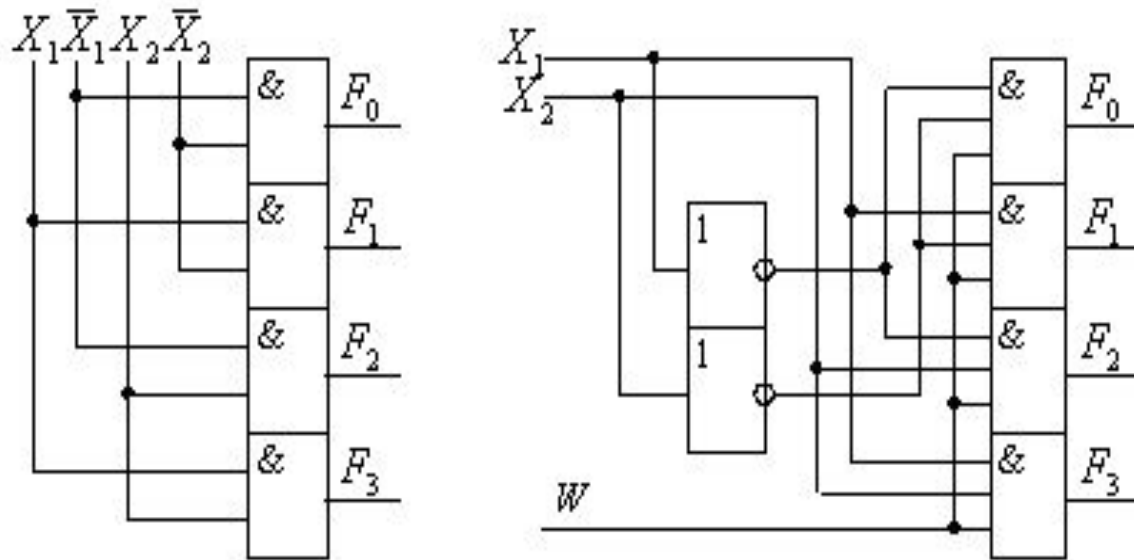
Таблиця 1.1						Таблиця 1.2					
X <sub>2</sub>	X <sub>1</sub>	F <sub>0</sub>	F <sub>1</sub>	F <sub>2</sub>	F <sub>3</sub>	X <sub>2</sub>					
0	0	1	0	0	0	0	0	0	1	1	1
0	1	0	1	0	0	0	1	1	0	1	1
1	0	0	0	1	0	1	0	1	1	0	1
1	1	0	0	0	1	1	1	1	1	1	0

Із табл.1.1 отримують систему логічних функцій в ДДНФ:

$$F_0 = \overline{X_2} \overline{X_1}; F_1 = \overline{X_2} X_1; F_2 = X_2 \overline{X_1}; F_3 = X_2 X_1. \quad (6.1)$$

Для лінійного дешифратора зі стробуючим входом  $W$  система рівнянь (4.1) набуває вигляду:

$$F_0 = \overline{X_2} \overline{X_1} W; F_1 = \overline{X_2} X_1 W; F_2 = X_2 \overline{X_1} W; F_3 = X_2 X_1 W. \quad (6.2)$$

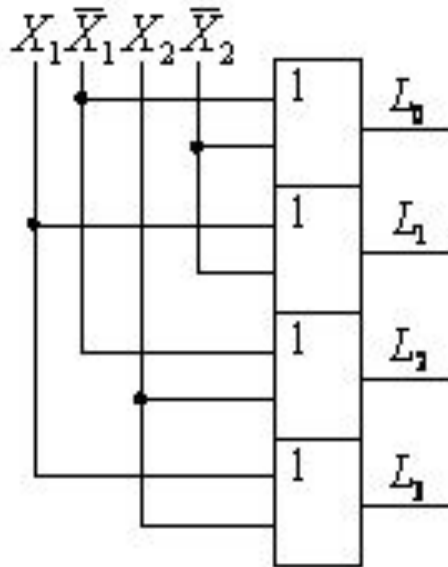


*а*                      *б*

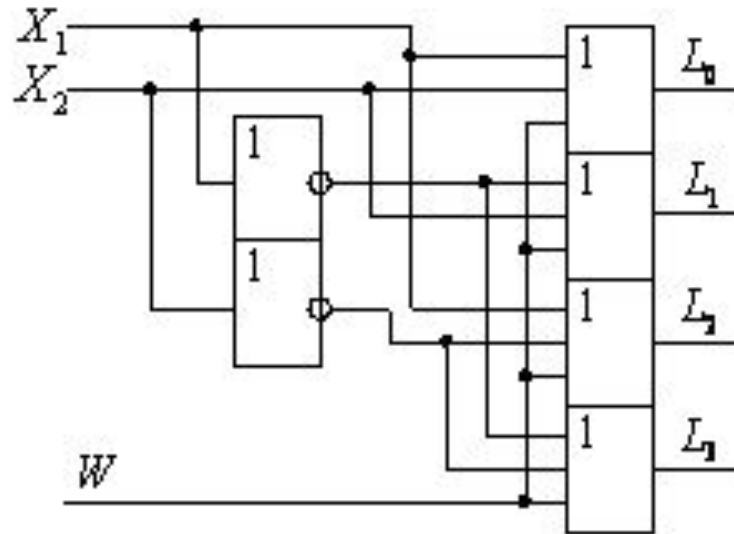
***Схеми лінійних дешифраторів на елементах І: а – з парафазними входами;  
б – з однофазними входами і стробуванням***

Система логічних функцій в ДКНФ:

$$L_0 = X_2 \vee X_1; \quad L_1 = X_2 \vee \overline{X_1}; \quad L_2 = \overline{X_2} \vee X_1; \quad L_3 = \overline{X_2} \vee \overline{X_1}. \quad (6.3)$$



*a*



*б*

*Схема лінійних дешифраторів на елементах ЧИ: а – з парафазними входами; б – з однофазними входами і стробуванням*

Логічні рівняння лінійного дешифратора :

$$L_0 = X_2 \vee X_1 \vee W; \quad L_1 = X_2 \vee \overline{X_1} \vee W;$$

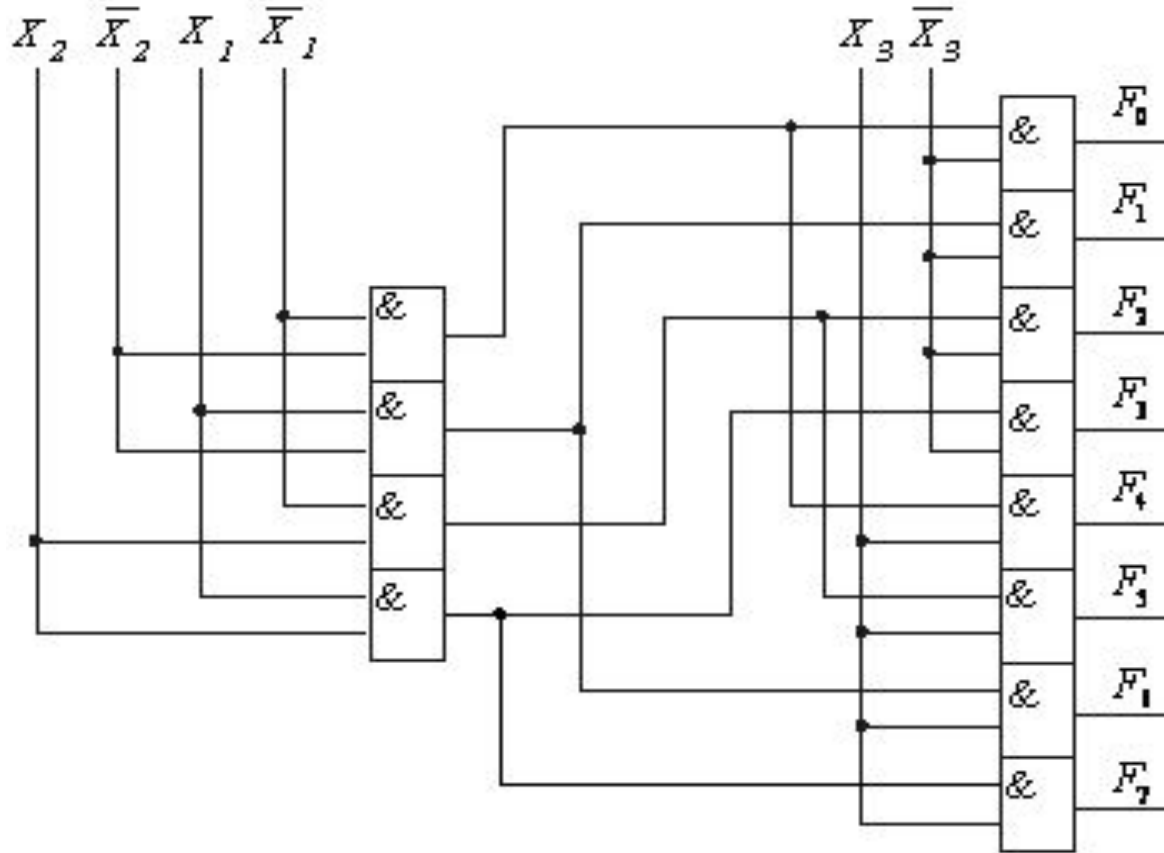
$$L_2 = \overline{X_2} \vee X_1 \vee W; \quad L_3 = \overline{X_2} \vee \overline{X_1} \vee W.$$



## Пірамідальні дешифратори

Пірамідальна структура для реалізації повного дешифратора "з 3 в 8" описується системою мінтермів вилу:

$$F_0 = \overline{X_3} \overline{X_2} \overline{X_1}; F_1 = \overline{X_3} \overline{X_2} X_1; \dots F_7 = X_3 X_2 X_1.$$



*Схема пірамідального дешифратора на три входи і вісім виходів  
Основним недоліком пірамідального дешифратора є велике число ступенів,  
що суттєво збільшує час дешифрації коду.*

## Прямокутні дешифратори

Прямокутний дешифратор будується за двоступеневою схемою. При цьому вхідний код розбивається на дві групи по  $n/2$  розрядів при парному  $n$ ; при непарній розрядності групи вміщують нерівне число змінних. Дві групи змінних декодуються на першому ступені двома повними лінійними (можливо і пірамідальними) дешифраторами, а на другому ступені формуються вихідні функції.

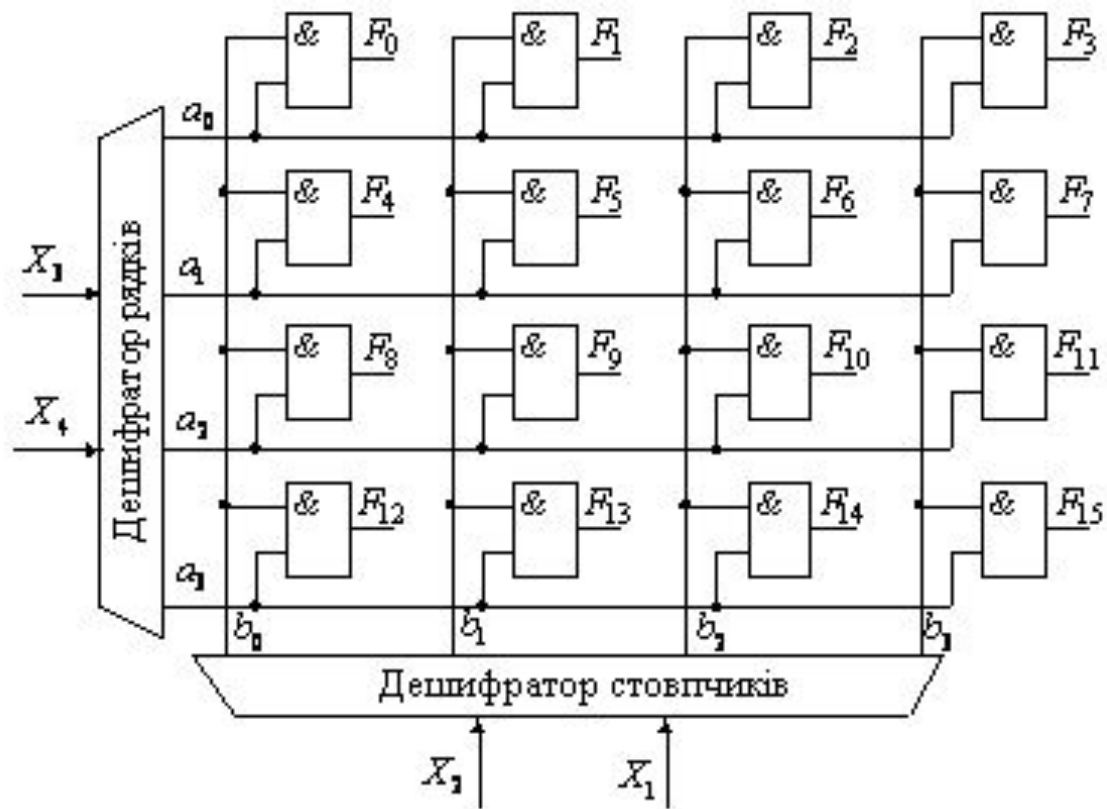
Умовно вважають, що один з дешифраторів першого ступеня формує адреси рядків матриці, а другий – адреси стовпчиків матриці. На перетині ліній рядків і стовпчиків підключається  $m=2n$  двохходових схем збігу, які утворюють другий, вихідний ступінь дешифратора. При парному  $n$  матриця вентилів квадратна, при непарному  $n$  – прямокутна. Тому такі дешифратори називаються матричними або прямокутними.

Запишемо систему вихідних функцій повного дешифратора "з 4 в 16" у вигляді таких скорочених значень:

$$\begin{array}{llll} F_0 = a_0 b_0; & F_4 = a_1 b_0; & F_8 = a_2 b_0; & F_{12} = a_3 b_0; \\ F_1 = a_0 b_1; & F_5 = a_1 b_1; & F_9 = a_2 b_1; & F_{13} = a_3 b_1; \\ F_2 = a_0 b_2; & F_6 = a_1 b_2; & F_{10} = a_2 b_2; & F_{14} = a_3 b_2; \\ F_3 = a_0 b_3; & F_7 = a_1 b_3; & F_{11} = a_2 b_3; & F_{15} = a_3 b_3. \end{array}$$

де введені дворозрядні функції  $a$  і  $b$  які реалізуються дешифраторами рядків і стовпчиків відповідно:

$$\begin{array}{llll} b_0 = X_2 X_1; & b_1 = X_2 \bar{X}_1; & b_2 = \bar{X}_2 X_1; & b_3 = \bar{X}_2 \bar{X}_1; \\ a_0 = \bar{X}_4 \bar{X}_3; & a_1 = \bar{X}_4 X_3; & a_2 = X_4 \bar{X}_3; & a_3 = X_4 X_3. \end{array}$$

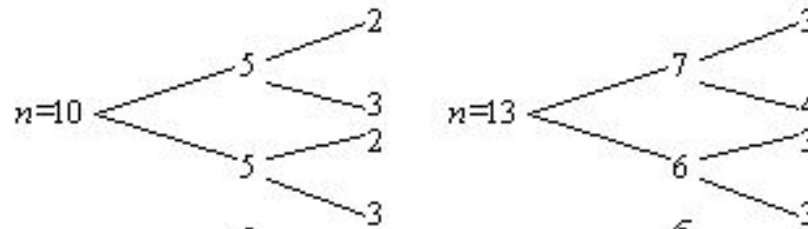


*Схема прямокутного дешифратора*

# Багатоступеневі дешифратори.

## Каскадування дешифраторів

Принцип побудови багатоступеневих дешифраторів полягає у послідовному розбитті вхідного багаторозрядного коду до отримання у кожній групі двох - трьох розрядів. Як приклад на рис. 4.7 показано розбиття коду, який дешифрується для  $n=10$  і  $n=13$ . Після цього багатоступенева схема дешифратора зображується у вигляді з'єднання ряду лінійних схем.



*Розбиття вхід... а ... б ... ри  $n=10$ ; б – при  $n=13$*

Під каскадуванням (нарощуванням) розуміють спосіб з'єднання дешифраторів у вигляді мікросхем середнього ступеня інтеграції для одержання більшої розрядності вхідного коду.

Вхідні змінні  $X_1$ ,  $X_2$  і  $X_3$  подаються паралельно на входи обох дешифраторів: змінна  $X_4$  подається безпосередньо на вхід стробування першого дешифратора, через інвертор – на вхід стробування другого дешифратора. Ця каскадна схема працює так. Якщо значення старшого розряду вхідного коду  $X_4 = 0$ , то в роботу включається перший дешифратор з інверсними вісьмома виходами  $L_0, \dots, L_7$ , при цьому другий дешифратор блокуваний (вимкнений) і на його виходах  $L_8, \dots, L_{15}$  встановлюються високі рівні. При  $X_4=1$  блокується перший дешифратор і включається в роботу друга мікросхема. Таким чином, через наявність стробуючого входу два трирозрядних дешифратори утворюють схему дешифрації чотирирозрядного коду.