

Лекция 6

Таймеры микроконтроллера

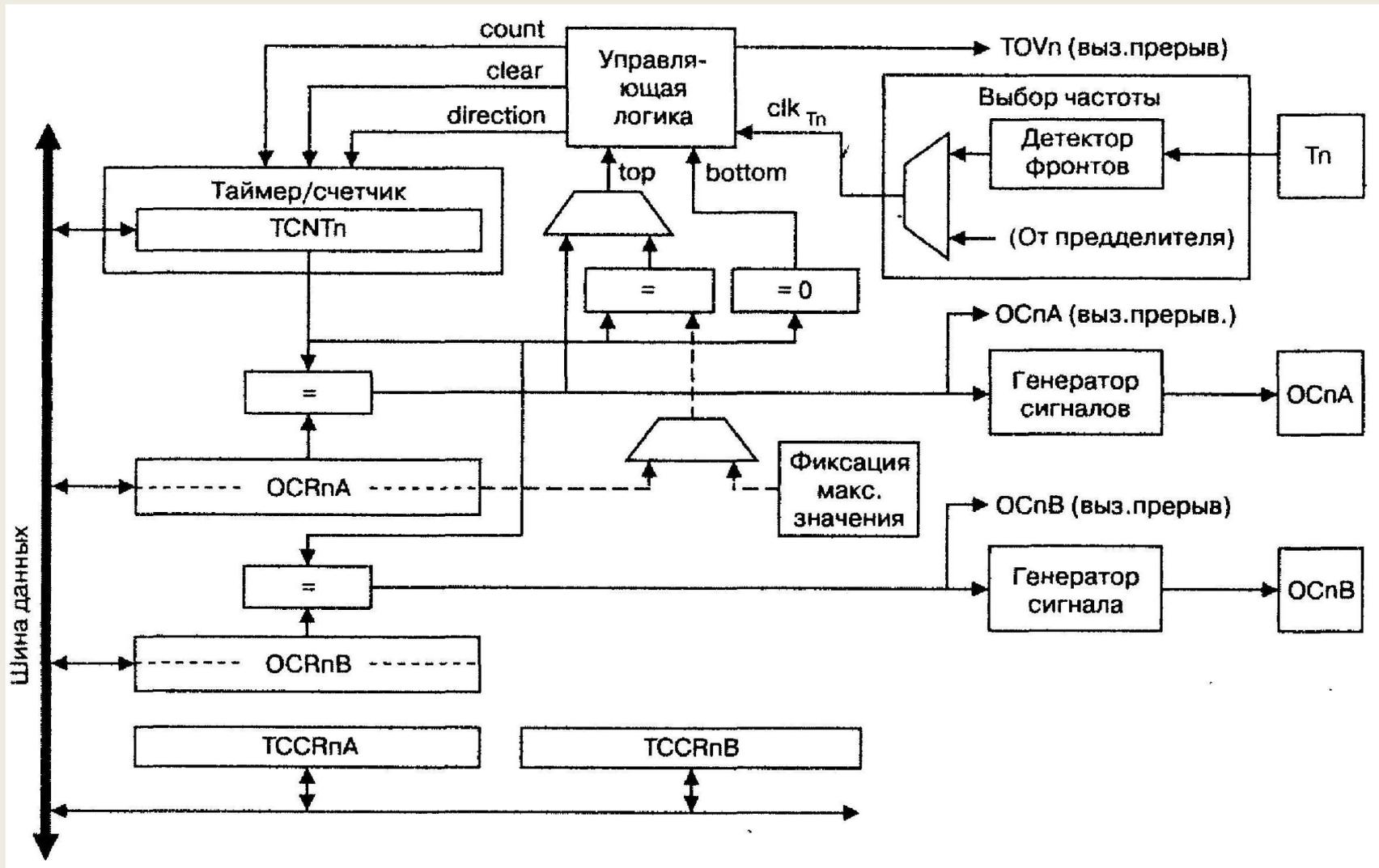


Рис. 1 – Функциональная схема таймера T0

Таймер T0

Таймер T0 может использовать следующие выводы МК:

PD4 (T0) – вход внешнего тактового сигнала для таймера T0

PB2 (OC0A) – выход канала совпадения A таймера T0

PD5 (OC0B) – выход канала совпадения B таймера T0

Таймер T0 может формировать запросы на следующие прерывания:

TIMER0 OVF – переполнение таймера T0

TIMER0 COMPA – совпадение канала A таймера T0

TIMER0 COMPB – совпадение канала B таймера T0

Таймер T0 содержит следующие регистры ввода/вывода:

TCTN0 – счетный регистр таймера T0

OCR0A – регистр совпадения канала A таймера T0

OCR0B – регистр совпадения канала B таймера T0

TCCR0A, TCCR0B – регистры управления таймером T0

TIMSK – регистр маски прерываний таймеров T0 и T1

Таймер T0

Номер бита	7	6	5	4	3	2	1	0	
	TOIE1	OCIE1A	OCIE1B	—	ICIE1	OCIE0B	TOIE0	OCIE0A	TIMSK
Чтение(R)/Запись(W)	R/W	R/W	R/W	R	R/W	R/W	R/W	R/W	
Начальное значение	0	0	0	0	0	0	0	0	

Бит 2 — OCIE0B: Разрешение прерываний таймера/счетчика 0 по совпадению в канале B. Когда бит OCIE0B установлен в единицу, а флаг I регистра состояния также установлен, то прерывания по совпадению в канале B таймера 0 разрешены. Генерация запроса на прерывание происходит в момент совпадения, если бит OCF0B регистра TIFR установлен.

Бит 1 — TOIE0: Разрешение прерывания по переполнению таймера/счетчика 0. Если бит TOIE0 установлен в единицу, а также установлен флаг I регистра состояния, то прерывания по переполнению таймера 0 разрешены. Генерация запроса на прерывание происходит в случае переполнения таймера/счетчика 0, если бит TOV0 регистра TIFR установлен.

Бит 0 — OCIE0A: Разрешение прерываний таймера/счетчика 0 по совпадению в канале A. Когда установлены бит OCIE0A в единицу и флаг I регистра состояния, то прерывания по совпадению в канале B таймера 0 разрешены. Генерация запроса на прерывание происходит в момент совпадения, если бит OCF0A регистра TIFR установлен.

Рис. 2 – Описание регистра TIMSK

Таймер T0

Номер бита	7	6	5	4	3	2	1	0	
	TOV1	OCF1A	OCF1B	—	ICF1	OCF0B	TOV0	OCF0A	TIFR
Чтение(R)/Запись(W)	R/W	R/W	R/W	R	R/W	R/W	R/W	R/W	
Начальное значение	0	0	0	0	0	0	0	0	

Бит 2 — OCF0B: Флаг совпадения в канале В. Бит OCF0B устанавливается в том случае, когда возникает совпадение содержимого счетного регистра таймера/счетчика 0 и регистра совпадения OCR0B. Бит OCF0B аппаратно сбрасывается в ноль в тот момент, когда начинается выполнение соответствующей процедуры обработки прерывания. Бит OCF0B может быть очищен программно путем записи в него логической единицы. Прерывание выполняется, когда флаг I регистра SREG, бит OCIE0B (бит разрешения прерывания по совпадению В) и флаг OCF0B установлены.

Бит 1 — TOV0: Флаг переполнения таймера/счетчика. Бит TOV0 устанавливается в единицу в том случае, когда происходит переполнение таймера/счетчика 0. Бит TOV0 сбрасывается в тот момент, когда начинается выполнение соответствующей процедуры обработки прерывания. Бит TOV0 может быть очищен программно, путем записи в него логической единицы. Прерывание выполняется, когда флаг I регистра SREG, бит TOIE0 (бит разрешения прерывания по переполнению) и флаг TOV0 установлены. Действие этого флага зависит от состояния разрядов WGM02:0.

Бит 0 — OCF0A: Флаг совпадения канале А. Бит OCF0A устанавливается в том случае, когда возникает совпадение содержимого счетного регистра таймера/счетчика 0 и регистра OCR0A. Бит OCF0A аппаратно сбрасывается в ноль в тот момент, когда начинается выполнение соответствующей процедуры обработки прерывания. Бит OCF0A может быть очищен программно путем записи в него логической единицы. Прерывание выполняется, когда флаг I регистра SREG, бит OCIE0A (бит разрешения прерывания по совпадению А) и флаг OCF0A установлены.

Рис. 3 – Описание регистра TIFR

Таймер T0

Номер бита	7	6	5	4	3	2	1	0	
	COM0A1	COM0A0	COM0B1	COM0B0	—	—	WGM01	WGM00	TCCR0A
Чтение(R)/Запись(W)	R/W	R/W	R/W	R/W	R	R	R/W	R/W	
Начальное значение	0	0	0	0	0	0	0	0	

Биты 7-4 — COM0nx: Установка режима выходов совпадения каналов A и B.

Биты 1-0 — WGM0x: Установка режима работы таймера T0.

Рис. 4 – Описание регистра TCCR0A

Номер бита	7	6	5	4	3	2	1	0	
	FOC0A	FOC0B	—	—	WGM02	CS02	CS01	CS00	TCCR0B
Чтение(R)/Запись(W)	W	W	R	R	R/W	R/W	R/W	R/W	
Начальное значение	0	0	0	0	0	0	0	0	

Бит 7 — FOC0A: Принудительное изменение сигнала на выходе совпадения (канал A).

Бит 6 — FOC0B: Принудительное изменение сигнала на выходе совпадения (канал B).

Бит 3 — WGM02: Выбор режима работы таймера T0.

Биты 2:0 — CS02:0: Выбор режима тактового генератора.

Рис. 5 – Описание регистра TCCR0B

Таймер T0

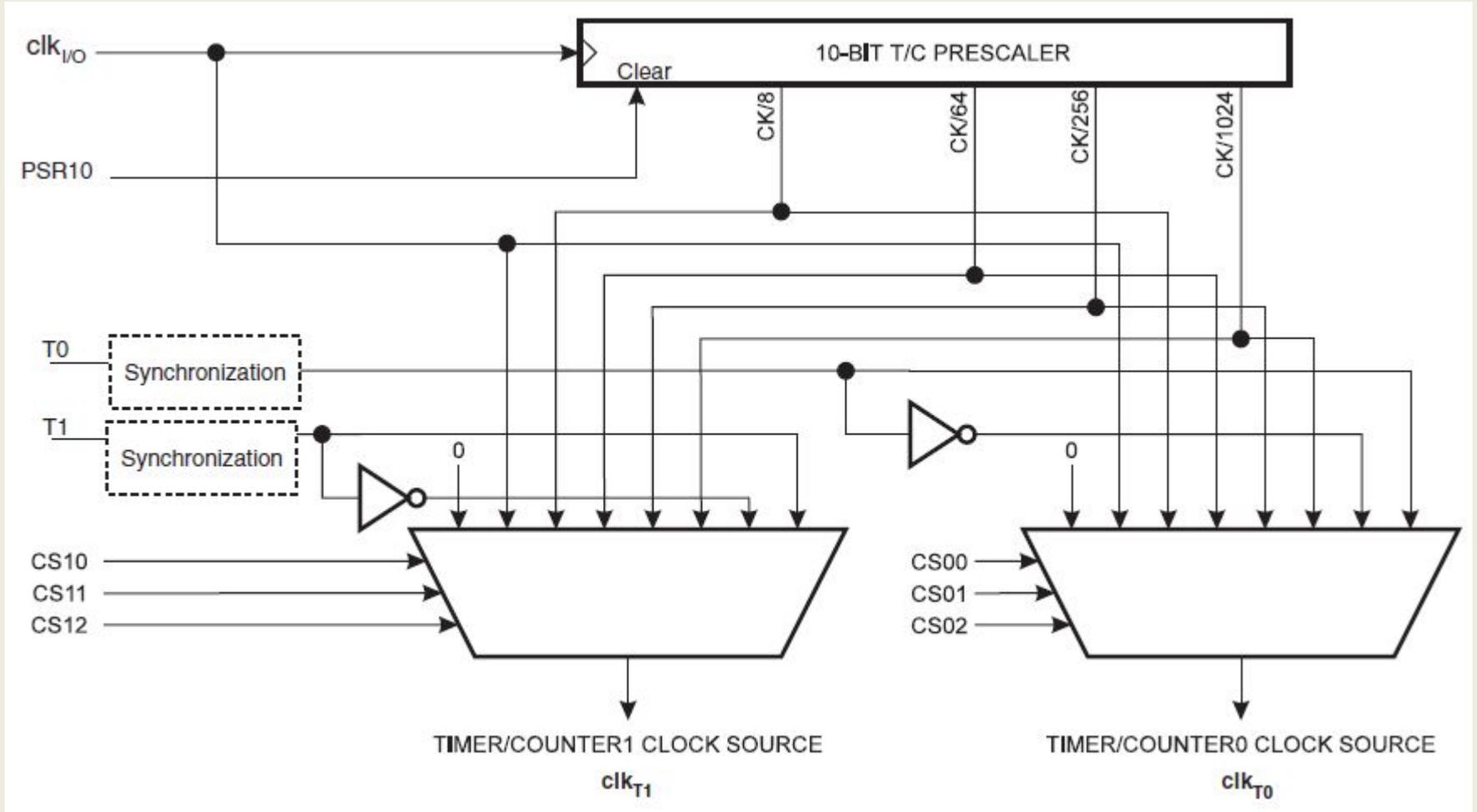


Рис. 6 – Функциональная схема предделителя частоты таймеров T0 и T1

Таймер T0

CS02	CS01	CS00	Описание
0	0	0	Нет источника сигнала (таймер/счетчик остановлен)
0	0	1	$s1k_{I/O}/1$ (Нет предварительного деления)
0	1	0	$s1k_{I/O}/8$ (деление на 8)
0	1	1	$s1k_{I/O}/64$ (деление на 64)
1	0	0	$s1k_{I/O}/256$ (деление на 256)
1	0	1	$s1k_{I/O}/1024$ (деление на 1024)
1	1	0	Внешний источник сигнала на входе T1, Синхронизация по заднему фронту
1	1	1	Внешний источник сигнала на входе T1. Синхронизация по переднему фронту

Рис. 7 – Выбор тактовой частоты при помощи регистра TCCR0B

Таймер T0

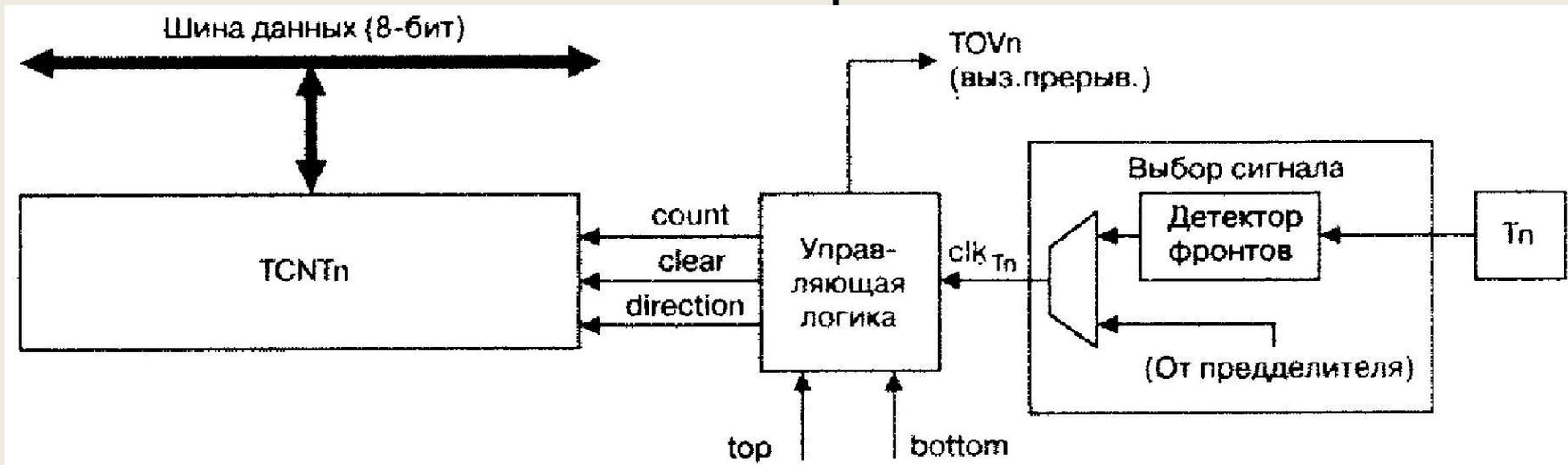


Рис. 8 – Счетный модуль таймера

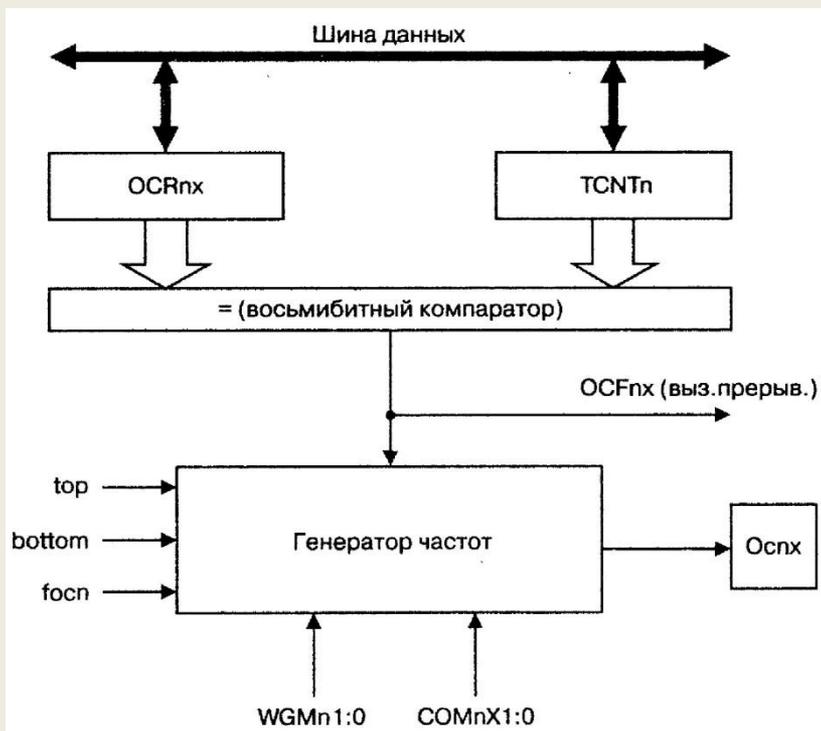


Рис. 9 – Модуль совпадения таймера T0

Таймер T0

Режимы работы таймера T0:

- 1) Normal mode – обычный счетный режим;
- 2) CTC (Clear Timer on Compare) – сброс при совпадении;
- 3) Fast PWM mode – режим быстрой ШИМ;
- 4) Phase Correct PWM mode – режим ШИМ, корректной по фазе

Номер режима	WGM2	WGM1	WGM0	Название режима	Верхний предел (TOP)	Флаг TOV0 устанавливается от
0	0	0	0	Normal	0xFF	MAX
1	0	0	1	PWM, Phase Correct	0xFF	BOTTOM
2	0	1	0	CTC	OCRA	MAX
3	0	1	1	Fast PWM	0xFF	MAX
4	1	0	0	Зарезервировано	-	-
5	1	0	1	PWM, Phase Correct	OCRA	BOTTOM
6	1	1	0	Зарезервировано	-	-
7	1	1	1	Fast PWM	OCRA	TOP

Рис. 10 – Выбор режима работы таймера при помощи регистров TCCR0A и TCCR0B

Таймер T0 в режиме CTC

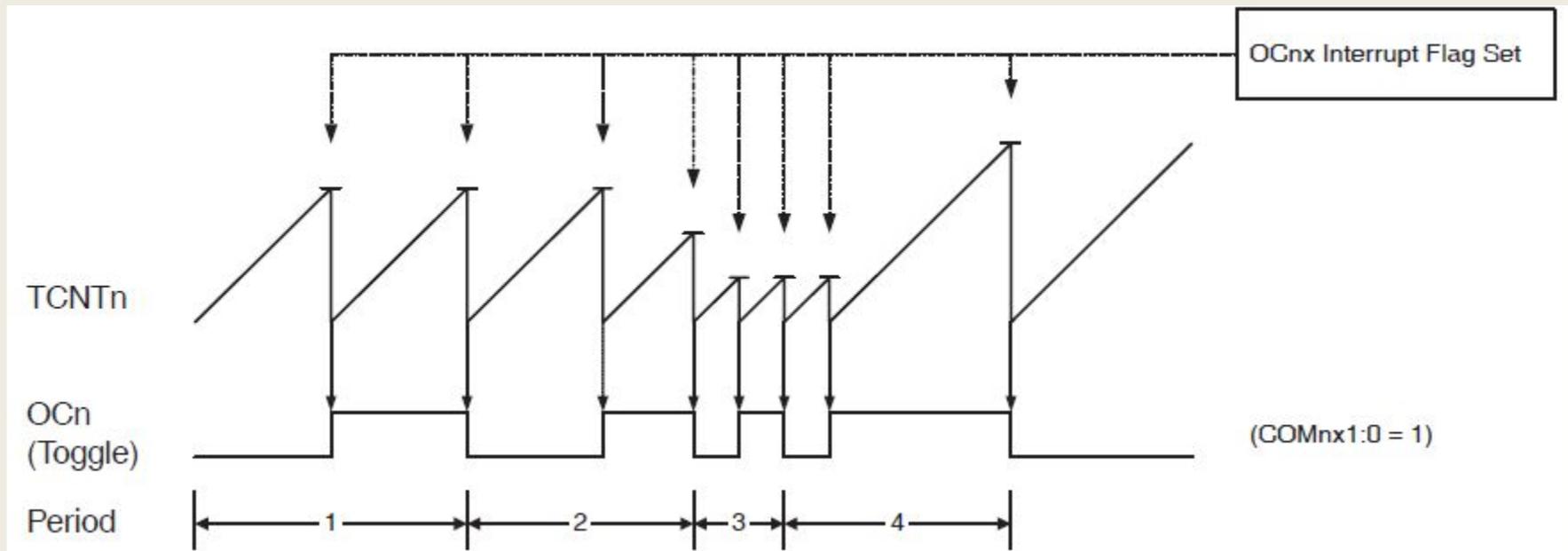


Рис. 11 – Работа таймера T0 в режиме CTC

COM0A1	COM0A0	Описание
0	0	Стандартный режим порта. Выход OC0A не подключен
0	1	Переключение OC0A на противоположное в момент совпадения
1	0	Сброс OC0A в момент совпадения
1	1	Установка OC0A в момент совпадения

COM0B1	COM0B0	Описание
0	0	Стандартный режим порта. Выход OC0B не подключен
0	1	Переключение OC0B в момент совпадения
1	0	Сброс OC0B в момент совпадения
1	1	Установка OC0B в момент совпадения

Рис. 12 – Установка режима выводов OC0A и OC0B при помощи регистра

Таймер T0 в режиме Fast PWM

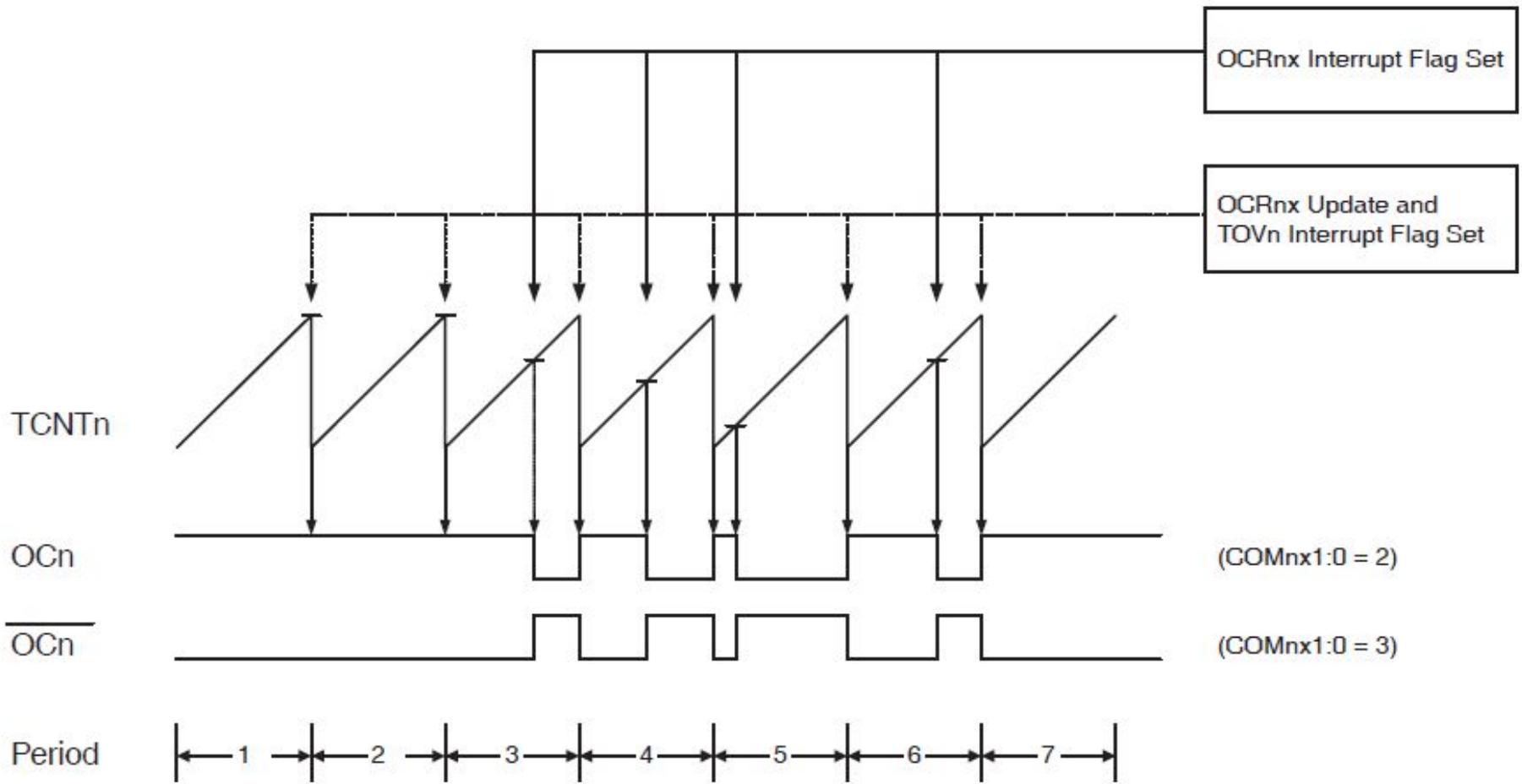


Рис. 13 – Работа таймера T0 в режиме Fast PWM

Таймер T0 в режиме Fast PWM

COM0A1	COM0A0	Описание
0	0	Стандартный режим порта. Выход OC0A не подключен
0	1	WGM02 = 0: Стандартный режим порта. Выход OC0A не подключен. WGM02 = 1: Переключение OC0A в момент совпадения
1	0	Сброс OC0A в момент совпадения, установка OC0A при достижении счетчиком значения TOP
1	1	Установка OC0A в момент совпадения, сброс OC0A при достижении счетчиком значения TOP

COM0B1	COM0B0	Описание
0	0	Стандартный режим порта. Выход OC0B не подключен
0	1	Зарезервировано
1	0	Сброс OC0B в момент совпадения, установка OC0B при достижении счетчиком значения TOP
1	1	Установка OC0B в момент совпадения, сброс OC0B при достижении счетчиком значения TOP

Рис. 14 – Установка режима выводов OC0A и OC0B при помощи регистра TCCR0A

Таймер T0 в режиме Phase Correct PWM

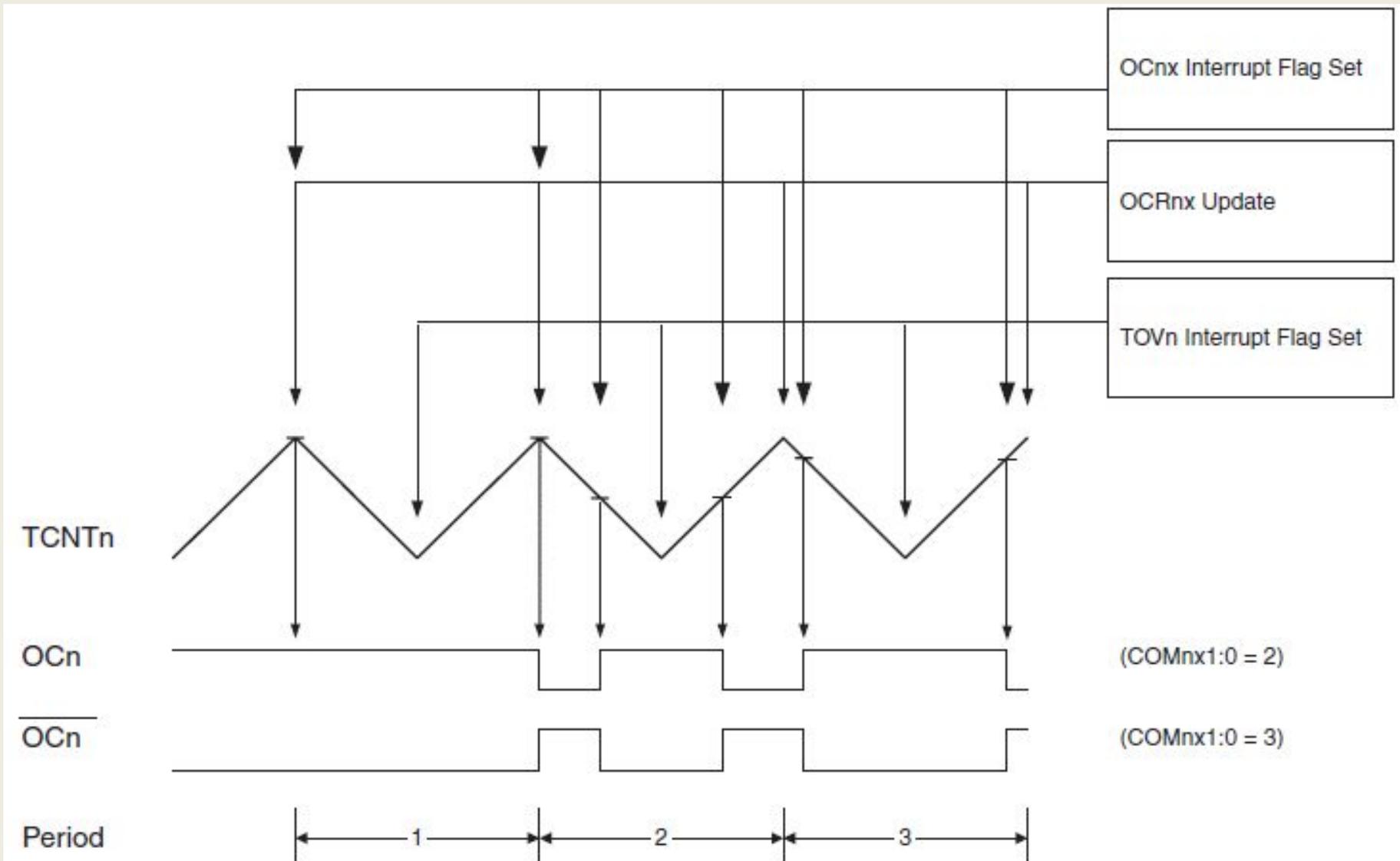


Рис. 15 – Работа таймера T0 в режиме Phase Correct PWM

Таймер T0 в режиме Phase Correct PWM

COM0A1	COM0A0	Описание
0	0	Стандартный режим порта. Выход OC0A не подключен
0	1	WGM02 = 0: Стандартный режим порта. Выход OC0A не подключен. WGM02 = 1: Переключение OC0A в момент совпадения
1	0	Сброс OC0A в момент совпадения при прямом счете. Установка OC0A в момент совпадения при обратном счете
1	1	Установка OC0A в момент совпадения при прямом счете. Сброс OC0A в момент совпадения при обратном счете

COM0B1	COM0B0	Описание
0	0	Стандартный режим порта. Выход OC0B не подключен
0	1	Зарезервировано
1	0	Сброс OC0B в момент совпадения при прямом счете. Установка OC0B в момент совпадения при обратном счете
1	1	Установка OC0B в момент совпадения при прямом счете. Сброс OC0B в момент совпадения при обратном счете

Рис. 16 – Работа таймера T0 в режиме Phase Correct PWM

Установка флагов прерываний таймера T0

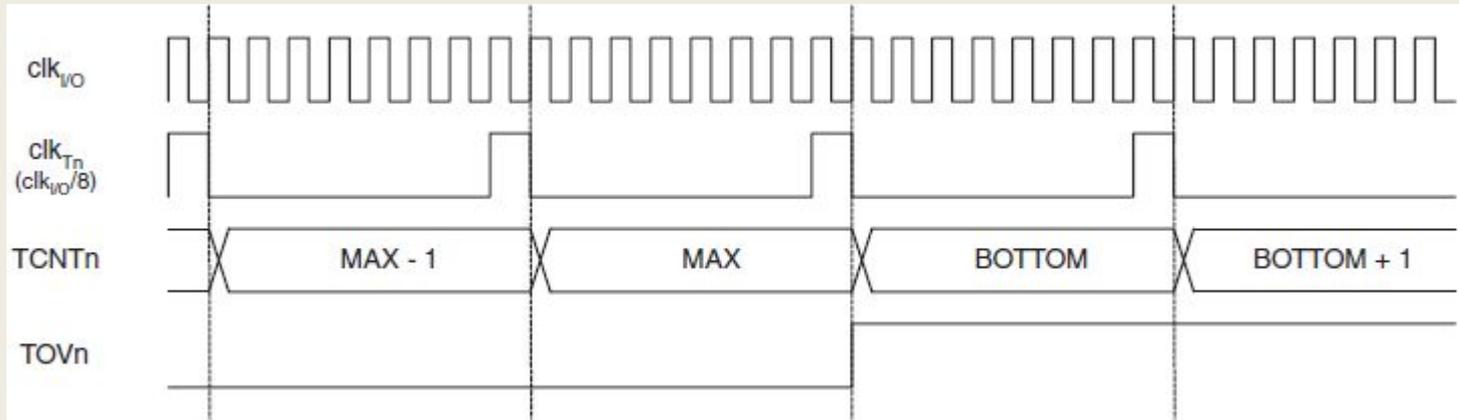


Рис. 17 – Установка флага

TOVn

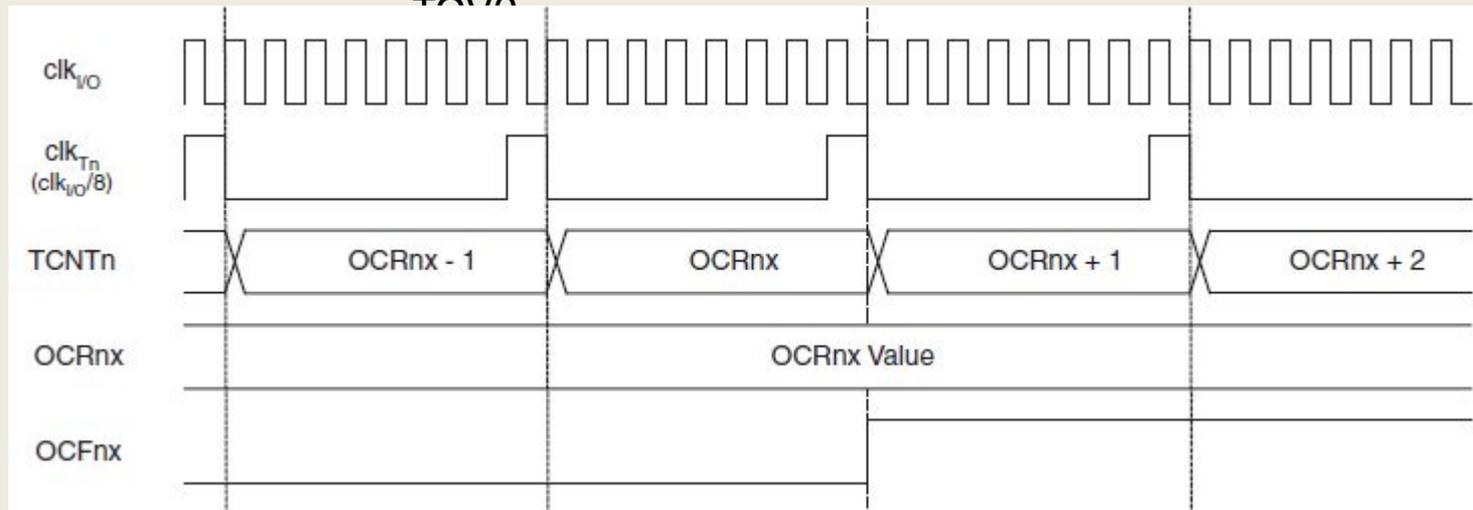


Рис. 18 – Установка флага

OCR0x