

Регистры

Регистром называется узел ЭВМ, предназначенный для приема, хранения и передачи информации в другие узлы в процессе выполнения операций в вычислительных устройствах.

Регистр представляет собой совокупность триггеров, число которых соответствует количеству разрядов размещаемой в нем информации.

Наличие прямых и инверсных выходов позволяет использовать устройство для получения кодов чисел хранимой информации.

По способу приема и передачи информации регистры подразделяются на параллельные, последовательные и последовательно-параллельные:



1. Параллельные регистры

Прием и передача n -разрядного кода производится параллельно под воздействием управляющего синхросигнала

2. Последовательные регистры

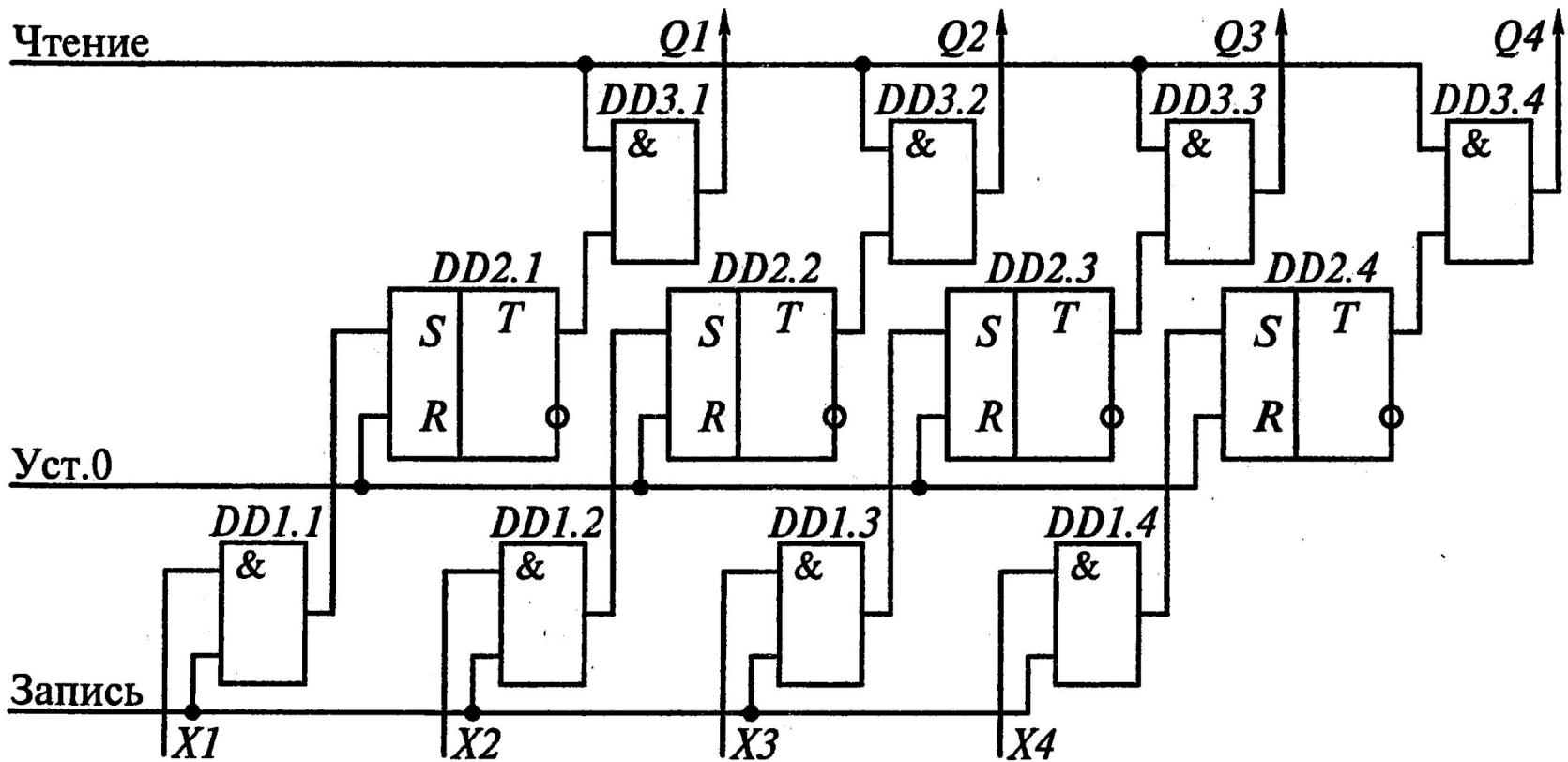
Прием и передача n -разрядного кода информации могут производиться последовательно разряд за разрядом, при этом внутри регистра возможны однонаправленный сдвиг информации из разряда в разряд влево или вправо и двунаправленный (реверсивный) сдвиг в зависимости от условий как вправо, так и влево

3. Последовательно-параллельные регистры

Прием и передача n -разрядного кода информации производится в последовательном, параллельном и смешанном режимах. В смешанном режиме регистр выполняет функции преобразователя последовательного входного кода в параллельный выходной код и, наоборот, параллельного входного кода в последовательный выходной код.

Схемы простейших регистров

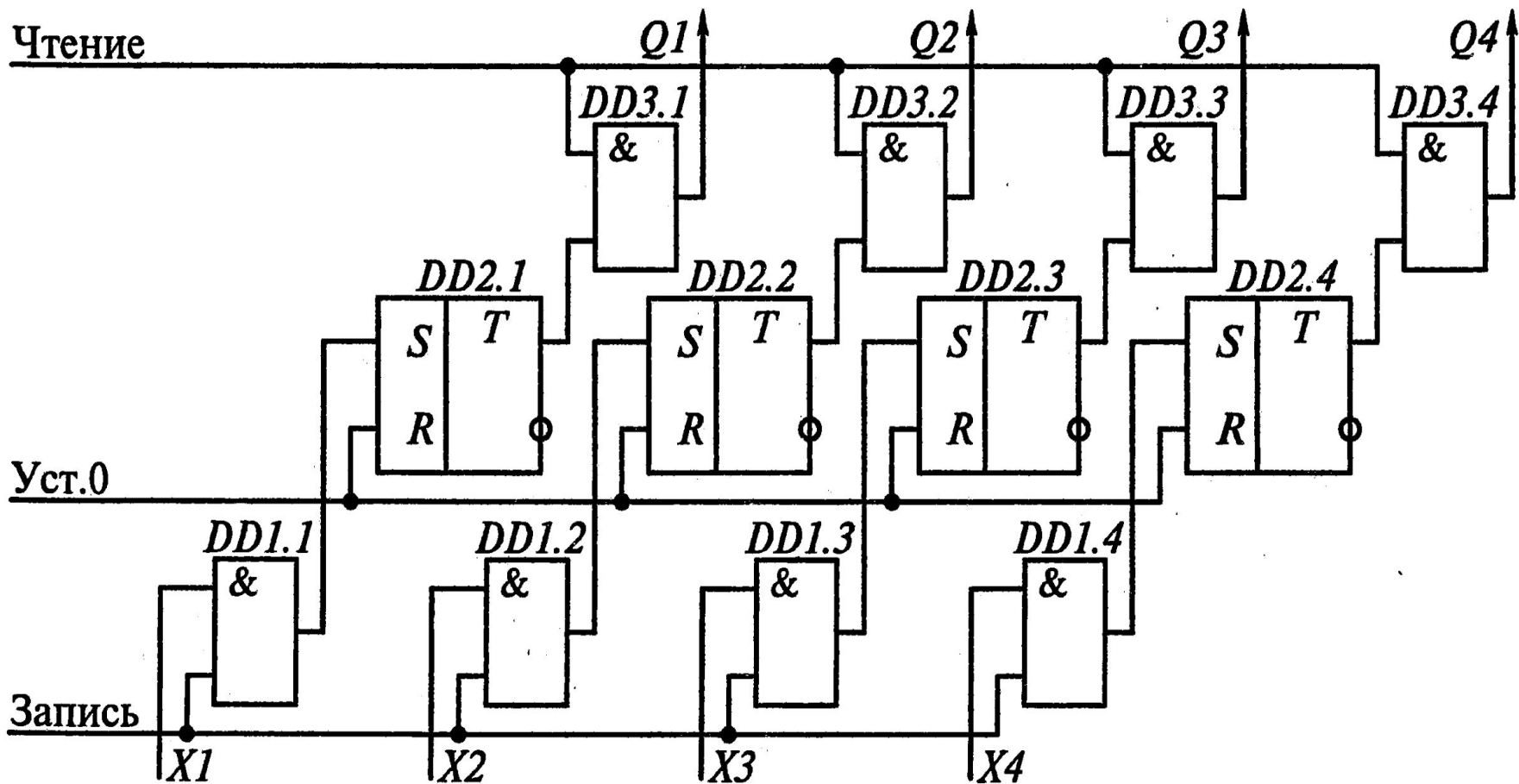
Регистр параллельного действия



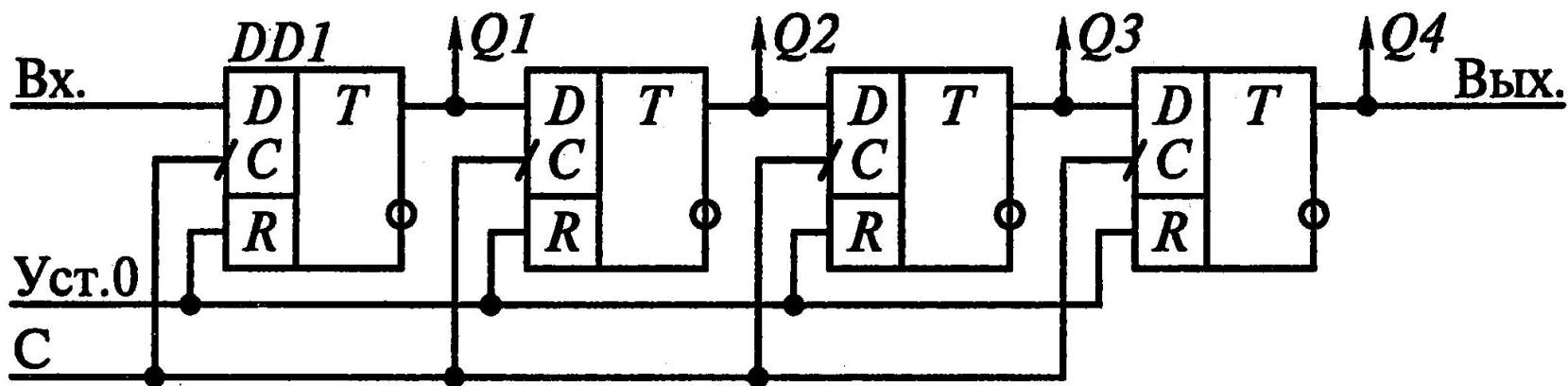
- входные ключи DD_1 , используемые для ввода в регистр четырехразрядной информации;
- элементы памяти DD_2 , асинхронные RS-триггеры;
- выходные ключи DD_3 , используемые для вывода из регистра хранимой информации

Регистр может работать в следующих режимах:

- предварительная установка (подготовка триггеров регистра к записи информации);
- запись информации в триггеры регистра;
- хранение ранее записанной информации;
- чтение информации из регистра.

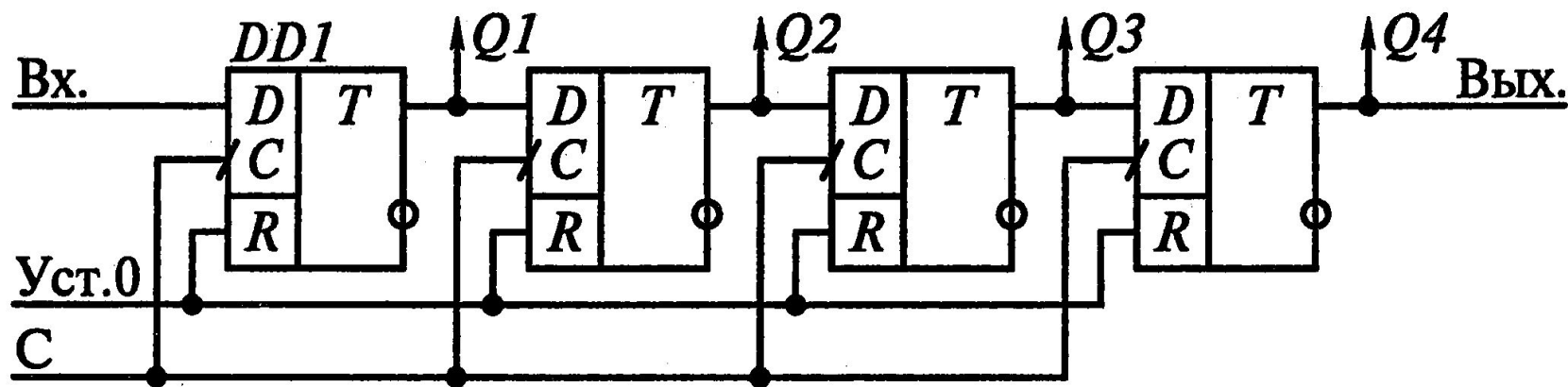


Регистр последовательного действия



Такой регистр имеет один вход для последовательного ввода информации.

Межразрядные связи соединяют выходы



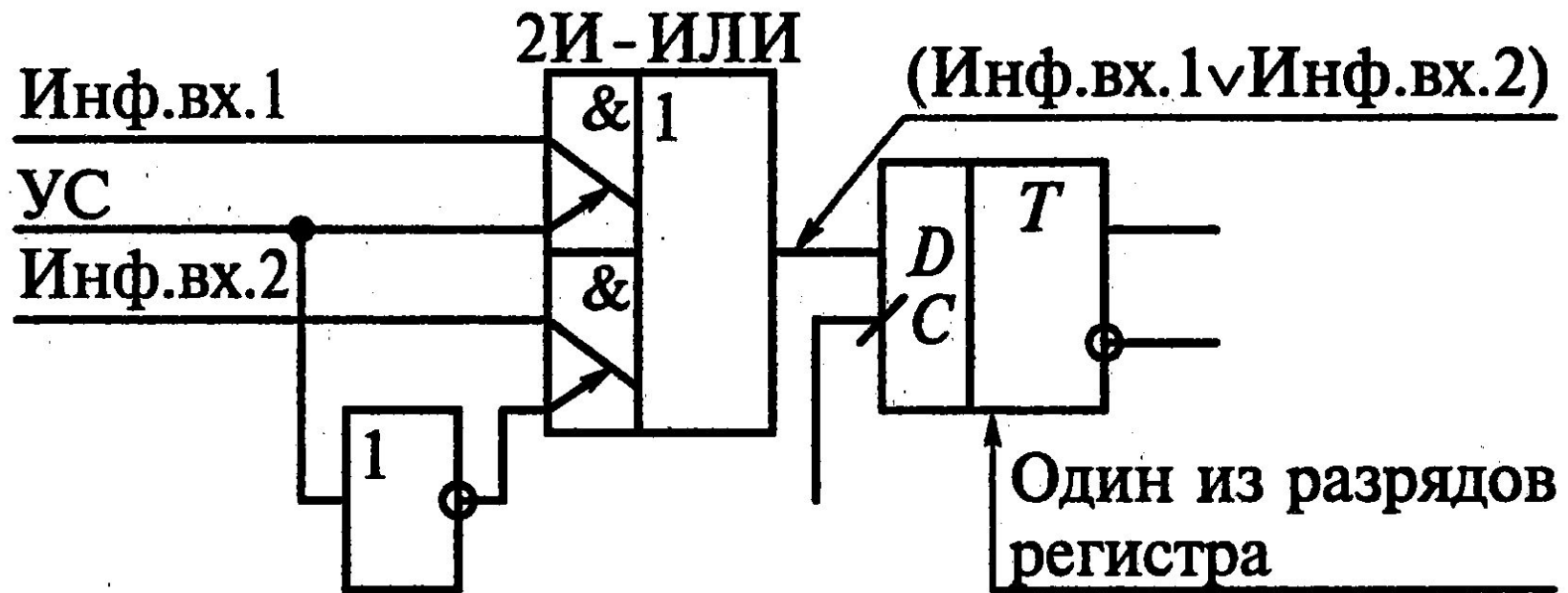
разряд под воздействием управляющих синхроимпульсов С.

!!! **Одновременная запись информации из одного триггера в другой и далее в последующие триггеры от одного синхроимпульса невозможна**, так как это триггеры с динамическим управлением, запись в которые осуществляется только кратковременно по фронту синхроимпульса.

При объединении выводов входа и выхода образуется схема кольцевого регистра, в котором происходит циркуляция ранее записанной информации.

Регистр последовательного действия уступает регистру параллельного действия в быстродействии и используется только в случаях, когда количество входных и выходных линий связи ограничено.

Реверсивные регистры

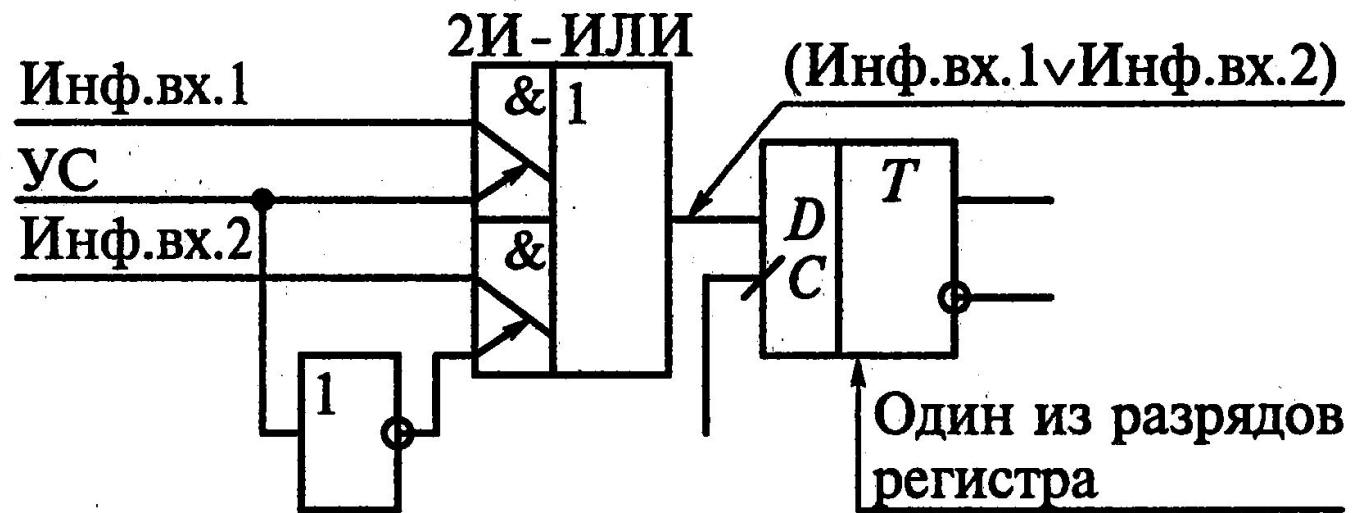


Логическая схема И-ИЛИ

Как правило, схемы регистров выполняют сложные функции. Часто предусматривается возможность их работы как в параллельном, так и в последовательном режимах, а также возможность сдвига информации как влево, так и вправо.

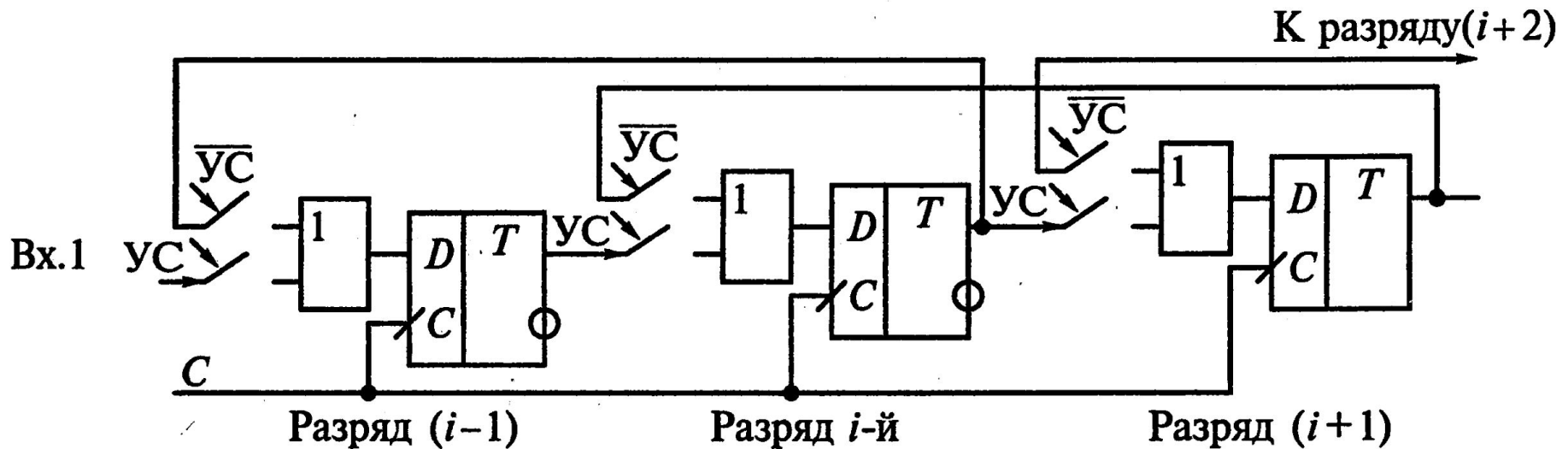
Когда в схеме совмещены такие функции, то говорят, что она работает в реверсивном режиме. Для организации работы в реверсивном режиме используют логические схемы И-ИЛИ.

Два внутренних элемента И управляются парафазными (противоположными) сигналами, обеспечивая прохождение информации с одного из двух входов



Упрощенная схема обеспечения сдвига информации в двух направлениях

Замыкание ключей, обеспечивающих режим сдвига, осуществляется взаимноинверсными сигналами.



Пример схемной реализации межразрядных связей с использованием элемента И-ИЛИ

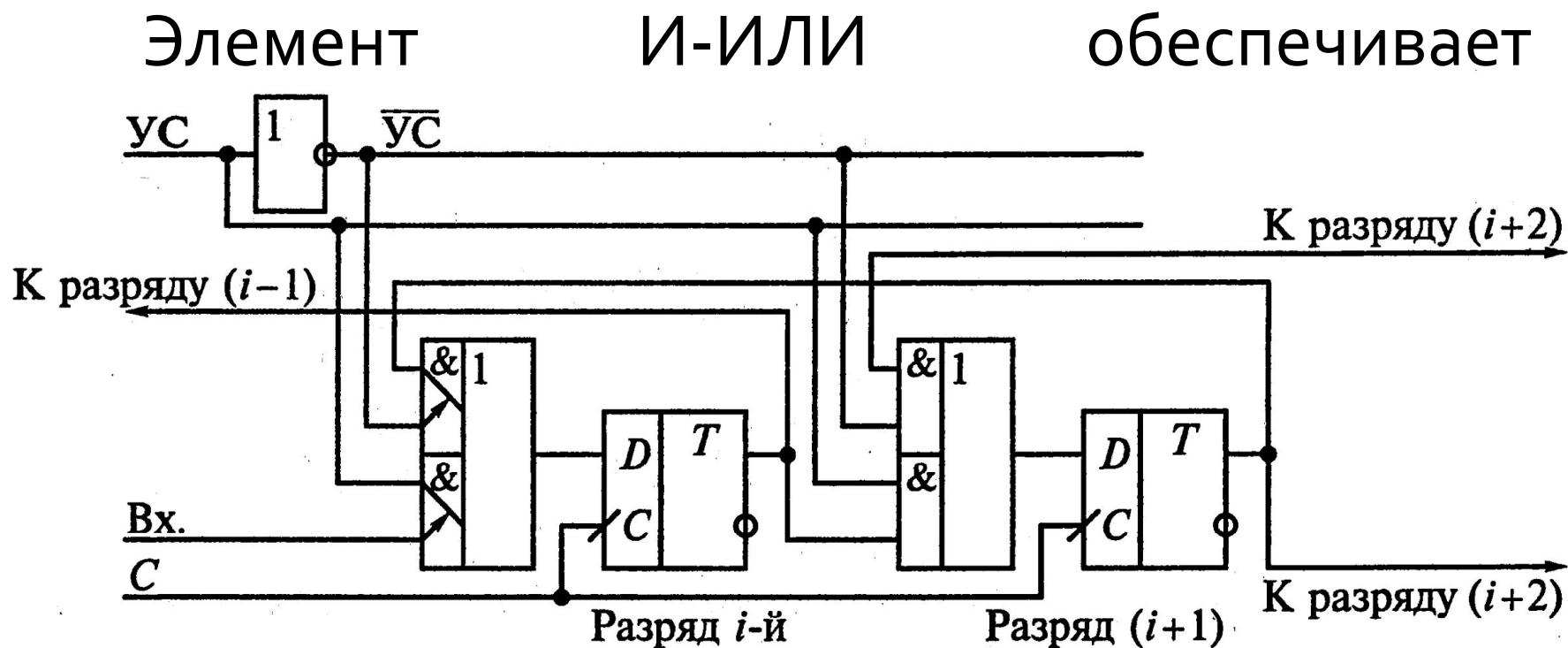


Схема универсального регистра в интегральном исполнении

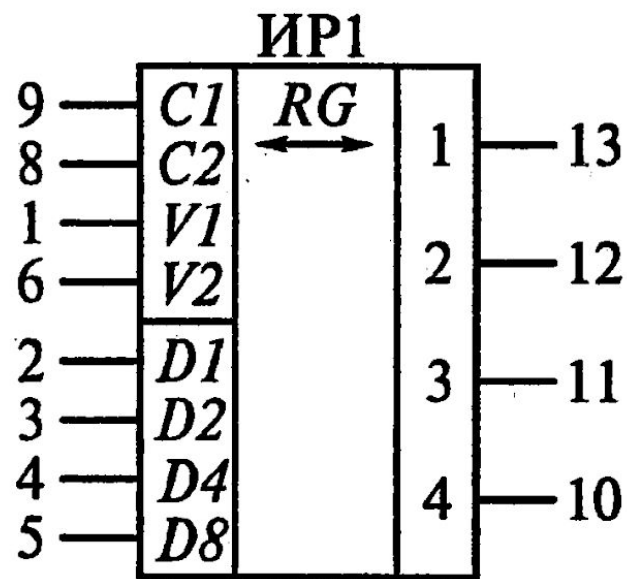
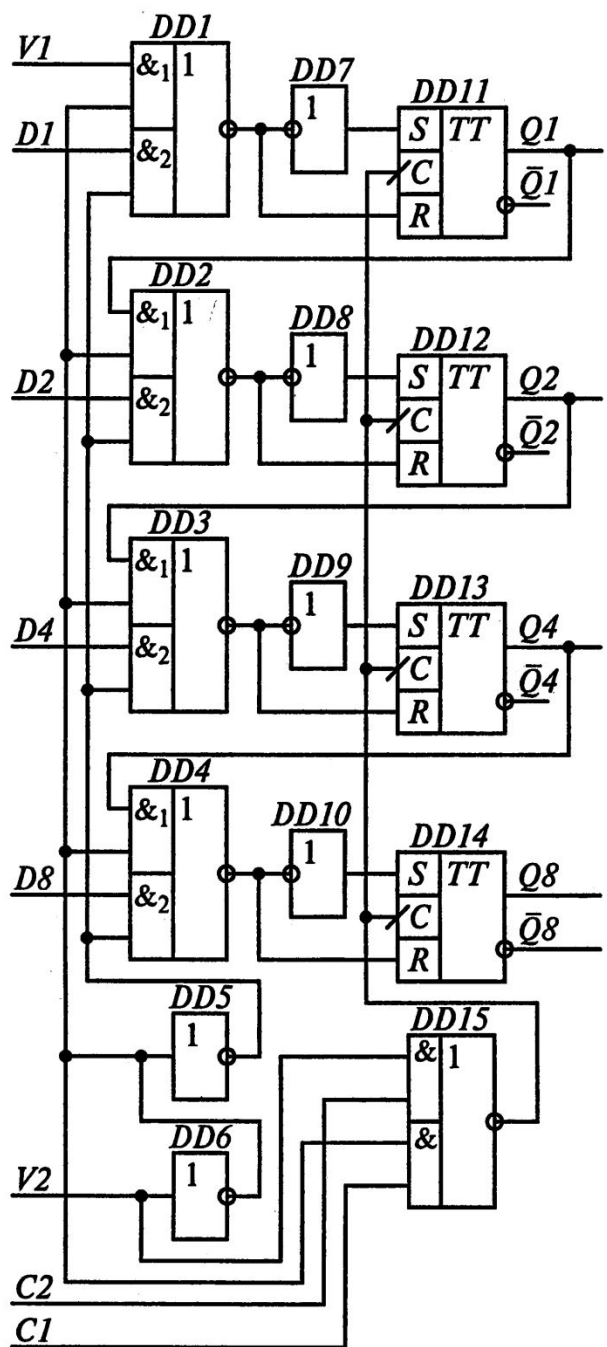


Схема может работать в следующих режимах:

- Параллельная запись;
- Последовательная запись и сдвиг информации из младших разрядов в старшие;
- Последовательная запись и сдвиг информации из старших разрядов в младшие;
- Совмещение двух режимов – параллельной записи и сдвига информации с последующей записью в освобождающиеся разряды новых данных.

Режим работы задается сигналом, поданным на вход V_2 .

При параллельной записи и последовательном сдвиге информации от старших разрядов к младшим на вход V_2 подается лог. 1, при последовательном вводе и сдвиге информации от младших разрядов к старшим – лог. 0

- Параллельная запись информации осуществляется по информационным входам D_1, D_2, D_4, D_8 ;
- Последовательный ввод информации производится по входу V_1 , начиная со старшего разряда.

При параллельной записи синхроимпульс подается на вход s_2 , при последовательном сдвиге – на вход C_1 .

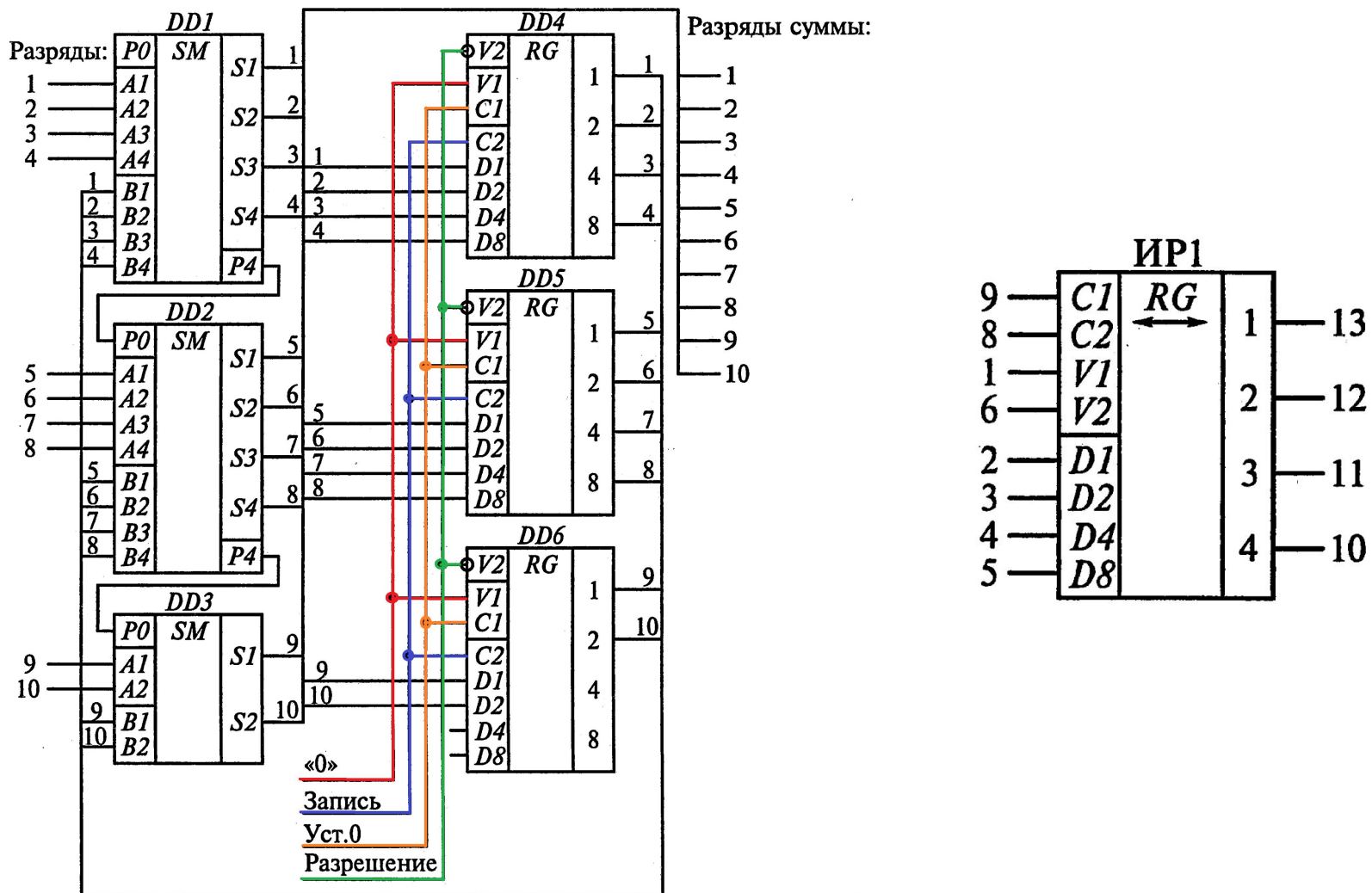
Схемы $DD_1...DD_4$ выполняют роль ключей-инверторов, которые пропускают информацию **или** с параллельных входов D_1, D_2, D_4, D_8 , **или** с выходов триггеров младших разрядов на входы старших разрядов при последовательном вводе и сдвиге информации.

Управление замыканием ключей осуществляется через схемы DD5, DD6.

Вводимая в триггеры информация проходит через дополнительные инверторы DD7...DD10, поступая парафазным кодом на входы S и R синхронных триггеров, и фиксируется в них с приходом синхроимпульса.

Управление работой регистра можно осуществлять от одного синхроимпульса, для чего необходимо объединить входы С1 и С2.

Схема накапливающего сумматора с использованием регистра ИР1



Данная схема построена на основе полных комбинационных сумматоров (DD₁, DD₂ – ИМ₃; DD₃ – ИМ₂) и регистра (DD₄...DD₆ – ИР₁).

На вход А сумматоров поступают изменяемые значения внешнего слагаемого, на вход В – накопленное в результате предыдущих вычислений значение суммы, хранящееся в регистре.