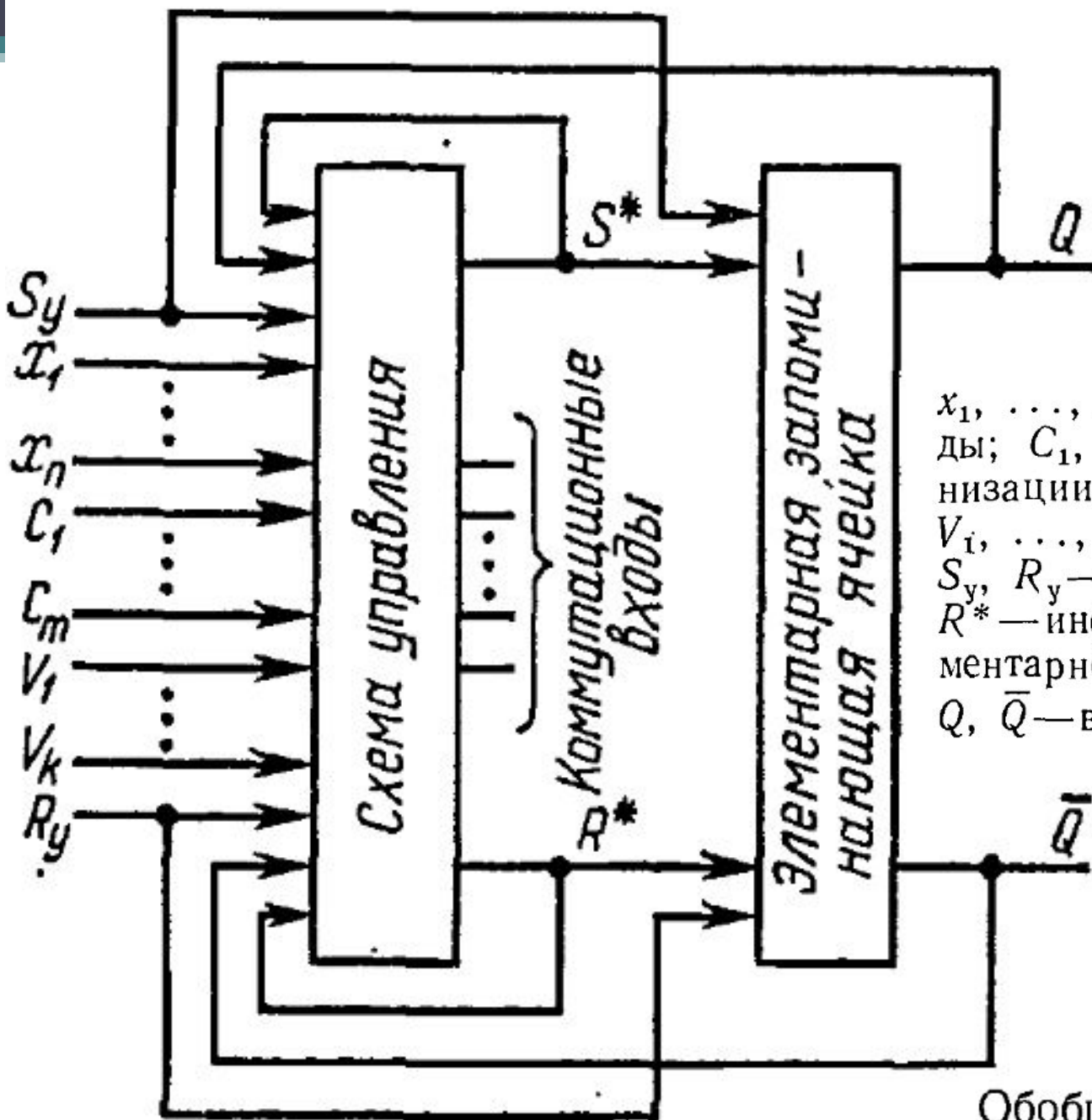


ТРИГГЕРНЫЕ УСТРОЙСТВА

- **Триггером** называется устройство, имеющее два устойчивых состояния и способное под действием управляющих сигналов скачкообразно переходить из одного состояния в другое. **Одно состояние называется единичным, а второе - нулевым.**



x_1, \dots, x_n — информационные входы; C_1, \dots, C_m — входы синхронизации, или тактовые входы; V_1, \dots, V_k — управляющие входы; S_y, R_y — установочные входы; S^*, R^* — информационные входы элементарной запоминающей ячейки; Q, \bar{Q} — выходы.

Обобщенная схема триггерного устройства

Применение триггеров:

- для формирования импульсов прямоугольной формы заданной длительности
- для получения последовательности импульсов прямоугольной формы из синусоидального сигнала
- для деления частоты входных импульсов; если включить последовательно несколько триггеров, то частота разделится в 2^n раз (n – количество триггеров)
- триггер используется в качестве запоминающей ячейки
- используется в качестве порогового устройства, счетчика импульсов, в аналого-цифровых преобразователях (АЦП), в цифроаналоговых преобразователях (ЦАП)

Триггеры

По логике работы

По способу приема информации

По схемотехнологии

ТР

RS

Асинхронные

КМОП

ТМ

D

Синхронные

ТТЛ(Ш)

ТВ

T

Управляемые уровнем

Прочие

JK

Управляемые фронтом

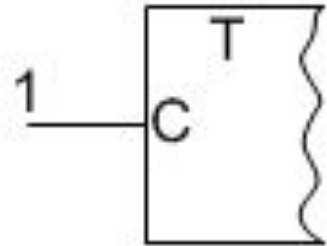

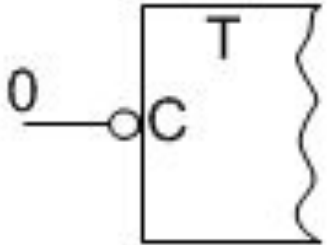

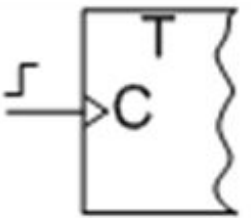
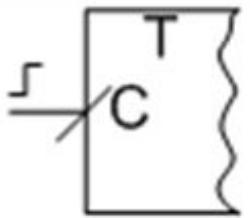

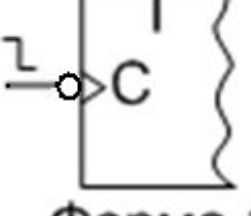
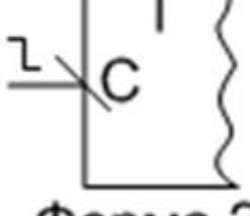

Двухступенчатые

Комбинированные

С блокировкой входов

Со сложной логикой

- **S** (Set – установка) **установки в единичное состояние**
- **R** (Reset – сброс) **установки в нулевое состояние.**
- **D** (от Delay – задержка), (Data – данные) **информационный вход.**
- **T** (от Toggle – переключатель) *счётный вход*
- **J** (от Jerk – внезапное включение) **вход установки**
- **K** (от Kill – внезапное отключение) **вход сброса**
- **C** или **CLK** (Clock) – **вход синхронизации**
- **V** – разрешающий вход

Тип входа С	Условное графическое обозначение	Временные диаграммы процессов переключения
Прямой статический		
Инверсный статический		
Прямой динамический	 <p>Форма 1</p>  <p>Форма 2</p>	
Инверсный динамический	 <p>Форма 1</p>  <p>Форма 2</p>	

Инверс-
ный
статичес-
кий

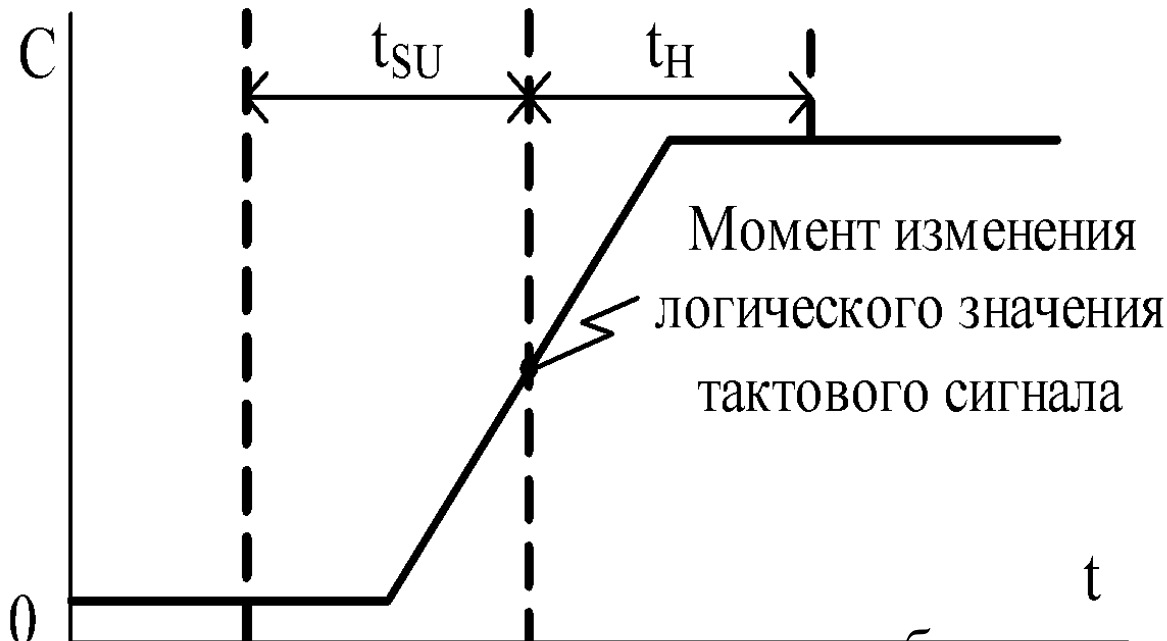


- Элементарные автоматы типа D с управлением уровнем, называют **"защелками" (latch)**.
Элементарные автоматы, управляемые фронтами, называют **"триггерами" (flip-flop)**.
- В терминологии для примитивов библиотек САПР триггеры D с управлением уровнем обычно обозначаются как LATCH или **DLATCH**, а различные триггеры с управлением фронтом имеют в обозначении буквы **FF (DFF, TFF, JKFF, SRFF)**

С тактированием триггера связаны два важных параметра – **время предустановки t_{su}** (от англ. **set-up time**) и **время выдержки t_H** (от англ. **hold time**).

t_{su} – это интервал до поступления синхросигнала, в течение которого информационный сигнал должен оставаться неизменным.

t_H – это время после поступления синхросигнала, в течение которого информационный сигнал должен оставаться неизменным.



Соблюдение времен предустановки и выдержки обеспечивает правильное восприятие триггером входной информации

Асинхронный RS- триггер (SR-latch)

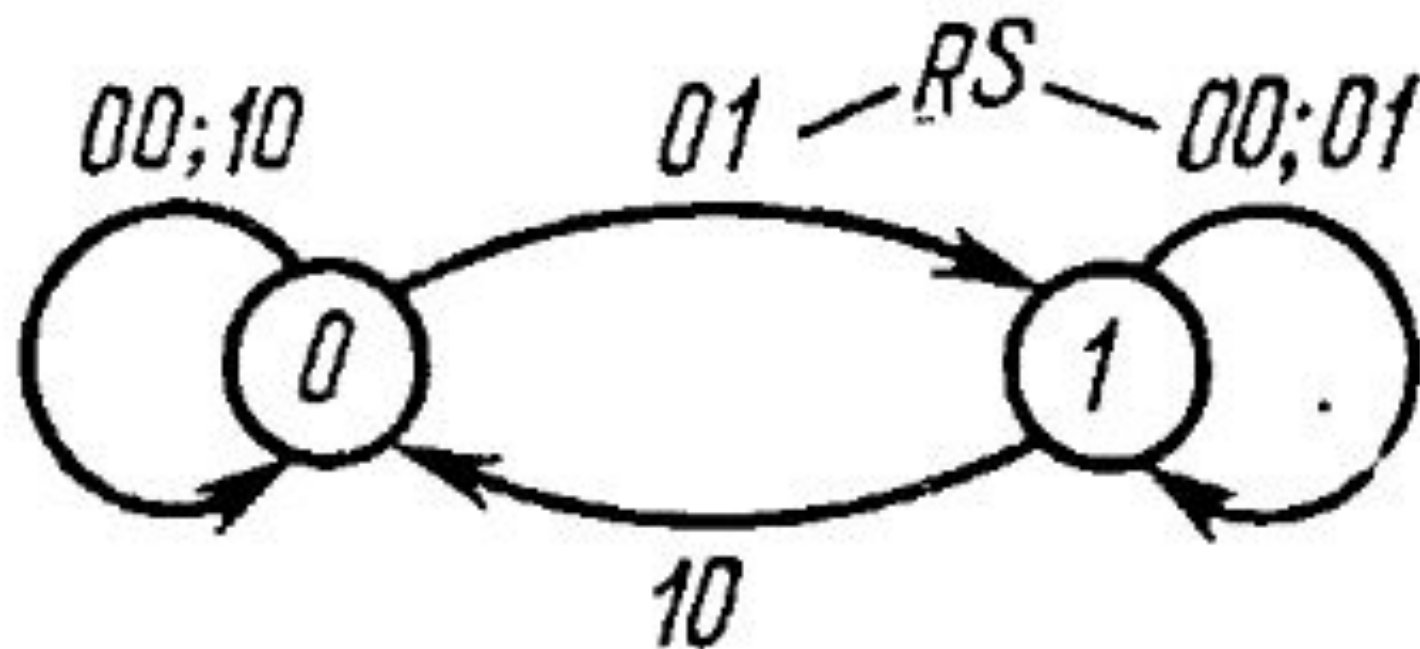
t_n			t_{n+1}	Режим работы
Q_n	S_n	R_n	Q_{n+1}	
0	0	0	0	Хранение информации
1	0	0	1	
0	1	0	1	Установка лог.1
1	1	0	1	
0	0	1	0	Установка лог.0
1	0	1	0	
0	1	1	x	Неопределённость
1	1	1	x	Неопределённость

	$S_n R_n$			
Q_n	00	01	11	10
0	0	0	x	1
1	1	0	x	1

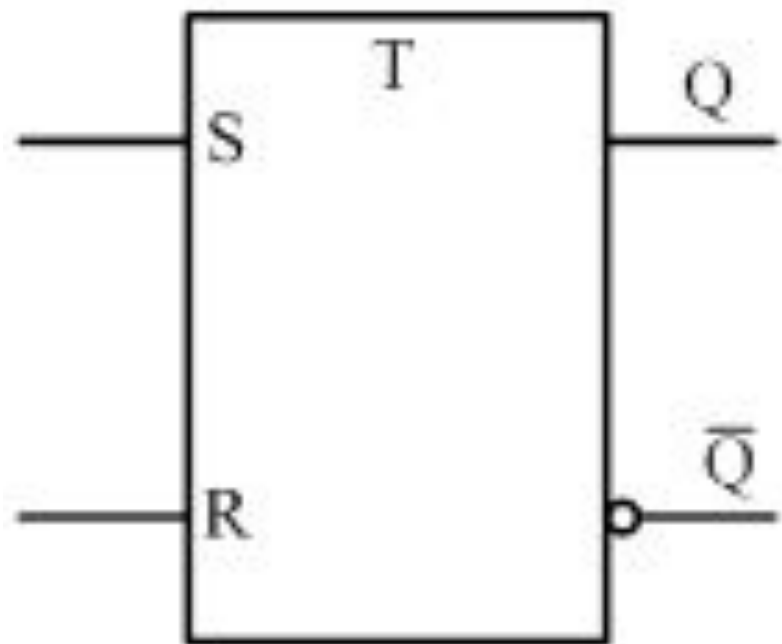
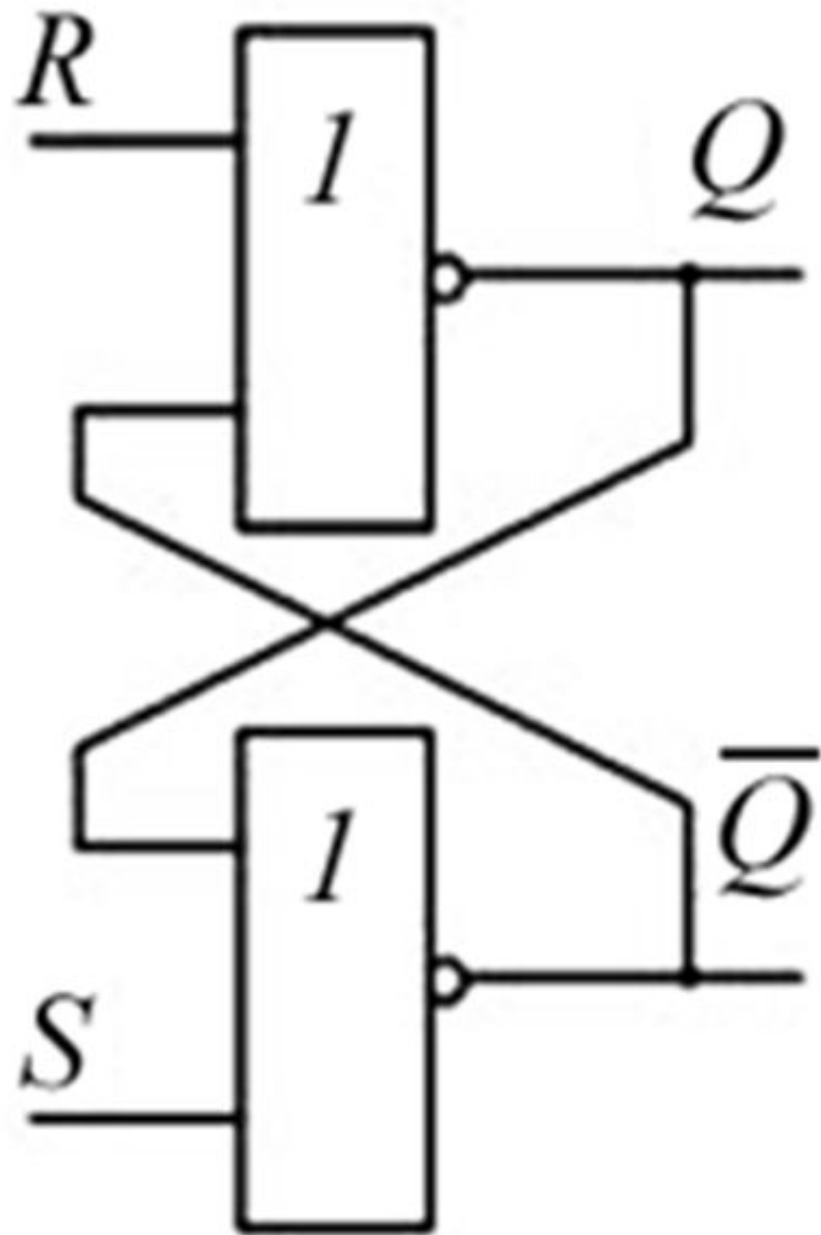
	$S_n R_n$			
Q_n	00	01	11	10
0	0	0	x	1
1	1	0	x	1

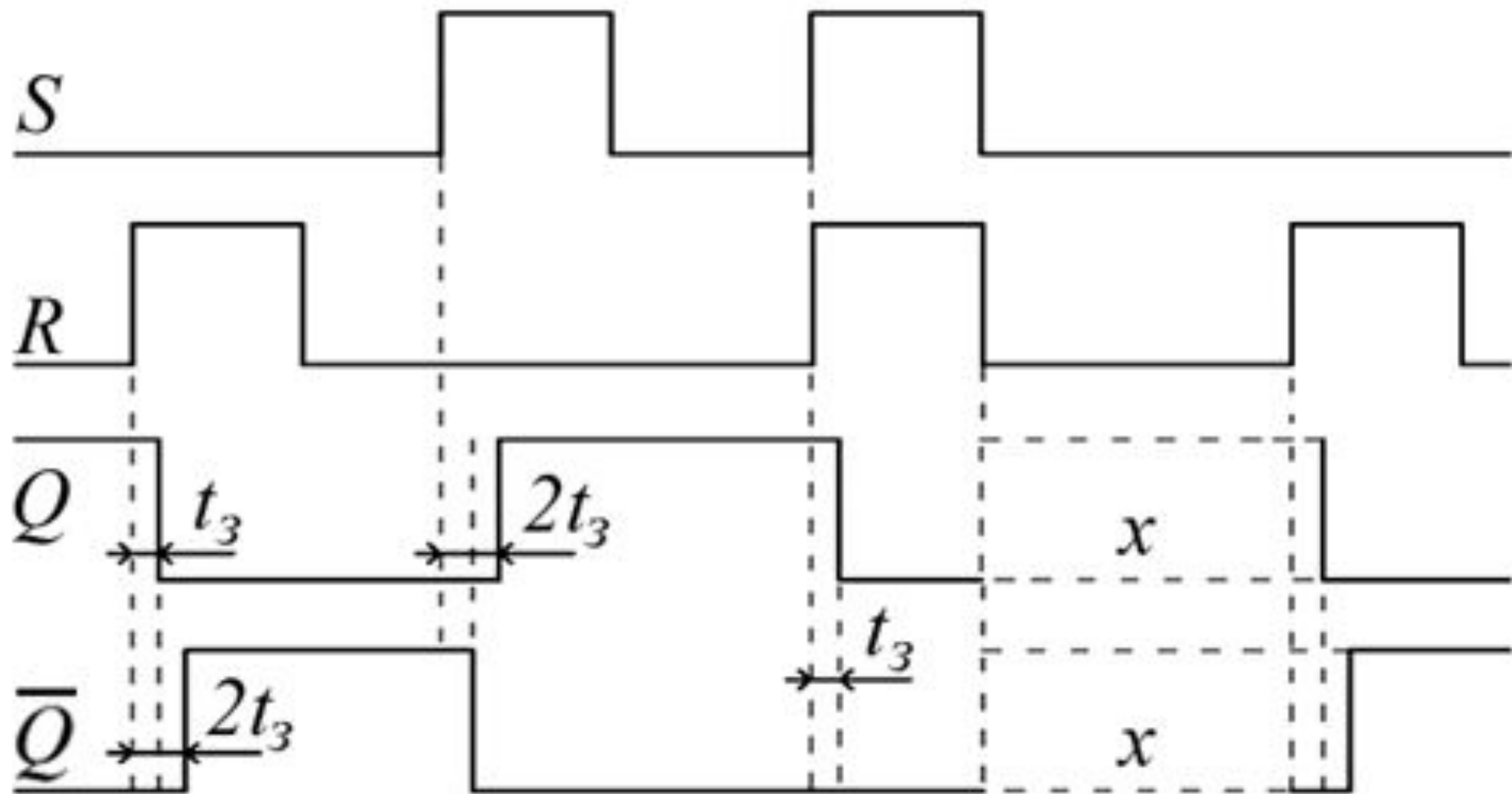
$$Q_{n+1} = S_n + Q_n \bar{R}_n$$

$$\bar{Q}_{n+1} = R_n + \bar{Q}_n \bar{S}_n$$



Граф асинхронного RS -триггера





- Для устойчивого функционирования триггера длительность сигнала на входах R и S должна быть не меньше времени переключения триггера

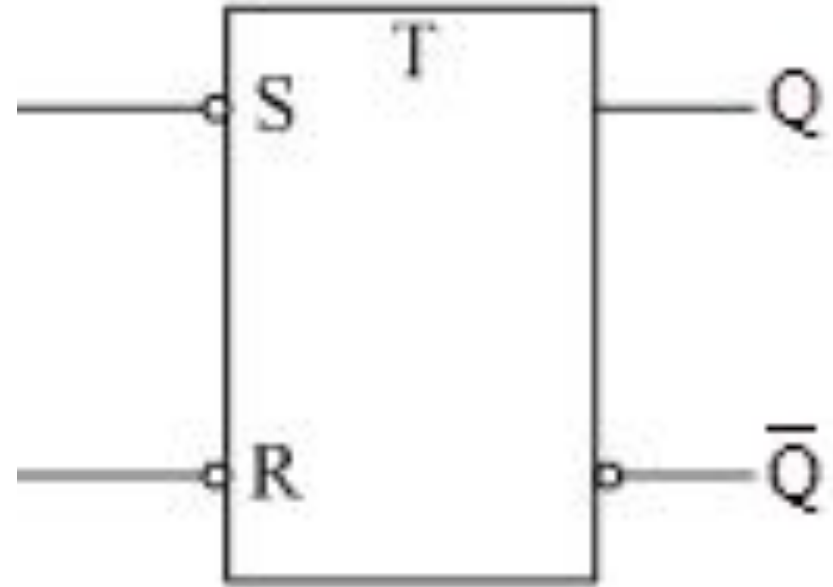
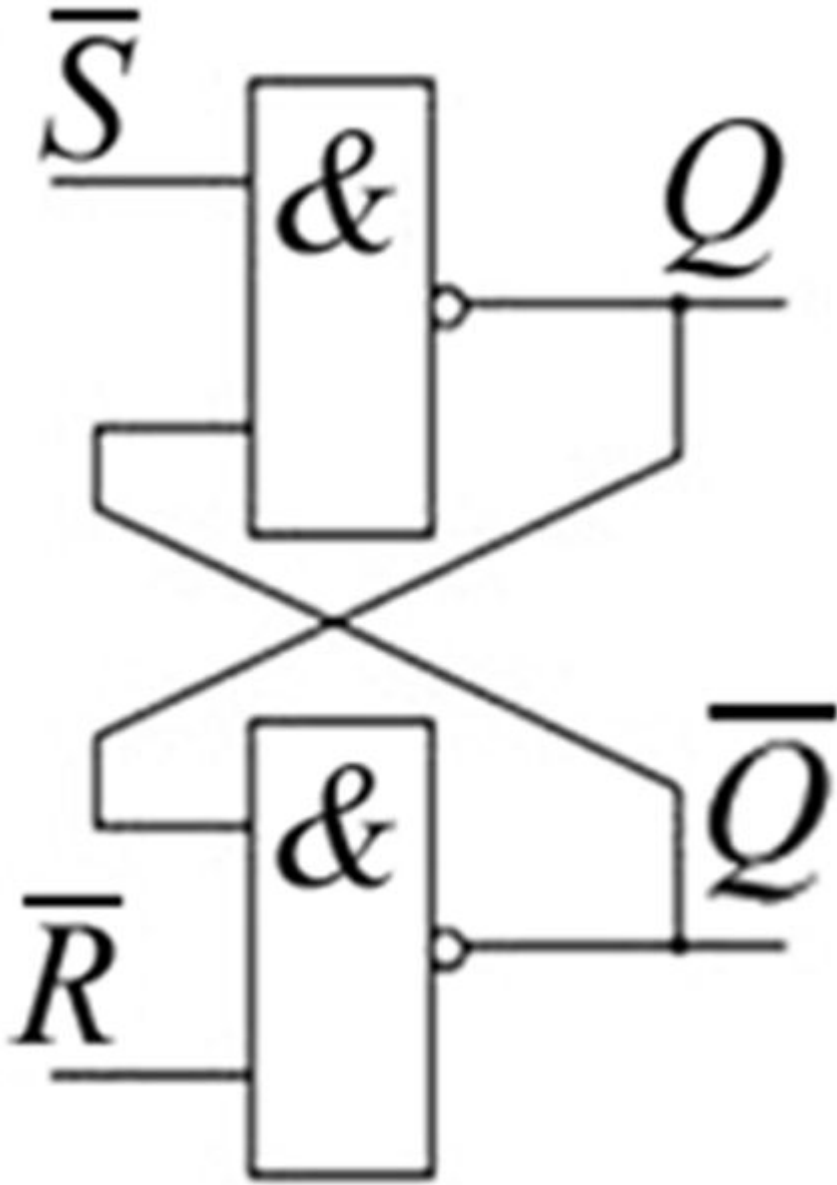
$$t_n \geq t_3.$$

Информационные сигналы должны поступать на входы поочерёдно и только после окончания переходных процессов в триггере, тогда максимальная частота переключения триггера будет равна

$$f_{\max} = \frac{1}{2t_3}$$

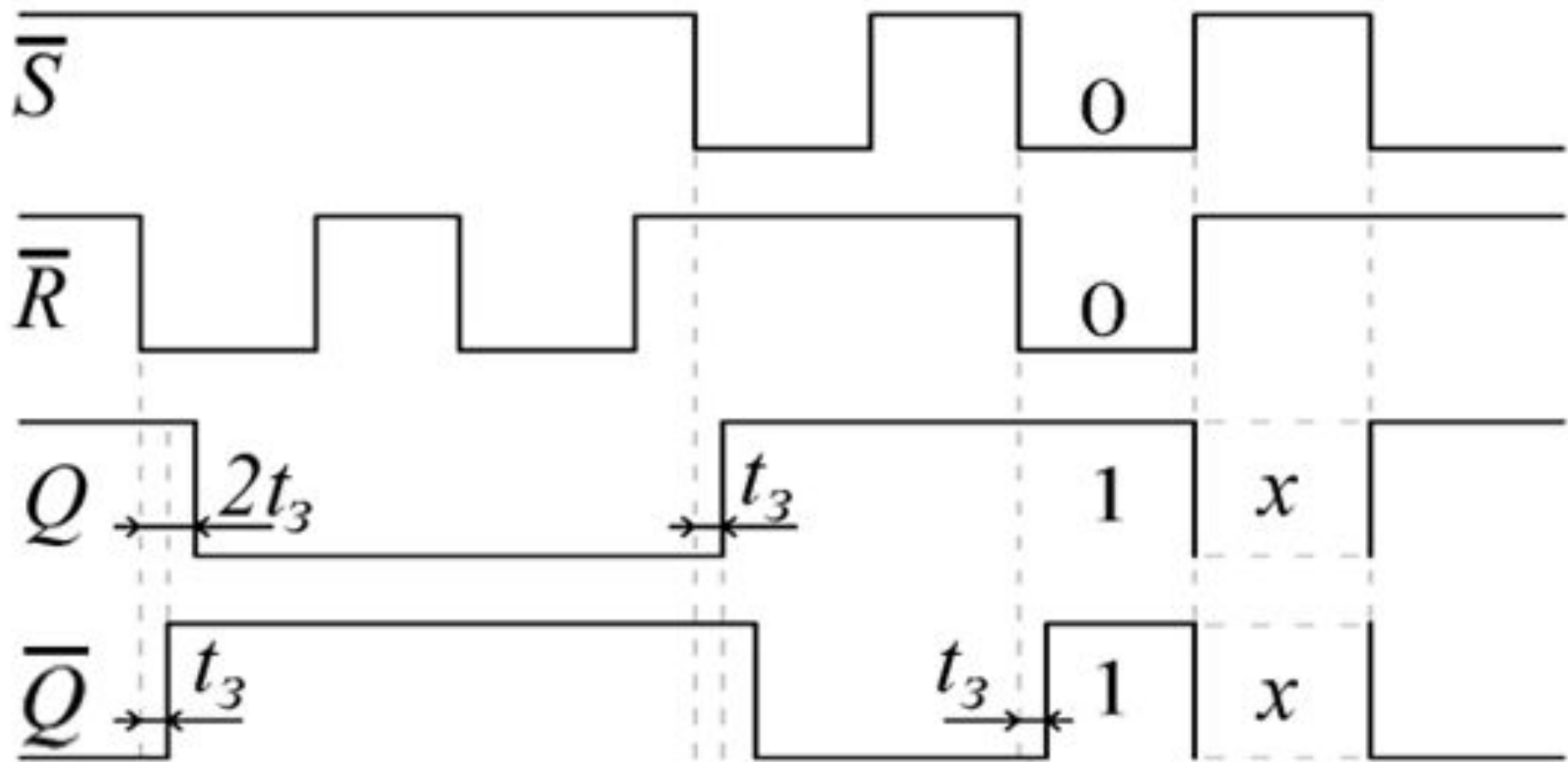
Однако при f_{\max} длительность выходных сигналов не будет превышать t_{3*cp} . Такие сигналы не являются достаточными для надёжной передачи информации в логическую цепь, поэтому максимальная рабочая частота триггера, f_p определяется как:

$$f_p = \frac{1}{2t_{3*cp}}.$$



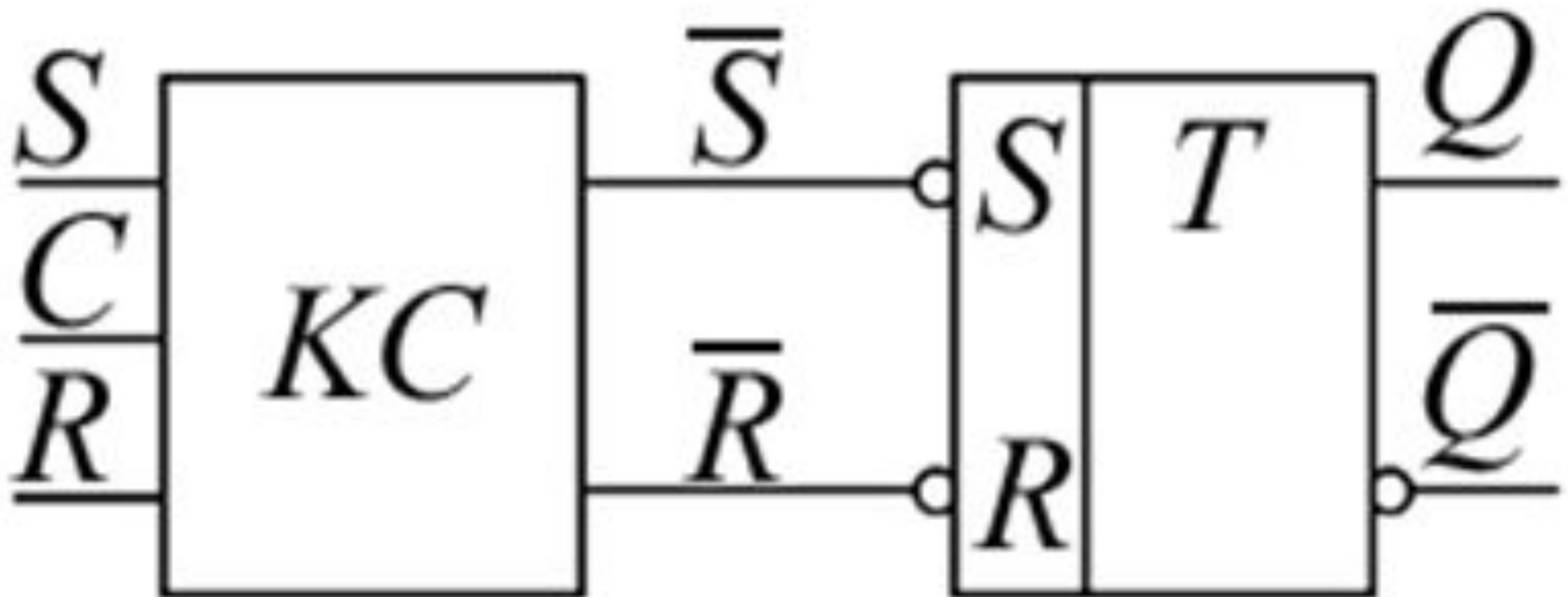
Настоящее состояние	Следующее состояние	Требуемые выходы	
		\bar{S}_n	\bar{R}_n
0	0	1	X
0	1	0	1
1	0	1	0
1	1	X	1

$\frac{t_n}{Q_n S_n R_n}$	$\frac{t_{n+1}}{Q_{n+1}}$
$0 \quad 1 \quad \underline{1}$ $1 \quad \underline{1} \quad \underline{1}$	0 1
$0 \quad \underline{0} \quad 1$ $1 \quad 0 \quad 1$	1 1
$0 \quad 1 \quad 0$ $1 \quad \underline{1} \quad 0$	0 0
$0 \quad \underline{0} \quad \underline{0}$ $1 \quad 0 \quad \underline{0}$	X X



Временные диаграммы работы $\bar{R}\bar{S}$ - триггера

Синхронный RS-триггер (SR-latch) со статическим управлением



Настоящее состояние	Следующее состояние	Требуемые выходы	
		\bar{S}_n	\bar{R}_n
Q_n	Q_{n+1}		
0	0	1	X
0	1	0	1
1	0	1	0
1	1	X	1

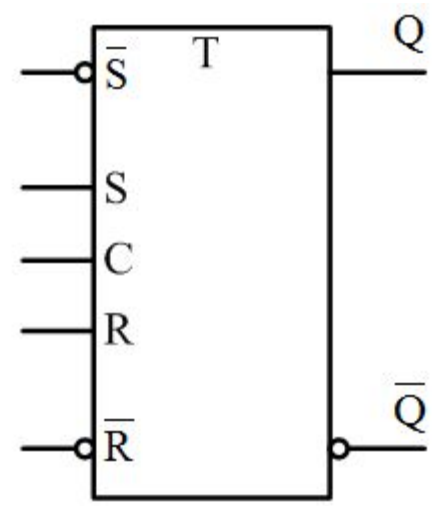
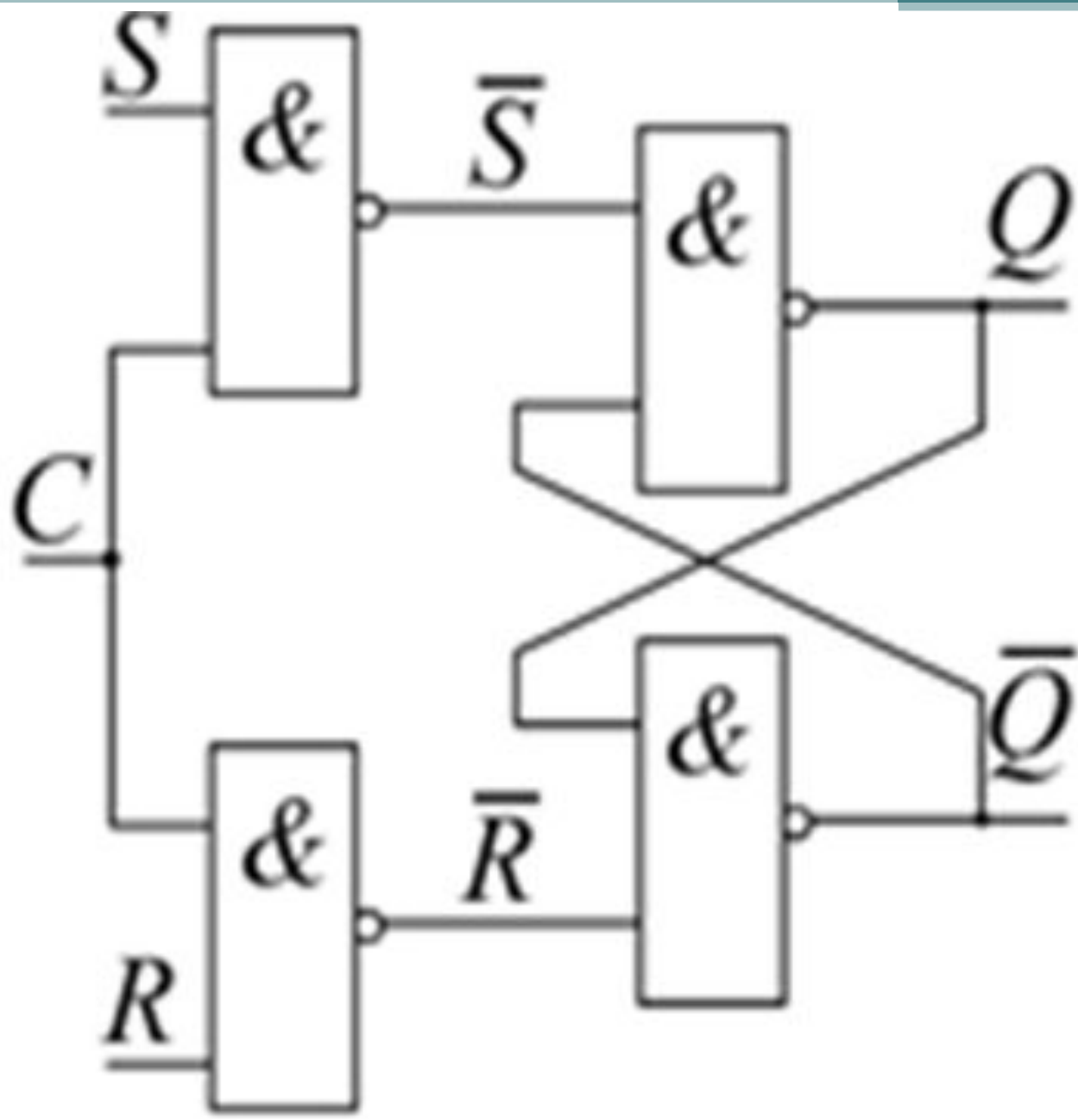
C_n	Q_n	S_n	R_n	Q_{n+1}	\bar{S}_n	\bar{R}_n
0	<u>0</u>	<u>0</u>	<u>0</u>	0	1	X
0	1	0	<u>0</u>	1	X	1
0	<u>0</u>	1	0	0	1	X
0	1	<u>1</u>	0	1	X	1
0	<u>0</u>	<u>0</u>	1	0	1	X
0	1	0	1	1	X	1
0	<u>0</u>	1	<u>1</u>	0	1	X
0	1	<u>1</u>	<u>1</u>	1	X	1
<hr/>						
1	0	<u>0</u>	<u>0</u>	0	1	X
1	<u>1</u>	0	<u>0</u>	1	X	1
1	0	1	0	1	0	1
1	<u>1</u>	<u>1</u>	0	1	X	1
1	0	<u>0</u>	1	0	1	X
1	<u>1</u>	0	1	0	1	0
1	0	1	<u>1</u>	X	X	X
1	<u>1</u>	<u>1</u>	<u>1</u>	X	X	X

$C_n Q_n \backslash S_n R_n$	00	01	11	10
00	1	1	1	1
01	X	X	X	X
11	X	1	X	X
10	1	1	X	0

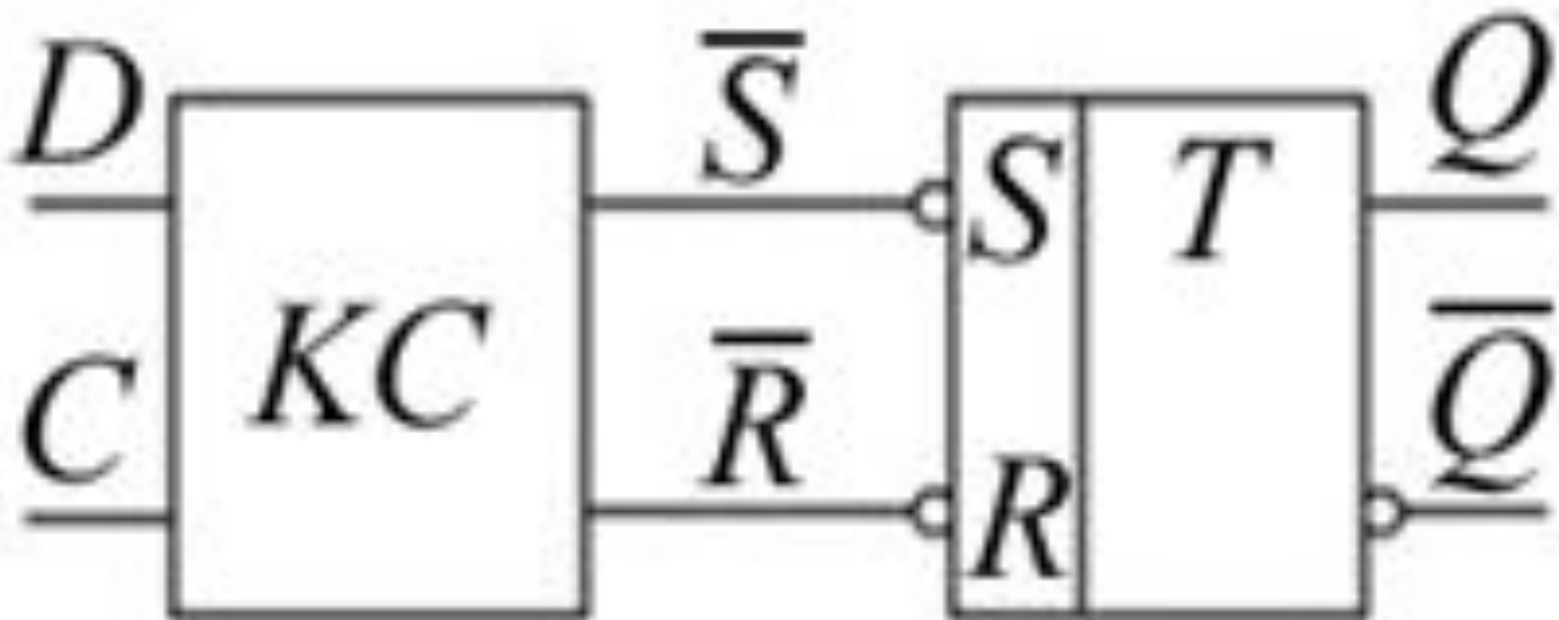
$$\bar{S}_n = \bar{C}_n + \bar{S}_n = \overline{S_n C_n}$$

$C_n Q_n \backslash S_n R_n$	00	01	11	10
00	X	X	X	X
01	1	1	1	1
11	1	0	X	1
10	X	X	X	1

$$\bar{R}_n = \bar{C}_n + \bar{R}_n = \overline{R_n C_n}$$



Синхронный D-триггер со статическим управлением



C_n	D_n	Q_n	Q_{n+1}	\overline{S}_n	\overline{R}_n
1	0	<u>0</u>	0	1	X
1	0	1	0	1	0
1	<u>1</u>	0	1	0	1
1	<u>1</u>	<u>1</u>	1	X	1
0	<u>0</u>	<u>0</u>	0	1	X
0	<u>0</u>	1	1	X	1
0	1	0	0	1	X
0	1	<u>1</u>	1	X	1

C_n	$D_n Q_n$	00	01	11	10
		0	1	X	X
1	1	1	1	X	0

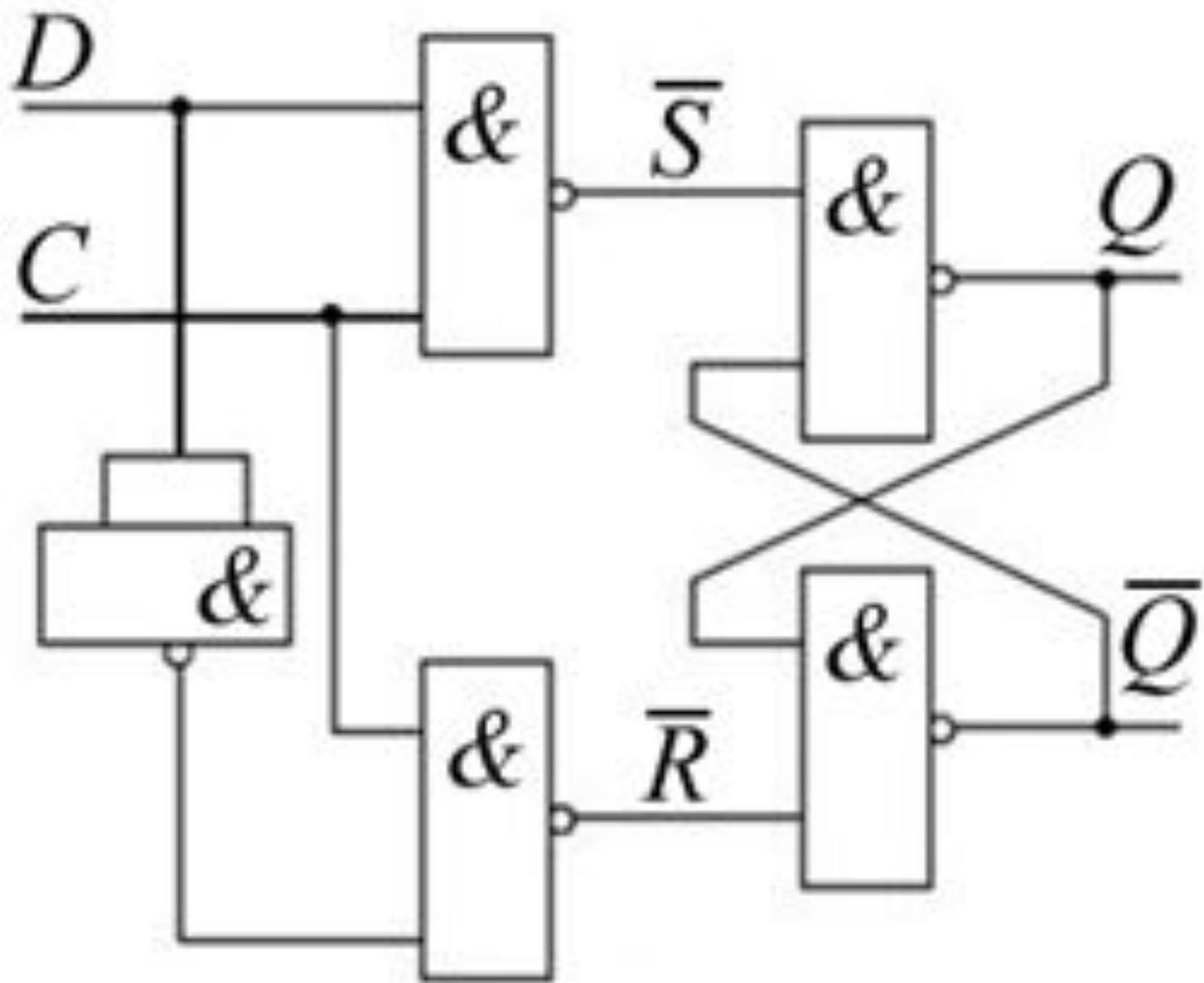
$$\bar{S}_n = \bar{C}_n + \bar{D}_n = \overline{D_n C_n}$$

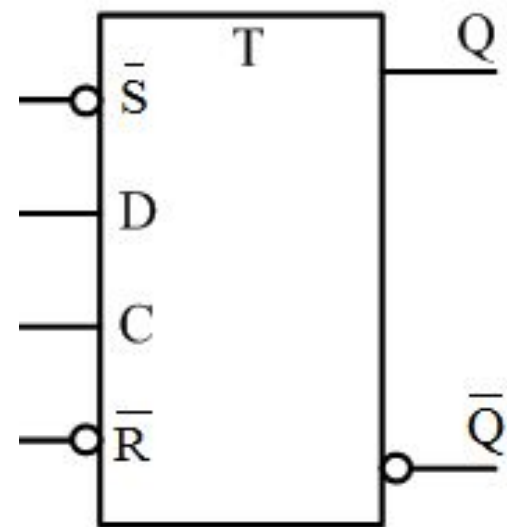
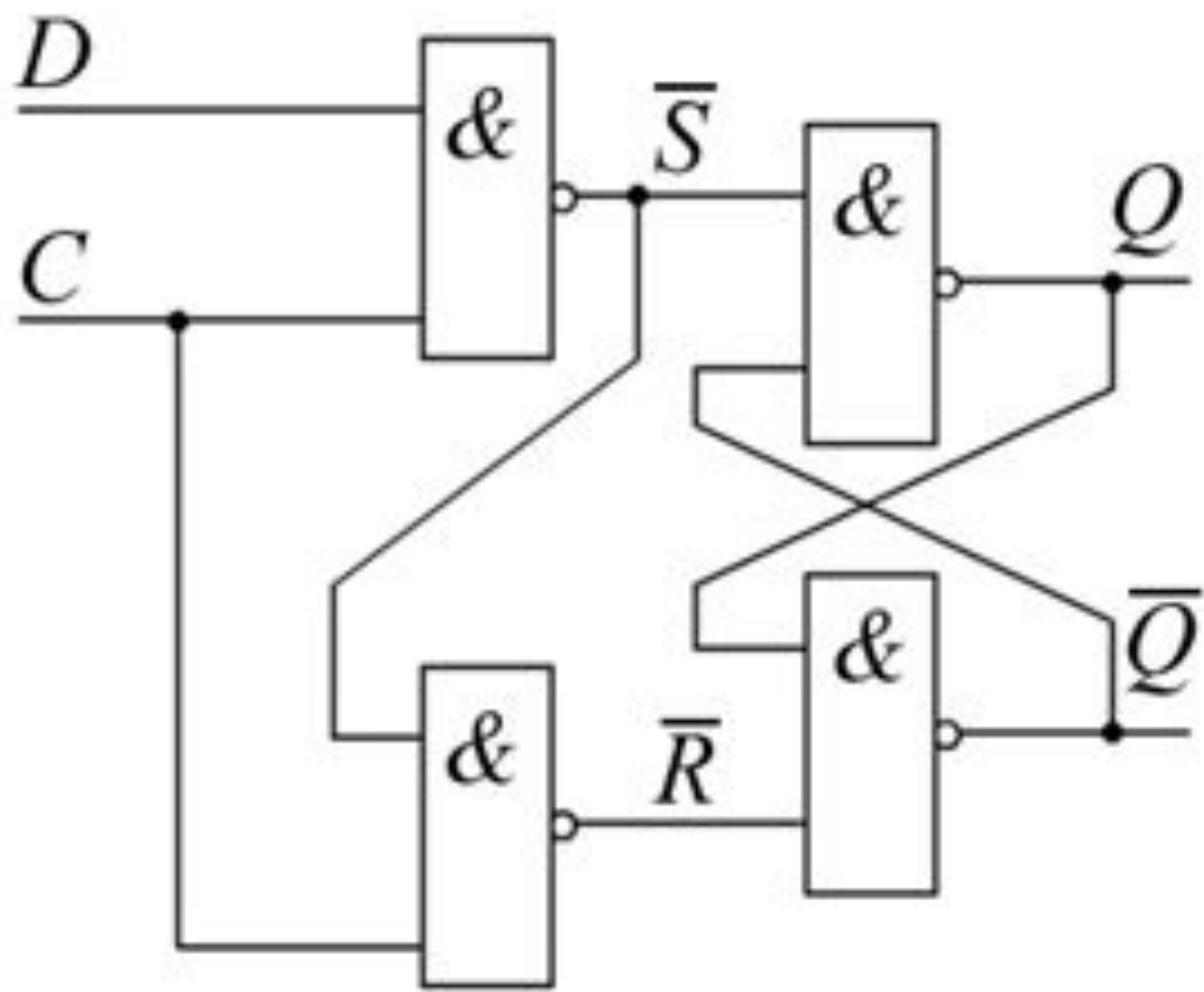
C_n	$D_n Q_n$	00	01	11	10
		0	X	1	1
1	X	0	1	1	

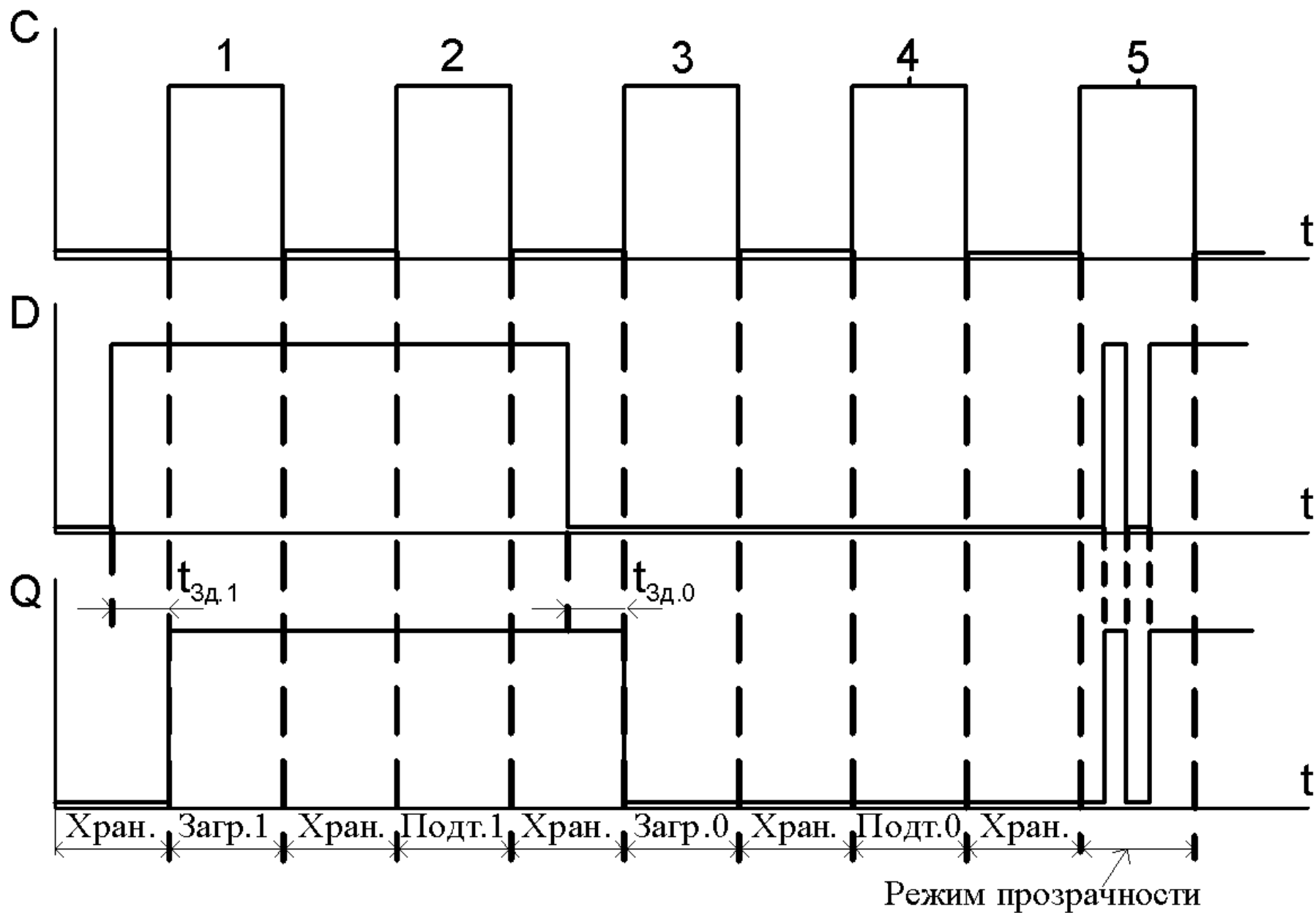
$$\bar{R}_n = \bar{C}_n + D_n = \overline{\overline{D_n C_n}}$$

$$\bar{R}_n = \bar{C}_n + C_n D_n = \overline{C_n \overline{D_n C_n}}$$

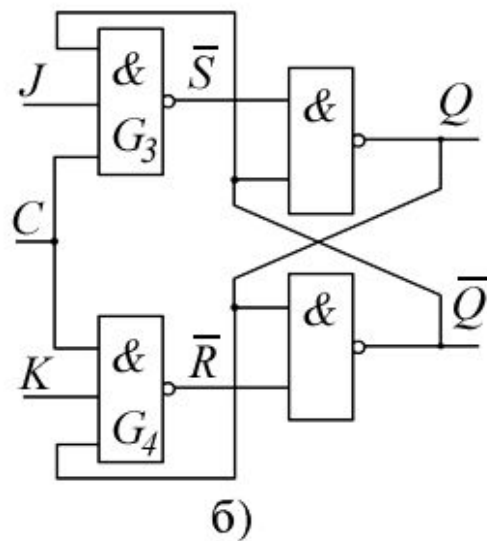
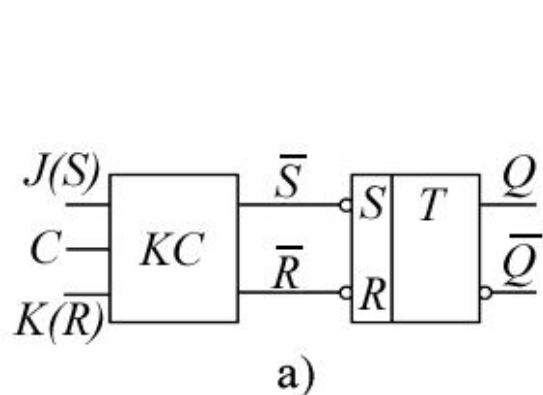
C_n	$D_n Q_n$	00	01	11	10
		0	X	1	1
1	X	0	1	1	







Синхронный JK-триггер со статическим управлением



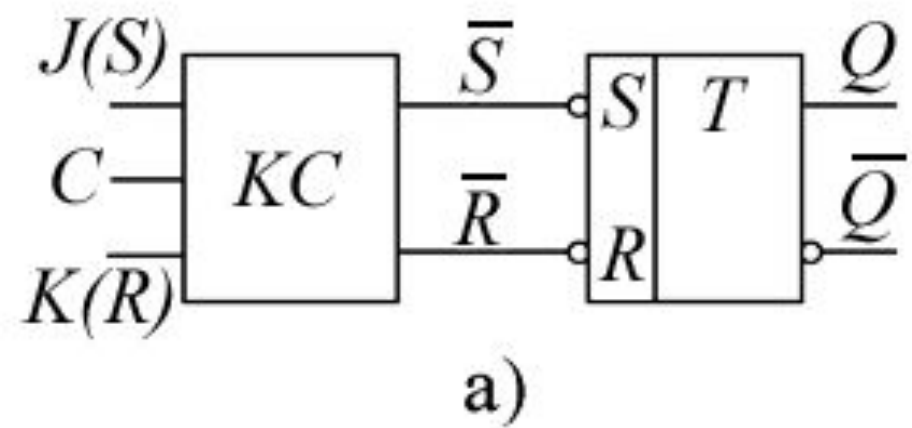
C_n	Q_n	J_n	K_n	Q_{n+1}	\bar{S}_n	\bar{R}_n
1	0	0	0	0	1	x
1	1	0	0	1	x	1
1	0	1	0	1	0	1
1	1	1	0	1	x	1
1	0	0	1	0	1	x
1	1	0	1	0	1	0
1	0	1	1	1	0	1
1	1	1	1	0	1	0
0	0	0	0	0	1	x
0	1	0	0	1	x	1
0	0	1	0	0	1	x
0	1	1	0	1	x	1
0	0	0	1	0	1	x
0	1	0	1	1	x	1
0	0	1	1	0	1	x
0	1	1	1	1	x	1

$C_n Q_n$	$J_n K_n$			
	00	01	11	10
00	1	1	1	1
01	x	x	x	x
11	x	1	1	x
10	1	1	0	0

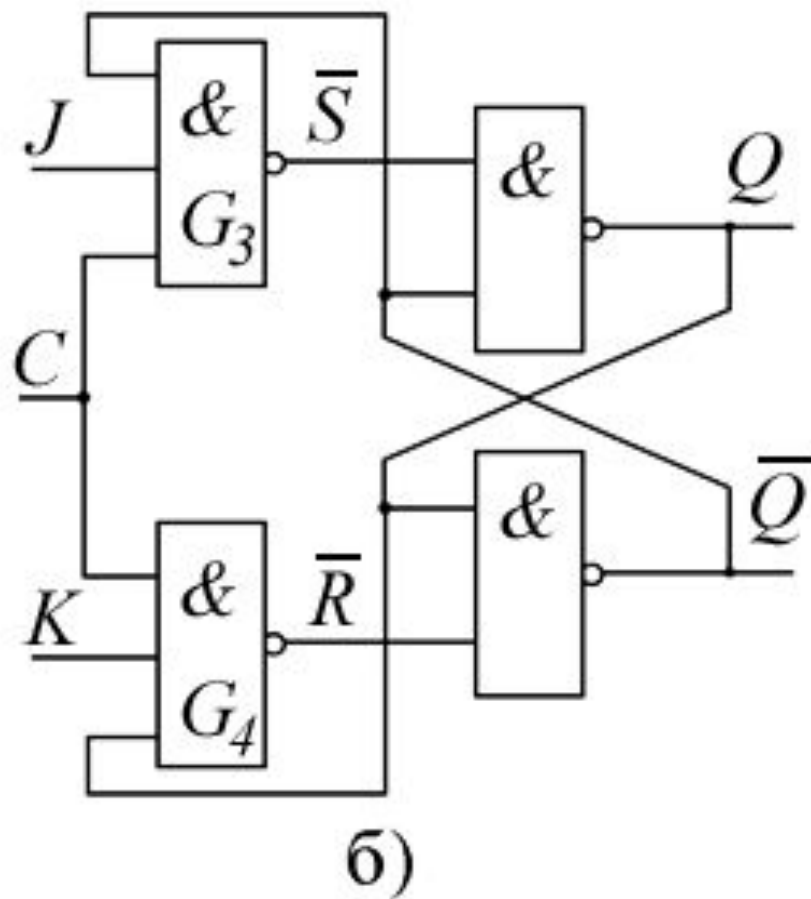
$$\bar{S}_n = \bar{C}_n + Q_n + \bar{J}_n = \overline{C_n \bar{Q}_n J_n}$$

$C_n Q_n$	$J_n K_n$			
	00	01	11	10
00	x	x	x	x
01	1	1	1	1
11	1	0	0	1
10	x	x	1	1

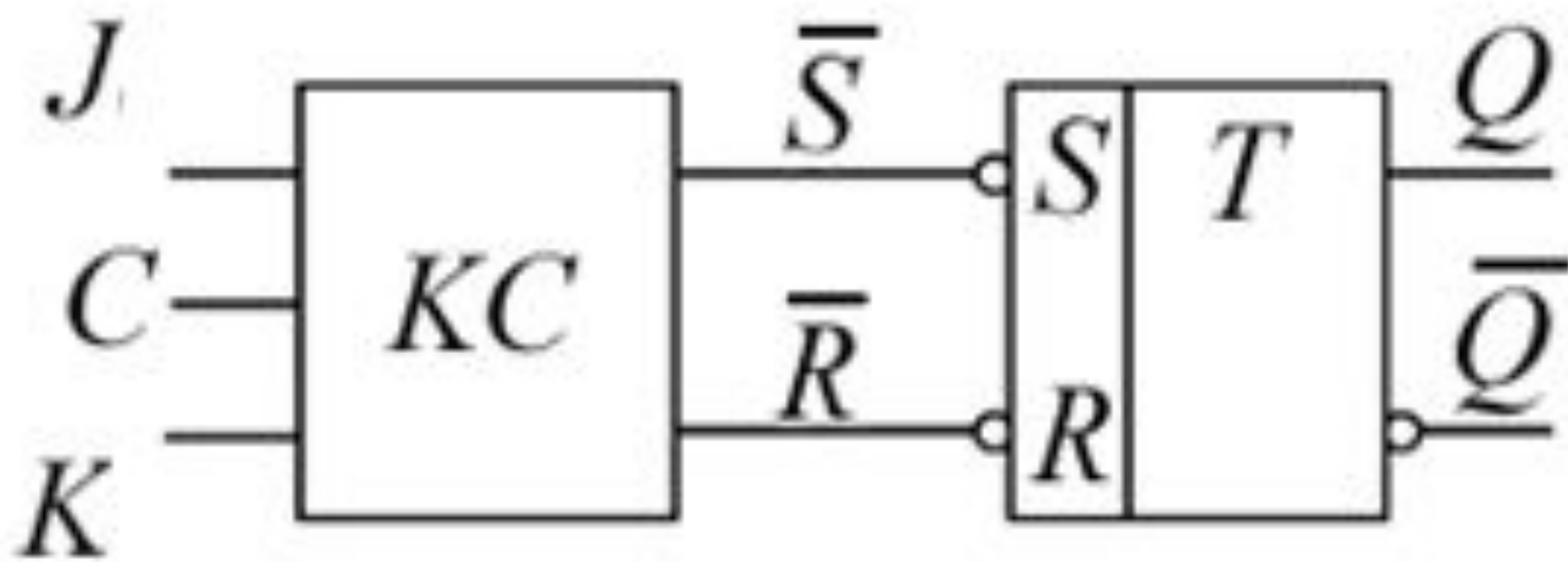
$$\bar{R}_m = C_n + \bar{Q}_n + \bar{K}_n = \overline{C_n Q_n K_n}$$



a)



b)

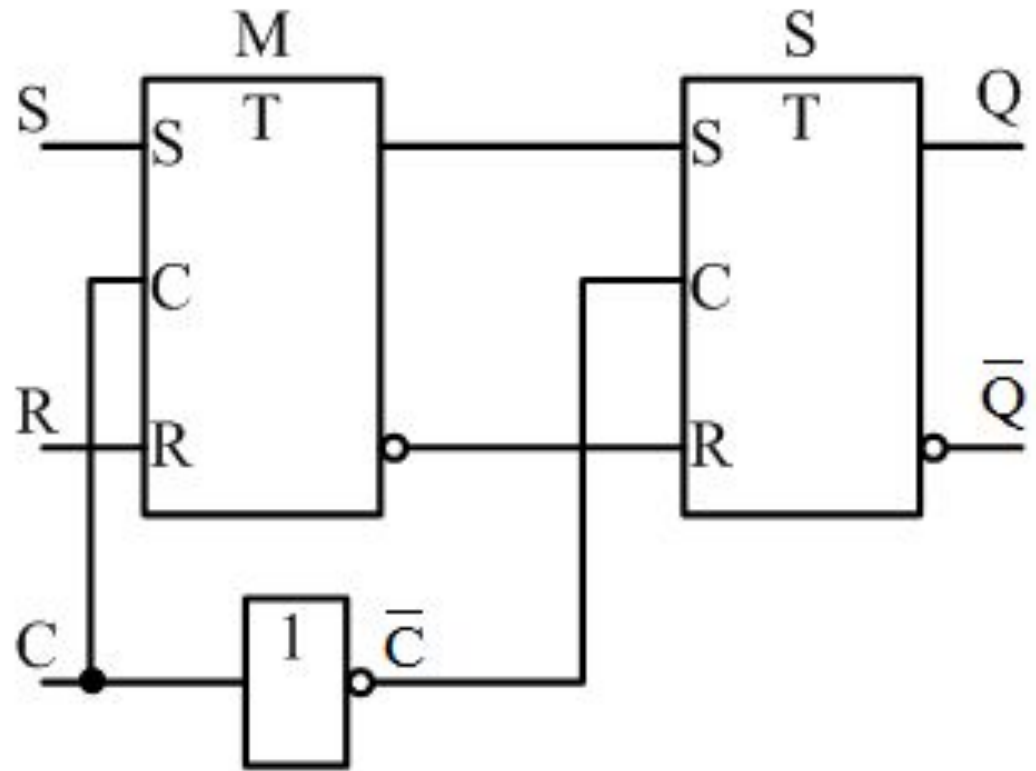
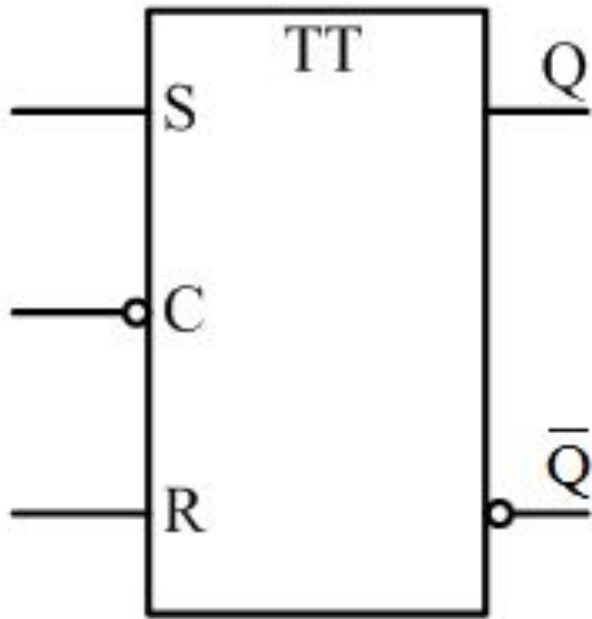


C_n	Q_n	J_n	K_n	Q_{n+1}	\bar{S}_n	\bar{R}_n
1	0	0	0	0	1	x
1	1	0	0	1	x	1
1	0	1	0	1	0	1
1	1	1	0	1	x	1
1	0	0	1	0	1	x
1	1	0	1	0	1	0
1	0	1	1	1	0	1
1	1	1	1	0	1	0
0	0	0	0	0	1	x
0	1	0	0	1	x	1
0	0	1	0	0	1	x
0	1	1	0	1	x	1
0	0	0	1	0	1	x
0	1	0	1	1	x	1
0	0	1	1	0	1	x
0	1	1	1	1	x	1

когда $J=K=1$. $Q=0$ и импульс синхронизации действует на входе, то после временного интервала Δt , равного времени задержки распространения сигнала через два элемента И-НЕ (G_3 и G_4). выход триггера изменится на $Q=1$

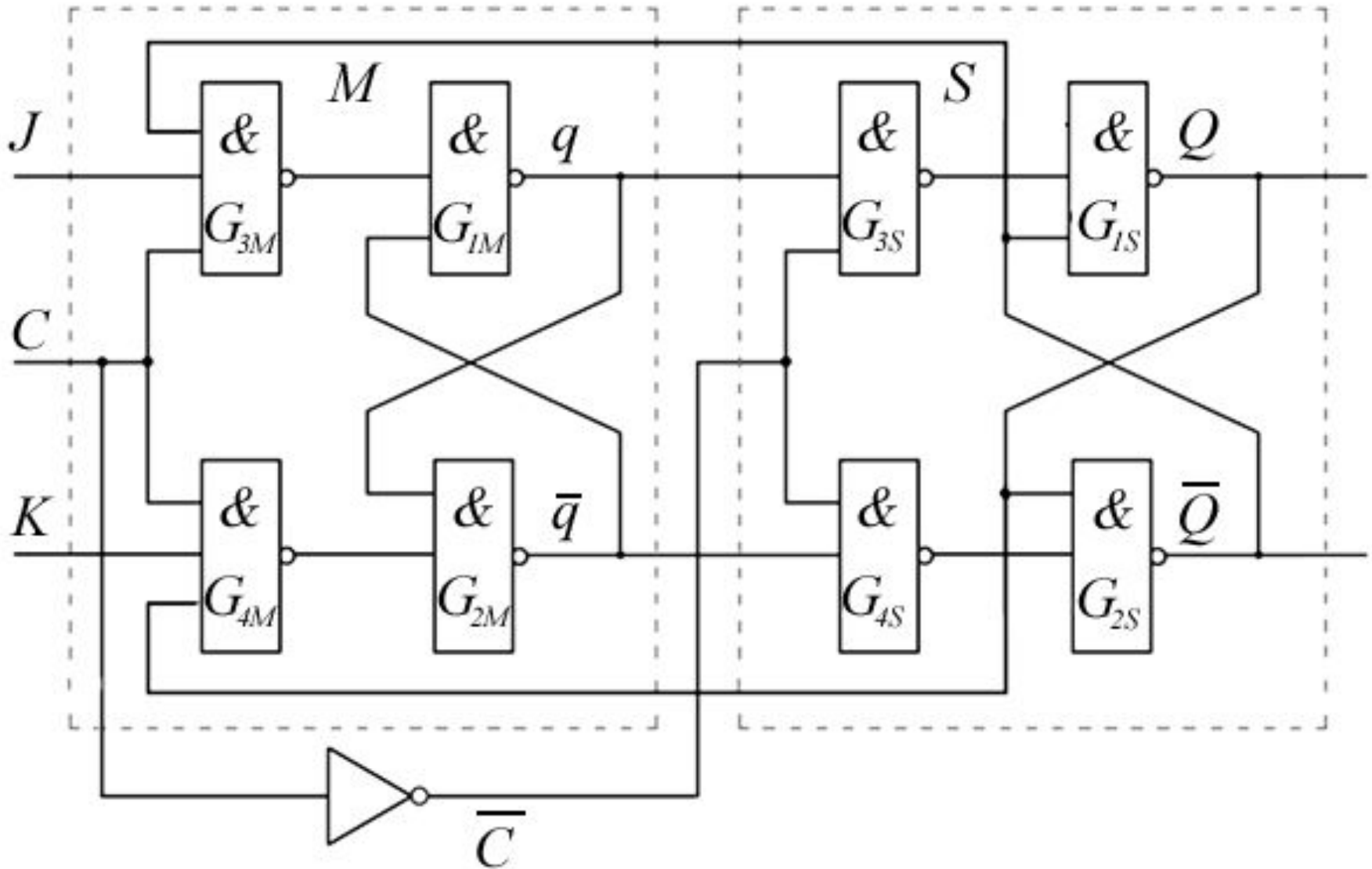
после другого временного интервала Δt , выход будет изменяться на $Q=0$. Следовательно, в течение длительности t_u импульса синхронизации. Схема имеет неустойчивое состояние, т.е. находится в автоколебательном режиме, а после окончания импульса синхронизации состояние триггера будет неизвестно.

$$t_u < \Delta t < T$$

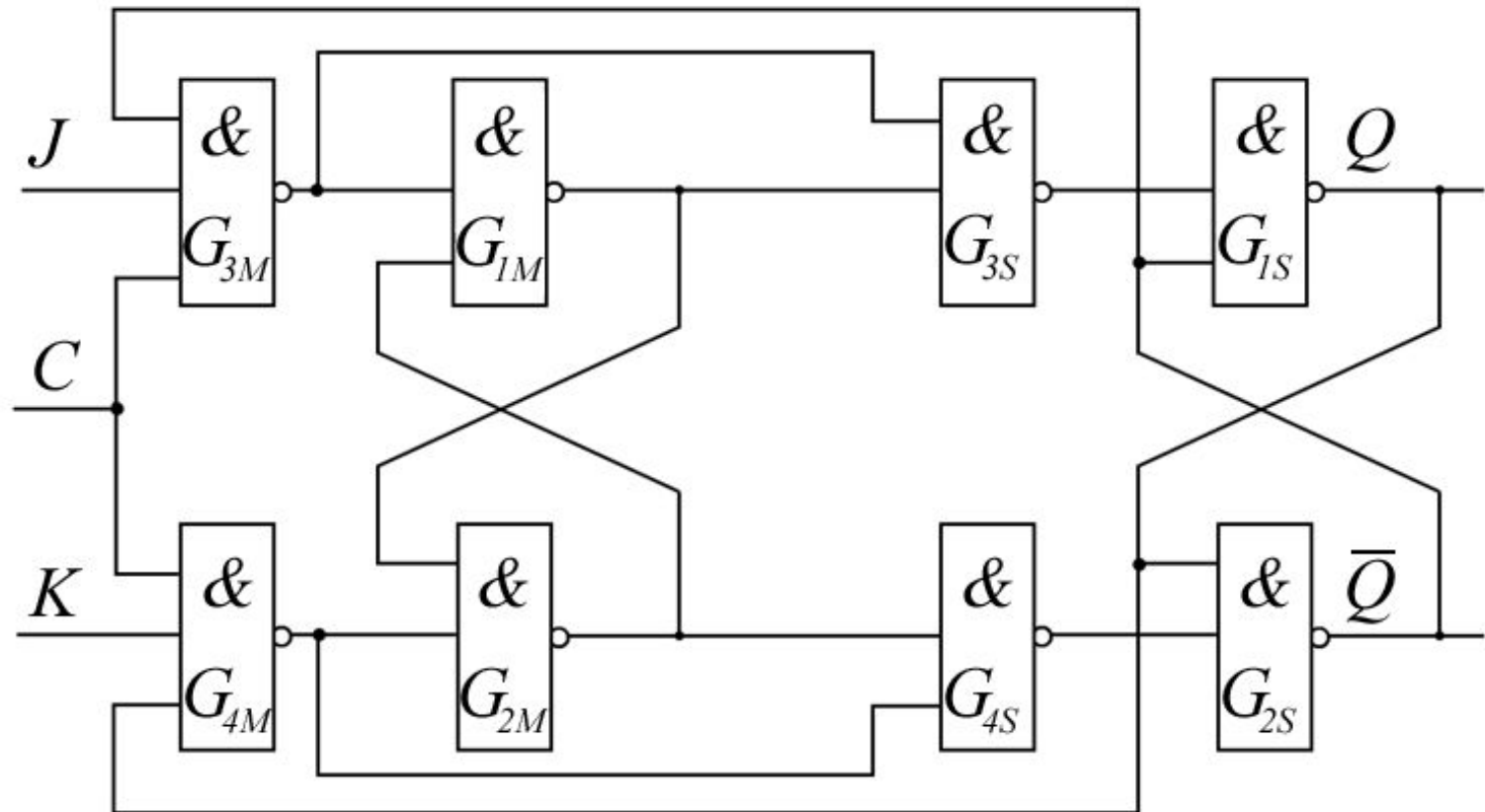


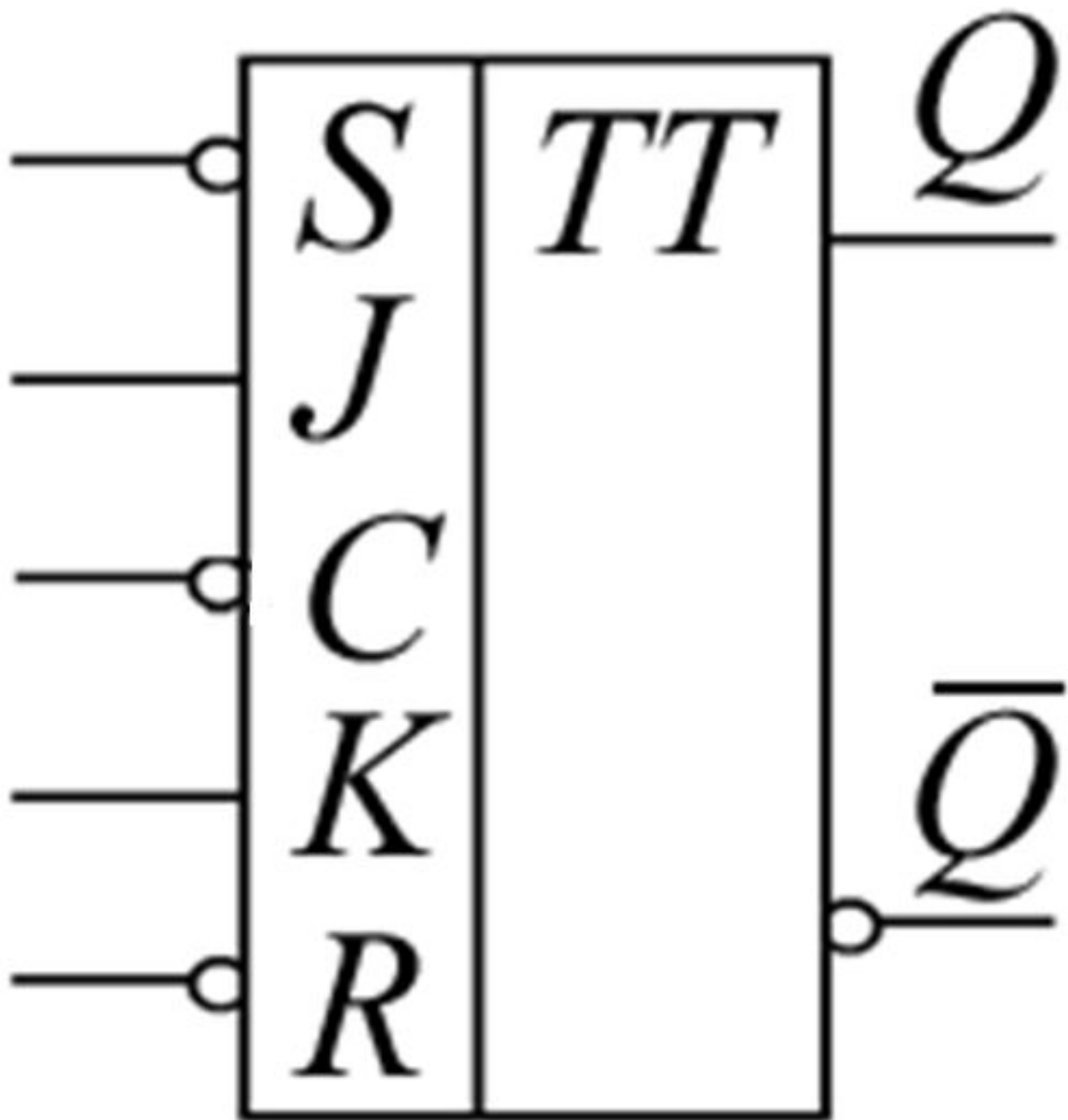
Двухступенчатый RS-триггер со статическим управлением

Двухступенчатый JK-триггер с инвертором



Двухступенчатый JK-триггер с запрещающими связями





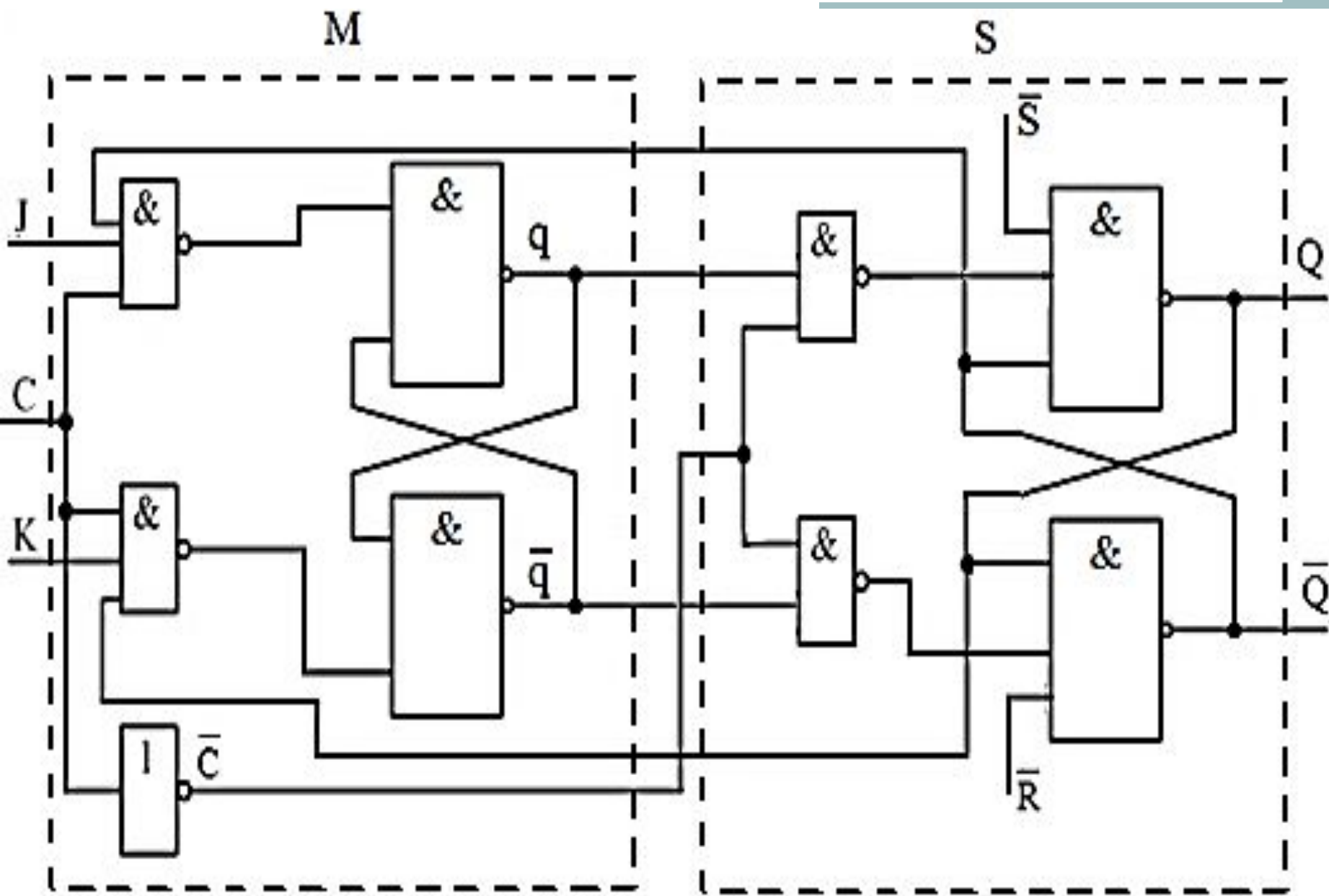
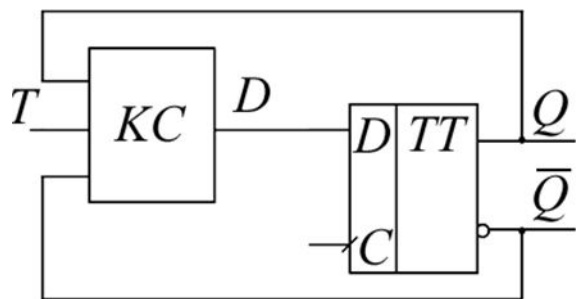


Таблица состояний двухступенчатого JK-триггера со статическим управлением

Входы					Выход	Режим работы
\bar{S}	\bar{R}	C	J	K	Q_{t+1}	
1	0	0	X	X	0	Предустановка (асинхронный сброс)
1	1	0	X	X	Q_t	Хранение
1	1	1	0	0	Q_t	Хранение
1	1	1	0	1	0	Загрузка 0
1	1	1	1	0	1	Загрузка 1
1	1	1	1	1	\bar{Q}_t	Счетный

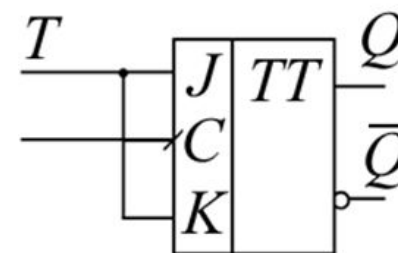
T-триггеры

Настоящее состояние	Следующее состояние	D-триггер	T-триггер
Q_n	Q_{n+1}	D_n	T_n
0	0	0	0
0	1	1	1
1	0	0	1
1	1	1	0

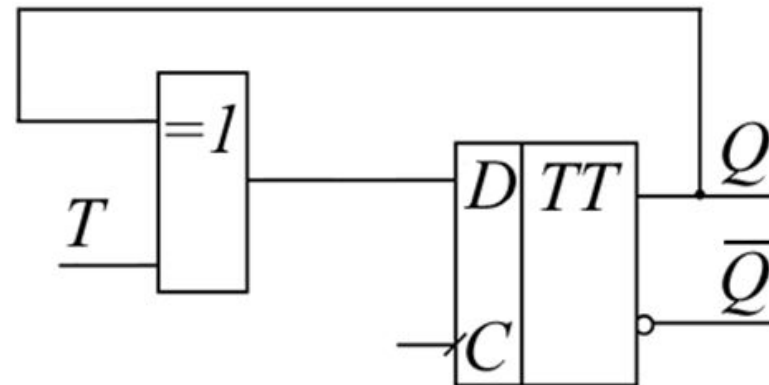


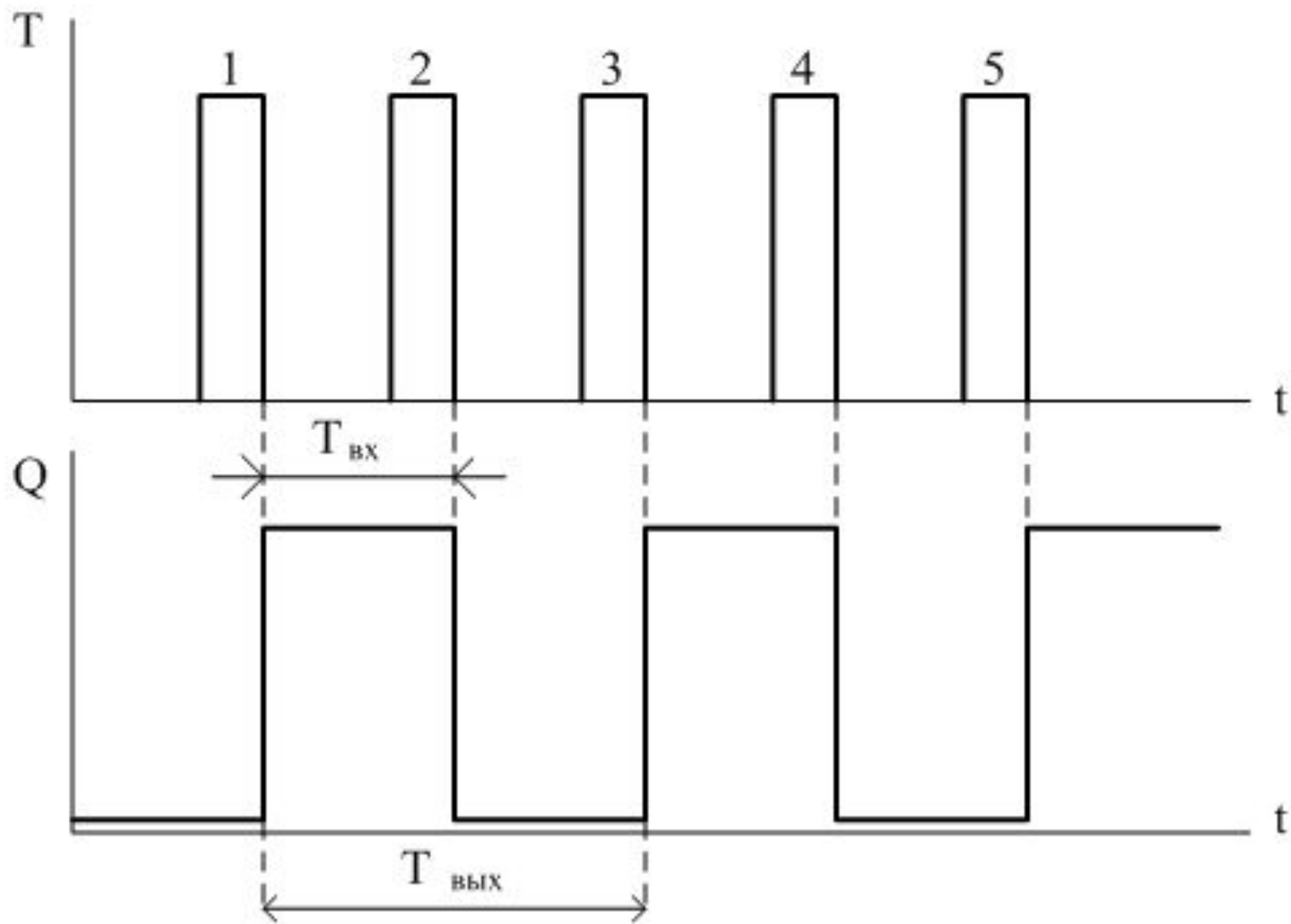
Блок-схема T-триггера на основе D-триггера

Q_n	T_n	0	1
0	0	0	1
1	1	1	0

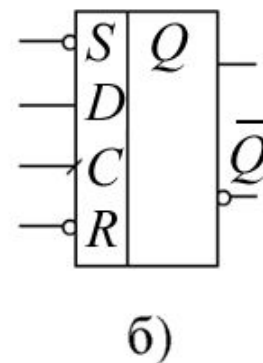
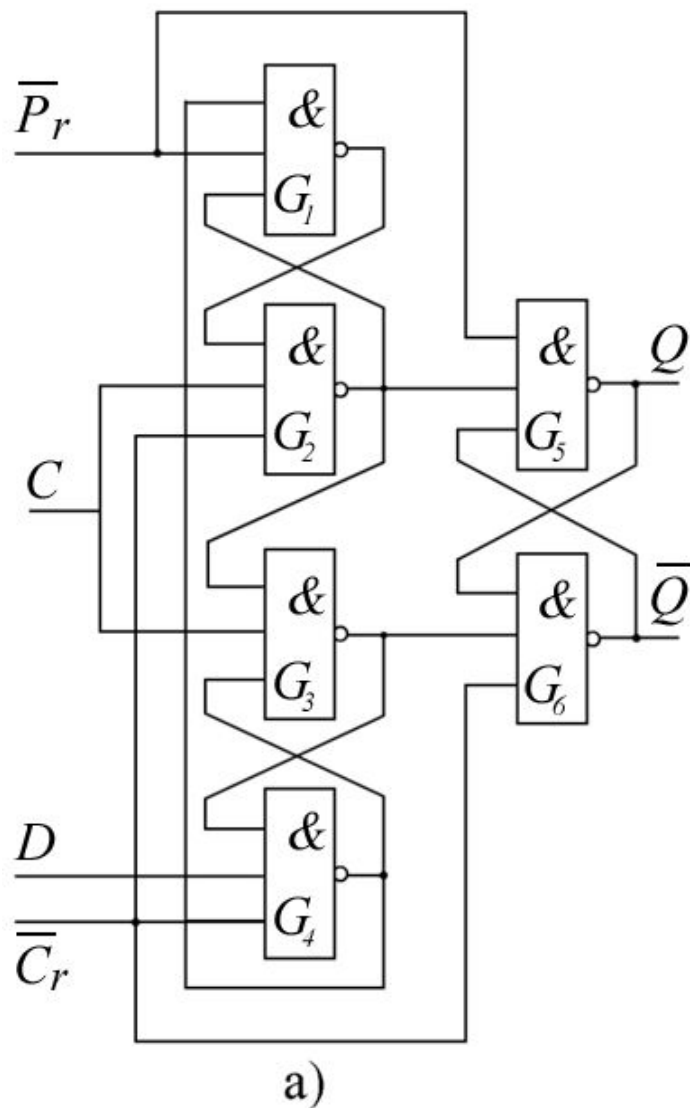


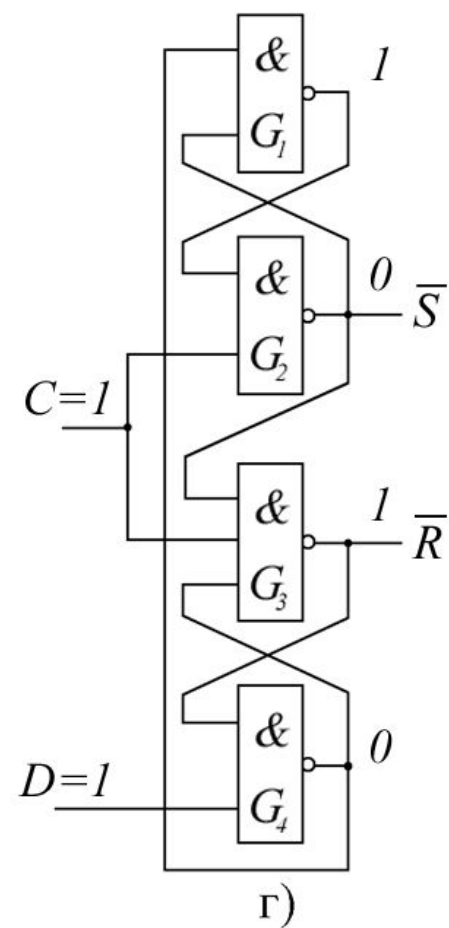
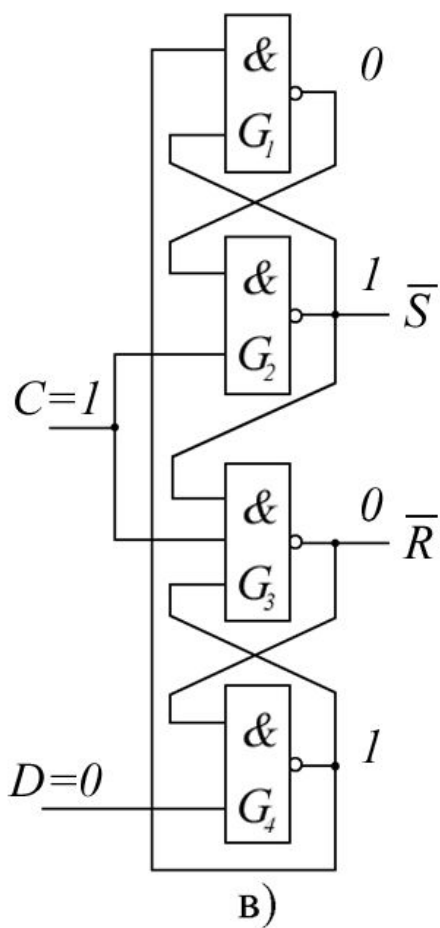
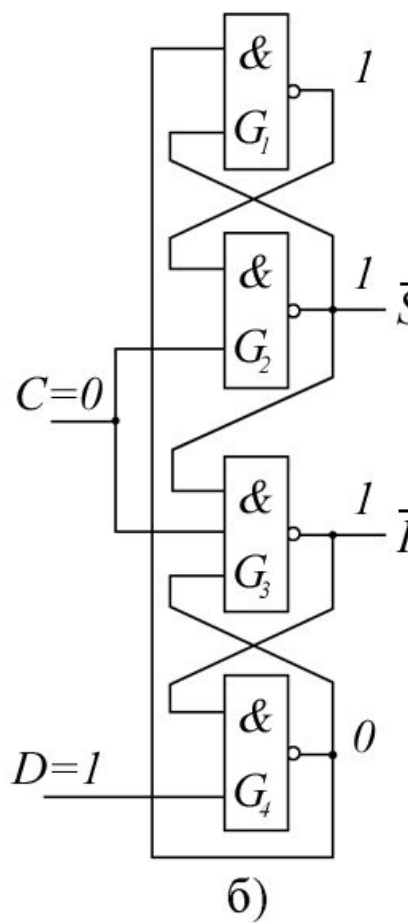
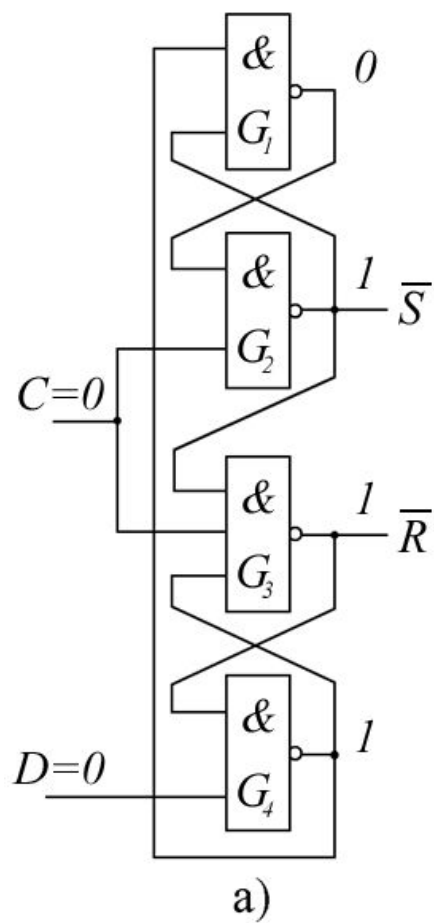
$$D_n = Q_n \oplus T_n$$



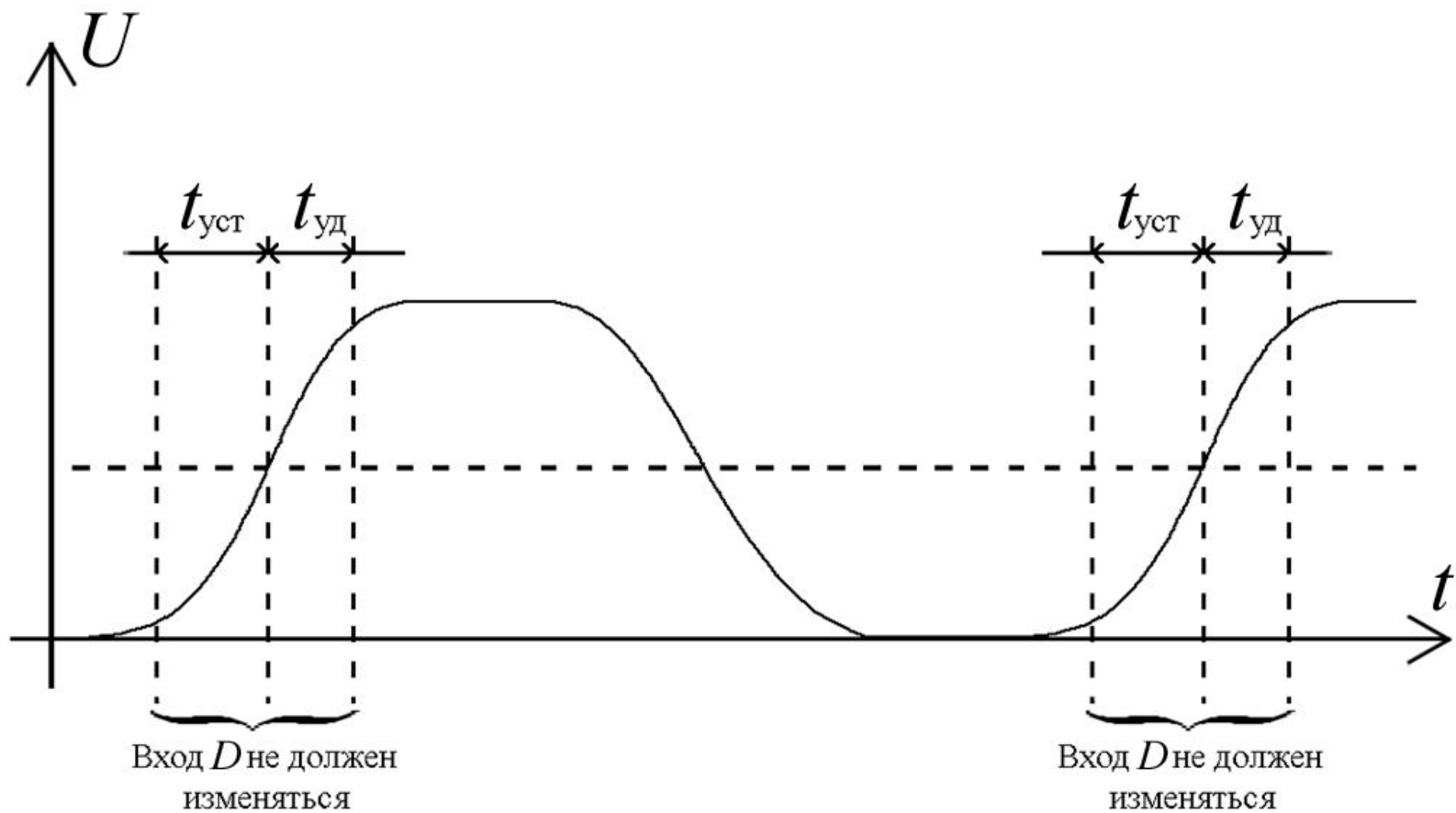


Синхронный D-триггер с динамическим управлением





Работа синхронного D-триггера с динамическим управлением



Типичная форма синхроимпульсов для иллюстрации $t_{уст}$ и $t_{уд}$

JK-триггер с динамическим управлением

