

ЛЕКЦИЯ 2-4

УСТРОЙСТВА УПРАВЛЕНИЯ

УСТРОЙСТВА УПРАВЛЕНИЯ. ОБЩАЯ ХАРАКТЕРИСТИКА И КЛАССИФИКАЦИЯ УУ.

Под УУ понимается совокупность блоков и узлов процессора, обеспечивающих координированные работы всех устройств ЭВМ и управление ими для всех принятых режимов.

УУ, реализуя программы, организует все необходимые действия по приёму, оценке и преобразованию исходной информации с целью получения и выдачи необходимых результатов. Т. о. УУ может считаться преобразованием первично-командной информации, представленной командами системы, во вторичную командную информацию, представленную формируемыми УУ исполнительными адресами, кодами и управляющими сигналами, воздействие которых на соответствующие узлы и блоки приводит к выполнению заданных операций.

Последовательность выполнения программы:

1. Выбор команды из ОП.
2. Декодирование операции.
3. Определение исполнительных адресов операндов.
4. Выборка операндов из памяти;
5. Выполнение операции;
6. Загрузка результата в память.

Генерируемая УУ последовательность управляющих сигналов задается поступающим на входы блока кодом операции, сигналов из операционной части, несущих информацию об особенностях операндов, промежуточного и конечного результатов, а также синхросигналами, задающими границы такта.

Формально УУ можно рассматривать как конечный автомат, определяемый:

1. Множеством кодов операций $F = \{f_1, f_2, \dots, f_G\}$.
2. Множеством входных сигналов $X = \{x_1, x_2, \dots, x_L\}$.
3. Множеством выходных сигналов $Y = \{y_1, y_2, \dots, y_H\}$, соответствующих множеству микроопераций.
4. Множеством подлежащих реализации микропрограмм, устанавливающее, в зависимости от значений входных сигналов, управляющие сигналы, выдаваемые в определенные такты.
5. Множеством внутренних состояний $S = \{s_1, s_2, \dots, s_G\}$.

Классификация

1. В зависимости от общности выполняемых операций различают:
 - специализированные УУ (с «жесткой» логикой);
 - универсальные УУ (с «гибкой» логикой).

Универсальные позволяют выполнять любые программы, записанные как последовательность команд.

Специализированные функционируют по фиксированной программе, изменить которую можно только путем перекоммуникации элементов схемы.

2. В зависимости от того, постоянная или переменная длительность цикла работы, УУ делятся на:

- синхронные;
- асинхронные.

У синхронных - длительность такта постоянная, у асинхронных – переменная (зависит от времени формирования управляющих сигналов).

3. По степени централизации УУ делятся на:

- централизованные;
- децентрализованные (смешанные).

В централизованных УУ все время диаграмма задает одно ЦУУ.

В децентрализованных УУ есть центральное УУ и местные.

УУ С «ЖЕСТКОЙ» ЛОГИКОЙ

Принципы построения УА с «жесткой» логикой

При использовании «жесткой» логики УА строятся из разрозненных комбинационных схем и элементов памяти. Закон функционирования УА определяется порядком соединения элементов между собой.

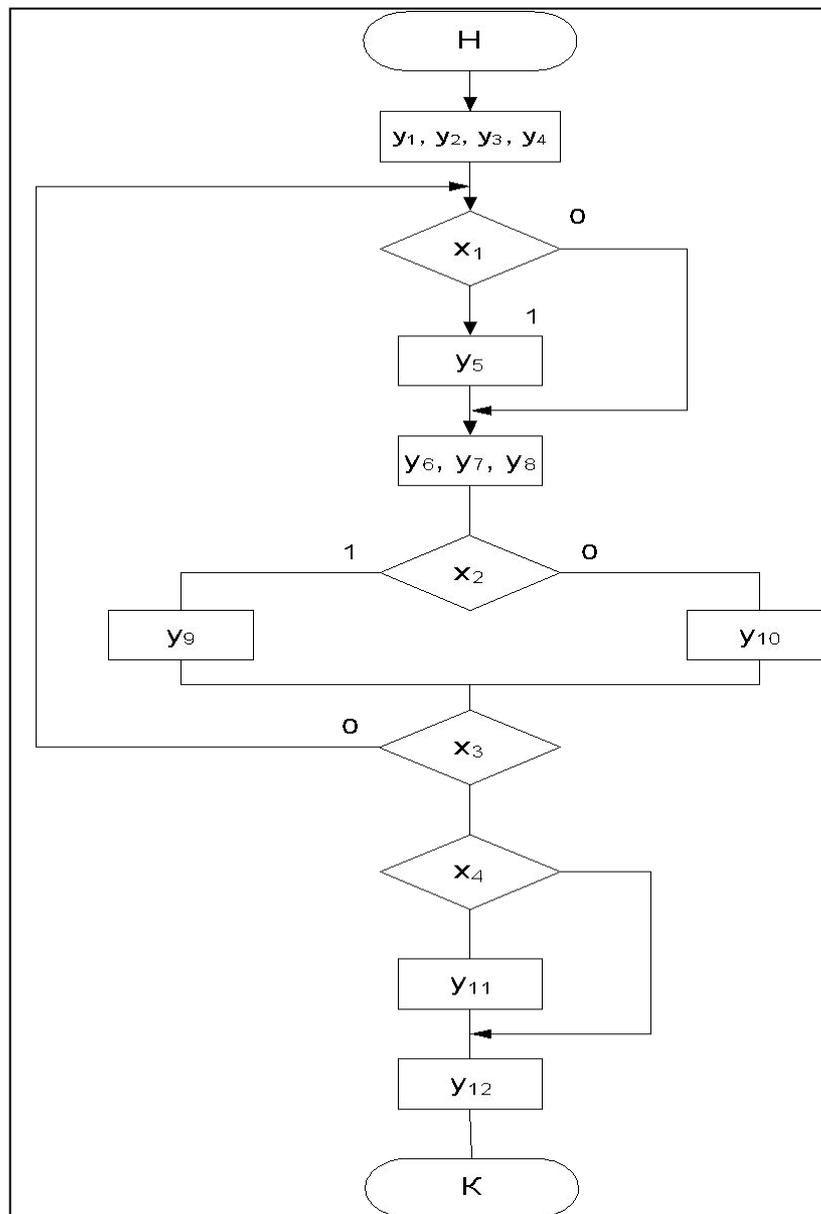
Основными элементами, с помощью которых могут быть построены УА, являются:

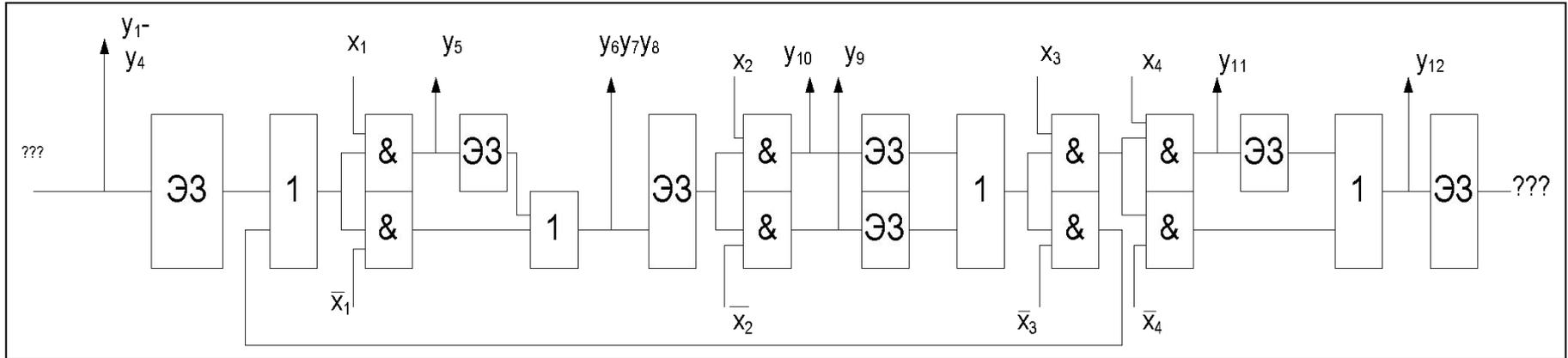
- элементы задержки (D-триггеры);
- распределители сигналов (сдвигающие регистры);
- цифровой автомат.

УА на элементах задержки

В этом случае к вершинам графа ставятся в соответствие элементы задержки.

К логическим вершинам – расхождение дуг (элемент И), схождение дуг (элемент ИЛИ).



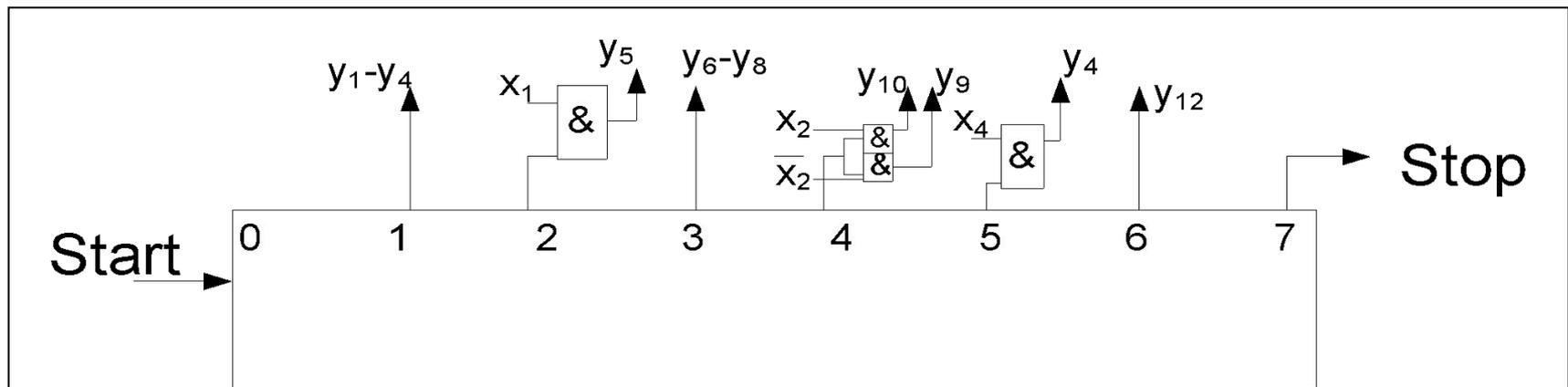


Такие автоматы могут быть построены для несложных устройств, выполняющих ограниченный круг операций.

УА на распределителях сигналов

Особенностью распределителей сигналов является выдача последовательности сигналов после стартового сигнала. При этом если необходимо формировать N управляющих сигналов (N тактов), то распределитель должен иметь $N+1$ состояние, где последнее состояние используется для прекращения подачи синхросигналов. Как правило, УА на распределителях сигналов используется в том случае, когда ГСА не имеет циклов.

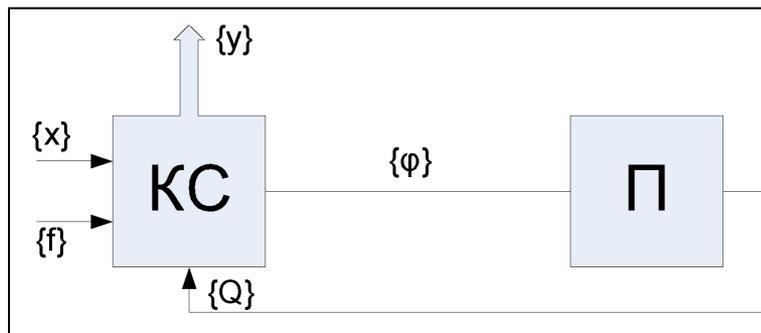
Представим ГСА без x_3



Распределитель сигналов можно построить на сдвигающих регистрах.

Длительность такта выбирается по $\max t_i$, $T \geq \max t_i$.

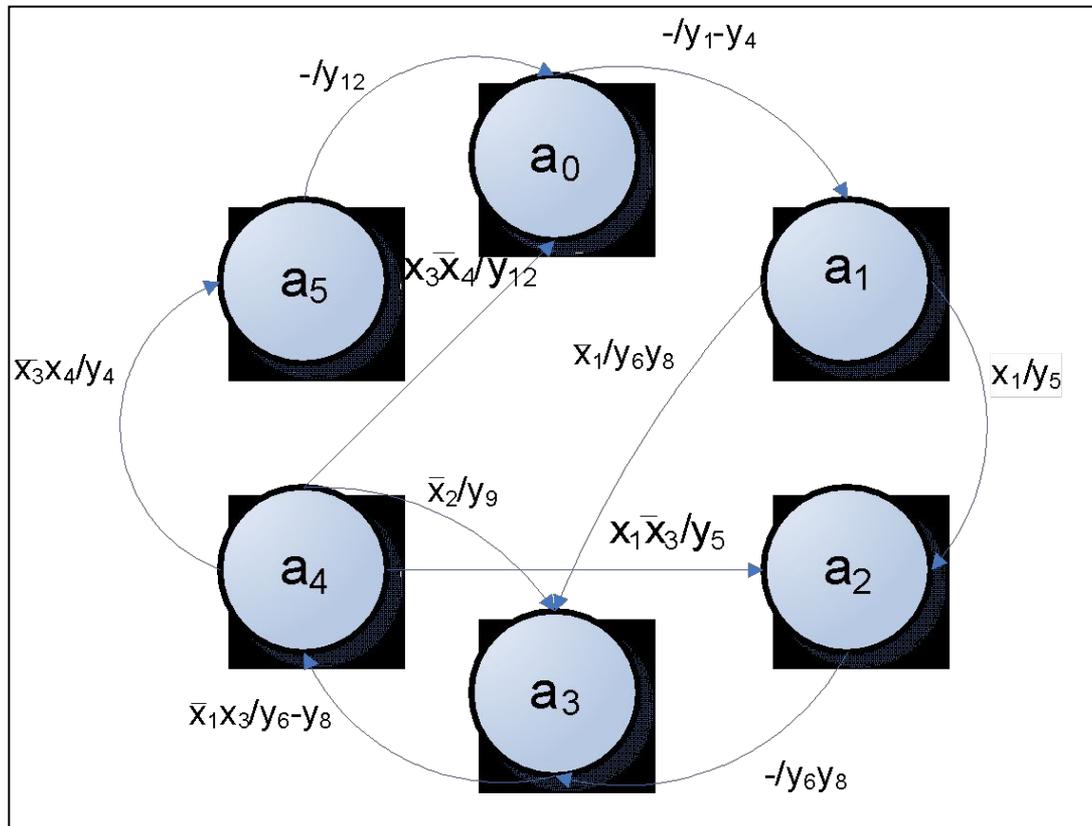
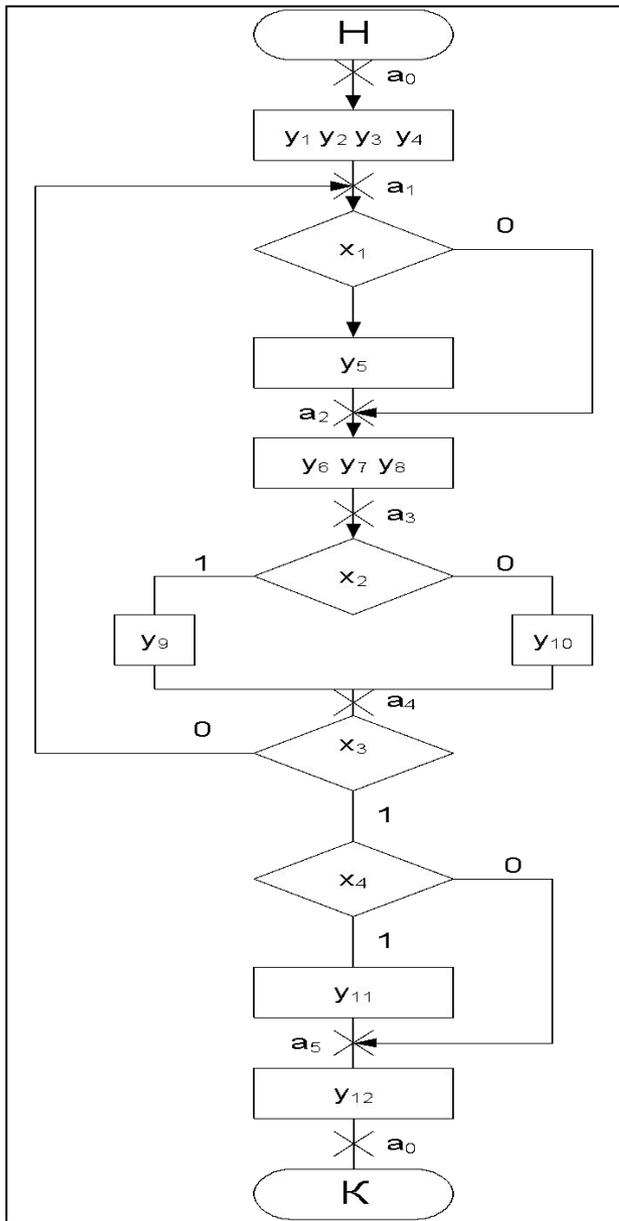
УА как цифровой автомат



x – осведомительные сигналы;
 y – набор выходных сигналов;
 φ – набор сигналов переключений памяти;
 Q – состояние памяти.

$$\left. \begin{aligned} Q(t+1) &= \varphi(Q(t), x(t)) \\ y(t) &= f(Q(t), x(t)) \end{aligned} \right\} \text{ Мили}$$

$$\left. \begin{aligned} Q(t+1) &= \varphi(Q(t), x(t)) \\ y(t) &= f(Q(t)) \end{aligned} \right\} \text{ Мура}$$



Структурная таблица переходов

№ пер.	a_i	$K(a_i)$ $Q_2Q_1Q_0$	a_j	$K(a_j)$ $Q_2Q_1Q_0$	$x(a_i, a_j)$	$y(a_i, a_j)$	$\varphi(a_i, a_j)$
1	a_0	001	a_1	011	1	y_1-y_4	D_1, D_0
2	a_1	011	a_2	010	x_1	y_5	D_1
3			a_3	000	$\overline{x_1}$	y_6-y_8	—
4	a_2	010	a_3	000	1	y_6-y_8	—
5	a_3	000	a_4	100	$\overline{x_2}$	y_9	D_2
6			a_4	100	x_2	y_{10}	D_2
7	a_4	100	a_0	001	$x_3 \overline{x_4}$	y_{12}	D_0
8			a_2	010	$x_1 \overline{x_3}$	y_5	D_1
9			a_3	000	$\overline{x_1} \overline{x_3}$	y_6-y_8	—
10			a_5	101	$x_3 x_4$	y_{11}	D_2, D_0
11	a_5	101	a_0	001	1	y_{12}	D_0

Уравнения выходов и переходов

$$y_1 = y_2 = y_3 = y_4 = a_0$$

$$y_5 = a_1 x_1 \vee a_4 x_1 \overline{x_3} = x_1 (a_1 \vee a_4 \overline{x_3})$$

$$z = a_1 \vee a_4 \overline{x_3}$$

$$y_5 = a_1 x_1 \vee a_4 x_1 \overline{x_3} = x_1 z$$

$$y_6 = y_7 = y_8 = a_1 x_1 \vee a_2 \vee a_4 x_1 \overline{x_3} = a_2 \vee \overline{x_1} (a_1 \vee a_4 \overline{x_3}) = a_2 \vee \overline{x_1} z$$

$$y_9 = a_3 \overline{x_2}$$

$$y_{10} = a_3 x_2$$

$$y_{11} = a_4 x_3 x_4$$

$$y_{12} = a_4 x_3 \overline{x_4} \vee a_5$$

$$D_0 = a_0 \vee a_4 x_3 \overline{x_4} \vee a_4 x_3 x_4 \vee a_5 = a_0 \vee a_4 x_3 \vee a_5$$

$$D_1 = a_0 \vee a_1 x_1 \vee a_4 x_1 \overline{x_3} = x_1 (a_1 \vee a_4 \overline{x_3}) \vee a_0 = a_0 \vee y_5$$

$$D_2 = a_3 \vee a_4 x_3 y_4 = a_3 \vee y_{11}$$

$$z = (a_1 \vee a_4 \overline{x_3})$$

