

Архітектура комп'ютера

Розділ 7. Пристрій керування.

Сергієнко О.Г.

Архітектура комп'ютера

Матвієнко М. П., Розен В. П. Закладний О. М.

Навч. посібник., — К.: Видавництво Ліра-К. — 2013. — 264с.
Рекомендовано МОНУ.
ISBN 978-966-2609-25-7.



Розділ 7. Пристрій керування.

7.1. Функції та методи побудови пристроїв керування.

Пристрій керування виробляє сигнали, які необхідні для виконання як окремих команд, так і їх послідовності. Команда в комп'ютері виконується за один або за декілька тактів, в кожному із яких виконується одна або декілька мікрооперацій. Кожна мікрооперація представляє собою деяку елементарну дію передачі або перетворення інформації, яка ініціюється поступленням керуючого сигналу (мікронаказу) на вхід керування відповідного пристрою. Прикладом може бути керуючий сигнал, який встановлює або очищує прапорець стану, керуючий сигнал запису до регістра, керуючий код на вході мультиплектора і т. д. Для реалізації команди необхідно на відповідні керуючі входи подати розподілену в часі послідовність керуючих сигналів.

Пристрій керування є одним з вузлів процесора. Як приклад на рис. 7.1.1 показана взаємодія в процесорі між пристроєм керування та арифметико-логічним пристроєм і регістровою пам'яттю.

Процес функціонування процесора в часі складається з послідовності тактових інтервалів, в яких арифметико-логічний пристрій виконує операції над операндами та видає результати обробки. Виконання даних операцій арифметико-логічний пристрій здійснює на основі відповідних сигналів керування (мікронаказів) з пристрою керування. Послідовність елементарних мікронаказів пристрій керування формує на основі коду операції та службових сигналів стану з регістрової пам'яті процесора.

Відомі два основні методи побудови логіки формування керуючих сигналів. Перший з них виражається в тому, що для кожної команди процесора існує набір логічних схем, які в потрібних тактах збуджують відповідні сигнали керування. Такий принцип керування одержав назву «жорсткої» логіки.

7.1. Функції та методи побудови пристроїв керування.



Рис. 7.1.1

Другий метод, який дістав назву принципу мікропрограмного керування, передбачає формування керуючих сигналів за вмістом регістра мікрокоманд, в який мікрокоманди записуються із пам'яті мікрокоманд. Шляхом послідовного читання мікрокоманд із пам'яті в регістр організується потрібна послідовність керуючих сигналів.

Крім пристрою керування процесора в комп'ютері можуть використовуватись пристрої керування вузлами комп'ютера, наприклад, пристрої керування операційними пристроями АЛП, пристрій керування процесора введення-виведення і т. д. Принципи побудови вказаних пристроїв є ідентичними.

7.2. Пристрій керування з жорсткою логікою.

Типова структурна схема пристрою керування з жорсткою логікою представлена на рис. 7.2.1.

До складу пристрою керування входить генератор тактових сигналів G , який генерує тактові імпульси 71 , потрібні для синхронізації роботи пристрою керування, лічильник тактів, в якому зберігається номер виконуваного в даний час такту, дешифратор коду операції та дешифратор тактів, який перетворює двійковий код в однорядний, логічні схеми формування сигналів керування. Дешифратор коду операції по коду операції із регістра команд РК формує сигнал активізації мікрооперації МО на відповідній шині. З кожним тактом до лічильника тактів додається сигнальна «1» від генератора тактових сигналів G . Дешифратор тактів формує сигнали, відповідні поточному такту.

Логічні схеми формування сигналів керування відповідно до сигналів із дешифратора коду операції, дешифратора тактів та кодів умов і кодів станів із регістра станів формують сигнали керування для виконання необхідних в даному такті мікрооперацій.

Окрім наведених вище компонентів пристрою керування, до його складу входить контролер послідовності сигналів керування, який отримує тактові імпульси від генератора тактових сигналів G , а також код режиму роботи комп'ютера. Він має два окремих режими роботи: звичайний режим та режим запуску комп'ютера. Контролер послідовності сигналів керування є ядром пристрою керування.

7.2. Пристрій керування з жорсткою логікою.

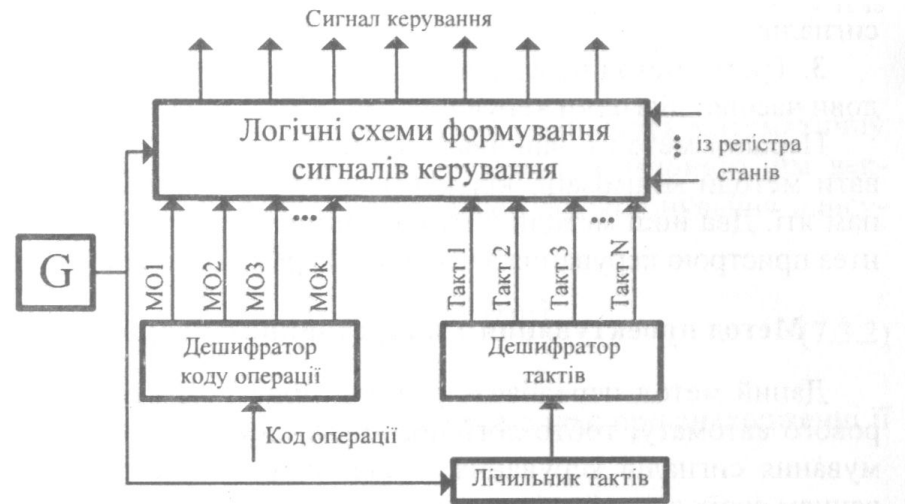


Рис. 7.2.1

7.3.Методи проектування пристрою керування з жорсткою логікою.

Методи проектування пристрою керування з жорсткою логікою, які застосовуються на практиці, часто є спеціально створеними для побудови конкретного пристрою і тому не можуть легко бути формалізованими. Для ілюстрації найбільш широко застосовуваних підходів, розглянемо три методи.

1. Перший метод — це алгоритмічний підхід до проектування послідовнісних схем. Для його реалізації використовують теорію автоматів.
2. Другий метод ґрунтується на використанні тактованих елементів часової затримки для побудови часової діаграми керуючих сигналів.
3. Третій метод передбачає використання лічильників для побудови часової діаграми керуючих сигналів.

Перший метод є найбільш формалізованим і дозволяє застосувати методи мінімізації кількості логічних елементів та елементів пам'яті. Два інші методи є менш формалізовані і передбачають синтез пристрою керування з часової діаграми сигналів керування.

7.3.Методи проектування пристрою керування з жорсткою логікою.

Метод проектування з застосуванням теорії автоматів

Даний метод передбачає розгляд пристрою керування як цифрового автомату, тобто логічного пристрою, який забезпечує формування сигналів керування за відповідним алгоритмом з врахуванням своїх внутрішніх станів.

Цифровий автомат подають у вигляді його абстрактної, а потім структурної математичних моделей. Абстрактну модель використовують на першому етапі проектування, коли описують функціонування автомату, тобто правила переробки вхідної інформації у вихідну. Розгляд абстрактної моделі цифрового автомату дозволяє проводити його попередню оптимізацію ще до етапу структурного синтезу. Структурну модель застосовують для побудови конкретної електронної схеми цифрового автомату.

Залежно від способу генерування значень вихідних сигналів розрізняють три типи автоматів: Мілі, Мура, С-автомат.

7.3.Методи проектування пристрою керування з жорсткою логікою.

Метод проектування з використанням синхронних елементів часової затримки

Даний метод використовує синхронні елементи часової затримки, які вказують порядок формування послідовності сигналів керування. Згідно даного методу структура побудованого пристрою керування по суті повторює структуру блок-схеми, тобто схема пристрою керування відображає послідовність формування сигналів керування. В основу методу побудови пристрою керування вказаного типу покладено те, що формування набору керуючих сигналів в послідовні моменти часу можна здійснити шляхом здійснення їх часової затримки. Тобто, маючи сигнал C , в момент часу t_1 , шляхом його затримки на один такт, можна сформувати сигнал C_2 в момент часу t_2 і т. д. В доволі спрощеному вигляді правила побудови пристрою керування на основі блок-схеми є наступними.

Кожні дві послідовно з'єднані мікрооперації замінюються одним елементом затримки, як це показано на рис.7.3.4, а. В якості елемента затримки може бути використаний тригер типу D , який керується спільним тактовим сигналом. Мікронакази подаються на вхід керування відповідного вузла комп'ютера прямо з входу та виходу елемента затримки.

Лінії зв'язків блок-схеми, які об'єднуються в одну лінію, перетворюються в входову логічну схему «АБО», це k — кількість ліній, як це показано на рис. 7.3.4, б.

Умовна вершина, яка відображає умовний перехід в потоці керуючих сигналів, реалізується двома логічними елементами «/», як це показано на рис. 7.3.4, с. Фактично ця вершина є однорозрядним демультимплексором, який керується сигналом x .

7.3.Методи проектування пристрою керування з жорсткою логікою.

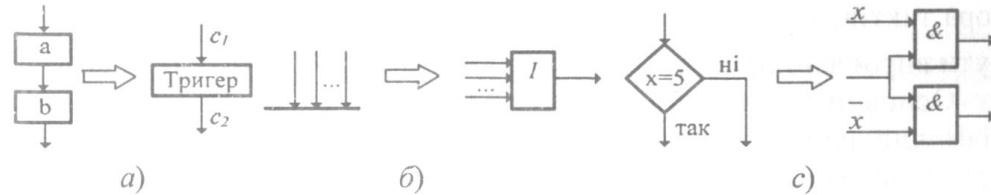


Рис. 7.3.4

На рис.7.3.5а показано фрагмент типової блок-схеми, що задає сигнали керування, які потрібно сформувати в послідовних тактах, а на рис.7.3.5б показано відповідний їй фрагмент схеми пристрою керування, отриманий за вище описаними правилами.

7.3.Методи проектування пристрою керування з жорсткою логікою.

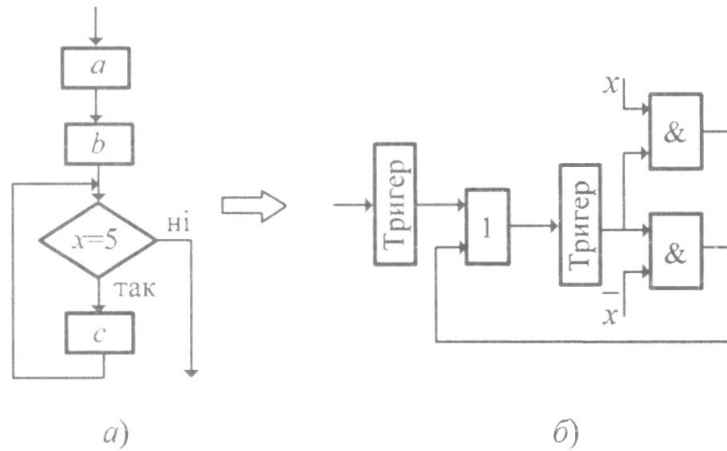


Рис. 7.3.5

Не дивлячись на простоту описаного методу проектування пристрою керування на основі синхронних елементів затримки, цей метод має той недолік, що число потрібних схем затримки приблизно рівне числу станів n . тоді як в раніше розглянутому методі з застосуванням теорії автоматів кількість елементів пам'яті, які виступають в даному випадку в ролі елементів затримки, дорівнює $\lceil \log_2 n \rceil$.

7.3.Методи проектування пристрою керування з жорсткою логікою.

Метод проектування з використанням лічильників

В основу даного методу побудови пристрою керування на основі лічильників покладено часову діаграму роботи комп'ютера, яка відображає зміну в часі кожного сигналу керування. В якості прикладу на рис. 7.3.6 наведено фрагмент часової діаграми роботи комп'ютера, де T_1 — тактові імпульси, які поступають з дешифратора тактів, C_1, \dots, C_3 — частина сигналів керування, які мають бути вироблені пристроєм керування.

Основним елементом пристрою керування на основі лічильників є лічильник за модулем k , виходи якого з'єднані з дешифратором. Одна із можливих схем керування на основі лічильника за модулем k приведена на рис. 7.3.7а.

7.3.Методи проектування пристрою керування з жорсткою логікою.

Коли на вході лічильника за модулем k є тактові імпульси, він проводить їх підрахунок від нульового до k -го імпульсу, після чого цикл повторюється. В результаті на виході дешифратора буде формуватися послідовність одноімпульсних сигналів F_1, F_2, \dots, F_k , чия сова діаграма яких наведена на рис. 7.3.7б. Кожний з цих сигналів має одиничне значення лише протягом одного такту. Тим самим, час одного циклу роботи лічильника поділено на k рівних частин. Два додаткових вхідних сигнали початку та кінця роботи, які подаються на тригер забезпечують формування сигналів дозволу роботи лічильника та його установки в початковий стан. Тоді базова частина схеми пристрою керування на основі лічильника буде мати вигляд, приведений на рис. 7.3.8, де ГПОС — це схема генератора послідовності одноімпульсних сигналів, рис. 7.3.7.

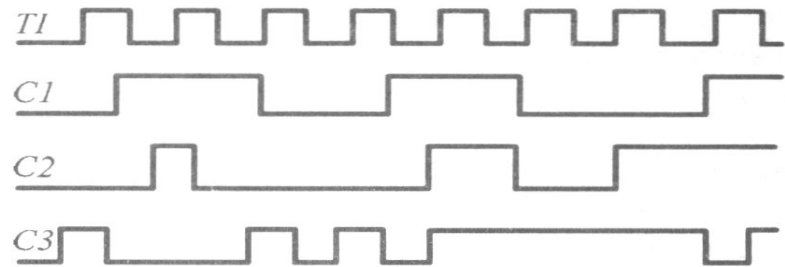
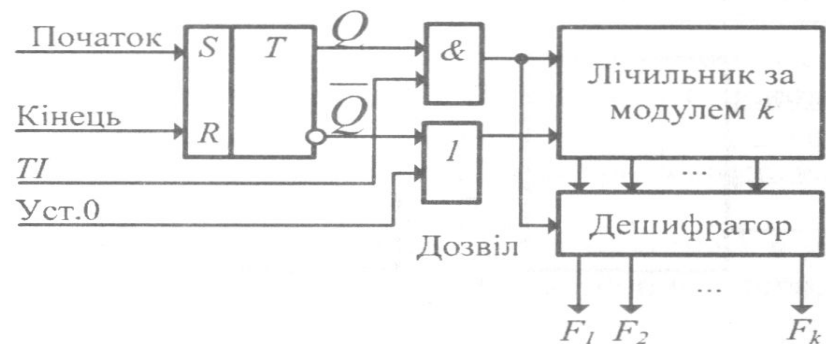
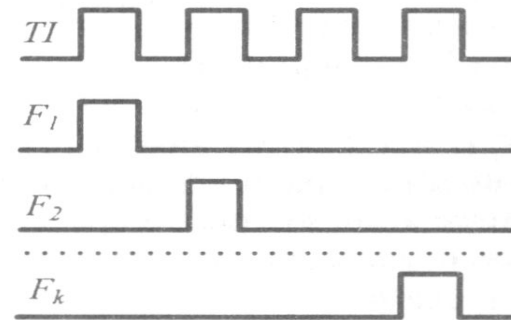


Рис. 7.3.6



а)



б)

Рис. 7.3.7

7.3.Методи проектування пристрою керування з жорсткою логікою.

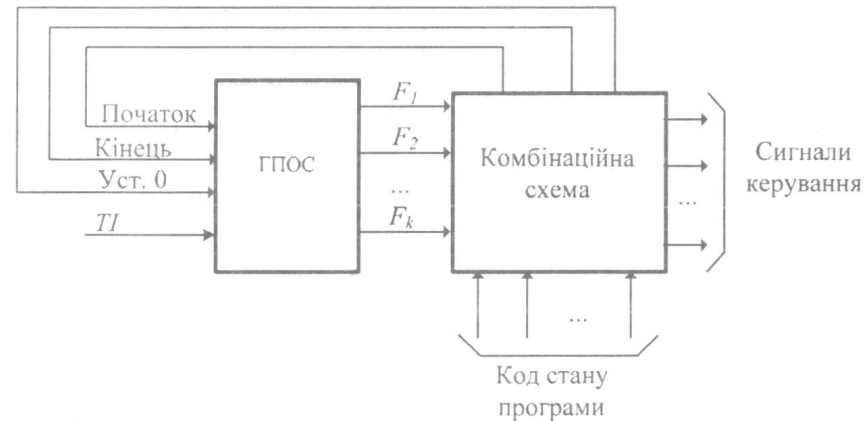


Рис. 7.3.8

Кожний сигнал F_i ($i = 1, 2, \dots, k$) на виході ГПОС активізує деякий набір сигналів керування на виході комбінаційної схеми в кожному такті виконання команди комп'ютером, з врахуванням кодового стану програми. Потрібно відзначити, що лічильник за модулем k може бути використаний і в схемі пристрою керування на основі синхронних елементів часової затримки взамін k послідовно з'єднаних тригерів, так само як k послідовно з'єднаних тригерів можуть замінити лічильник за модулем k та дешифратор у вище наведеній схемі.

7.4. Пристрої мікропрограмного керування.

Означення 7.4.1. Пристроєм мікропрограмного керування

називають пристрій, який за допомогою програми виробляє послідовність сигналів, необхідних для виконання відповідного алгоритму в комп'ютері.

Програма складається з деякої послідовності команд. Команда в комп'ютері виконується за один або за декілька тактів, в кожному із яких виконується одна або декілька мікрооперацій.

Означення 7.4.2. Мікрооперацією називають деяку елементарну дію передачі або перетворення інформації, яка ініціюється поступленням керуючого сигналу (**мікронаказу**) на вхід керування відповідного пристрою.

Означення 7.4.3. Мікрокомандою називають послідовність елементарних мікронаказів, які пристрій керування формує в одному такті.

Означення 7.4.4. Мікропрограмою називають послідовність мікрокоманд, які необхідно виконати для виконання однієї команди. Звичайно, мікропрограма може складатися і лише з однієї мікрокоманди.

Основні принципами побудови пристрою мікропрограмного керування

Всі мікронакази, які повинні бути виконані в одному такті роботи комп'ютера, збираються в одне керуюче слово, яке називають мікрокомандою.

Кожній команді з системи команд комп'ютера ставиться у відповідність послідовність мікрокоманд, необхідних для її виконання.

Всі мікрокоманди зберігаються в пам'яті. Це може бути основна пам'ять комп'ютера, але в більшості комп'ютерів для зберігання мікрокоманд використовується окрема пам'ять, яку називають пам'яттю мікрокоманд.

Для реалізації деякої команди необхідно прочитати з пам'яті мікрокоманд відповідну послідовність мікрокоманд (мікропрограму) та подати розподілену в часі послідовність керуючих сигналів на відповідні керуючі входи вузлів комп'ютера.

7.4. Пристрої мікропрограмного керування.

На рис. 7.4.1 показано основний елемент пристрою мікропрограмного керування – пам'ять мікрокоманд, та вузли на її входах і виходах, а саме мікропрограмний лічильник (МКПЛ) для зберігання адреси мікрокоманди та регістр мікрокоманди (РМК).

На рис. 7.4.1 показано і формат самої мікрокоманди до складу якої входять наступні поля: код мікрооперації, за яким формуються мікронакази, що виконуються в одному такті роботи комп'ютера, код умов, котрий вказує, при яких умовах може бути змінено послідовність читання мікрокоманд з пам'яті, а також адреса наступної мікрокоманди.



Рис. 7.4.1

7.4. Пристрої мікропрограмного керування.

Структура пристрою мікропрограмного керування представлена на рис. 7.4.2.

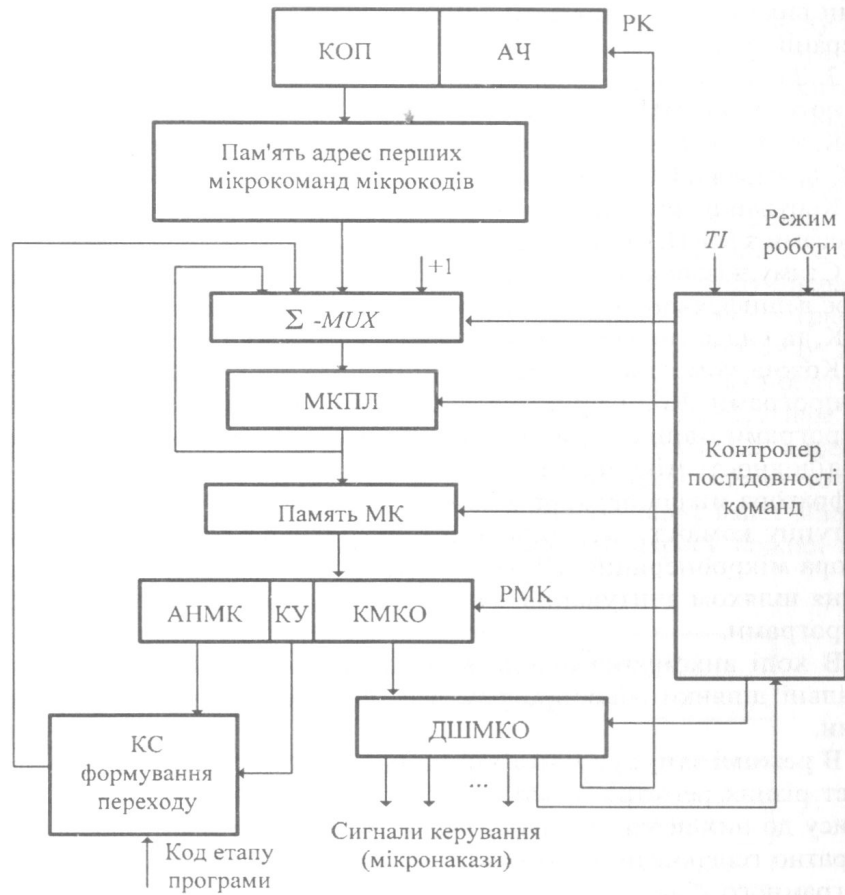


Рис. 7.4.2

7.5. Порівняння пристроїв керування.

Вище були розглянуті два основних методи побудови логіки формування сигналів керування.

Перший з них, який одержав назву «жорсткої» логіки, виражається в тому, що для кожної команди процесора існує набір логічних схем, які в потрібних тактах збуджують відповідні сигнали керування.

Другий метод, який називають принципом мікропрограмного керування, передбачає формування сигналів керування за вмістом регістра мікрокоманд, в який мікрокоманди записуються із пам'яті мікрокоманд. Шляхом послідовного зчитування мікрокоманд із пам'яті в цей регістр організується потрібна послідовність сигналів керування. Завдяки тому, що мікрокоманди записуються до пам'яті, вміст якої при потребі можна частково, або повністю замінити, пристрої мікропрограмного керування мають наступні основні переваги в порівнянні з пристроями керування з жорсткою логікою.

1. В них можна використовувати мікропрограми, які вже були відлагоджені та апробовані на інших комп'ютерах.
2. Шляхом заміни мікропрограми в пам'яті мікрокоманд комп'ютер можна модифікувати з метою покращання технічних характеристик чи розширення функцій, і, тим самим, продовжити термін його використання.
3. Можуть бути використані наробики мікропрограм в наступних поколіннях комп'ютерів однієї сім'ї.
4. Мікропрограмування є простішим, ніж керування з жорсткою логікою, що спрощує розробку пристрою керування.
5. Простішим є обслуговування мікропрограмованих комп'ютерів та їх відлагодження завдяки простішій заміні мікрокоманд та мікропрограм.

В швидкодії мікропрограмне керування програє керуванню з «жорсткою» логікою. Тому, завдяки створенню мов опису апаратних засобів комп'ютера та потужних програмних засобів високорівневого проектування, пристрої керування з жорсткою логікою знайшли ширше застосування в сучасних комп'ютерах.

Контрольні запитання

1. Для чого призначений пристрій керування?
2. Накресліть типову структурну схему пристрою керування з жорсткою логікою та поясніть її роботу.
3. Які є методи проектування пристроїв керування з жорсткою логікою?
4. В чому заключається суть методу проектування пристроїв керування з застосуванням теорії автоматів.
5. Що таке абстракта та структурна математична модель цифрового автомату?
6. Як задають автомати Мілі, Мура та С — автомати?
7. Поясніть етапи канонічного та графічного методу структурного синтезу цифрового автомату.
8. В чому полягає суть методу проектування пристрою керування з використанням елементів часової затримки?
9. Як використовують тактовані елементи часової затримки при побудові пристрою керування?
10. В чому полягає суть методу проектування пристрою керування з використанням лічильників?
11. Як використовують лічильники при побудові пристрою керування?
12. Як отримують часову діаграму роботи комп'ютера?
13. Для чого призначений блок синхронізації?
14. Для чого призначений дешифратор коду операції та дешифратор тактів?
15. Для чого призначений лічильник тактів?
16. Що таке мікрооперація, мікронаказ, мікрокоманда та мікропрограма?
17. Які принципи покладені в основу побудови пристрою мікропрограмного керування?
18. Накресліть структуру пристрою мікропрограмного керування та поясніть організацію цієї роботи.
19. Як формуються адреса мікропрограми?
20. Як формуються адреса мікрокоманд?
21. Як організовані мікропрограми в пам'яті мікропрограм?
22. Порівняйте пристрої керування з жорсткою логікою та пристрої мікропрограмного керування.

7.4. Пристро

На