

Цифровые вычислительные устройства и микропроцессоры приборных комплексов

Микроконтроллеры

Соловьёв Сергей Юрьевич, канд. техн. наук, доцент кафедры 303
Ушаков Андрей Николаевич, ассистент кафедры 303

1. Назначение микроконтроллеров

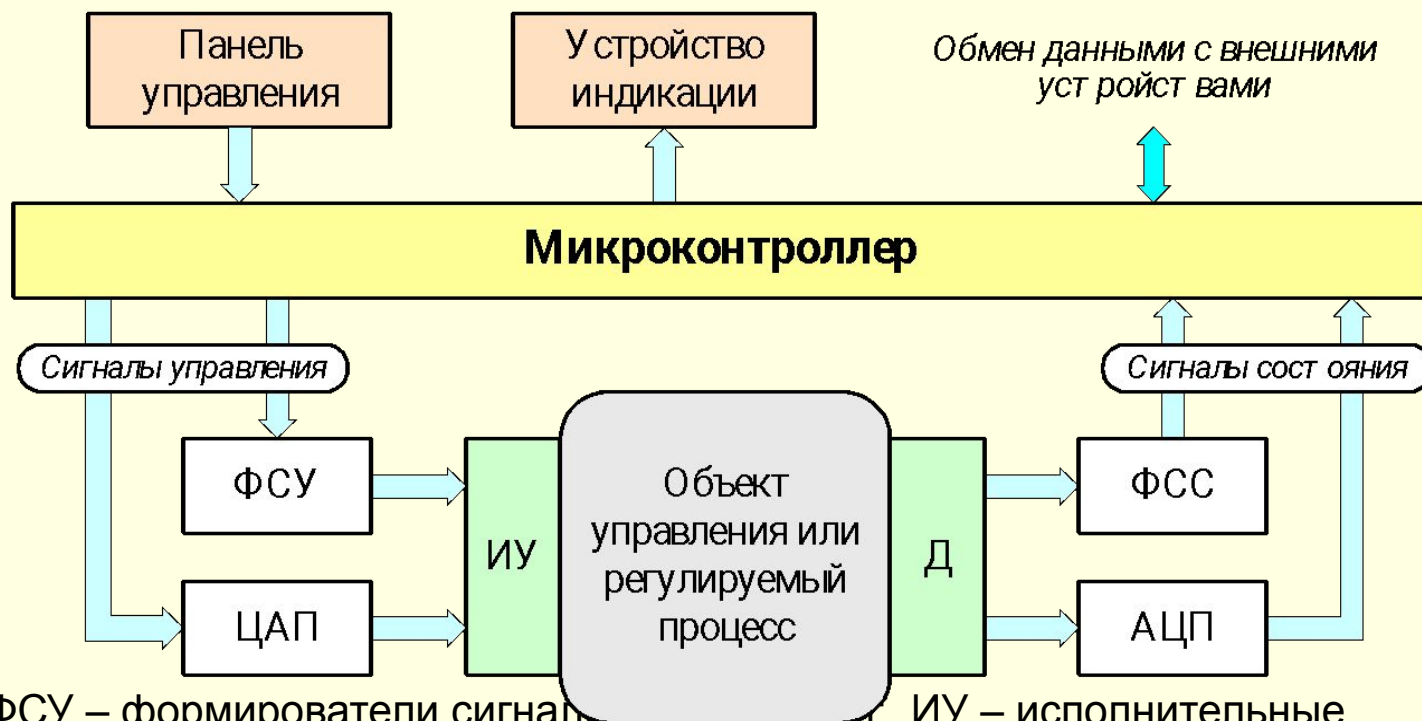
- **Микроконтроллер** – это специализированный микропроцессор, предназначенный для построения устройств управления техническими объектами и технологическими процессами.
- Конструктивно микроконтроллер представляет собой большую интегральную схему (БИС), на кристалле которой размещены все составные части типовой вычислительной системы: микропроцессор, память, а также периферийные устройства для реализации дополнительных функций.
- Так как все элементы микроконтроллера размещены на одном кристалле, их также называют однокристалльными (однокорпусными) микроЭВМ или однокристалльными микроконтроллерами.
- Цель применения микроконтроллеров – сокращение числа компонентов, уменьшение размеров и снижение стоимости приборов (систем).

Характерные черты микроконтроллеров

- Характерные черты микроконтроллеров:
 - RISC-архитектура (RISC – Reduced Instruction Set Computer – вычислитель с сокращённым набором команд);
 - незначительная ёмкость памяти;
 - физическое и логическое разделение памяти программ и памяти данных;
 - система команд ориентирована на решение задачи управления.
- Микроконтроллеры предназначены для решения задач управления, контроля, регулирования и первичной обработки информации и менее эффективны при реализации сложных алгоритмов обработки данных.
- Микроконтроллеры составляют наиболее широкий класс микропроцессоров, используемых в приборах, устройствах и системах различного назначения.

Состав типовой микроконтроллерной системы

- В состав типовой микроконтроллерной системы управления входит микроконтроллер и аппаратура его сопряжения с объектом управления.



- ФСУ – формирователи сигналов управления, ИУ – исполнительные устройства; Д – датчики; ФСС – формирователи сигналов состояния

Функционирование типовой микроконтроллерной системы (1)

- Микроконтроллер производит периодический опрос сигналов состояния объекта и в соответствии с заложенным алгоритмом генерирует последовательности сигналов управления.
- **Сигналы состояния** характеризуют текущие параметры объекта управления. Они формируются путём преобразования выходных сигналов датчиков (Д) с помощью аналого-цифровых преобразователей (АЦП) или формирователей сигналов состояния (ФСС); последние чаще всего выполняют функции гальванической развязки и формирования уровней.
- **Сигналы управления**, выработанные микроконтроллером, подвергаются преобразованию с помощью цифро-аналоговых преобразователей (ЦАП) или формирователей сигналов управления (ФСУ), в качестве которых применяются усилители мощности, оптроны, транзисторные и тиристорные ключи и др. Выходные сигналы ЦАП и ФСУ представляют собой соответственно аналоговые и дискретные управляющие воздействия, которые поступают на исполнительные устройства (ИУ).

Функционирование типовой микроконтроллерной системы (2)

- В системе могут быть также предусмотрены:
 - панель управления,
 - устройство индикации;
 - интерфейс для обмена информацией с внешними устройствами и другие устройства.
- В зависимости от назначения и характеристик конкретной системы некоторые из указанных элементов могут отсутствовать.
- Разрядность выпускаемых микроконтроллеров варьируется от **4** до **64** бит.
- Наибольшее распространение получили **8-разрядные** микроконтроллеры как пригодные для использования в различных приложениях и имеющие низкую стоимость.
- Характерными представителями таких устройств являются микроконтроллеры семейства **AVR** фирмы **Atmel** (<http://www.atmel.com>).

Семейства 8-разрядных микроконтроллеров

- Семейства **MCS51 (8051)**-совместимых микроконтроллеров фирм **Philips, Dallas Semiconductor, Atmel, Cypress, Cygnal, Winbond** и многих других
- Семейство **PIC**-контроллеров фирмы Microchip
- Семейство **AVR**-микроконтроллеров фирмы **Atmel**
- Семейство **68HC05/68HC08/68HC11** фирмы Motorola
- Семейство **Z8/Z80** фирмы **Zilog**
- Семейство **ST7** фирмы **STMicroelectronics**
- ...и огромное количество микроконтроллеров других фирм!

2. Архитектура AVR-микроконтроллеров

- **AVR-микроконтроллеры** – это 8-разрядные RISC-микроконтроллеры, отличительными особенностями которых являются наличие FLASH-памяти программ, широкий спектр периферийных устройств, высокая вычислительная производительность, а также доступность средств разработки программного обеспечения.
- В состав семейства AVR в настоящее время входит более 50 различных устройств, которые подразделяются на несколько групп.
- Универсальные AVR-микроконтроллеры входят в группы Tiny AVR и Mega AVR.
 - **Tiny AVR** (ATtinyXXX) – дешёвые устройства с небольшим количеством выводов.
 - **Mega AVR** (ATmegaXXX) – мощные AVR-микроконтроллеры, имеющие наибольшие объёмы памяти и количество выводов, а также максимально полный набор периферийных устройств.

Архитектура AVR-микроконтроллеров (2)

- Специализированные AVR-микроконтроллеры представлены следующими группами:
 - **LCD AVR** (ATmega169X, ATmega329X) – микроконтроллеры для работы с жидкокристаллическими индикаторами;
 - **USB AVR** (AT43USBXXX, AT76C711) – микроконтроллеры с интерфейсом USB;
 - **Z-Link AVR** (ATmegaXXRZX, ATXXRZX) – микроконтроллеры с интерфейсом ZigBee;
 - **CAN AVR** (AT90CANXX, AT90CANXXX) – микроконтроллеры с интерфейсом CAN;
 - **DVD AVR** (AT78CXXX) – контроллеры CD/DVD-приводов;
 - **RF AVR** (AT86RFXXX) – микроконтроллеры для построения систем беспроводной связи;
 - **Secure AVR** (AT90SCXXXX, AT97SCXXXX) – микроконтроллеры для смарт-карт;
 - **Smart Battery AVR** (ATmega406) – микроконтроллер для управления зарядом батарей;
 - **Lighting AVR** (AT90PWMXX) – микроконтроллеры для управления электронным балластом люминесцентных ламп;
 - **FPGA AVR** (AT94KXXAL) – AVR-микроконтроллеры, выполненные на одном кристалле с ПЛИС.
- Кроме того, ранее выпускалась группа **Classic AVR** (AT90SXXXX) – устройства, занимающие промежуточное положение между микроконтроллерами групп **Mega** и **Tiny** (заменены совместимыми усовершенствованными аналогами группы **Mega**).

Архитектура AVR-микроконтроллеров (3)

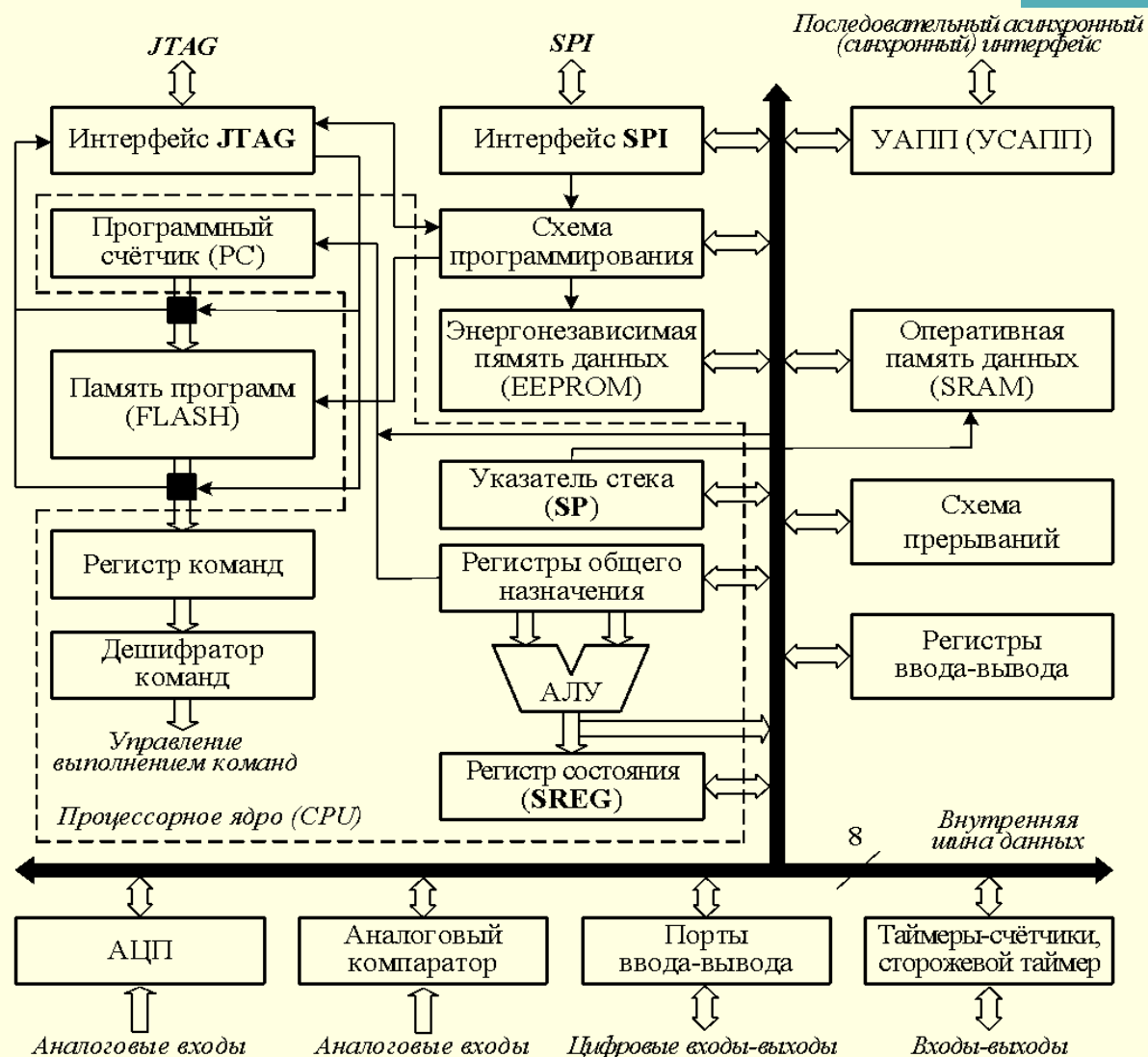
Device	Flash (Kbytes)	EEPROM (Kbytes)	SRAM (Kbytes)	ROM (Kbytes)	Max I/O (MHz)	VDD (V)	Temp (°C)	Sub 1 min	Power (Share)	GPIO	SPI	UART	I2C	BT	100-TXD (Share)	ADC (Comp)	Brown-Out Detector	Watchdog	On-Chip Osc.	Hardware (Upgr.)	Interrupts	Ext. Interrupts	32-bit Program Memory	Package	Pin-count (I/O)
▲▼	▲▲	▲▲	▲▲	▲▲	▲▲	▲▲	▲▲	▲▲	▲▲	▲▲	▲▲	▲▲	▲▲	▲▲	▲▲	▲▲	▲▲	▲▲	▲▲	▲▲	▲▲	▲▲	▲▲		
AI90CA V1225 Automotive	1.25	4	4095	53	1.8	2.7-5.5	2	2	5	Yes	Yes	2	..	Yes	5	Yes	Yes	Yes	Yes	Yes	54	5	Yes	HLP 54 LQFP 54	HLP 54 LQFP 54
AI90F V1M1	5	0.5	512	19	1.8	2.7-5.5	1	1	7	Yes	1	No	..	Yes	5	Yes	Yes	Yes	Yes	Yes	..	4	Yes	Narrow SOIC 24	
AI90F V1M2	5	0.5	512	19	1.8	2.7-5.5	1	1	7	Yes	1	Yes	..	Yes	5	Yes	Yes	Yes	Yes	Yes	..	4	Yes	Narrow SOIC 24	
AI90F V1M3	5	0.5	512	27	1.8	2.7-5.5	1	1	10	Yes	1	Yes	..	Yes	11	Yes	Yes	Yes	Yes	Yes	..	4	Yes		HLP 32 Narrow SOIC 32
AI90G125	1.25	4	4095	53	1.8	2.7-5.5	2	2	5	Yes	1	2	Yes	Yes	5	Yes	Yes	Yes	Yes	Yes	54	5	Yes		HLP 54 TQFP 54
AI90G1250	1.25	4	5192	56	1.8	1.5-5.5	4	2	10	Yes	1-USART	4	Yes	Yes	10	Yes	Yes	Yes	Yes	Yes	57	32	Yes	TQFP 100 CBGA 100	
AI90G1251	1.25	4	5192	54	1.8	1.5-5.5	4	2	9	Yes	1-USART	2	Yes	Yes	5	Yes	Yes	Yes	Yes	Yes	45	17	Yes	HLP 54 TQFP 54	
AI90G1251 IGA	1.25	4	5192	54	1.8	1.5-5.5	4	2	9	Yes	1-USART	2	Yes	Yes	5	Yes	Yes	Yes	Yes	Yes	45	17	Yes	HLP 54 TQFP 54	
AI90G1251 IGA	1.25	4	5192	56	1.8	1.5-5.5	4	2	10	Yes	1-USART	4	Yes	Yes	10	Yes	Yes	Yes	Yes	Yes	57	32	Yes	TQFP 100	
AI90G135	1.8	0.5	1024	32	1.8	2.7-5.5	1	2	4	Yes	1	1	Yes	Yes	5	Yes	Yes	Yes	Yes	Yes	20	3	Yes		HLP 44 PDIP 40 TQFP 44
AI90G152	1.8	0.5	1024	35	1.8	1.5-5.5	2	2	6	Yes	1	2	..	Yes	..	Yes	Yes	Yes	Yes	Yes	25	3	Yes		HLP 44 PDIP 40 TQFP 44
AI90G154F	1.8	0.512	1024	32	20	1.5-5.5	1	2	6	Yes	1-USART	2	Yes	Yes	5	Yes	Yes	Yes	Yes	Yes	31	32	Yes		HLP 44 PDIP 40 TQFP 44
AI90G165	1.8	0.5	1024	54	1.8	1.5-5.5	1	2	4	Yes	1-USI	1	USI	Yes	5	Yes	Yes	Yes	Yes	Yes	23	17	Yes		HLP 54 TQFP 54
AI90G165F	1.8	0.5	1024	54	1.8	1.5-5.5	1	2	4	Yes	1-USI	1	USI	Yes	5	Yes	Yes	Yes	Yes	Yes	23	17	Yes		HLP 54 TQFP 54
AI90G165	1.8	0.5	1024	23	20	1.5-5.5	1	2	6	Yes	1-USART	1	Yes	Yes	5	Yes	Yes	Yes	Yes	Yes	20	26	Yes		HLP 32 PDIP 28 TQFP 32
AI90G165 Automotive	1.8	0.512	1024	23	1.8	2.7-5.5	1	2	6	Yes	1-USART	1	Yes	Yes	5	Yes	Yes	Yes	Yes	Yes	20	26	Yes		HLP 32 TQFP 32
AI90G169	1.8	0.5	1024	54	1.8	1.5-5.5	1	2	4	Yes	1-USI	1	USI	Yes	5	Yes	Yes	Yes	Yes	Yes	23	17	Yes		HLP 54 TQFP 54
AI90G169F	1.8	0.5	1024	54	1.8	1.5-5.5	1	2	4	Yes	1-USI	1	USI	Yes	5	Yes	Yes	Yes	Yes	Yes	23	17	Yes		HLP 54 TQFP 54
AI90G250	2.56	4	5192	56	1.8	1.5-5.5	4	2	10	Yes	1-USART	4	Yes	Yes	10	Yes	Yes	Yes	Yes	Yes	57	32	Yes	CBGA 100	TQFP 100
AI90G250F																									

Цифровые вычислительные устройства и микропроцессоры приборных комплексов - Лекция 7

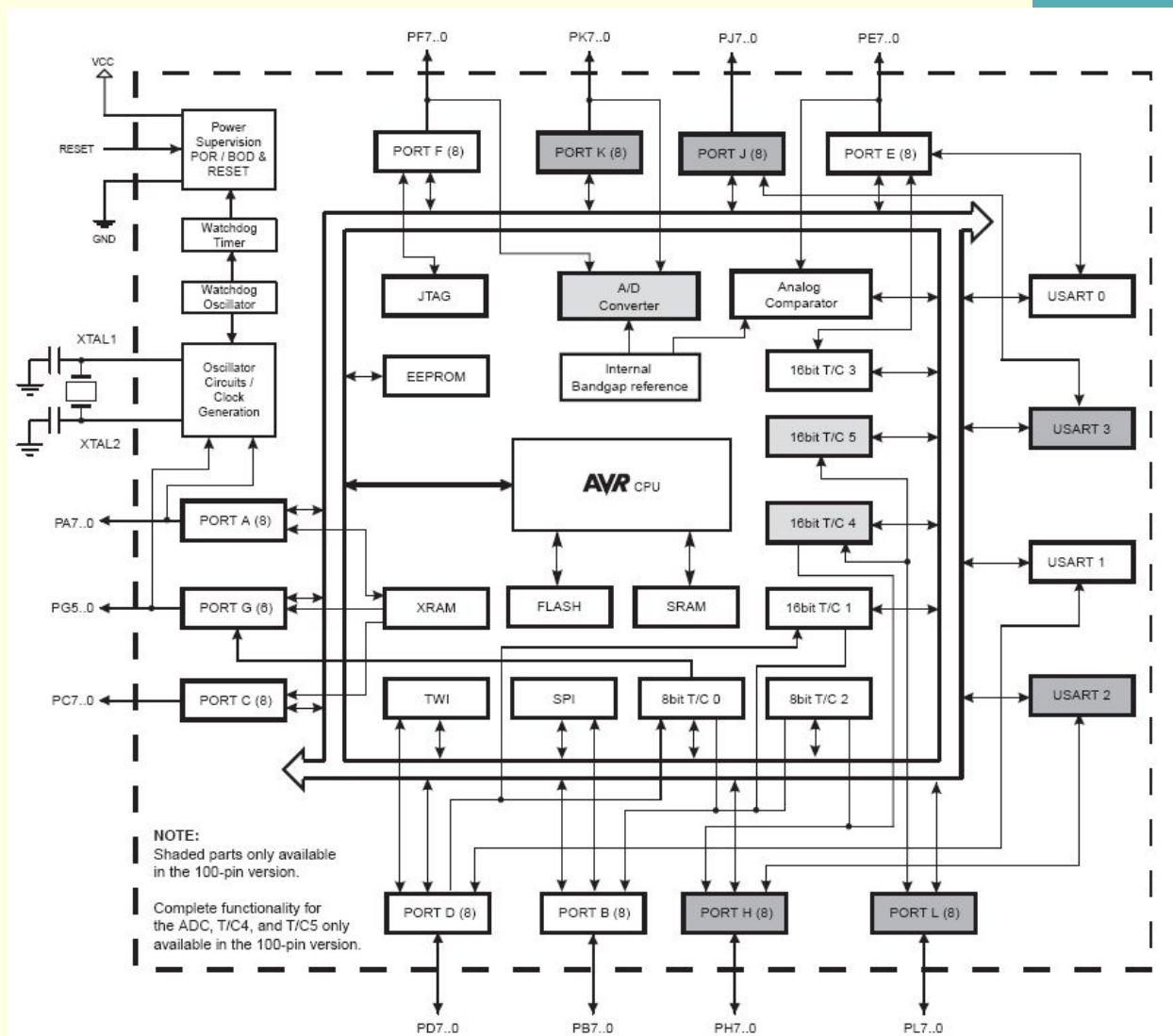
Архитектура AVR-микроконтроллеров (4)

- AVR-микроконтроллеры содержат на кристалле следующие аппаратные средства:
 - 8-разрядное процессорное ядро;
 - память программ;
 - оперативную память данных;
 - энергонезависимую память данных;
 - регистры ввода-вывода;
 - схему прерываний;
 - схему программирования;
 - периферийные устройства.
- **Процессорное ядро** (Central Processing Unit – CPU) AVR-микроконтроллеров содержит арифметико-логическое устройство (АЛУ), регистры общего назначения (РОН), программный счётчик, указатель стека, регистр состояния, регистр команд, дешифратор команд, схему управления выполнением команд.

Архитектура AVR-микроконтроллеров (5)



Архитектура AVR-микроконтроллеров (6)



Архитектура AVR-микроконтроллеров (7)

- **Регистры общего назначения** представляют собой 8-разрядные ячейки памяти с быстрым доступом, непосредственно доступные АЛУ. В AVR-микроконтроллерах имеется 32 РОН.
- **Программный счётчик** (Program Counter – PC) содержит адрес следующей выполняемой команды.
- **Указатель стека** (Stack Pointer – SP) служит для хранения адреса вершины стека.
- **Регистр состояния** (Status Register – SREG) содержит слово состояния процессора.
- Регистр команд, дешифратор команд и схема управления выполнением команд обеспечивают выборку из памяти программ команды, адрес которой содержится в программном счётчике, её декодирование, определение способа доступа к указанным в команде аргументам и собственно выполнение команды.

Архитектура AVR-микроконтроллеров (8)

- Для ускорения выполнения команд используется механизм **конвейеризации**, который заключается в том, что во время исполнения текущей команды программный код следующей выбирается из памяти и декодируется.
- Память AVR-микроконтроллеров организована по схеме гарвардского типа – адресные пространства памяти программ и памяти данных разделены.
- **Память программ** представляет собой перепрограммируемое ПЗУ типа FLASH и выполнена в виде последовательности 16-разрядных ячеек, так как большинство команд AVR-микроконтроллера являются 16-разрядными словами. Гарантируется не менее 100 000 циклов перезаписи. Память программ имеет размер от 2 до 256 Кбайт (от 1 до 128 Кслов).

Архитектура AVR-микроконтроллеров (9)

- **Оперативная память данных** представляет собой статическое ОЗУ (SRAM – Static Random-Access Memory) и организована как последовательность 8-разрядных ячеек. Оперативная память данных может быть внутренней (до 16 Кбайт) и внешней (до 64 Кбайт).
- **Энергонезависимая (nonvolatile) память данных** организована как последовательность 8-разрядных ячеек и представляет собой перепрограммируемое ПЗУ с электрическим стиранием (РПЗУ-ЭС или EEPROM – Electrically Erasable Programmable Read-only Memory). Энергонезависимая память данных имеет размер до 64 Кбайт.
- **Регистры ввода-вывода** предназначены для управления процессорным ядром и периферийными устройствами AVR-микроконтроллера.
- **Схема прерываний** обеспечивает возможность асинхронного прерывания процесса выполнения программы при определённых условиях.

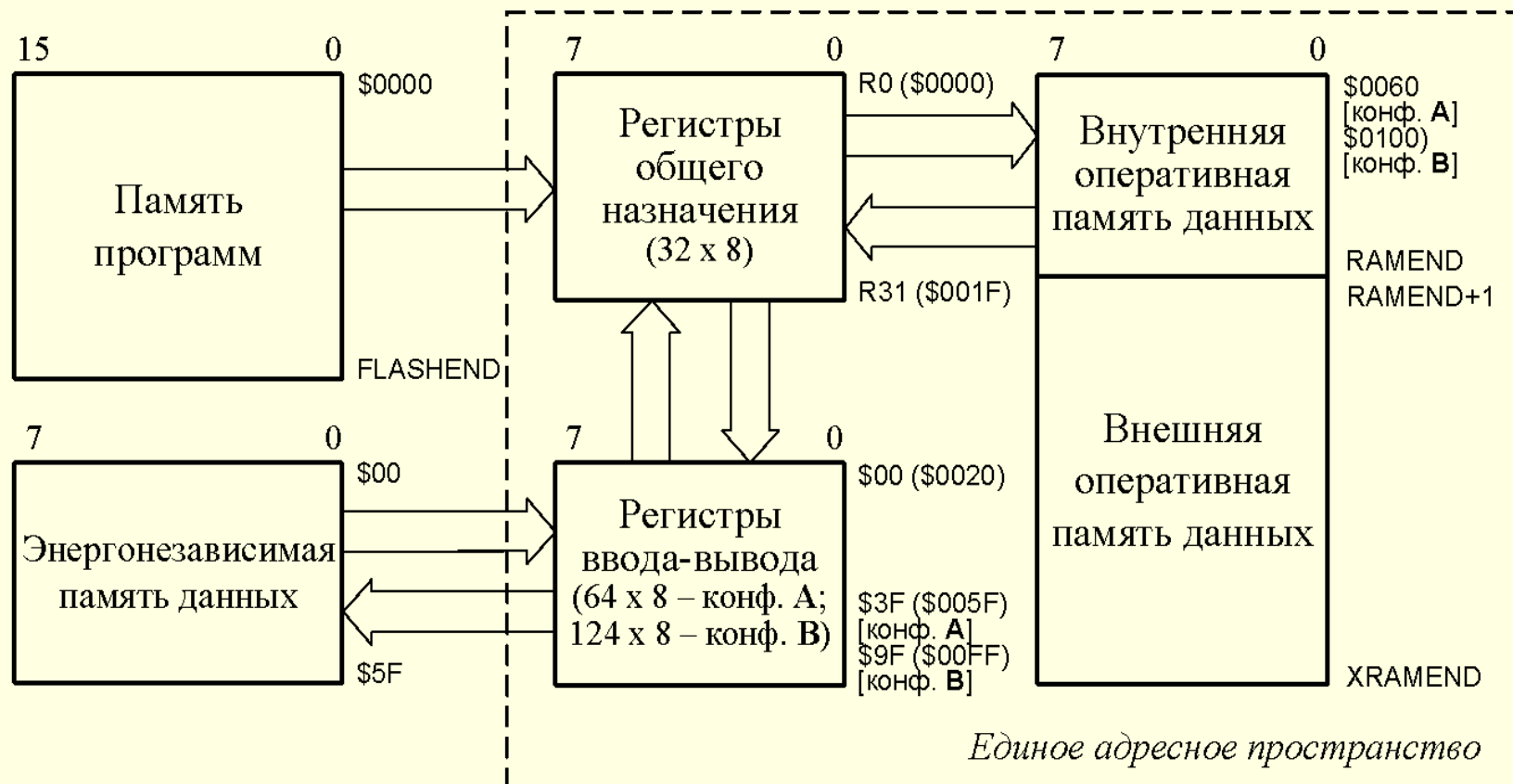
Архитектура AVR-микроконтроллеров (10)

- К периферийным устройствам AVR-микроконтроллера относятся:
 - порты ввода-вывода;
 - таймеры;
 - счётчики;
 - сторожевой таймер;
 - аналоговый компаратор;
 - аналого-цифровой преобразователь;
 - универсальный асинхронный (синхронно-асинхронный) приёмопередатчик – УАПП (УСАПП);
 - последовательный периферийный интерфейс SPI;
 - отладочный интерфейс JTAG и др.
- Набором периферийных устройств определяются функциональные возможности микроконтроллера.
- Обмен информацией между устройствами AVR-микроконтроллера осуществляется посредством внутренней 8-разрядной шины данных.

3. Программная модель AVR-микроконтроллеров

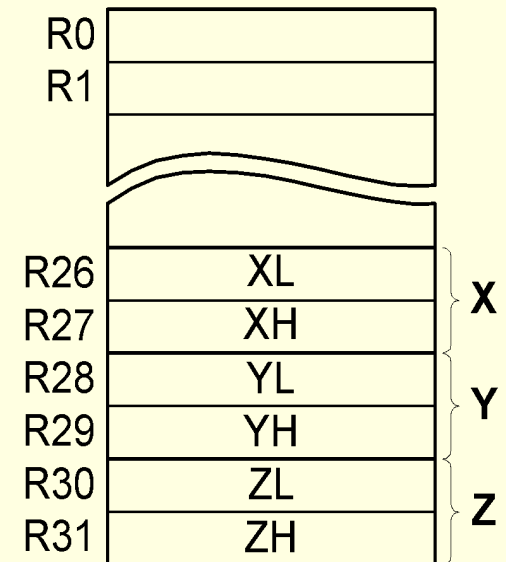
- **Программная модель микропроцессора** представляет собой совокупность программно доступных ресурсов.
- В программную модель микроконтроллеров семейства AVR входят следующие элементы:
 - РОН;
 - регистры ввода-вывода;
 - память программ;
 - оперативная память данных;
 - энергонезависимая память данных.

Программная модель AVR-микроконтроллеров (2)



Программная модель AVR-микроконтроллеров (3)

- РОН (**R0...R31**) могут использоваться в программе для хранения данных, адресов, констант и другой информации. Шесть старших регистров объединены попарно и составляют три 16-разрядных регистра **X** [**R27:R26**], **Y** [**R29:R28**] и **Z** [**R31:R30**].
- РОН, регистры ввода-вывода и оперативная память данных образуют единое адресное пространство.
- Адресное пространство – это множество доступных ячеек памяти, различимых по адресам; адресом называется число, однозначно идентифицирующее ячейку памяти (регистр).



Программная модель AVR-микроконтроллеров (4)

- Адреса ячеек памяти традиционно записываются в шестнадцатеричной системе счисления, на что указывает знак \$ в обозначении адреса.
- Существует две конфигурации единого адресного пространства памяти AVR-микроконтроллеров.
- В **конфигурации А** младшие 32 адреса (\$0000...\$001F) соответствуют РОН, следующие 64 адреса (\$0020...\$005F) занимают регистры ввода-вывода, внутренняя оперативная память данных начинается с адреса \$0060.
- В **конфигурации В** начиная с адреса \$0060 размещаются 160 дополнительных регистров ввода-вывода; внутренняя оперативная память данных начинается с адреса \$0100.
- Конфигурация А используется в младших моделях микроконтроллеров и в некоторых старших моделях в режиме совместимости с моделями, снятыми с производства; конфигурация В – в старших моделях.

Программная модель AVR-микроконтроллеров (5)

- В память программ, кроме собственно программы, могут быть записаны постоянные данные, которые не изменяются в процессе работы микропроцессорной системы (константы, таблицы линеаризации датчиков и т. п.).
- Выполнение программы при включении питания или после сброса микроконтроллера начинается с команды, находящейся по адресу \$0000 (т. е. в первой ячейке) памяти программ.
- **Энергонезависимая память данных** предназначена для хранения информации, которая может изменяться непосредственно в процессе работы микропроцессорной системы (калибровочные коэффициенты, конфигурационные параметры и т. п.).
- Энергонезависимая память данных имеет отдельное адресное пространство и может быть считана и записана программным путём.

4. Система команд AVR-микроконтроллеров

- Система команд (instruction set) микропроцессора представляет собой совокупность выполняемых микропроцессором операций и правил их кодирования в программе.
- Система команд AVR-микроконтроллеров включает следующие группы:
 - команды (инструкции) арифметических и логических операций;
 - команды ветвления, управляющие последовательностью выполнения программы;
 - команды передачи данных;
 - команды операций с битами.
- Всего в систему команд входит более 130 инструкций. Младшие модели микроконтроллеров не поддерживают некоторых из них.

Система команд AVR-микроконтроллеров (2)

- В зависимости от количества используемых операндов возможны три типа команд AVR-микроконтроллера:
 - безадресные;
 - одноадресные;
 - двухадресные.
- В первом типе команд присутствует только код операции (КОП), определяющий выполняемую командой функцию.
- В командах второго и третьего типов помимо кода операции содержится адресная часть, устанавливающая способ доступа соответственно к одному или двум участвующим в команде операндам (аргументам команды).
- Способ формирования адреса операнда, указание на который содержится в команде, называется **адресацией** (addressing).
- С помощью того или иного **способа адресации** вычисляется физический адрес, подающийся на шину адреса процессора для выбора ячейки памяти или регистра, используемых в команде.

Система команд AVR-микроконтроллеров (3)

- Классификация способов адресации в соответствии с типом адресуемой памяти способы адресации:
 - способы адресации РОН и регистров ввода-вывода;
 - способы адресации оперативной памяти данных (ОЗУ);
 - способы адресации памяти программ.
- Возможность использования различных способов адресации позволяет сократить размер и время выполнения программ.
- **Для адресации РОН и регистров ввода-вывода** предусмотрен всего один режим – прямая регистровая адресация.
- **Для адресации оперативной памяти данных** используются пять способов адресации:
 - непосредственная;
 - косвенная;
 - косвенная со смещением;
 - косвенная с предекрементом;
 - косвенная с постинкрементом.

Система команд AVR-микроконтроллеров (4)

- **Для адресации памяти программ** используются следующие способы:
 - непосредственная адресация;
 - косвенная адресация;
 - относительная адресация;
 - адресация константы;
 - адресация константы с постинкрементом.
- При выполнении арифметических и логических команд, а также команд работы с битами в регистре состояния SREG формируются **коды условий (C, Z, N, V, S, H)**, представляющие собой признаки результата операции.
- Регистр состояния SREG находится в адресном пространстве регистров ввода-вывода.

Коды условий

- Разряд **C** (**carry** – перенос) устанавливается, если при выполнении команды был перенос из старшего разряда результата.
- Разряд **Z** (**zero** – нуль) устанавливается, если результат выполнения команды равен нулю.
- Разряд **N** (**negative** – отрицательный результат) устанавливается, если старший значащий разряд результата равен 1 (правильно показывает знак результата, если не было переполнения разрядной сетки числа со знаком).
- Разряд **V** (**overflow** – переполнение) устанавливается, если при выполнении команды произошло переполнение разрядной сетки числа со знаком.
- Разряд **S** = **N** $\oplus$ **V** (**sign** – знак) правильно показывает знак результата при переполнении разрядной сетки числа со знаком.
- Разряд **H** (**half carry** – полуперенос) устанавливается, если при выполнении команды был перенос из третьего разряда результата.