

Уважаемые коллеги!
Прошу уменьшить громкость
вызова Ваших мобильных
телефонов!



ЦАП и АЦП

Технические средства
автоматизации и управления.

Лекция 13

План лекции

- Триггеры: RS -; T-; D; JK.
- Цифровые последовательные устройства: регистры хранения, регистры сдвига, асинхронные двоичные и двоично-десятичные счетчики, синхронные суммирующие, вычитающие и реверсивные счетчики.
- Запоминающие устройства: ОЗУ, ПЗУ, ВЗУ.
- ОЗУ регистровые, статические, динамические.
- ПЗУ матричные, однократно программируемые, перепрограммируемые

Результаты лекции

После усвоения материала лекции Вы сможете:

- Объяснять принципы работы и функциональное назначение цифровых триггеров
- Объяснять работу и функциональное назначение регистров и счетчиков.
- Объяснять работу и функциональное назначение запоминающих устройств

Рекомендуется при самоподготовке воспользоваться ресурсом <https://vk.cc/a75u0i>

Цифро-аналоговый преобразователь (ЦАП)

- предназначен для преобразования числа, определенного, как правило, в виде двоичного кода, в напряжение или ток, пропорциональные значению цифрового кода.

Простейший ЦАП

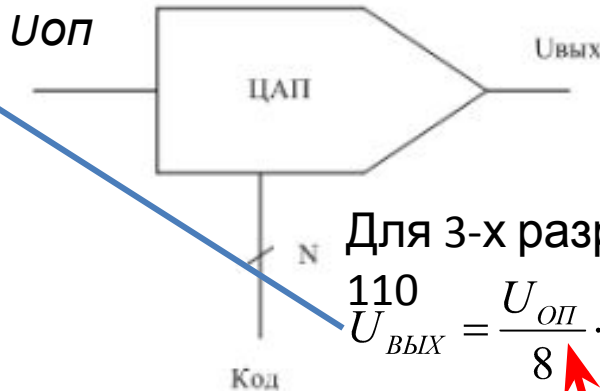
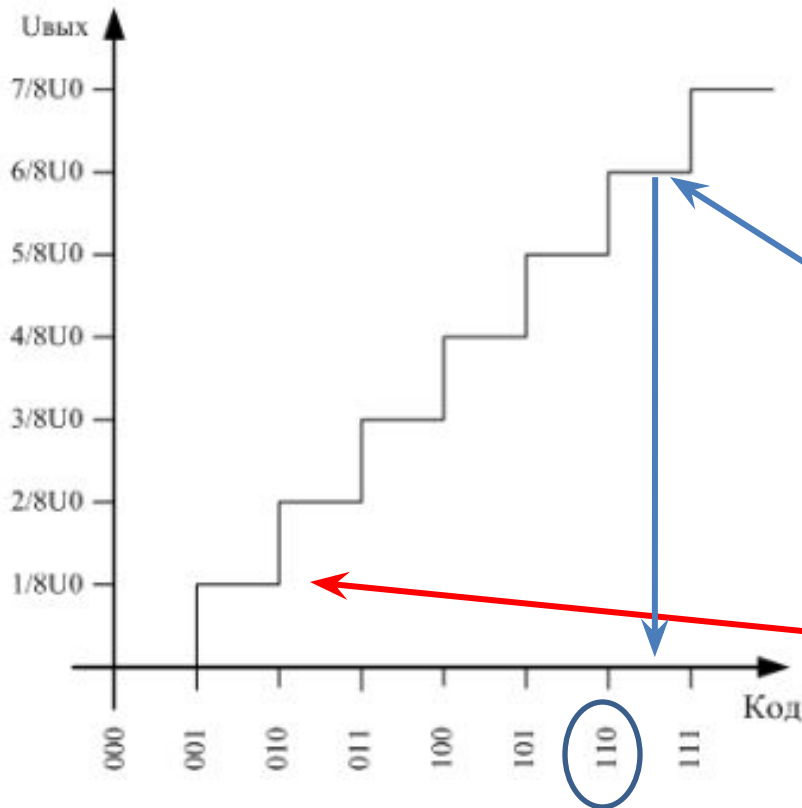
Одноразрядный код:

«1» – ток идет	«1» – напряжение выше порогового
«0» – ток не идет	«0» – напряжение ниже порогового

В принципе код можно преобразовать и в другие аналоговые формы сигналов: частоту импульсов, сдвиг фаз между сигналами, время и т.д. Тако и напряжение чаще используются в вычислительной технике.

Передаточная характеристика

ЦАП



Для 3-х разрядного кода

$$U_{ВЫХ} = \frac{U_{ОП}}{8} \cdot (1 \cdot 2^2 + 1 \cdot 2^1 + 0 \cdot 2^0)$$

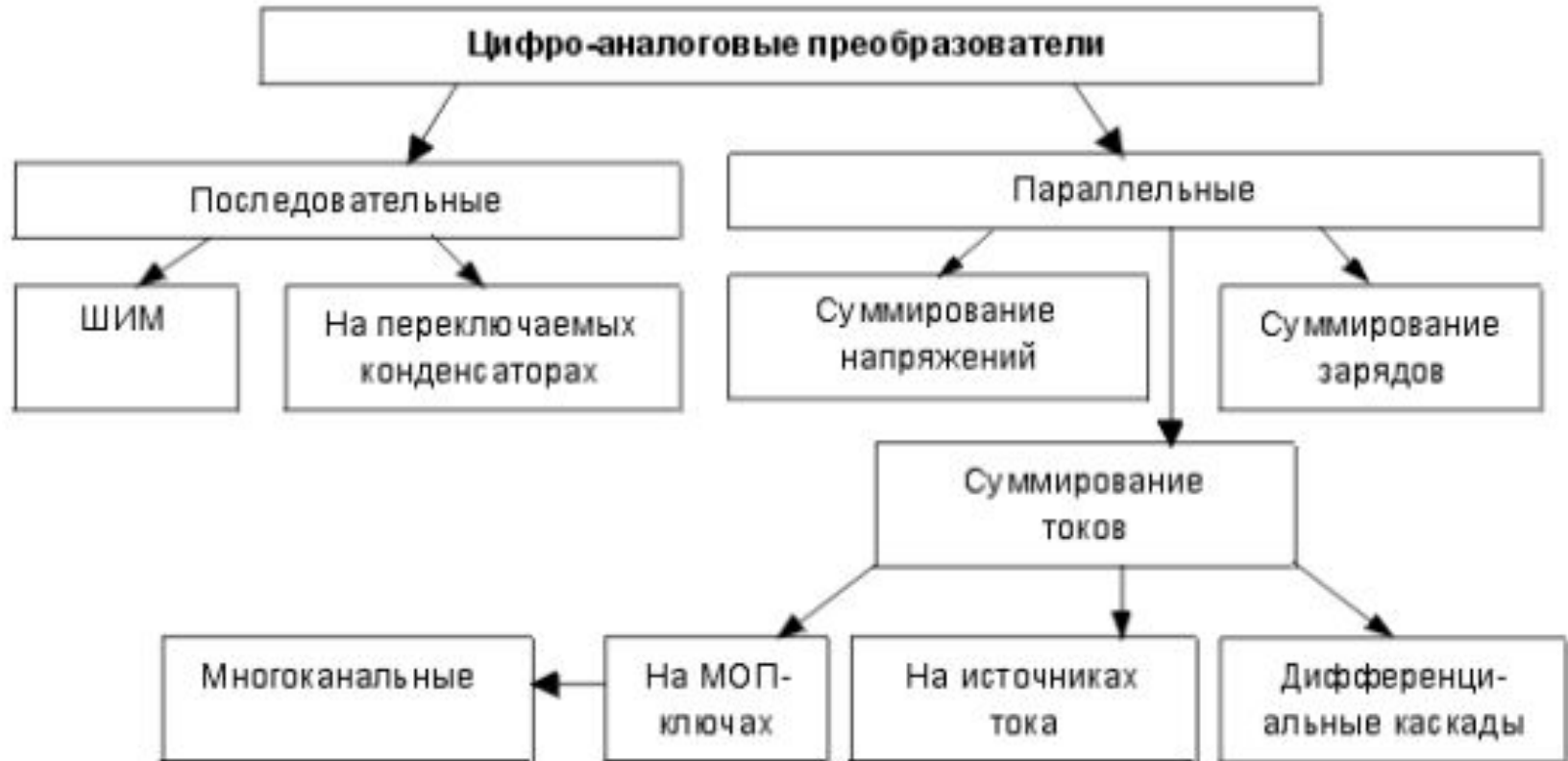
единица младшего разряда

В общем случае

$$U_{ВЫХ} = \frac{U_{ОП}}{2^N} \cdot \sum_{k=0}^{N-1} d_k \cdot 2^k$$

где N – разрядность кода, d_k - значение k -го разряда (0 или 1)

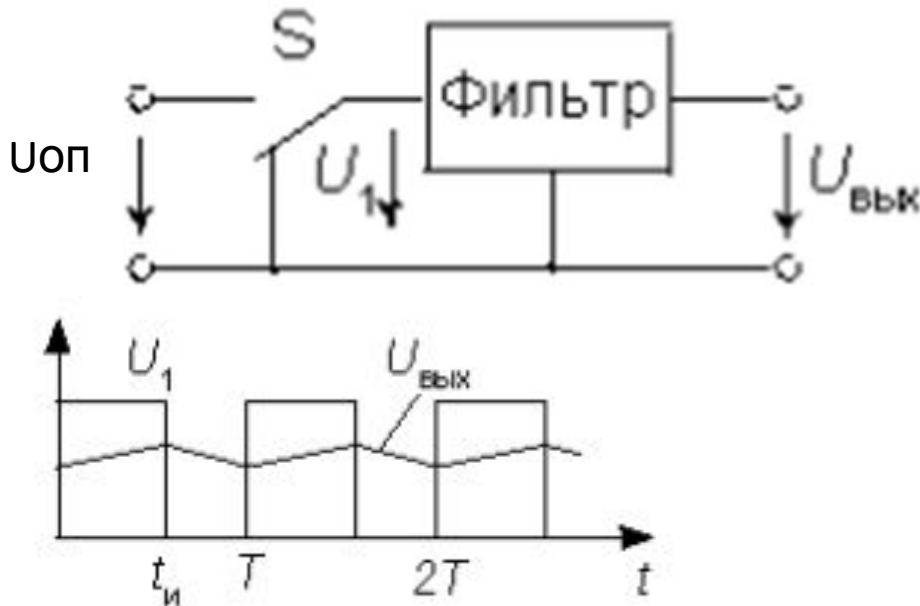
Классификация ЦАП по схемотехническим параметрам



ИМС ЦАП классифицируются по следующим признакам:

- По виду выходного сигнала: с токовым выходом и выходом в виде напряжения
- По типу цифрового интерфейса: с последовательным вводом и с параллельным вводом входного кода
- По числу ЦАП на кристалле: одноканальные и многоканальные
- По быстродействию: умеренного и высокого быстродействия

Последовательный ЦАП с широтно-импульсной модуляцией



Задержка преобразования на период T + время вычисления

Среднее за период T значение напряжения на выходе фильтра:

$$U_{\text{ВЫХ}} = \frac{1}{T} \cdot \int_0^T U_{\text{ОП}} dt = \frac{1}{T} \cdot \int_0^{t_{\text{и}}} U_{\text{ОП}} dt + \frac{1}{T} \cdot \int_{t_{\text{и}}}^T 0 \cdot dt = \frac{1}{T} \cdot U_{\text{ОП}} \cdot t_{\text{и}} = \frac{1}{T} \cdot U_{\text{ОП}} \cdot \frac{D}{2^N} \cdot T = U_{\text{ОП}} \cdot \frac{D}{2^N}$$

Используется, когда ЦАП входит в состав микропроцессорных систем, которые реализуют функцию широтно-импульсного преобразования. Микропроцессор управляет ключом S так, что U_1 на входе фильтра имеет форму импульсов амплитудой $U_{\text{оп}}$ с периодом T . Относительная длительность импульсов $t_{\text{и}}/T$, пропорциональна преобразуемому коду D ,

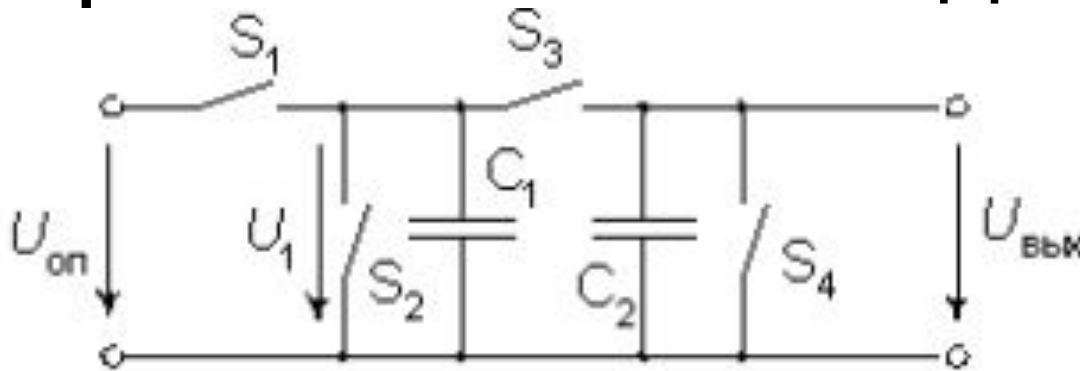
разрядность которого N .

Т.е. для 3-х разрядного кода $t_{\text{и}}$ принимает значения: $T/8$; $2T/8$; $3T/8$ и т.д.

В общем случае

$$t_{\text{и}} = \frac{D}{2^N} \cdot T$$

Последовательный ЦАП на переключаемых конденсаторах



Каждый такт преобразования состоит из двух полутактов. В первом полутакте конденсатор C_1 заряжается до опорного напряжения $U_{оп}$ при $d_0=1$ посредством замыкания ключа S_1 или разряжается до нуля при $d_0=0$ путем замыкания ключа S_2 . Во втором полутакте при разомкнутых ключах S_1 , S_2 и S_4 замыкается ключ S_3 , что вызывает деление заряда пополам между C_1 и C_2 ($Q=C \cdot U$). В результате получаем $U_1(0)=U_{ввх}(0)=(d_0/2)U_{оп}$

Пока на конденсаторе С2 сохраняется заряд, процедура заряда конденсатора С1 должна быть повторена для следующего разряда d_1 входного слова. После нового цикла перезарядки напряжение

$$U_{\text{ВЫХ}}(1) = U_1(1) = \frac{(d_1 + d_0 / 2)U_{\text{оп}}}{2} = \frac{(2d_1 + d_0)U_{\text{оп}}}{4}$$

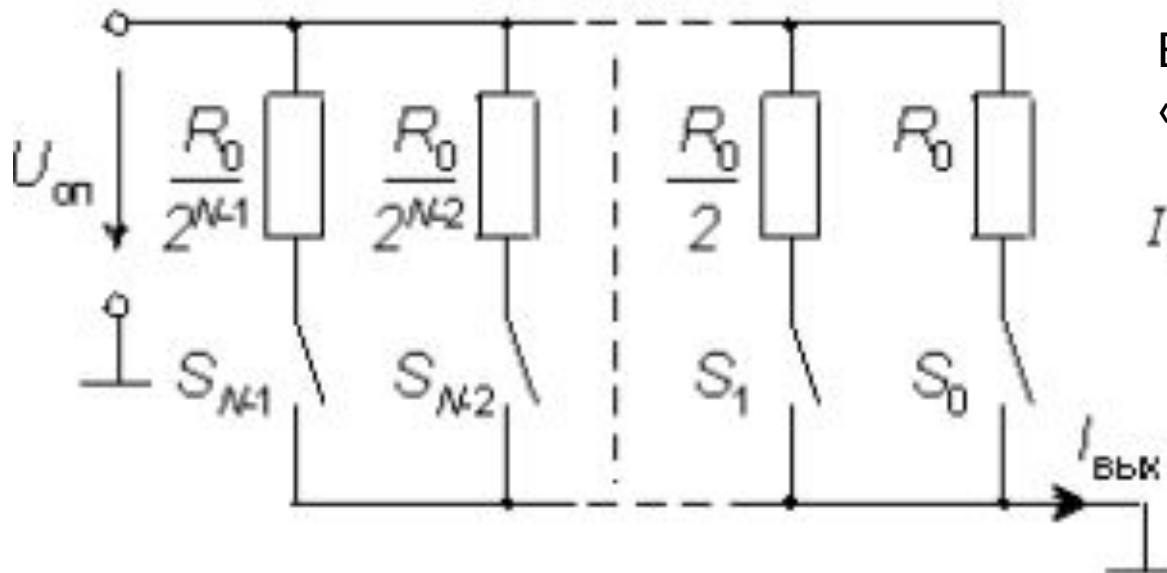
Точно также выполняется преобразование для остальных разрядов слова.

В результате для N -разрядного ЦАП выходное напряжение будет равно

$$U_{\text{ВЫХ}}(N-1) = U_1(N-1) = \frac{U_{\text{оп}}}{2^N} \sum_{k=0}^{N-1} d_k 2^k = \frac{U_{\text{оп}}}{2^N} D$$

Схема выполняет преобразование входного кода за $2N$ квантов, что значительно меньше, чем у ЦАП с ШИМ.

Параллельные ЦАП с суммированием весовых токов

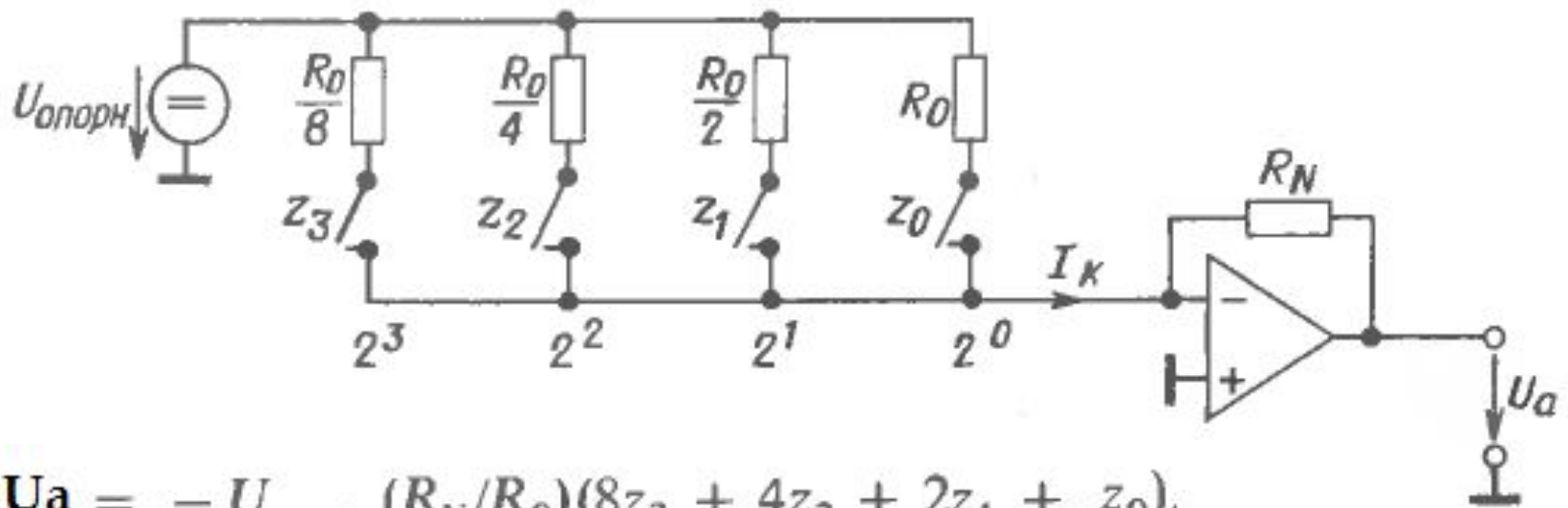


Если значение разряда «1», то ключ S замкнут

$$I_{\text{ВЫХ}} = \frac{U_{\text{ОП}}}{R_0} \sum_{k=0}^{N-1} d_k 2^k = \frac{U_{\text{ОП}}}{R_0} D$$

Сила каждого тока пропорциональна весу цифрового двоичного разряда, причем должны суммироваться только токи разрядов, значения которых равны 1. Пусть, например, требуется преобразовать двоичный четырехразрядный код в аналоговый сигнал тока. У четвертого, старшего значащего разряда (СЗР) вес будет равен $2^3 = 8$, у третьего разряда – $2^2 = 4$, у второго – $2^1 = 2$ и у младшего (МЗР) – $2^0 = 1$. Если вес МЗР $I_{\text{МЗР}} = 1$ мА, то $I_{\text{СЗР}} = 8$ мА, а максимальный выходной ток преобразователя $I_{\text{вых.макс}} = 15$ мА и соответствует коду 1111_2 . Понятно, что коду 1001_2 , например, будет соответствовать $I_{\text{вых}} = 9$ мА и т.д.

Параллельные ЦАП с суммированием весовых токов



$$U_a = -U_{\text{опорн}} (R_N/R_0)(8z_3 + 4z_2 + 2z_1 + z_0).$$

Умножение $U_{\text{опорн}}$ на код Z

Недостаток

ЦАП с суммированием весовых токов

- При высокой разрядности ЦАП токозадающие резисторы должны быть согласованы с высокой точностью. Наиболее жесткие требования по точности предъявляются к резисторам старших разрядов, поскольку разброс токов в них не должен превышать тока младшего разряда. Поэтому разброс сопротивления в k-м разряде должен быть меньше, чем

$$\Delta R/R = 2^{-k}$$

Разброс сопротивления резистора, например, в четвертом разряде не должен превышать $\pm 3\%$ ($1/2^4 = 0,0625$), а в 10-м разряде – $\pm 0,05\%$ ($1/2^{10} = 0,000977$)

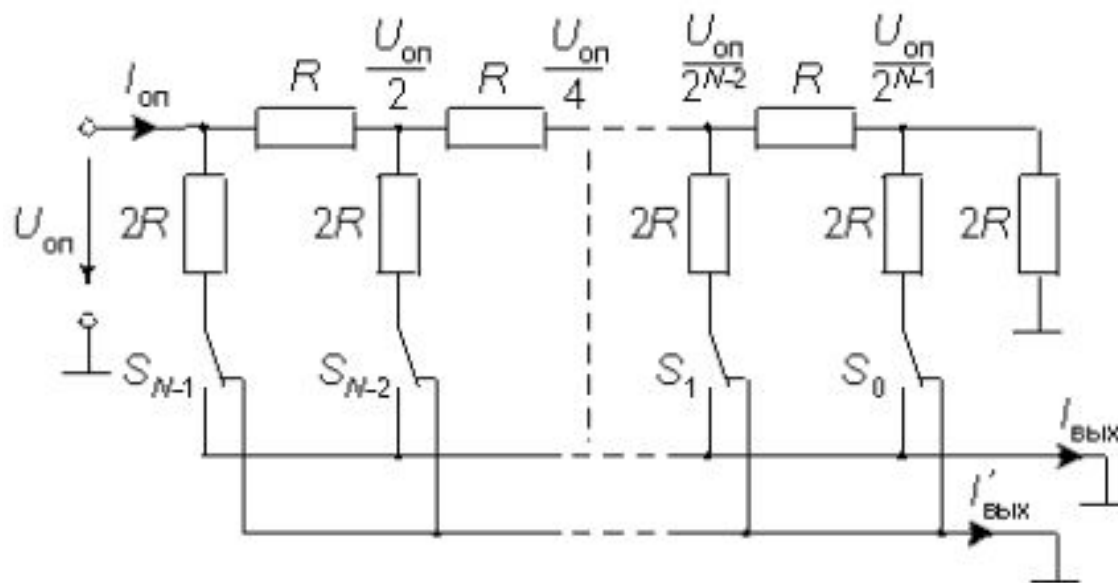
Недостатки

ЦАП с суммированием весовых токов

- При различных входных кодах ток, потребляемый от источника опорного напряжения (ИОН), будет различным, а это повлияет на величину выходного напряжения ИОН.
- Значения сопротивлений весовых резисторов могут различаться в тысячи раз, а это делает весьма затруднительной реализацию этих резисторов в полупроводниковых ИМС. Кроме того, сопротивление резисторов старших разрядов в многоразрядных ЦАП может быть соизмеримым с сопротивлением замкнутого ключа, а это приведет к погрешности преобразования.
- В этой схеме к разомкнутым ключам прикладывается значительное напряжение, что усложняет их

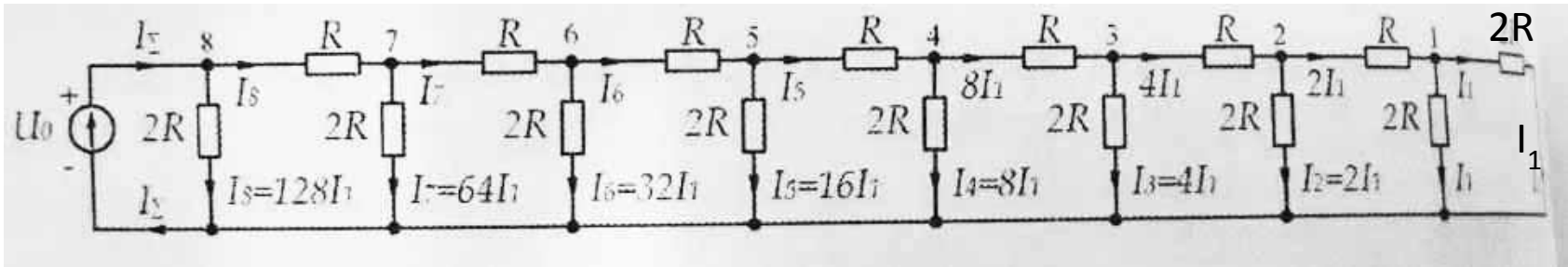
ЦАП с матрицей постоянного импеданса

- Этих недостатков нет в ЦАП AD7520 (отечественный аналог 572ПА1)



Поскольку в любом положении переключателей S_k они соединяют нижние выводы резисторов с общей шиной схемы, источник опорного напряжения нагружен на постоянное входное сопротивление $R_{вх}=R$. Это гарантирует неизменность опорного напряжения при любом входном коде ЦАП.

Матрица постоянного импеданса



Точка 8 – $U_{оп}/1$

Точка 7 – $U_{оп}/2$

Точка 6 – $U_{оп}/4$

Точка 5 – $U_{оп}/8$

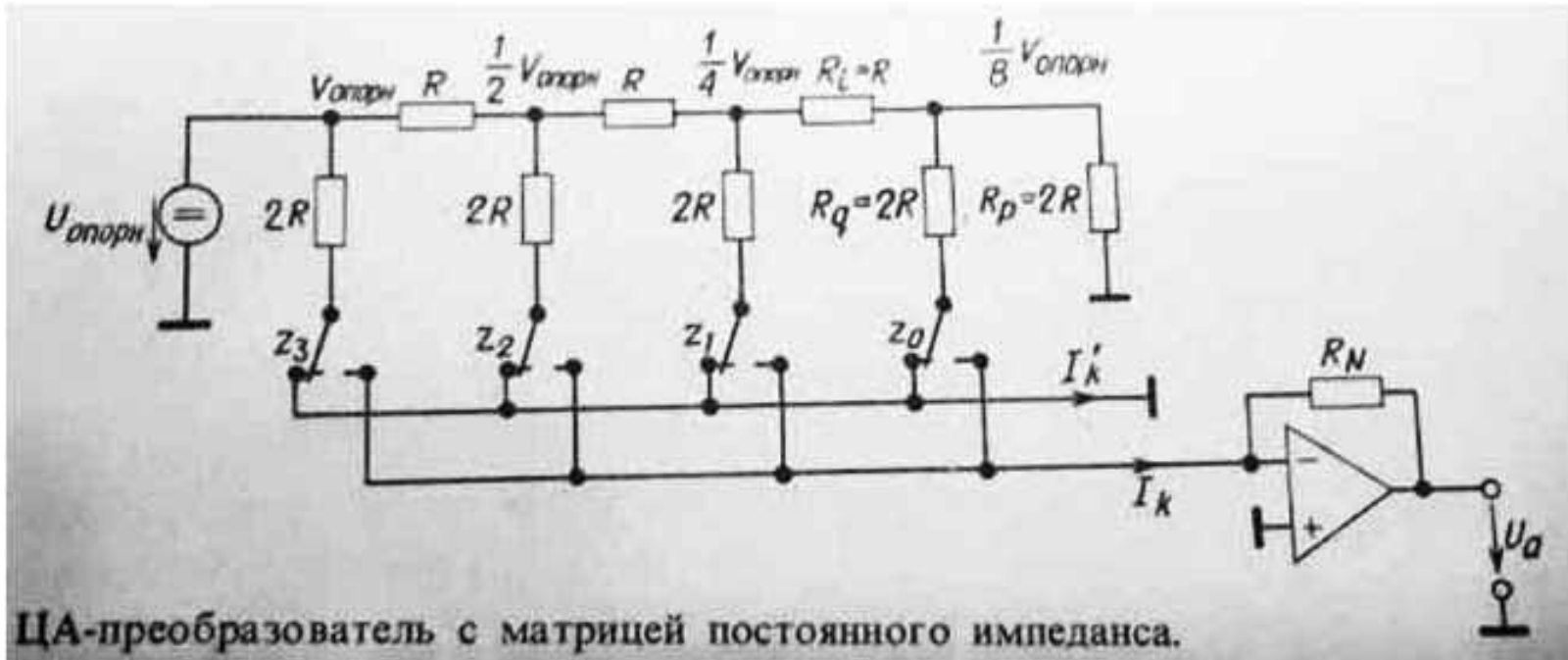
Точка 4 – $U_{оп}/16$

Точка 3 – $U_{оп}/32$

Точка 2 – $U_{оп}/64$

Точка 1 – $U_{оп}/128$

ЦАП с матрицей постоянного импеданса



Аналого-цифровой преобразователь (АЦП)

- предназначен для преобразования напряжения или тока в пропорциональное значение цифрового, как правило, двоичного кода.

Классификация по быстродействию

в зависимости от максимальной частоты преобразования (выборки) $f_{s.\text{макс}}$:

- АЦП постоянного тока с $f_{s.\text{макс}} < 10$ кГц;
- АЦП среднего быстродействия с $f_{s.\text{макс}} = 10 \dots 5000$ кГц;
- скоростные АЦП с $f_{s.\text{макс}} = 5 \dots 200$ МГц;
- сверхскоростные АЦП с $f_{s.\text{макс}} \gg 200$ МГц.

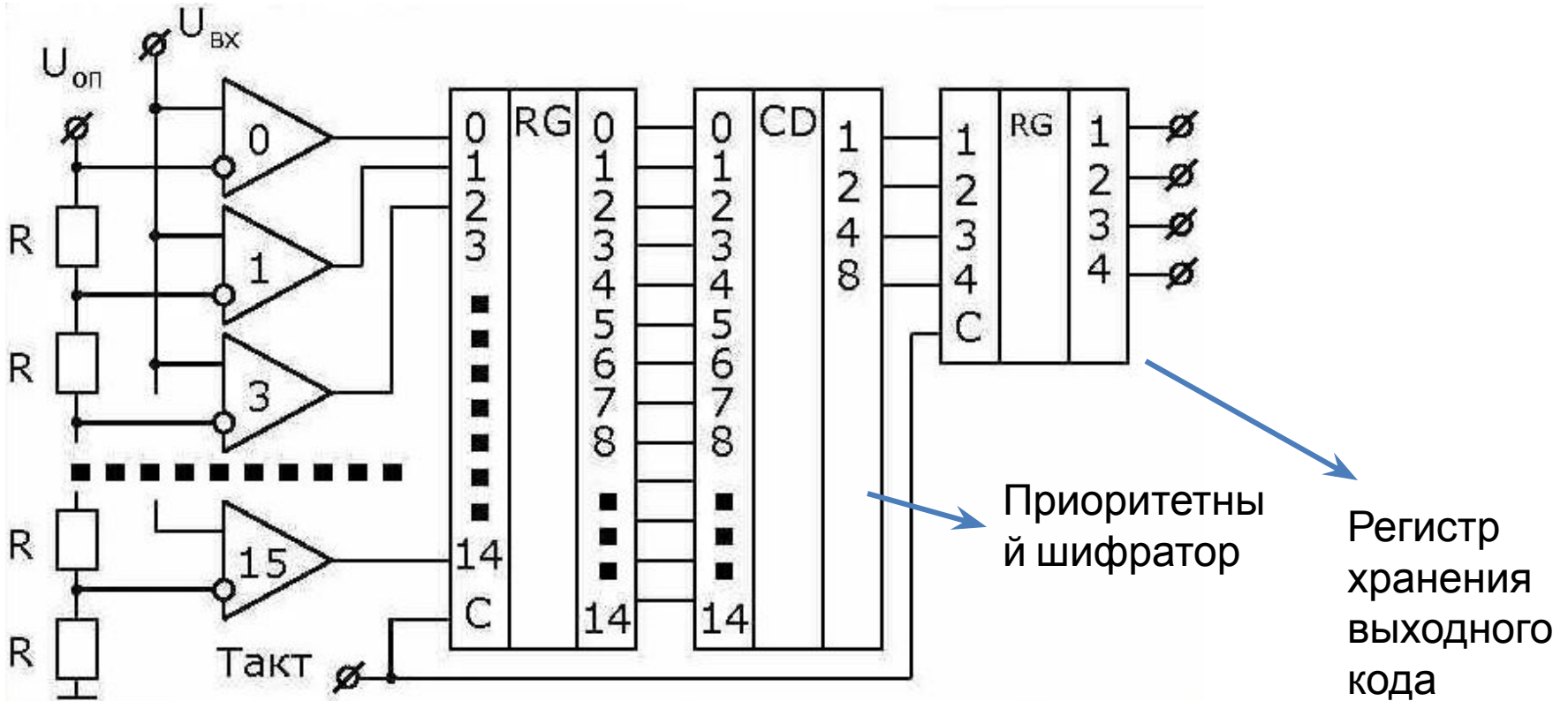
Классификация по точности

- АЦП низкой точности — 8 разрядов и менее;
- АЦП средней точности — 10—13 разрядов;
- АЦП высокой точности — 14 разрядов и более.

Классификация по алгоритму преобразования



Параллельный АЦП (АЦП прямого преобразования)

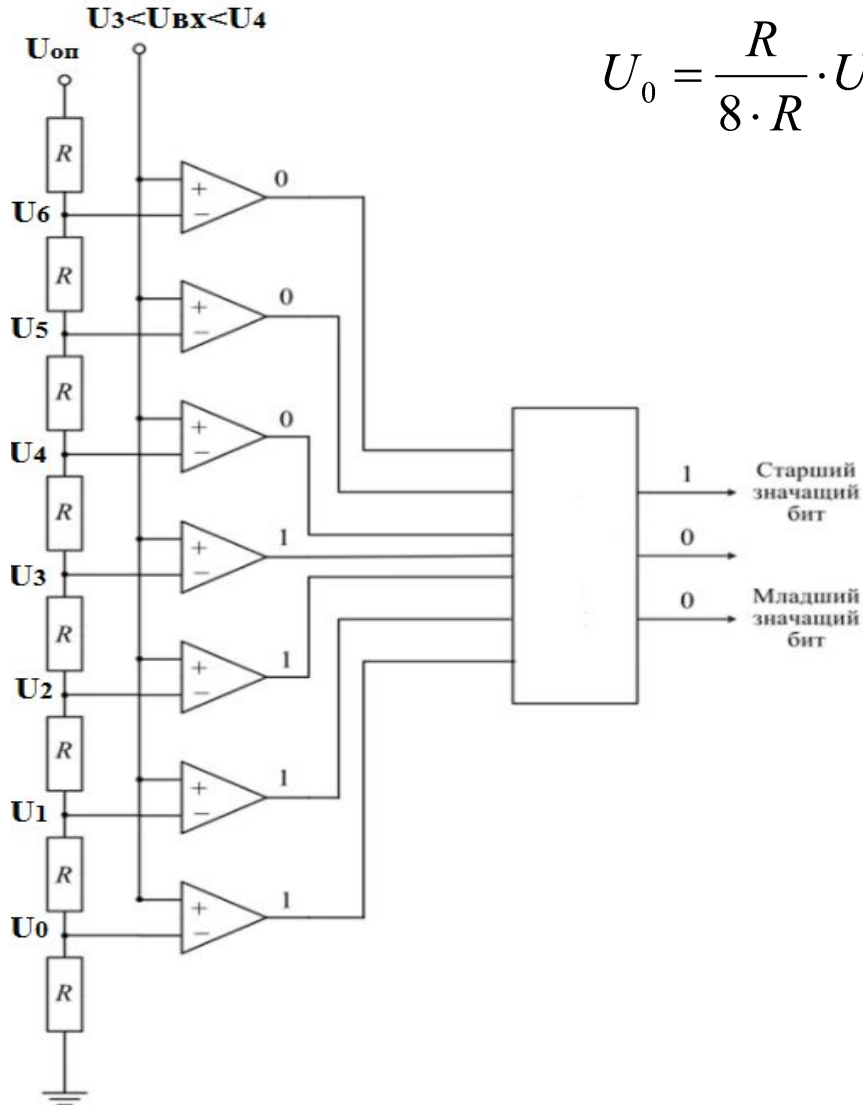


Параллельный АЦП является самым быстроедействующим из всех, поскольку компараторы работают одновременно.

Недостаток: Для 10-ти разрядного АЦП понадобится $2^{10} - 1 = 1023$ штук резисторов и компараторов, для 24-битного АЦП их понадобилось бы свыше 16 млн.

Используется приоритетный шифратор

Пример 3-х разрядного АЦП



$$U_0 = \frac{R}{8 \cdot R} \cdot U_{оп} = \frac{1}{8} \cdot U_{оп}$$

$$U_1 = \frac{2}{8} \cdot U_{оп}$$

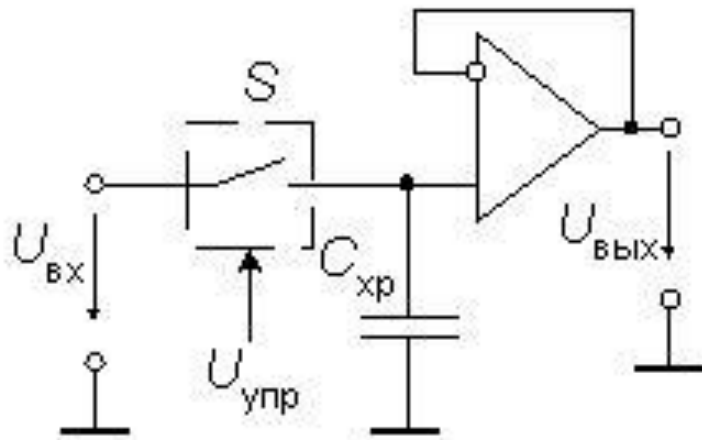
$$U_2 = \frac{3}{8} \cdot U_{оп}$$

...

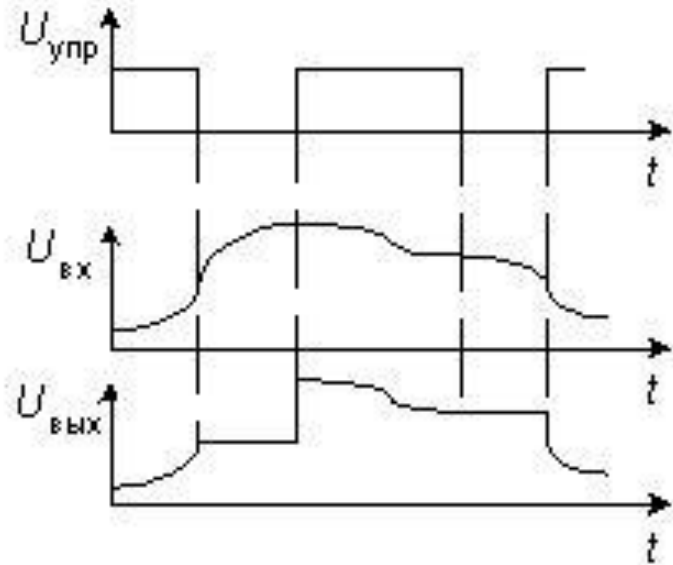
$$U_6 = \frac{7}{8} \cdot U_{оп}$$

Устройство выборки - хранения

Во время переключения компараторов $U_{вх}$ не должно изменяться. Чтобы его зафиксировать используется устройство выборки-хранения



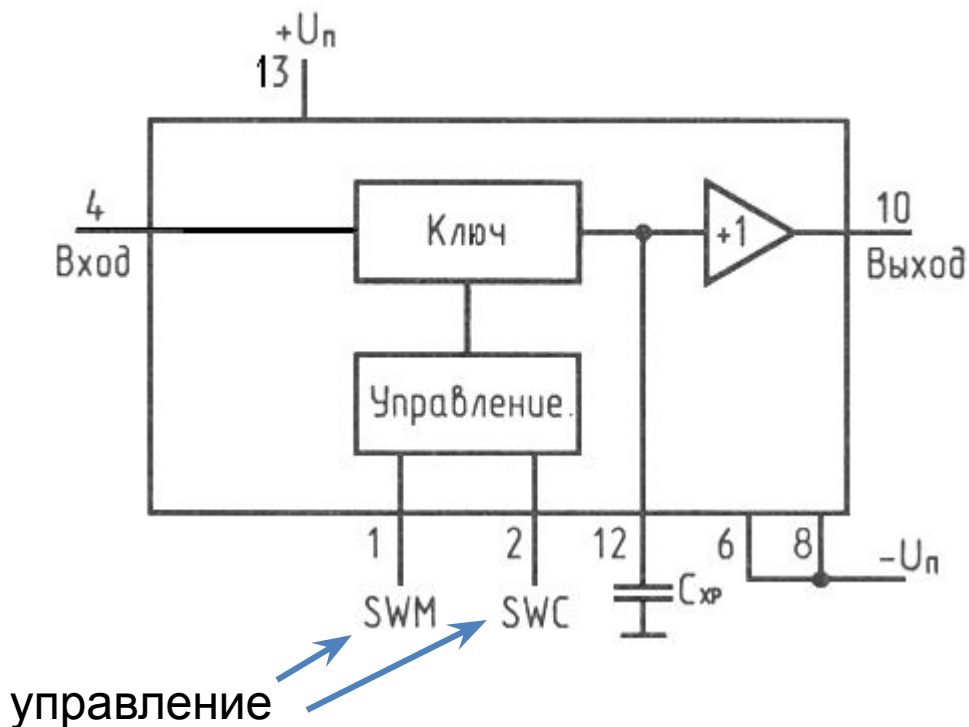
а)



б)

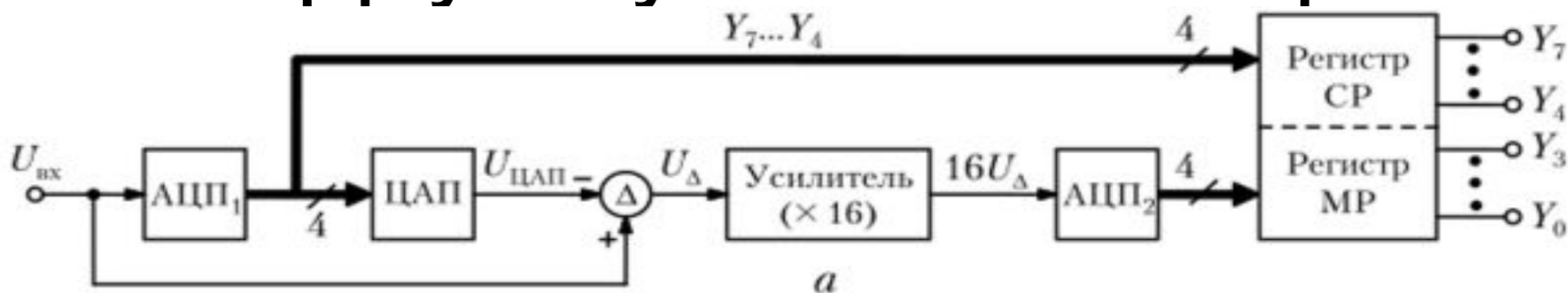
Пример микросхемы УВХ

Микросхема К1103СКЗ - Устройство выборки и хранения аналогового сигнала с временем установления 60 нс.



Зарубежный аналог – микросхема SHC605

Двухступенчатый АЦП



АЦП1 осуществляет "грубое" преобразование входного сигнала в старшие разряды. Разность напряжений преобразуется с помощью АЦП2 в коды младших разрядов. Оба АЦП параллельного типа.

Допустим, и тот, и другой 4-х разрядные, в каждом используется по 16 компараторов. В итоге получается 8-ми разрядный АЦП всего на 32 компараторах, тогда как при построении по параллельной схеме понадобилось бы $2^8 - 1 = 255$ шт.

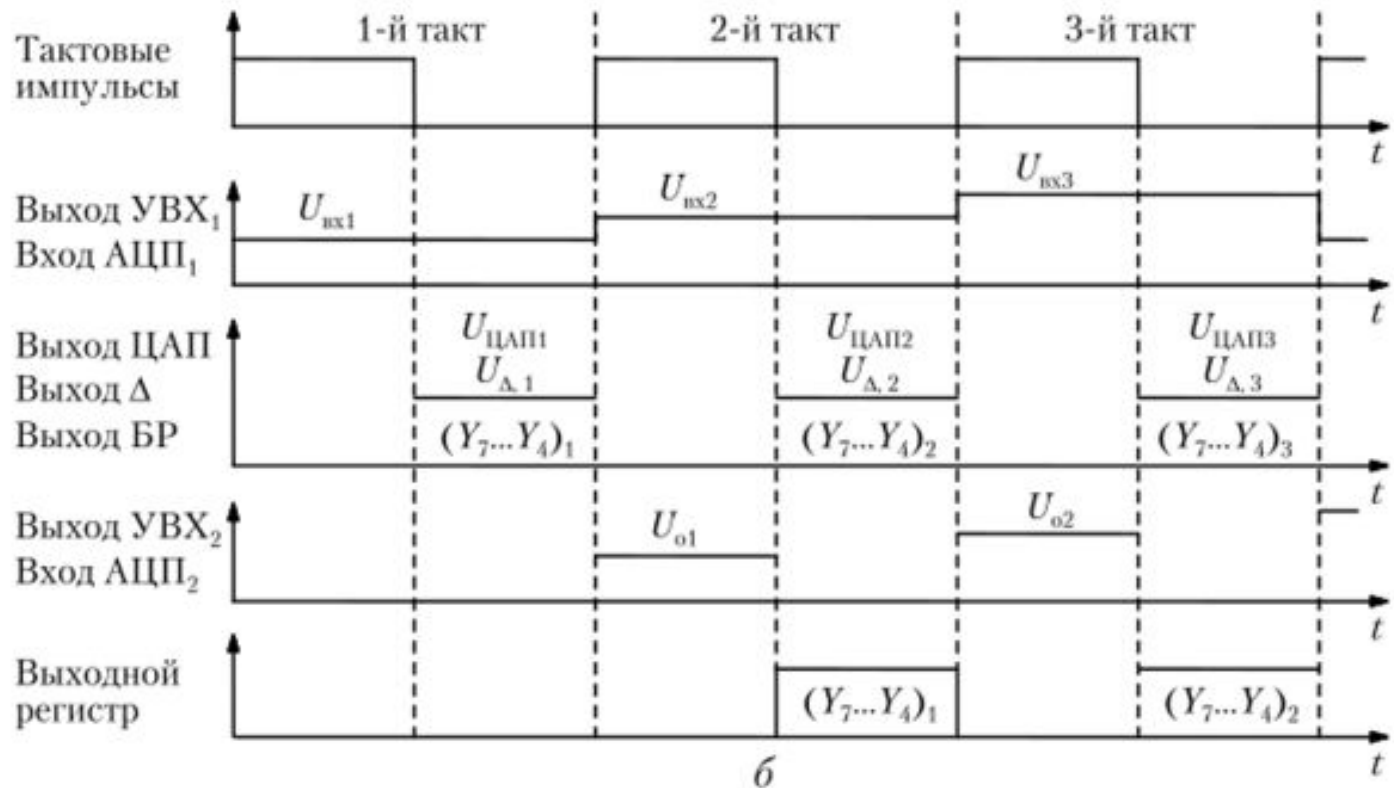
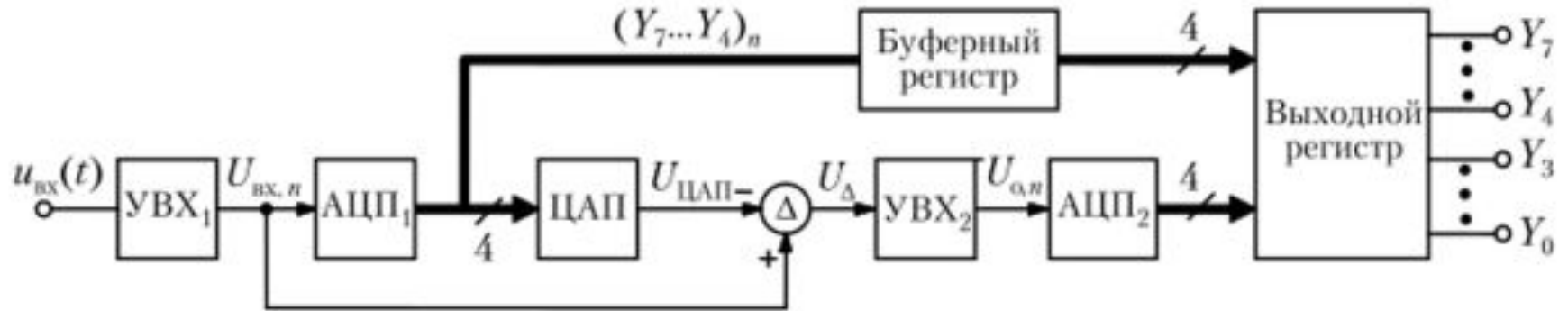
Весь диапазон $U_{вх}$ первый АЦП разбивает на 15 частей. опорное напряжение для АЦП1 равно $U_{оп1}$. Каждая часть – $U_{оп1}/16$.

Код $U_{вых1}$ равен целому числу таких частей. Это число кодируется 4-мя старшими разрядами выходного регистра. После преобразования в ЦАП этого кода получившееся напряжение $U_{цап}$ может отличаться от $U_{вх}$.

Значение разности может находиться в диапазоне $0 \leq U_{вх} - U_{цап} < U_{оп1}/16$. Разность усиливается в 16 раз. АЦП2 разбивает эту разность также на 15 частей. Код $U_{вых2}$ равен целому числу таких частей. Это число кодируется 4-мя младшими разрядами выходного регистра.

Недостаток – преобразование в два такта.

АЦП конвейерного типа



АЦП конвейерного типа

В первой половине первого такта УВХ1 производит выборку входного напряжения $U_{\text{ВХ1}}$. Во второй половине первого такта АЦП1 производит грубое квантование напряжения $U_{\text{ВХ1}}$. Код четырех старших разрядов $U_{\text{ВХ1}}$ записывается в БР. В это время формируется разность $U_{\Delta 1}$.

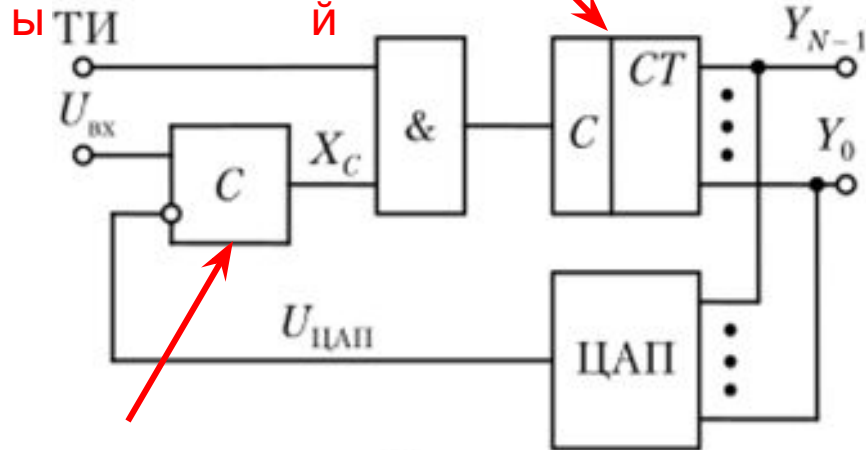
В первой половине второго такта УВХ1 производит выборку входного напряжения $U_{\text{ВХ2}}$, а УВХ2 производит выборку разности $U_{\Delta 1}$. Во второй половине второго такта код четырех старших разрядов напряжения $U_{\text{ВХ1}}$ переписывается из БР в ВР, АЦП2 производит квантование разности $U_{\Delta 1}$ и четыре младших разряда кода напряжения $U_{\text{ВХ1}}$ записываются в ВР. В ВР оказывается код значения $U_{\text{ВХ1}}$. АЦП1 производит грубое квантование напряжения $U_{\text{ВХ2}}$. Код четырех старших разрядов $U_{\text{ВХ2}}$ записывается в БР. В это время формируется разность $U_{\Delta 2}$.

В первой половине третьего такта УВХ1 производит выборку входного напряжения $U_{\text{ВХ3}}$, а УВХ2 производит выборку разности $U_{\Delta 2}$. Во второй половине третьего такта код четырех старших разрядов напряжения $U_{\text{ВХ2}}$ переписывается из БР в ВР, АЦП2 производит квантование разности $U_{\Delta 2}$ и четыре младших разряда кода напряжения $U_{\text{ВХ2}}$ записываются в ВР. В ВР оказывается код значения $U_{\text{ВХ2}}$. АЦП1 производит грубое квантование напряжения $U_{\text{ВХ3}}$. Код четырех старших разрядов $U_{\text{ВХ3}}$ записывается в БР. В это время формируется разность $U_{\Delta 3}$.

АЦП последовательного счета

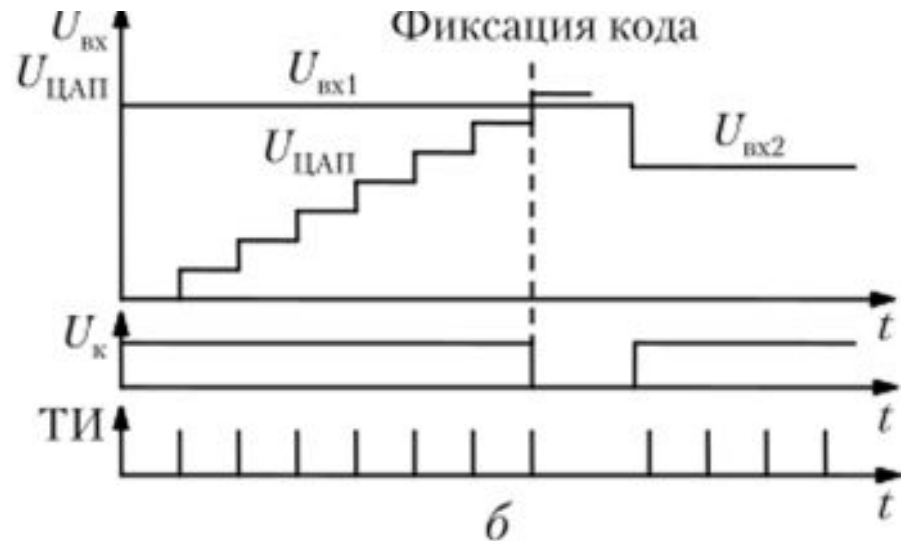
Тактовые
импульсы

Счетчик
двоичный



Компаратор

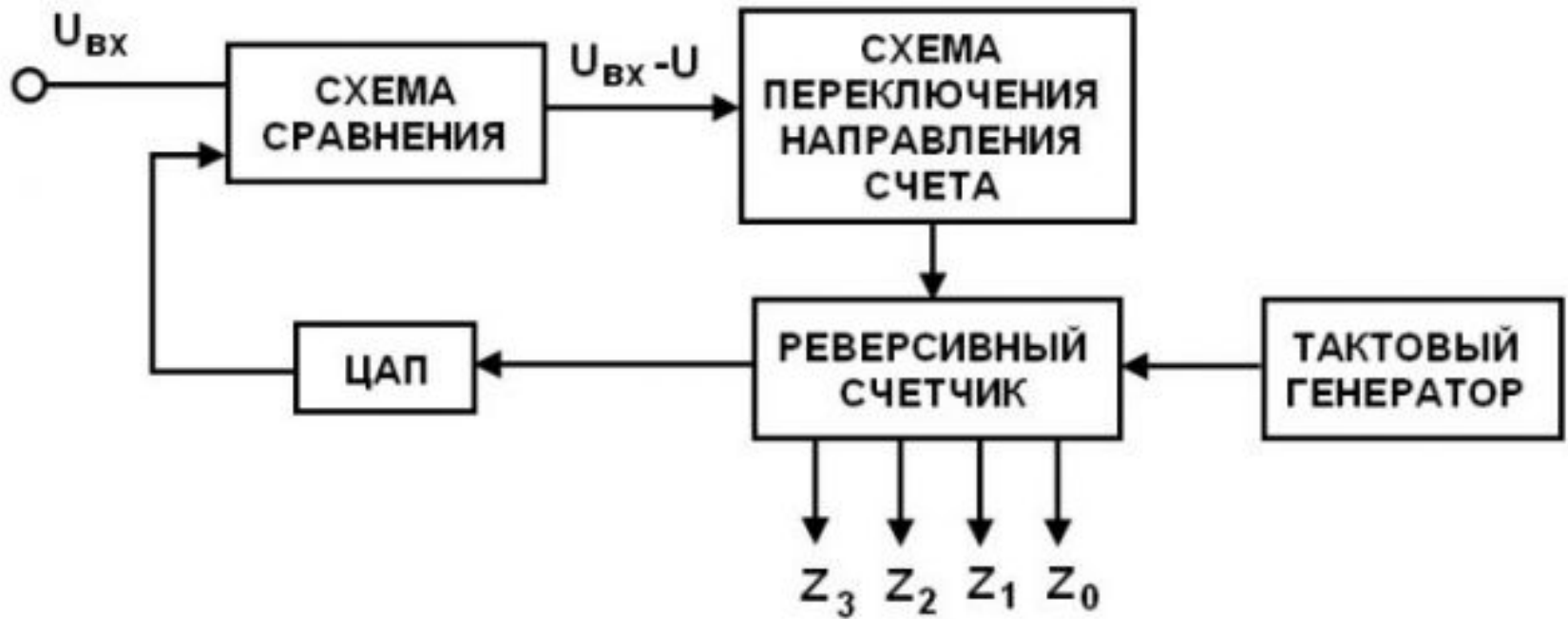
а



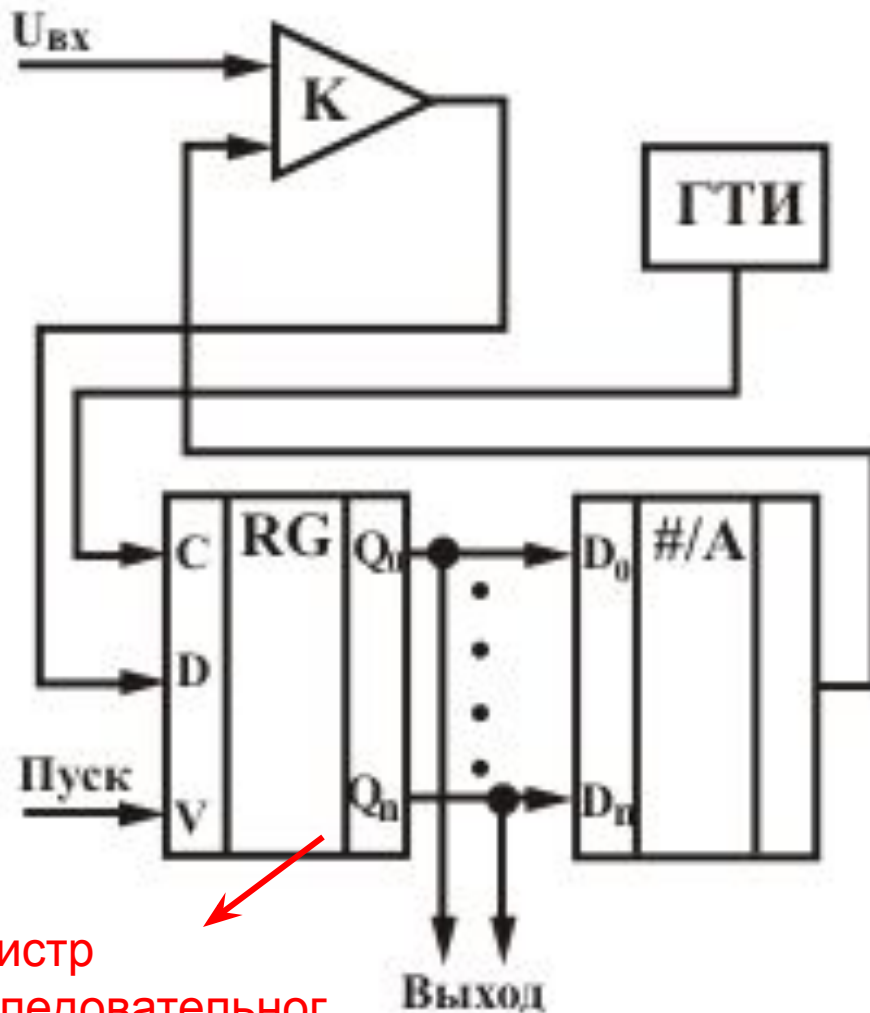
Счетчик СТ обнуляется в начале цикла преобразования. Потом заполняется до тех пор, пока $U_{\text{ЦАП}}$ не сравняется с $U_{\text{вх}}$. В начале следующего цикла СТ снова обнуляется.

Достоинство АЦП — простота схемной реализации, **недостаток** — большое время счета. Такие преобразователи применяются в цифровых вольтметрах и цифровых системах, предназначенных для работы с постоянным и медленно меняющимся напряжением.

Следящий АЦП



АЦП последовательного приближения



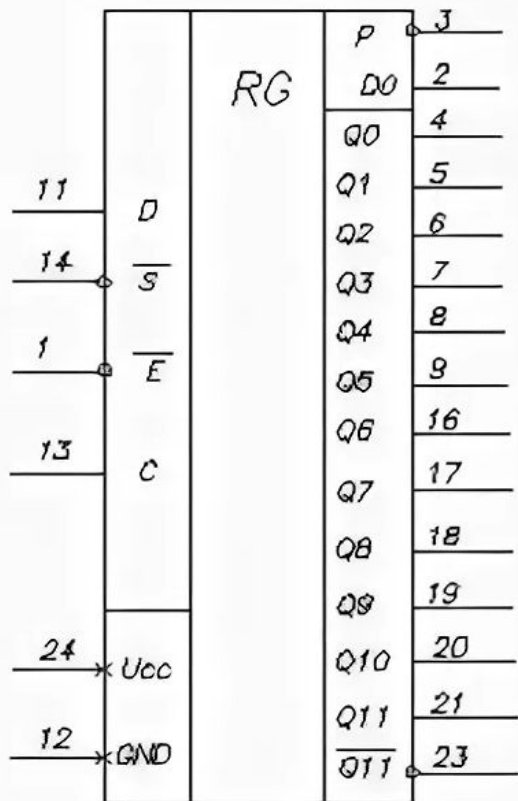
Регистр последовательного приближения

SAR-АЦП (successive approximation register – регистр последовательного приближения)

Цикл преобразования существенно короче, чем у АЦП последовательного счета

Примеры: К1108ПВ1;
К1108ПВ2; К1113ПВ1

Регистр последовательного приближения



D – информационный вход

C – тактовый вход

E – вход разрешения работы регистра

S - вход стартового запуска

Q0-Q11 – параллельные выходы, Q11 - старший разряд

D0 - выход последовательного кода,

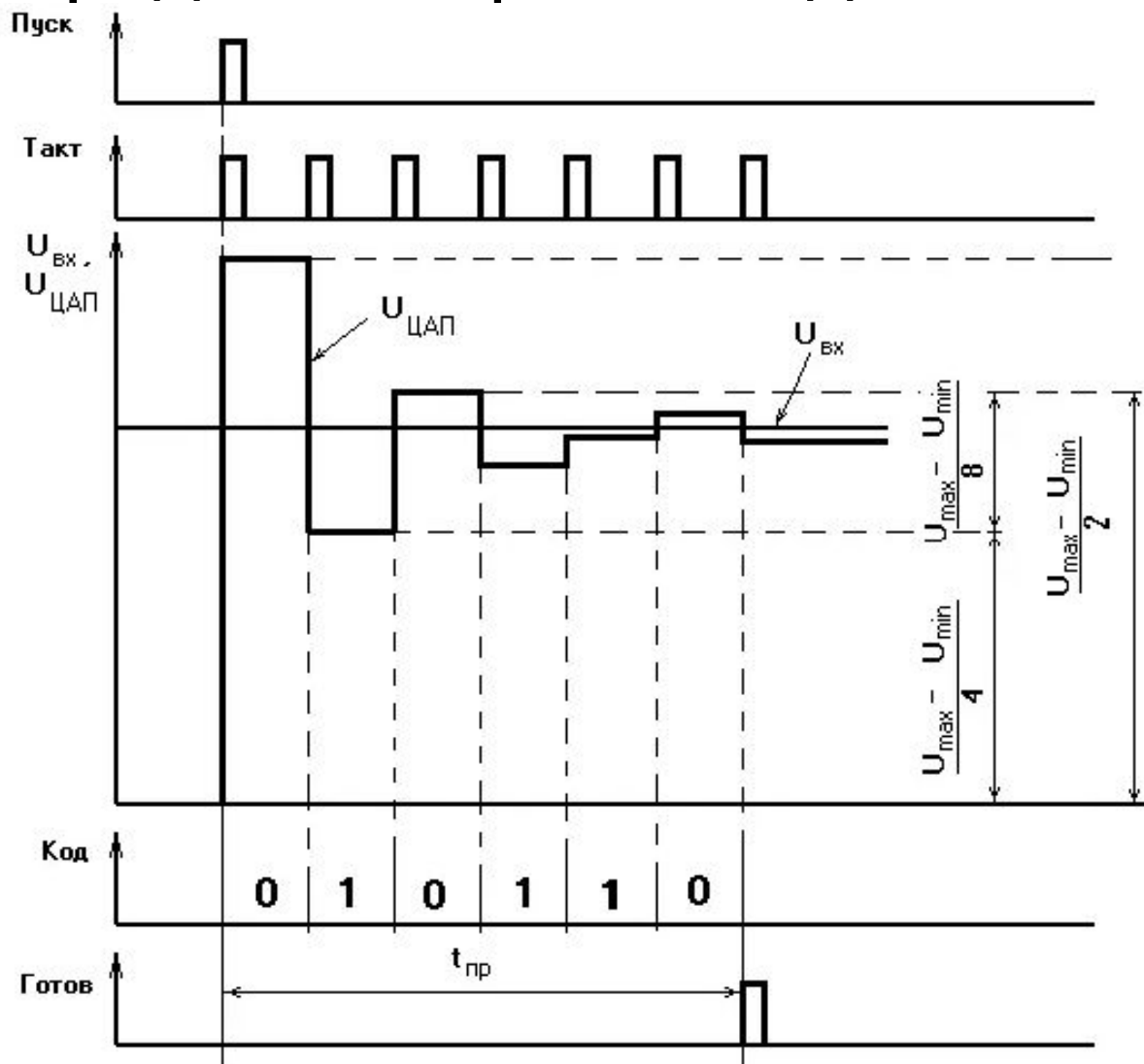
P - выход конца преобразования

Старт – 1 в старшем разряде, в остальных – нули. Это соответствует половине максимального значения кода.

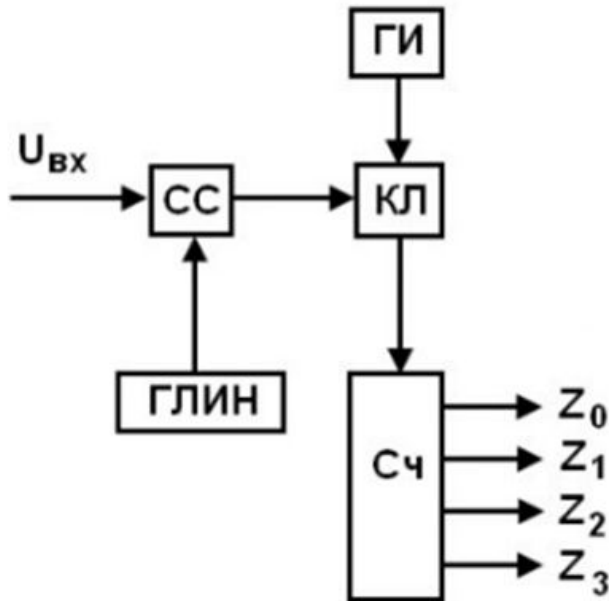
Следующий тактовый импульс – в Q11 записывается «1», если в момент прихода тактового импульса на входе D «1», или «0», если «0».

Следующий такт устанавливает «1» в разряде Q10. Это половина половины. Следующий такт запишет в Q10 «1», если в момент прихода тактового импульса на входе D «1», или «0», если «0». И т.д.

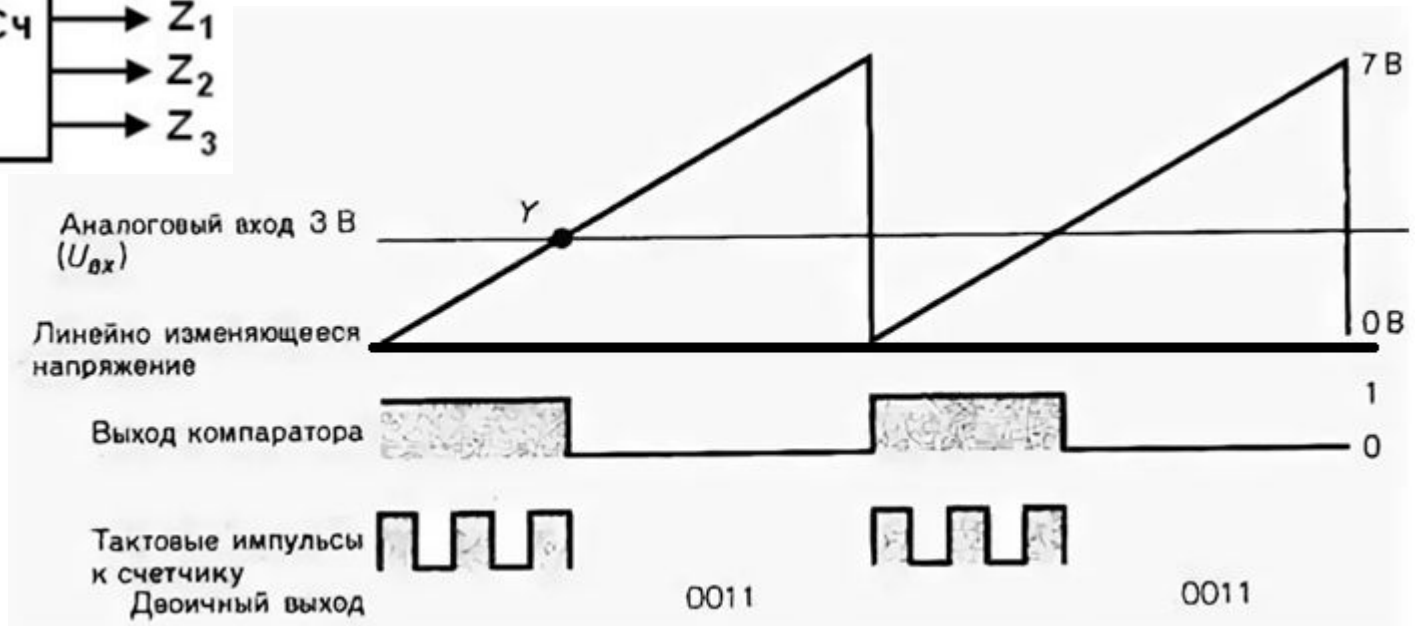
Временные диаграммы работы 6-ти разрядного АЦП последовательного



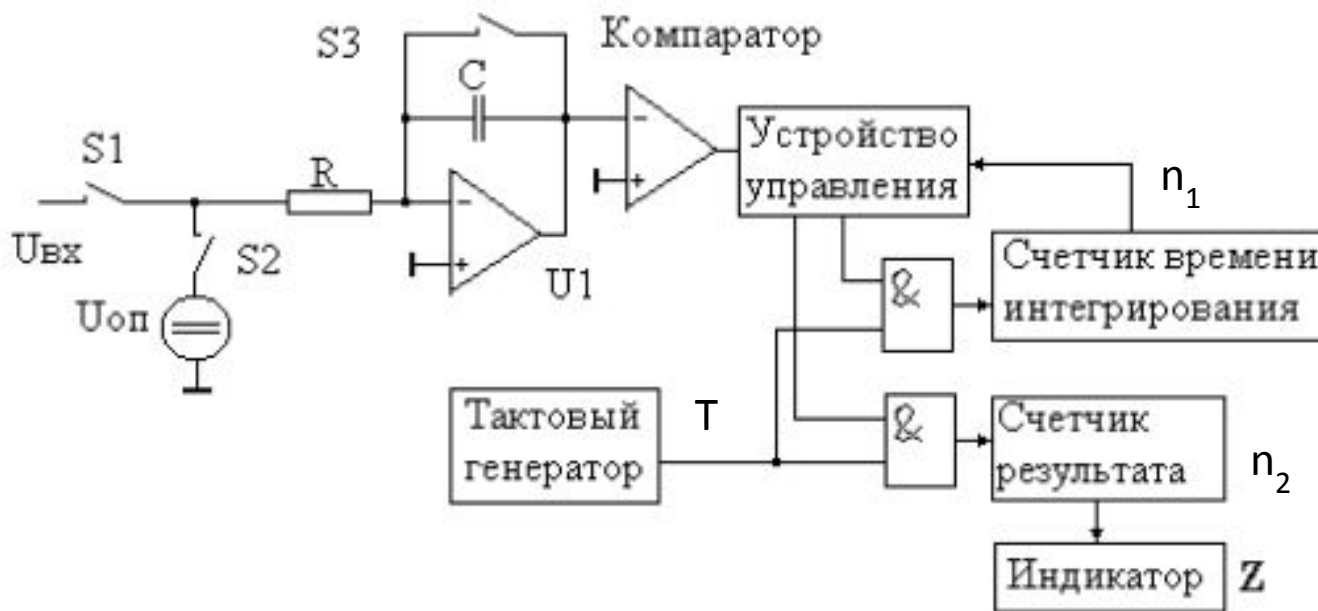
Интегрирующий АЦП



ГЛИН – генератор линейно-изменяющегося напряжения, Кл – ключ, СС – схема сравнения (компаратор), ГИ – генератор импульсов



АЦП двойного интегрирования



Пример реализации:
отечественная микросхема К572ПВ2

До начала цикла преобразования S3 замкнут, обеспечивая $U_1=0$. S1 и S2 разомкнуты.

Цикл преобразования происходит в две фазы. В первой ключ S3 размыкается и одновременно ключ S1 замыкается. Начинается интегрирование напряжения $U_{вх}$. Время интегрирования постоянно и определяется счетчиком времени, который считает импульсы с тактового генератора. Как только счетчик полностью заполнится, ключ S1 размыкается и замыкается ключ S2. Начинается интегрирование опорного (эталонного) напряжения $U_{оп}$. При этом знак $U_{оп}$ противоположен знаку $U_{вх}$.

АЦП двойного интегрирования

Интегрирование напряжения U_{BX} :

$$U_1(t_1) = -\frac{1}{R \cdot C} \int_0^{t_1} U_{BX} dt = -\frac{U_{BX} \cdot t_1}{R \cdot C} = -\frac{U_{BX} \cdot n_1 \cdot T}{R \cdot C}$$

Интегрирование напряжения U_{OP} от значения $U_1(t_1)$ до $U_1=0$ описывается уравнением:

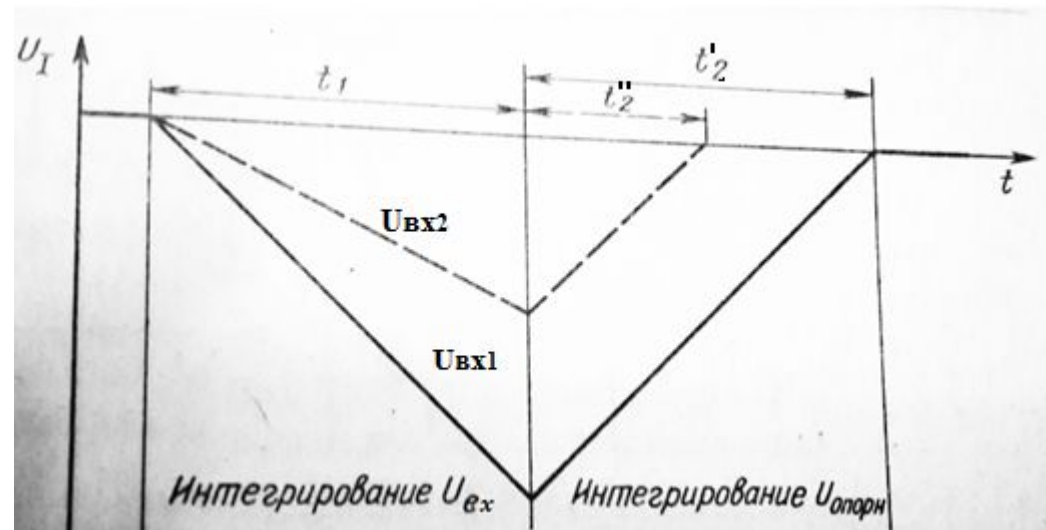
$$0 = U_1(t_1) + \frac{1}{R \cdot C} \int_0^{t_2} U_{OP} dt = U_1(t_1) + \frac{U_{OP} \cdot t_2}{R \cdot C}$$

$$0 = -\frac{U_{BX} \cdot n_1 \cdot T}{R \cdot C} + \frac{U_{OP} \cdot t_2}{R \cdot C}$$

$$\frac{U_{BX} \cdot n_1 \cdot T}{R \cdot C} = \frac{U_{OP} \cdot t_2}{R \cdot C}$$

$$t_2 = n_2 \cdot T = \frac{R \cdot C \cdot U_{BX} \cdot n_1 \cdot T}{R \cdot C \cdot U_{OP}}$$

$$Z = n_2 = \frac{U_{BX} \cdot n_1}{U_{OP}}$$



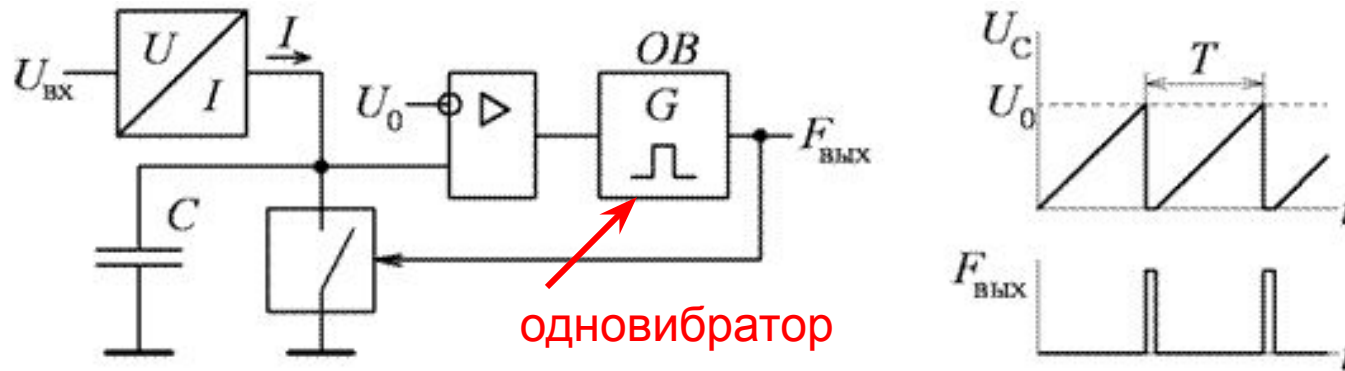
АЦП двойного интегрирования

Достоинства:

- возможность хорошо подавлять сетевые помехи;
- требуется меньше прецизионных элементов, важно только обеспечить хорошую стабильность ИОН и генератора;
- возможно получение результатов с погрешностью не превышающей 0,01%, для этого необходимо чтобы тактовая частота на интервале t_1+t_2 оставалась стабильной.

Недостаток: медленно действующий. Обычно, скорость измерений не превышает 3-х измерений в секунду.

Преобразователь напряжение - частота



В процессе зарядки напряжение на конденсаторе изменяется по закону

$$U_c(t) = \frac{I}{C} \cdot t = \frac{k \cdot U_{ВХ}}{C} \cdot t$$

Компаратор переключается, когда $U_c(t)$ достигает уровня U_0 . Если считать, что длительность разрядного импульса пренебрежимо мала по сравнению с его периодом, то

$$U_c(T) = \frac{k \cdot U_{ВХ} \cdot T}{C} = U_0$$

откуда
$$F_{ВЫХ} = \frac{1}{T} = \frac{k \cdot U_{ВХ}}{C \cdot U_0}$$

Сигма-дельта АЦП