



AUES



Цифровая схемотехника

Аннотация

Освоение цифровой техники начиная с математических основ, принципов построения логических комбинационных и последовательностных устройств, принципов организации устройств памяти и особенностей их функционирования до архитектуры типовых микропроцессоров и микропроцессорной системы на основе простого микропроцессора.



Алматинский университет энергетики и связи
имени Гумарбека Даукеева

Цифровая схемотехника

#3 Лекция. Типовые комбинационные устройства и принципы их построения

Доцент, к.т.н. Мусапирова Гульзада Даулетбековна

g.musapirova@aes.kz



Литература

Основная:

1. Немцов М.В. Электротехника и электроника. / М.В. Немцов, М.Л. Немцова – М: Академия, 2014.
2. Мышляева И.М. Цифровая схемотехника. Учебник 2012. Издательство: «Академия» п.400с.
3. Павлов В.Н. Схемотехника аналоговых электронных устройств. Учебное пособие 2011г.
4. Новиков Ю.В. Введение в цифровую схемотехнику. Издательство: Бинوم. Лаборатория знаний 2012 г.
5. Медведев Б.Л., Пирогов Л.Г. Практическое пособие по цифровой схемотехнике. Издательство: Мир 2012г.
6. Шанаев О.Т. Цифровая схемотехника. Учебное пособие. – Алматы: АУЭС, 2015.

Дополнительная:

1. Бойко В.И. и др. Схемотехника электронных устройств. Цифровые устройства. – СПб.: БХВ-Петербург, 2004.
2. Сугано Т. Дж., Уидмер Н. С. Цифровые системы. Теория и практика: Пер. с англ. – М.: Издательский дом “Вильямс”, 2004.
3. Уэйкерли Дж. Ф. Проектирование цифровых устройств. – М.: Постмаркет, 2002.
4. Угрюмов Е. П. Цифровая схемотехника. – СПб.: БХВ-Петербург, 2010.
5. Шанаев О.Т. Цифровые системы. Учебное пособие. – Алматы: 2013.
6. Шанаев О.Т. Цифрлық схемотехника. Методические указания к выполнению лабораторных работ. – Алматы: АУЭС, 2015.

Типовые комбинационные устройства

Шифраторы

Дешифраторы

Мультиплексоры

Демультимплексоры

Сумматоры

Шифраторы

Шифратор (Coder) – устройство, формирующее двоичный код, соответствующий поступившему сигналу (точнее, соответствующий входу, на который поступил сигнал), т.е. он преобразует унитарный код в позиционный код.

В качестве примера, рассмотрим порядок построения схемы восьмивходового ($X_7 \dots X_0$) шифратора. В соответствии с числом входов (8) он должен формировать трехразрядный код ($C_2 \dots C_0$) и сигнал квитирования (O), посредством которого может быть осуществлена запись сформированного кода в буфер памяти.

Организация работы отдельных функциональных узлов цифровой системы, как правило, осуществляется в мультиплексном режиме, т.е. по очереди, с помощью соответствующих сигналов инициализации. Соответствующий вход сигнала инициализации (I , Initialization) должен быть в нашем шифраторе. Необходимо учесть, что в качестве активизирующего уровня сигнала инициализации (также и квитирования), как правило, принимают нулевой уровень.

Приведенное словесное описание шифратора
предоставляет достаточно сведений для составления
таблицы истинности этого устройства

I	x_i	c_2	c_1	c_0	O
0	0	0	0	0	0
	1	0	0	1	0
	2	0	1	0	0
	3	0	1	1	0
	4	1	0	0	0
	5	1	0	1	0
	6	1	1	0	0
	7	1	1	1	0
1	*	0	0	0	1

На основе табличных данных можно написать логические выражения для соответствующих выходов шифратора:

$$✓ C0 = \bar{I} \cdot (\bar{X7} \vee \bar{X5} \vee \bar{X3} \vee \bar{X1}) = \bar{I} \cdot \bar{X7} \cdot \bar{X5} \cdot \bar{X3} \cdot \bar{X1} ;$$

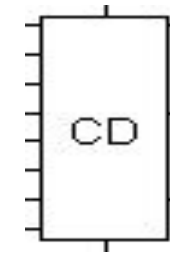
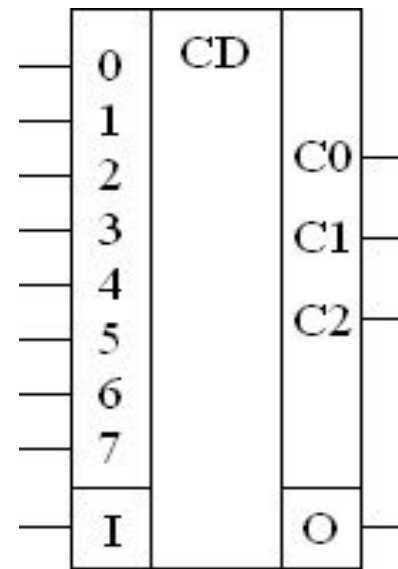
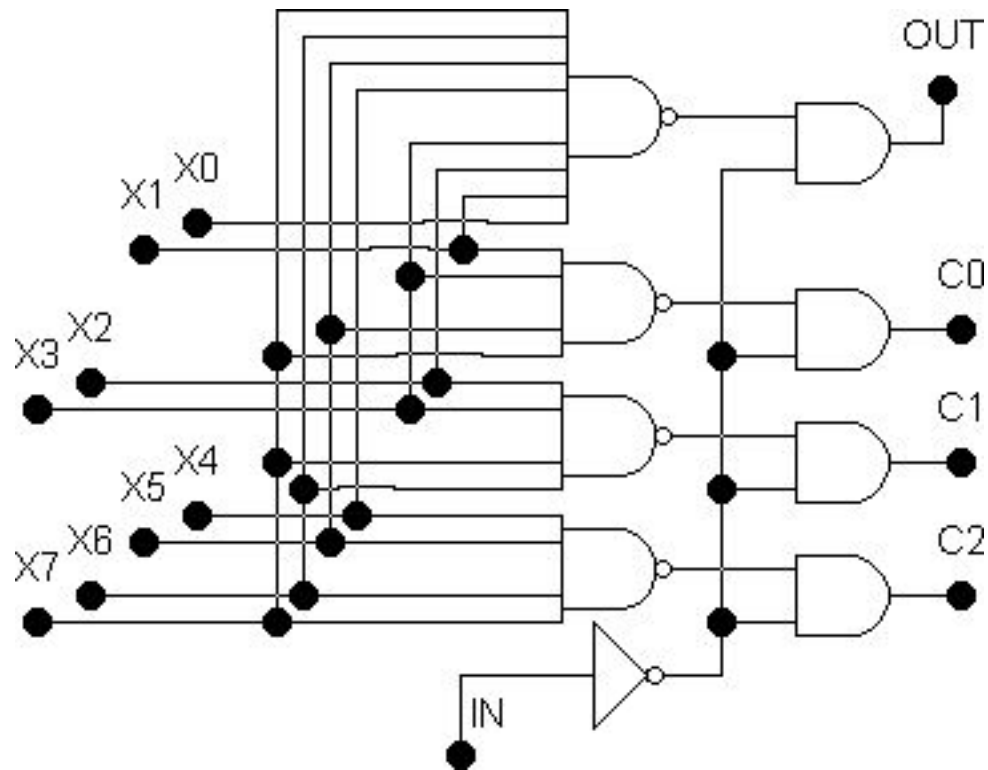
$$✓ C1 = \bar{I} \cdot (\bar{X7} \vee \bar{X6} \vee \bar{X3} \vee \bar{X2}) = \bar{I} \cdot \bar{X7} \cdot \bar{X6} \cdot \bar{X3} \cdot \bar{X2} ;$$

$$✓ C2 = \bar{I} \cdot (\bar{X7} \vee \bar{X6} \vee \bar{X5} \vee \bar{X4}) = \bar{I} \cdot \bar{X7} \cdot \bar{X6} \cdot \bar{X5} \cdot \bar{X4} ;$$

$$✓ O = \bar{I} \cdot (\bar{X7} \vee \bar{X6} \vee \bar{X5} \vee \bar{X4} \vee \bar{X3} \vee \bar{X2} \vee \bar{X1} \vee \bar{X0}) = \\ = \bar{I} \cdot \bar{X7} \cdot \bar{X6} \cdot \bar{X5} \cdot \bar{X4} \cdot \bar{X3} \cdot \bar{X2} \cdot \bar{X1} \cdot \bar{X0}.$$

Эти выражения сначала были написаны в дизъюнктивной форме, а затем преобразованы (по закону де Моргана) к виду, предназначенному для построения схемы с помощью элементов NAND. Одним из преимуществ построения схем на основе элементов NAND является то, что они обладают более высоким быстродействием (это определяется их внутренней структурой) по сравнению с другими типами элементов.

Реализация на логических элементах и условно графическое обозначение



Дешифраторы

Дешифратор (Decoder) – устройство, формирующее сигнал на выходе, соответствующем поступившему входному коду сигнала, т. е. он преобразует позиционный код в унитарный код

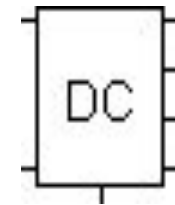
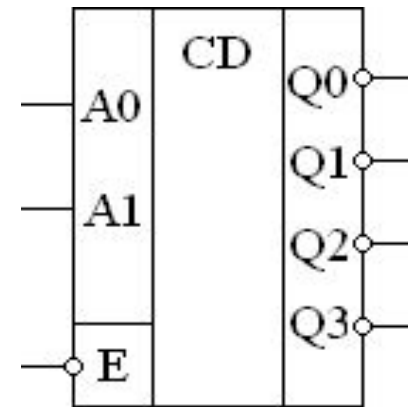
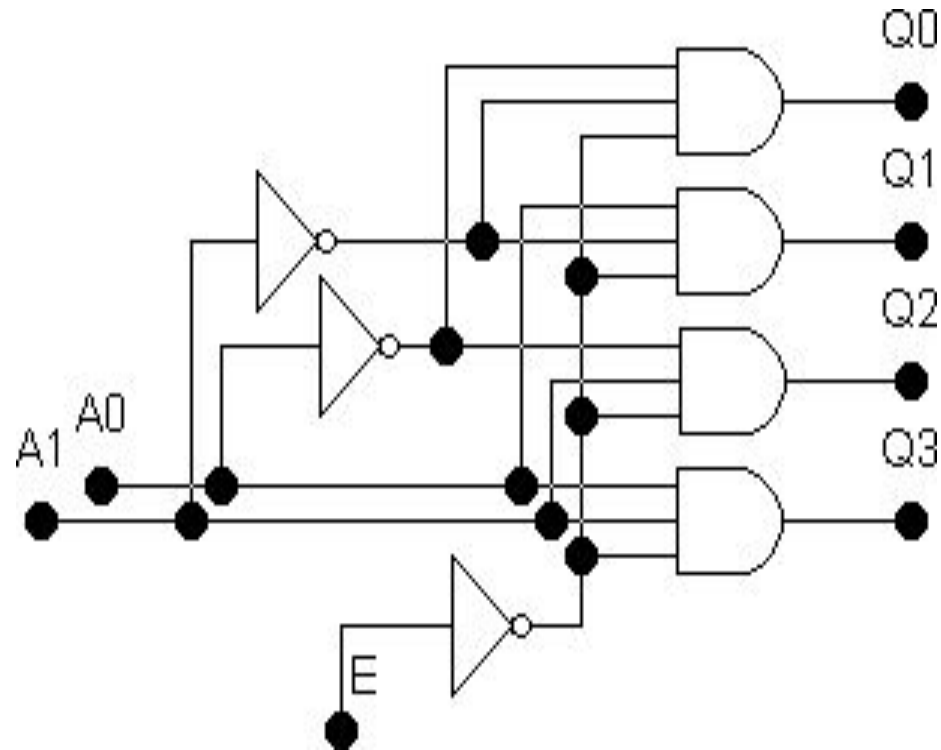
В качестве примера рассмотрим порядок построения схемы дешифратора со четырьмя выходами ($Q_3 \dots Q_0$), формирующего на этих выходах инверсные сигналы. В соответствии с числом выходов (4), к его входам должен подаваться двухразрядный код (A_1A_0). Активизирующий уровень сигнала инициализации (E , Enable) примем нулевым

По приведенному словесному описанию дешифратора
построим таблица истинности этого устройства

E	A1	A0	Q3	Q2	Q1	Q0
0	0	0	1	1	1	0
	0	1	1	1	0	1
	1	0	1	0	1	1
	1	1	0	1	1	1
1	*	*	1	1	1	1

$$Q0 = \bar{E} \cdot \bar{A1} \cdot \bar{A0}; \quad Q1 = \bar{E} \cdot \bar{A1} \cdot A0; \quad Q2 = \bar{E} \cdot A1 \cdot \bar{A0}; \quad Q3 = \bar{E} \cdot A1 \cdot A0;$$

Реализация на логических элементах и условно графическое обозначение



Контрольные вопросы

- ✓ Типовые комбинационные устройства?
- ✓ Шифратор?
- ✓ Виды шифраторов?
- ✓ Дешифратор?
- ✓ Виды дешифраторов?
- ✓ Таблица истинности?
- ✓ Как пишется таблица истинности шифратора?
- ✓ Как пишется таблица истинности дешифратора?
- ✓ Условно графическое обозначение шифратора?
- ✓ Деифратордың шартты графикалық белгіленуі?

Спасибо за внимание!