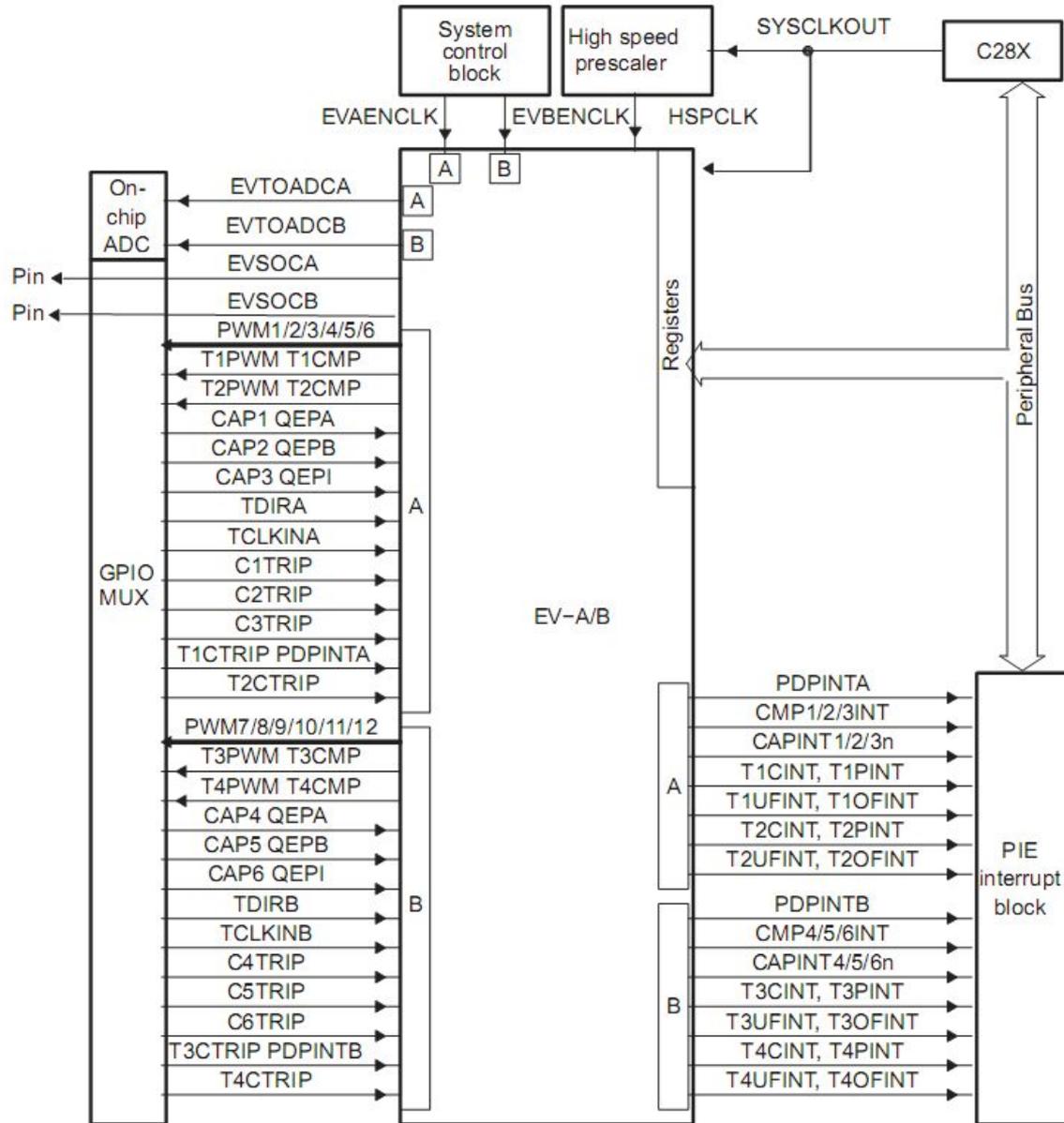


Менеджеры событий DSP TMS320F2812

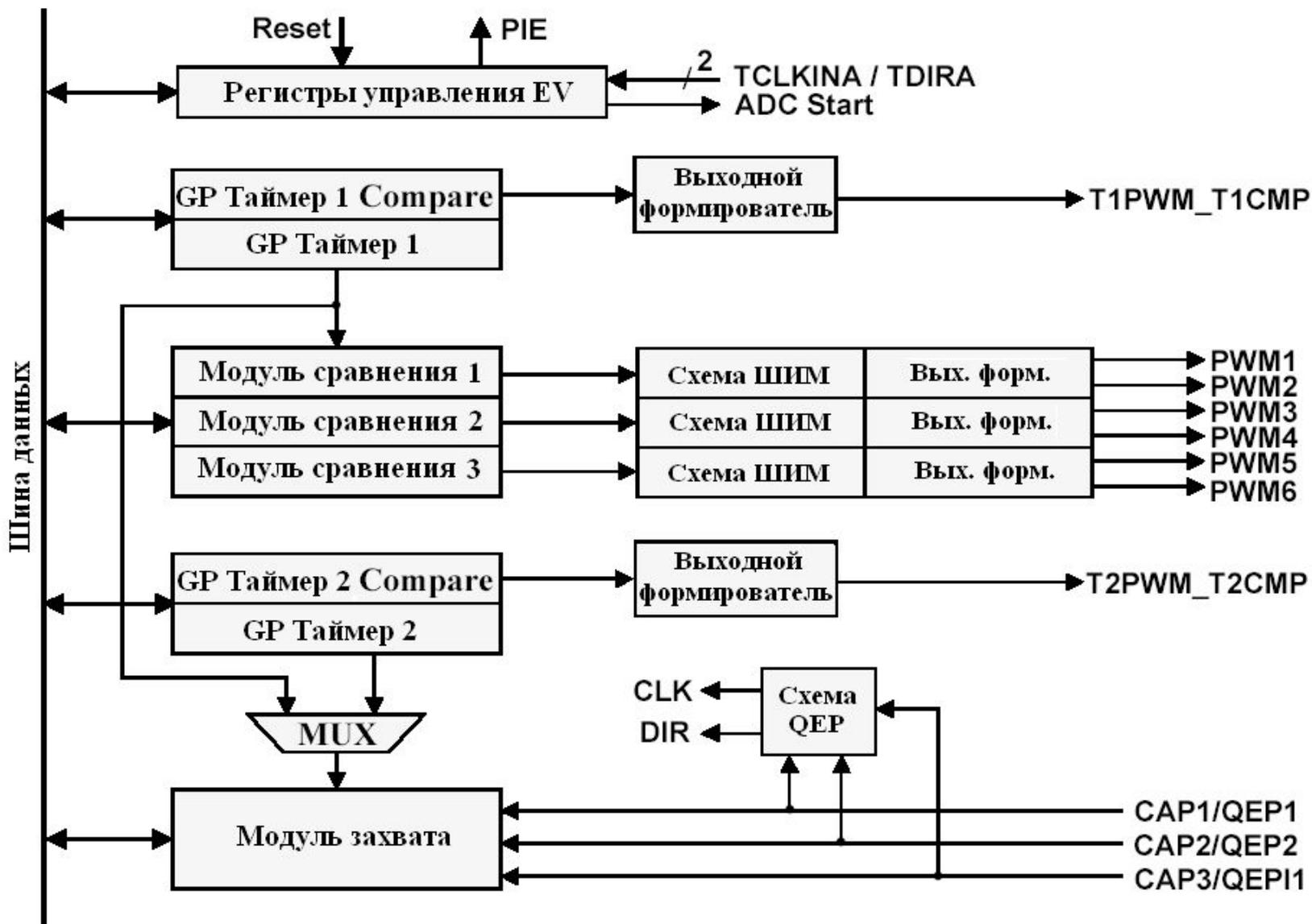
В сигнальном процессоре TMS320F2812 имеется два модуля-менеджера событий (EVA – Event Manager A и EVB – Event Manager B), которые выполняют аналогичные функции. Каждый менеджер событий включает в себя таймеры общего назначения (GP), устройства сравнения/широотно-импульсного модулятора (ШИМ), устройства захвата, схему квадратурного анализа (QEP).

Каждый менеджер событий управляется своей собственной логикой, которая может запрашивать прерывания. Менеджер событий позволяет запускать встроенный либо внешний аналого-цифровой преобразователь. Для запуска внешнего АЦП на выводах EVASOC или EVBSOC, и вырабатывается строб начала преобразования (SOC). EVA и EVB имеют идентичные регистры, расположенные по разным адресам.

Менеджеры событий DSP TMS320F2812

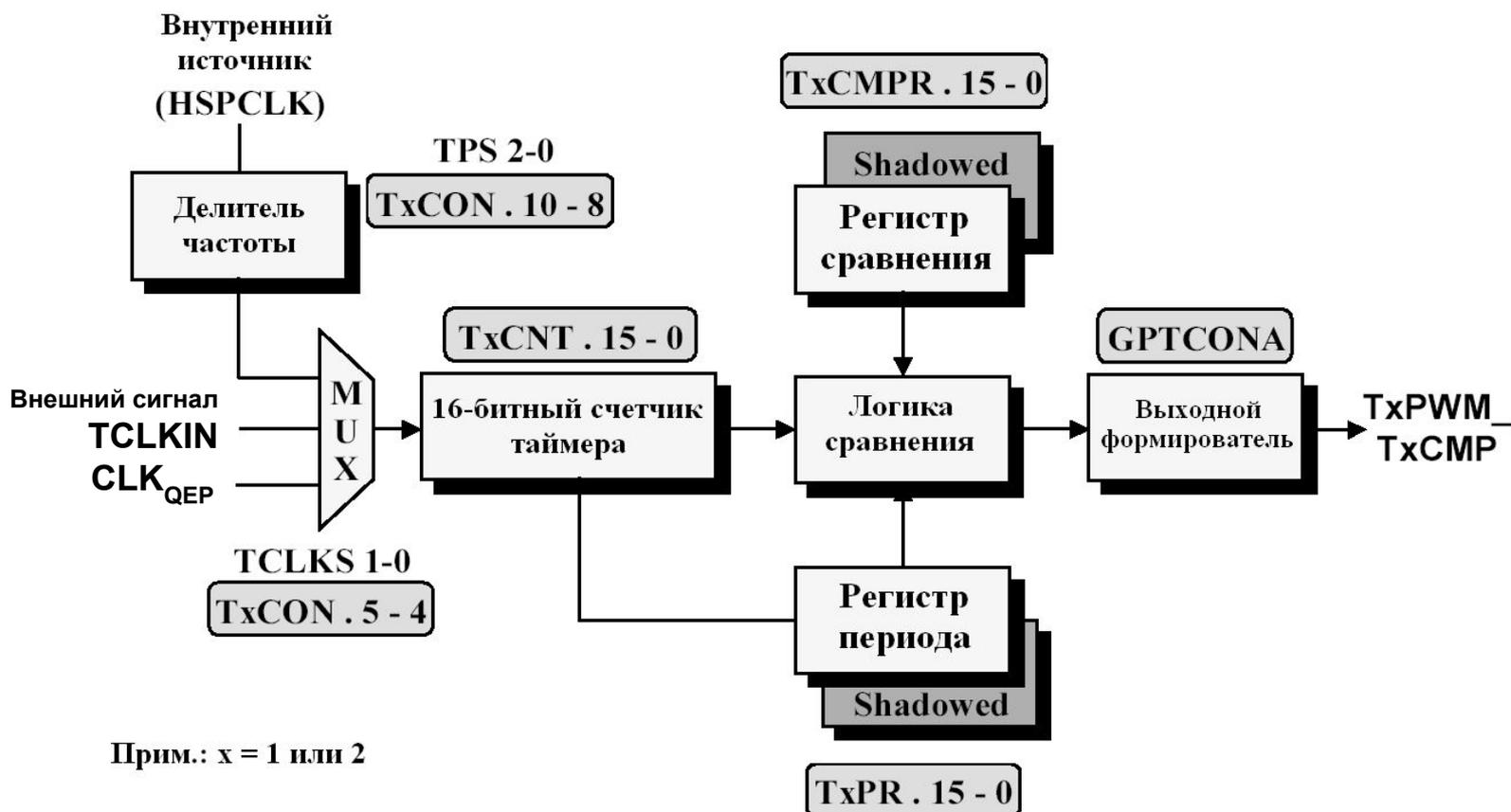


Менеджеры событий DSP TMS320F2812 (на примере EvA)



Менеджеры событий DSP TMS320F2812

В каждом модуле EVM имеется по два *GP-таймера* общего назначения (GP, General Purpose Timer). В отличие от таймеров CPU, которые имеют разрядность 32 бита, таймеры менеджера событий являются независимыми 16-разрядными устройствами, с расширенной системой ввода/вывода.



Прим.: x = 1 или 2

Менеджеры событий DSP TMS320F2812

Центральным блоком GP таймера является блок сравнения. Здесь происходит сравнение значения 16-битного счетчика (TxCNT) с двумя другими регистрами: регистром сравнения (TxCMPR) и регистром периода (TxPR). Если значения счетчика и регистра сравнения равны, то выходной формирователь устанавливает в активный уровень выходной сигнал (TxPWM). Источником тактирования счетчика может являться тактовый сигнал от высокоскоростного предделителя (HSPCLK), внешний сигнал (TCLKIN), или тактовые импульсы от схемы квадратурного анализа (CLK_{QEP}).

Особенностью DSP TMS320F2812 является наличие буферов регистров TxCMPR и TxPR, которые позволяют обновлять значения по заранее заданным событиям:

- а) достижение GP таймером-счетчиком нуля;
- б) достижение GP таймером-счетчиком значения, равного значению в регистре периода;
- в) немедленная загрузка после записи в буфер.

Менеджеры событий DSP TMS320F2812

Каждый из 4-х GP таймеров может вырабатывать прерывание на следующие события:

- а) достижение GP таймером-счетчиком нуля 0000h (TxUFINT);
- б) достижение максимального значения FFFFh (TxOFINT);
- в) достижение заданного значения сравнения (TxCINT);
- г) достижение значения, равного значению в регистре периода (TxPINT).

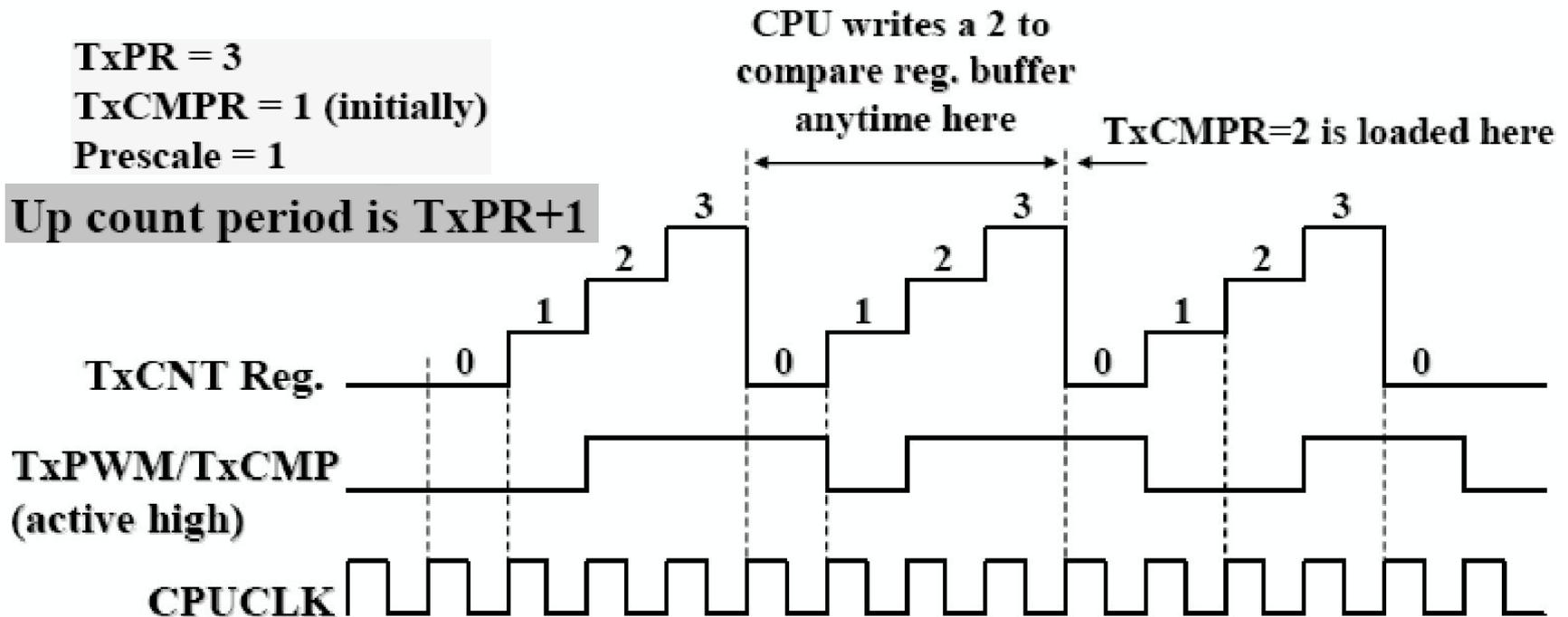
Менеджеры событий DSP TMS320F2812

Каждый GP таймер может работать в одном из 4-х режимов.

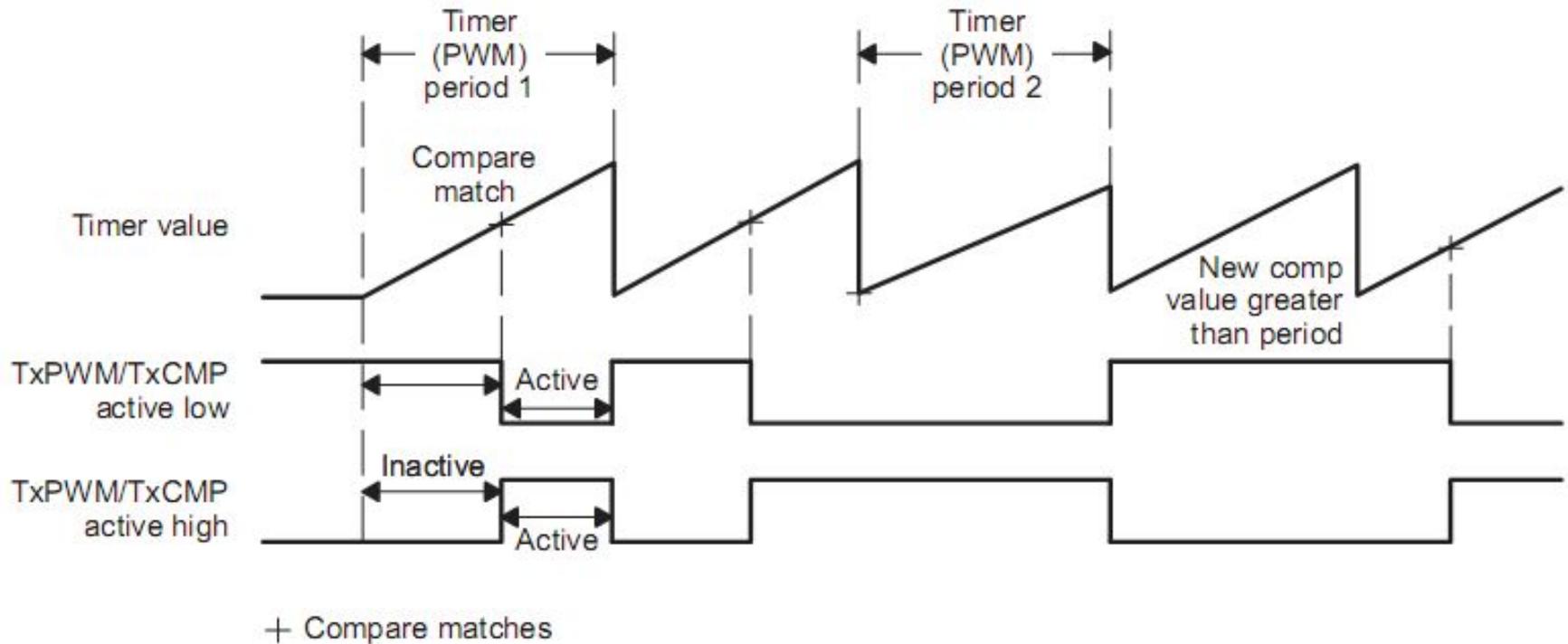
1) Режим «СТОП/Хранение». В этом режиме GP таймер останавливается и удерживает текущее значение, при этом таймер-счетчик, выходы сравнения и значение предделителя остаются без изменения.

Менеджеры событий DSP TMS320F2812

2) Режим «Непрерывный счет вверх». В этом режиме значение счетчика увеличивается до тех пор, пока не достигнет значения, равного значению в регистре периода. После этого счетчик сбрасывается в ноль и начинает считать сначала. При этом вырабатывается флаг прерывания, который остается установленным в течение одного такта. Если флаг не был маскирован, то вырабатывается запрос прерывания.

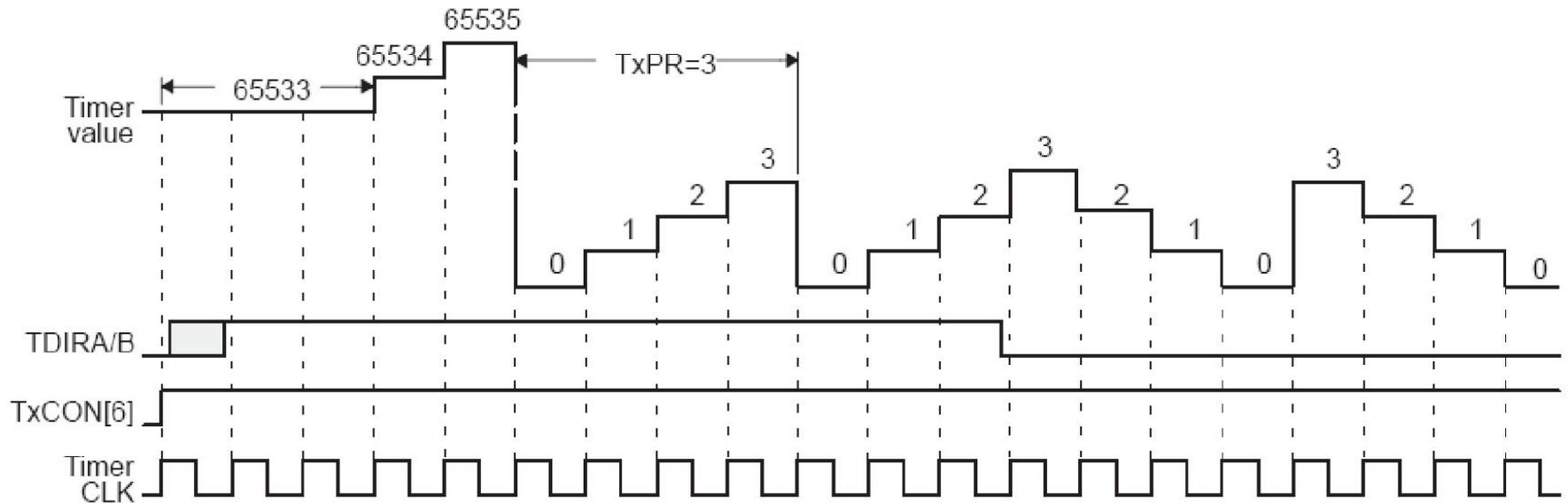


Менеджеры событий DSP TMS320F2812



Менеджеры событий DSP TMS320F2812

3) Режим «Управляемый счет вверх/вниз». Этот режим аналогичен предыдущему, за исключением того, что направление счета зависит от состояния входа TDIRA/B: вверх, если сигнал на TDIRA/B высокого уровня; вниз – низкого.



Менеджеры событий DSP TMS320F2812

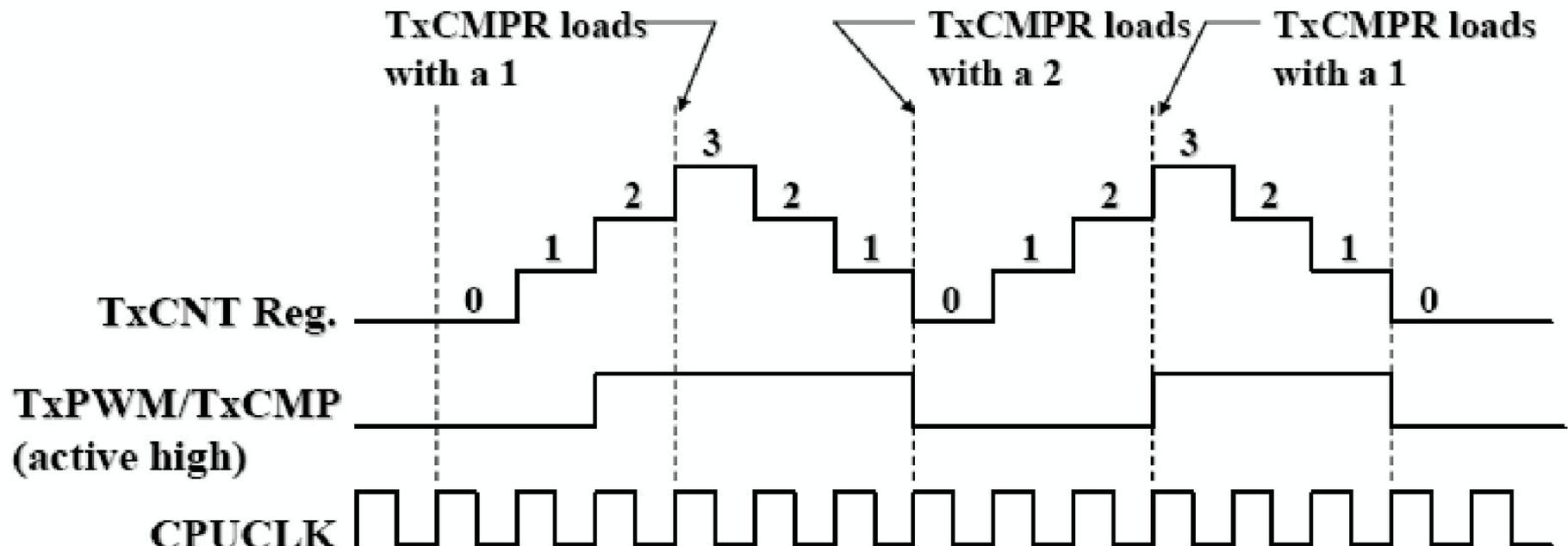
4) Режим «Непрерывный счет вверх/вниз». В отличие от предыдущего режима, направление счета изменяется при достижении нуля или значения в регистре периода. Продолжительность периода в этом режиме равна $2 \cdot (TxPR)$.

$TxPR = 3$

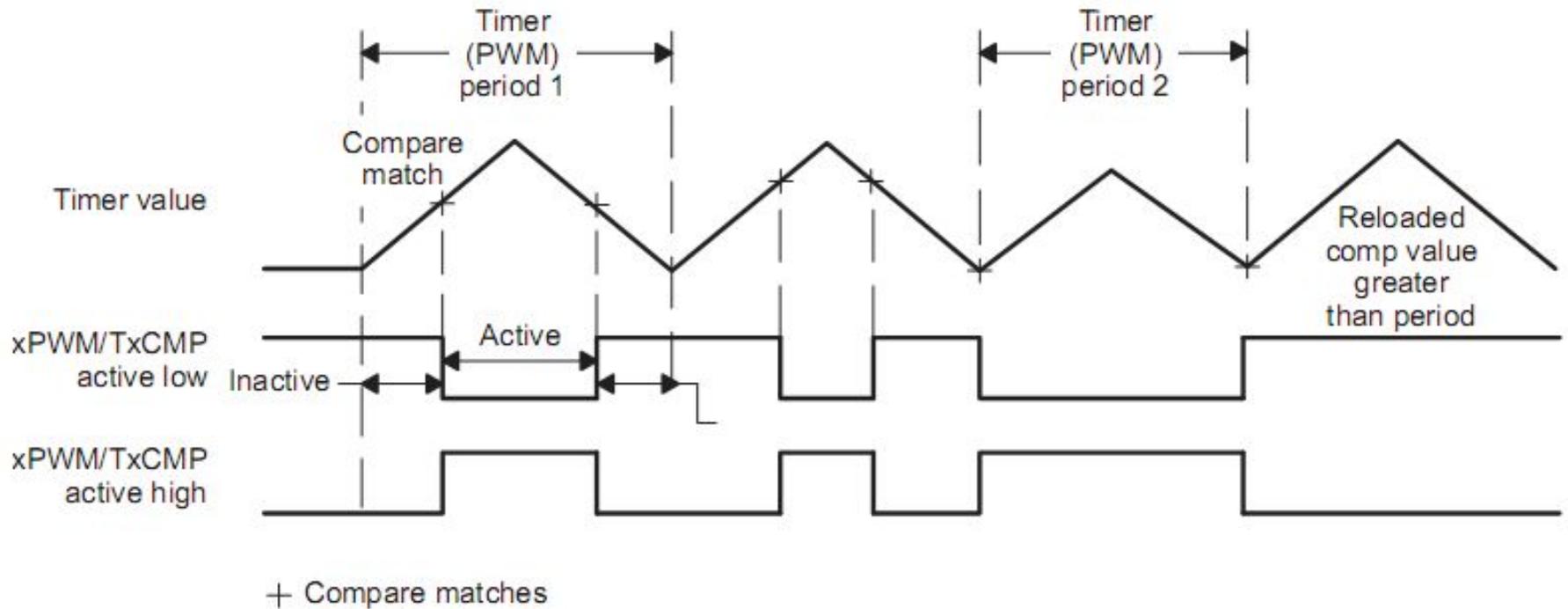
$TxCMPR = 1$ (initially)

Prescale = 1

Up/down count period is $2 \cdot TxPR$

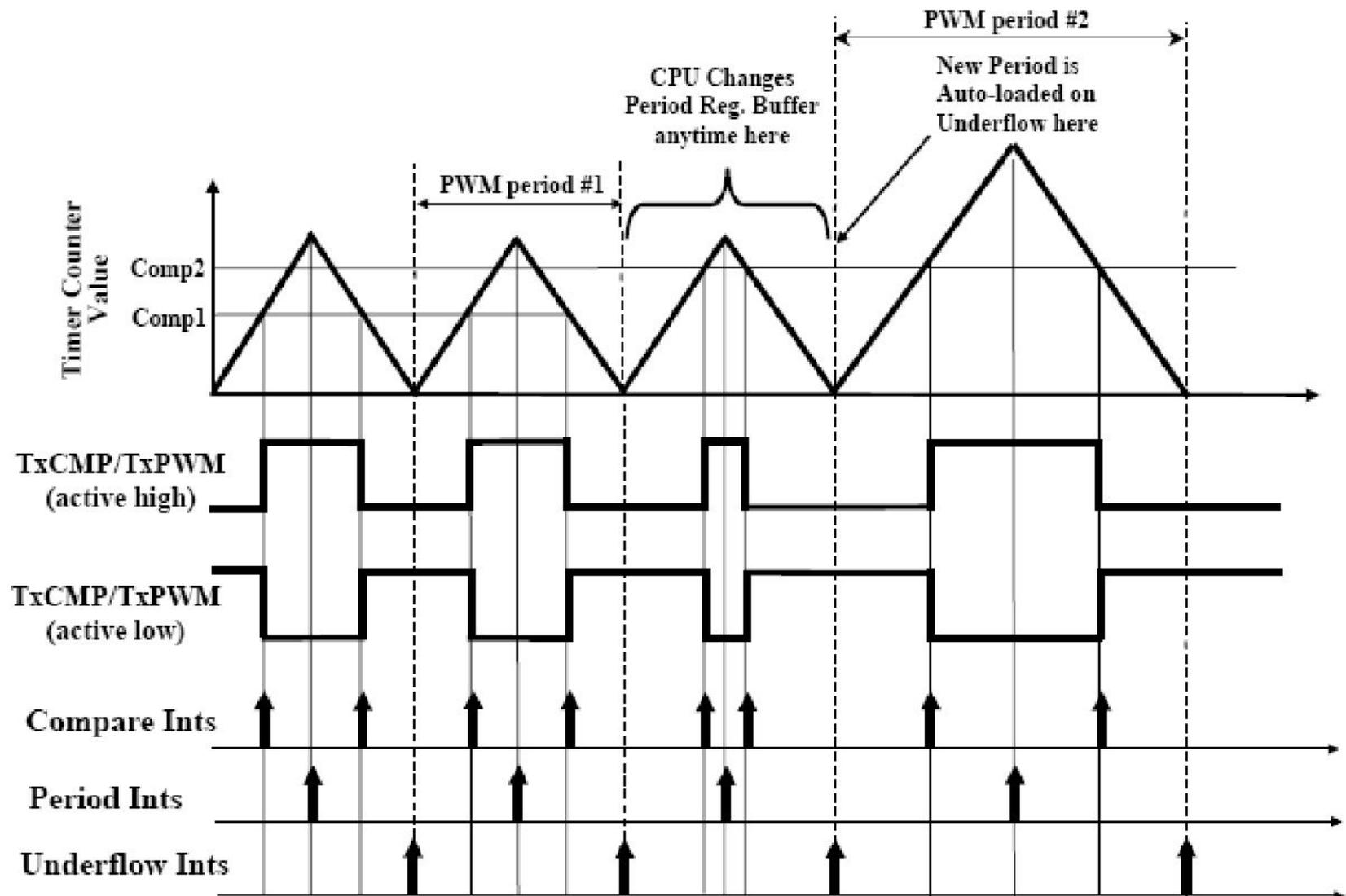


Менеджеры событий DSP TMS320F2812



Менеджеры событий DSP TMS320F2812

Генерация прерываний от GP таймеров:



Менеджеры событий DSP TMS320F2812

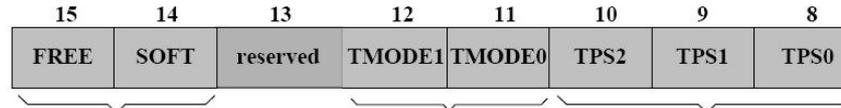
Регистры GP таймеров :

EVA	GPTCONA	0x007400	General Purpose Timer Control Register A
	T1CNT	0x007401	Timer 1 Counter Register
	T1CMPR	0x007402	Timer 1 Compare Register Buffer
	T1PR	0x007403	Timer 1 Period Register Buffer
	T1CON	0x007404	Timer 1 Control Register
	T2CNT	0x007405	Timer 2 Counter Register
	T2CMPR	0x007406	Timer 2 Compare Register Buffer
	T2PR	0x007407	Timer 2 Period Register Buffer
EVB	T2CON	0x007408	Timer 2 Control Register
	GPTCONB	0x007500	General Purpose Timer Control Register B
	T3CNT	0x007501	Timer 3 Counter Register
	T3CMPR	0x007502	Timer 3 Compare Register Buffer
	T3PR	0x007503	Timer 3 Period Register Buffer
	T3CON	0x007504	Timer 3 Control Register
	T4CNT	0x007505	Timer 4 Counter Register
	T4CMPR	0x007506	Timer 4 Compare Register Buffer
T4PR	0x007507	Timer 4 Period Register Buffer	
T4CON	0x007508	Timer 4 Control Register	
EXTCONA 0x007409 / EXTCONB 0x007509 ;Extension Control Register			

Менеджеры событий DSP TMS320F2812

Регистры управления таймерами (TxCON)

Старший байт:



Биты управления эмулятором:

- 00 Мгновенная остановка
- 01 Остановка в конце периода
- 1x Работа без остановки

Прескалер таймера:

- | | |
|----------|------------|
| 000: ÷ 1 | 100: ÷ 16 |
| 001: ÷ 2 | 101: ÷ 32 |
| 010: ÷ 4 | 110: ÷ 64 |
| 011: ÷ 8 | 111: ÷ 128 |

Режим работы:

- 00 Стоп/Хранение
- 01 Непрерывный счет вверх/вниз
- 10 Непрерывный счет вверх
- 11 Управляемый счет вверх/вниз

Младший байт:

Разрешение схемы сравнения:

- 0 Запретить
- 1 Разрешить

Запуск таймера:

- 0 Останов таймера (сброс счетчика и делителя)
- 1 Запуск таймера

Источник тактирования:

- 00 Внутренний (HSPCLK)
- 01 Внешний (TCLKIN)
- 10 Резервный
- 11 От схемы QEP

Выбор регистра сравнения:

- 0 Свой регистр сравнения
- 1 Регистр сравнения Таймера1



Запуск вместе с Таймером 1

- 0 Использовать свой бит запуска (TENABLE)
- 1 Использовать TENABLE Таймера 1

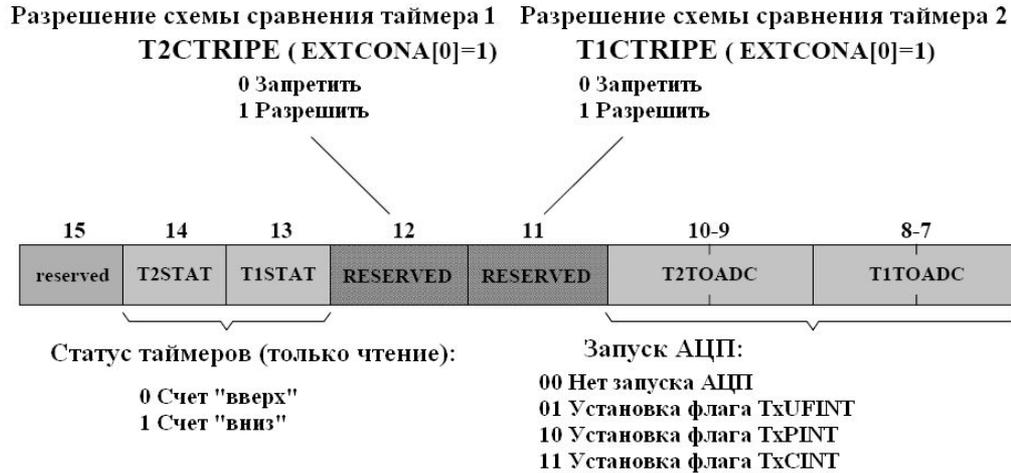
Перезагрузка регистра сравнения:

- 00 Когда счетчик равен нулю
- 01 Когда счетчик равен нулю или регистру периода
- 10 Немедленно
- 11 Резервные

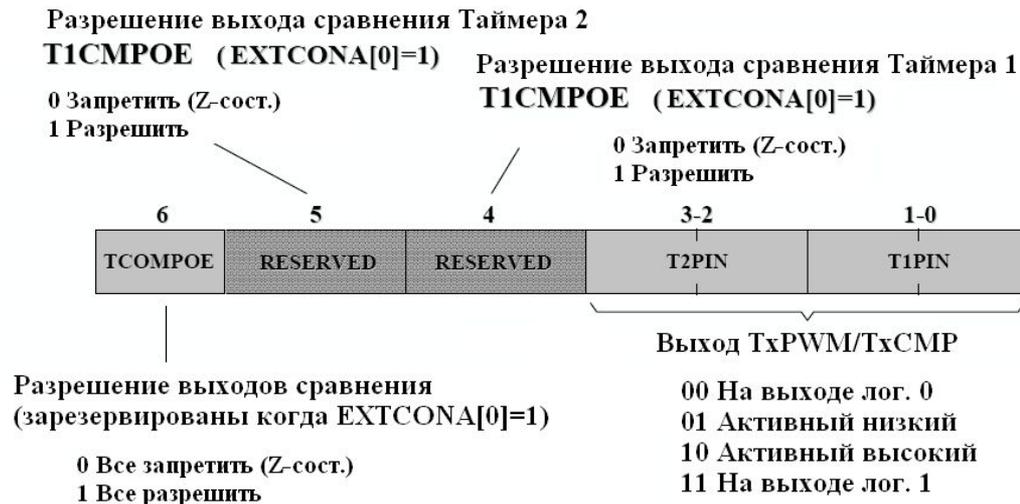
Менеджеры событий DSP TMS320F2812

Регистр управления GP таймерами менеджера событий A (GPTCONA)

Старший байт:



Младший байт:



Менеджеры событий DSP TMS320F2812

Регистр управления GP таймерами менеджера событий В (GPTCONB)

Figure 5–6. GP Timer Control Register B (GPTCONB) — Address 7500h

15	14	13	12	11	10	9	8
Reserved	T4STAT	T3STAT	T4CTRIPE	T3CTRIPE	T4TOADC		T3TOADC
R/W-0	R-1	R-1	R/W-1	R/W-1	R/W-0		R/W-0
7	6	5	4	3	2	1	0
T3TOADC	TCMPOE	T4CMPOE	T3CMPOE	T4PIN		T3PIN	
R/W-0	R/W-0	R/W-0	R/W-0	R/W-0		R/W-0	

Менеджеры событий DSP TMS320F2812

Прерывания от менеджера событий EvA конфигурируются при помощи регистров EVAIMRA, EVAIMRB и EVAIMRC.

EVAIMRA Register

@ 0x742C

15	14	13	12	11	10	9	8
-	-	-	-	-	TIOFINT	TIUFINT	TICINT
7	6	5	4	3	2	1	0
TIPINT	-	-	-	CMP3INT	CMP2INT	CMP1INT	PDPINT

Interrupt Mask Bits

0 = disable interrupt

1 = enable interrupt

Bit

Event

10:

Timer 1 Overflow

9:

Timer 1 Underflow

8:

Timer 1 Compare match

7:

Timer 1 Period match

3:

Compare Unit 3, Compare match

2:

Compare Unit 2, Compare match

1:

Compare Unit 1, Compare match

0:

Power Drive Protect input, EVA

Менеджеры событий DSP TMS320F2812

EVAIMRB Register

@ 0x742D

15	14	13	12	11	10	9	8
-	-	-	-	-	-	-	-
7	6	5	4	3	2	1	0
-	-	-	-	T2OFINT	T2UFINT	T2CINT	T2PINT

Interrupt Mask Bits	Bit	Event
0 = disable interrupt	3:	Timer 2 Overflow
1 = enable interrupt	2:	Timer 2 Underflow
	1:	Timer 2 Compare match
	0:	Timer 2 Period match

EVAIMRC Register

@ 0x742E

15	14	13	12	11	10	9	8
-	-	-	-	-	-	-	-
7	6	5	4	3	2	1	0
-	-	-	-	-	CAP3INT	CAP2INT	CAP1INT

Interrupt Mask Bits	Bit	Event
0 = disable interrupt	2:	Capture Unit 3 input
1 = enable interrupt	1:	Capture Unit 2 input
	0:	Capture Unit 1 input

Менеджеры событий DSP TMS320F2812

Аналогично, прерывания от менеджера событий EvB конфигурируются при помощи регистров EVBIMRA, EVBIMRB и EVBIMRC.

Figure 5-26. EVB Interrupt Mask Register A (EVBIMRA) — Address 752Ch

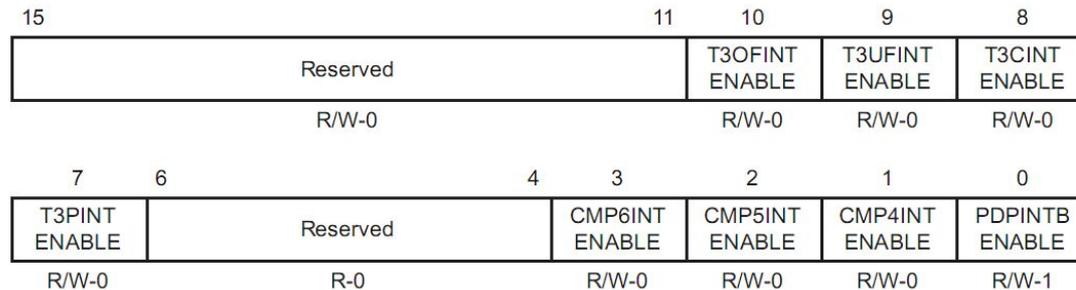


Figure 5-27. EVB Interrupt Mask Register B (EVBIMRB) — Address 752Dh

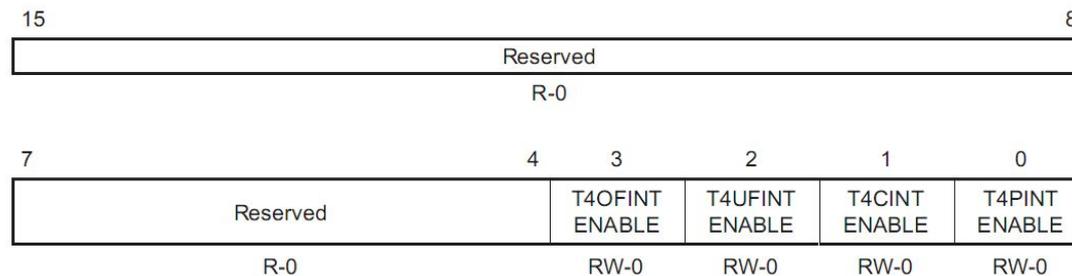
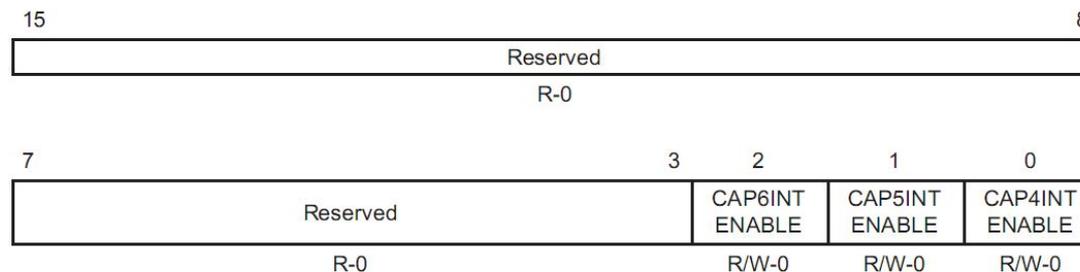


Figure 5-28. EVB Interrupt Mask Register C (EVBIMRC) — Address 752Eh



Менеджеры событий DSP TMS320F2812

Все прерывания от менеджера событий EvA индицируются в регистрах EVAIFRA, EVAIFRB и EVAIFRC.

EVAIFRx Register

EVAIFRA @0x742F	15	14	13	12	11	10	9	8
	-	-	-	-	-	TIOFINT	T1UFINT	T1CINT

Read:
0 = no event
1 = flag set

7	6	5	4	3	2	1	0
TIPINT	-	-	-	CMP3INT	CMP2INT	CMP1INT	PDPINT

EVAIFRB @0x7430	15	14	13	12	11	10	9	8
	-	-	-	-	-	-	-	-

Write:
0 = no effect
1 = reset flag

7	6	5	4	3	2	1	0
-	-	-	-	T2OFINT	T2UFINT	T2CINT	T2PINT

EVAIFRC @0x7431	15	14	13	12	11	10	9	8
	-	-	-	-	-	-	-	-

7	6	5	4	3	2	1	0
-	-	-	-	-	CAP3INT	CAP2INT	CAP1INT

Менеджеры событий DSP TMS320F2812

Аналогично, прерывания от менеджера событий EvB индицируются при помощи регистров EVBIFRA, EVBIFRB и EVBIFRC.

Figure 5-23. EVB Interrupt Flag Register A (EVBIFRA) — Address 752Fh

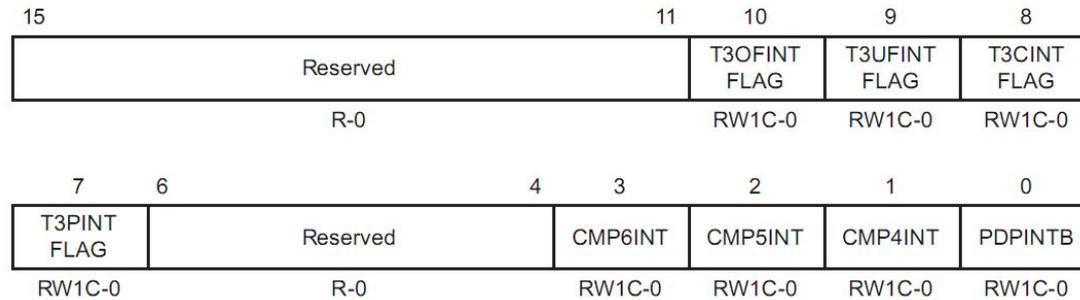


Figure 5-24. EVB Interrupt Flag Register B (EVBIFRB) — Address 7530h

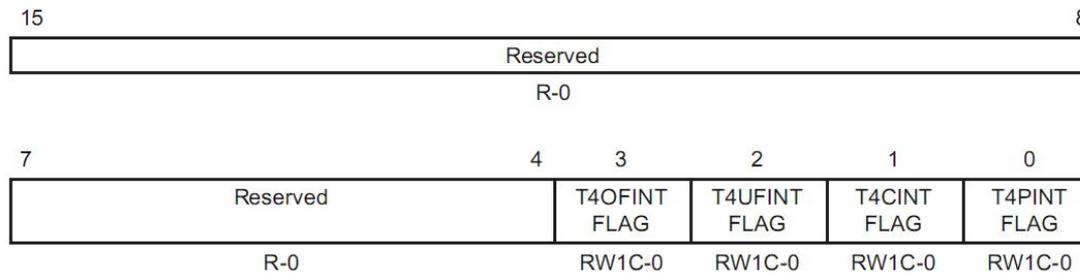
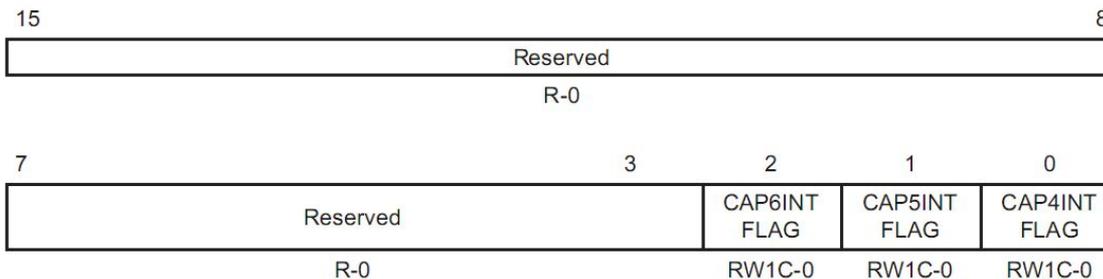
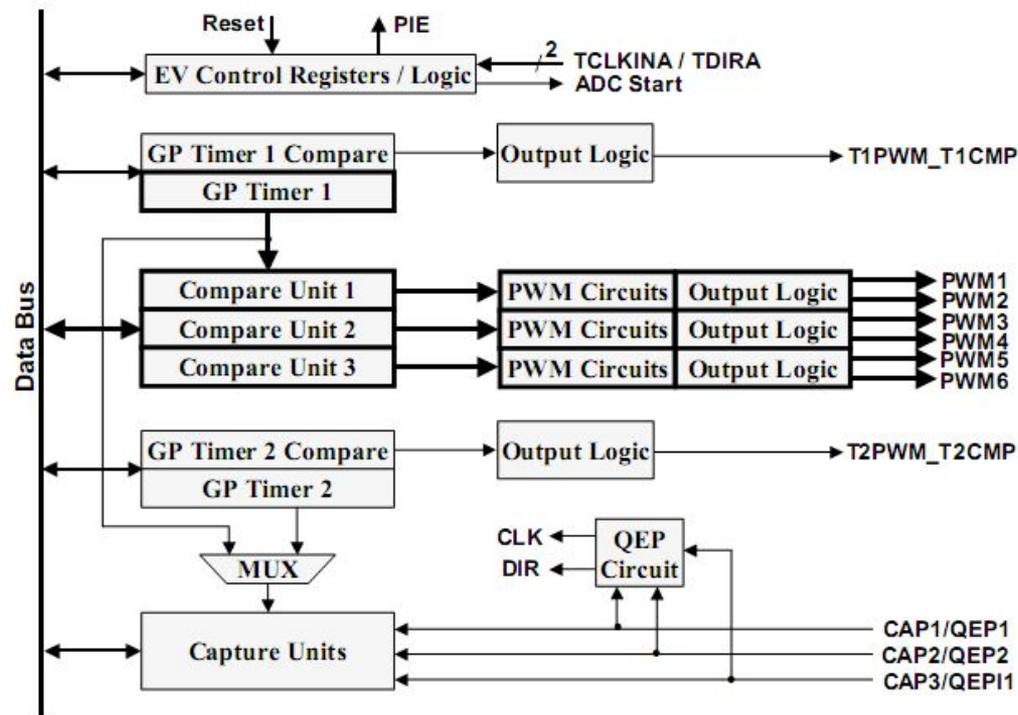


Figure 5-25. EVB Interrupt Flag Register C (EVBIFRC) — Address 7531h



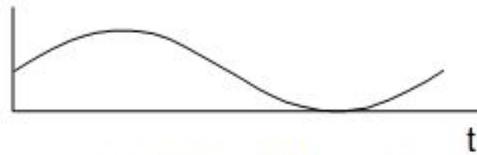
Менеджеры событий DSP TMS320F2812

В каждом EVM предусмотрено по 3 модуля сравнения (*Compare Unit*). Эти устройства используют GP-таймер 1 в качестве синхронизатора, и могут вырабатывать до 6 выходных сигналов сравнения (ШИМ-сигналов). Все 6 выходов работают независимо друг от друга. Регистры сравнения дублируются, позволяя фиксировать изменения ширины импульсов. Они позволяют снизить до минимума программную нагрузку ядра при операциях измерений длительности, периодических выборок и генерации сигналов ШИМ.

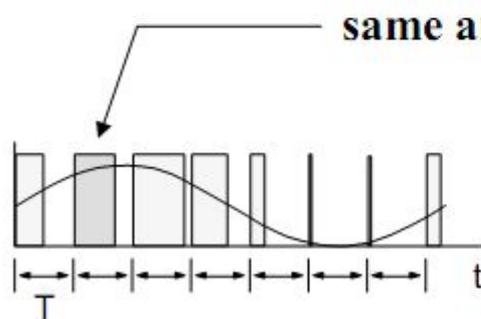


Менеджеры событий DSP TMS320F2812

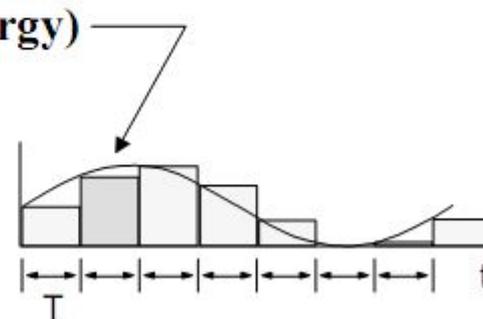
PWM Signal Representation



Original Signal



PWM representation



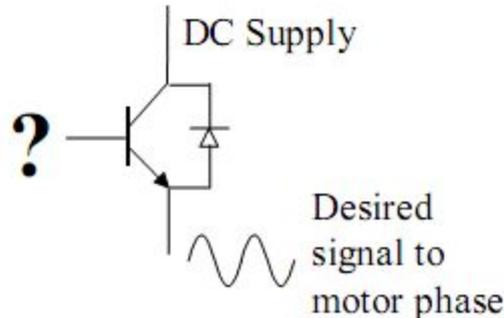
PAM representation

same areas (energy)

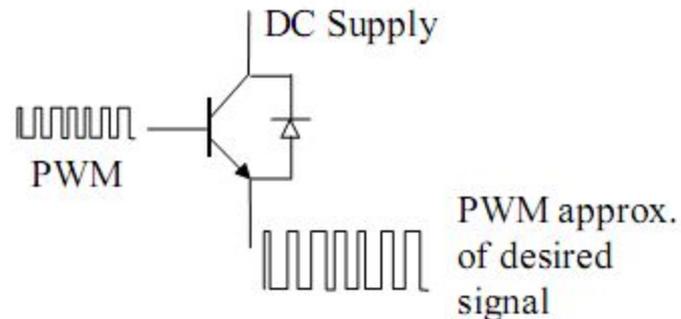
Менеджеры событий DSP TMS320F2812

Why Use PWM in Digital Motor Control?

- ◆ Desired motor phase currents or voltages are known
- ◆ Power switching devices are transistors
 - Difficult to control in proportional region
 - Easy to control in saturated region
- ◆ PWM is a digital signal \Rightarrow easy for DSP to output



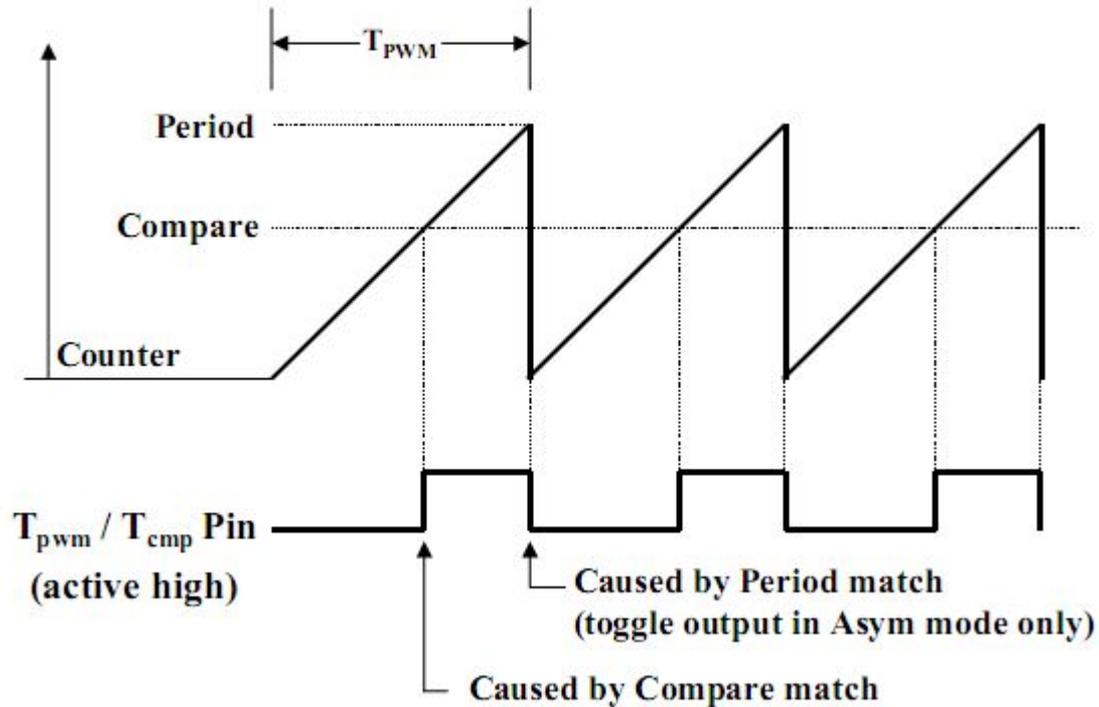
Unknown Gate Signal



Gate Signal Known with PWM

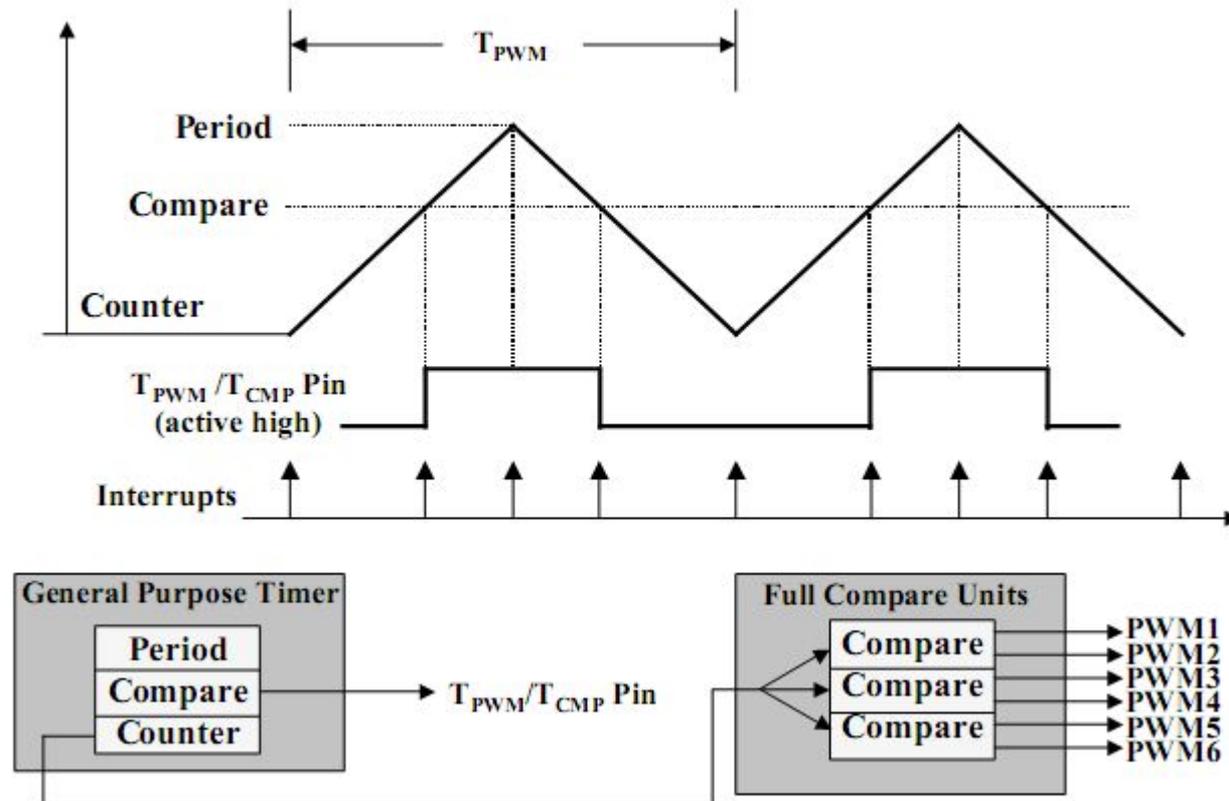
Менеджеры событий DSP TMS320F2812

Asymmetric PWM Waveform



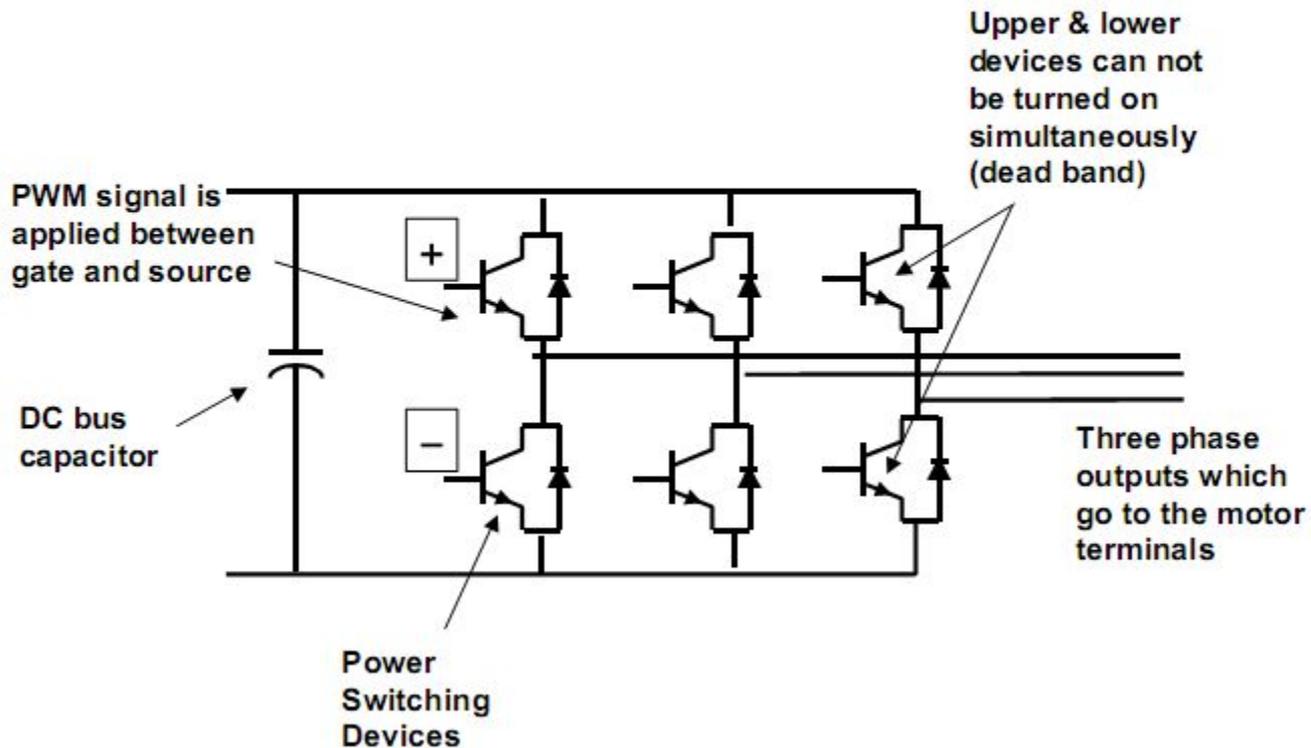
Менеджеры событий DSP TMS320F2812

Symmetric PWM Waveform



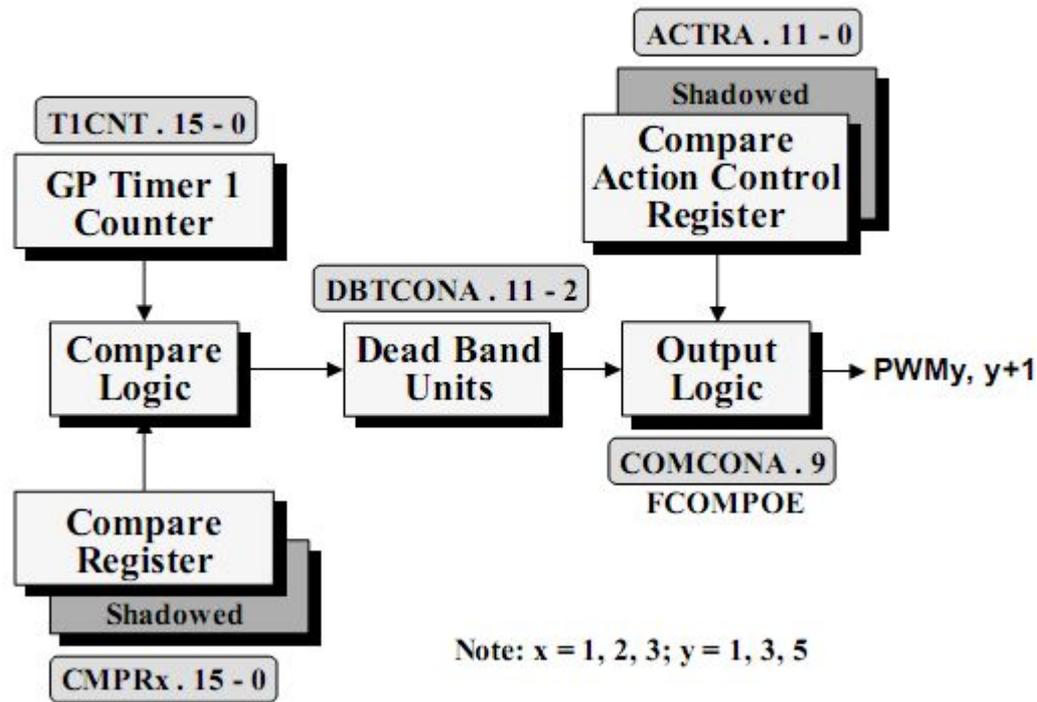
Менеджеры событий DSP TMS320F2812

Voltage source inverter components



Менеджеры событий DSP TMS320F2812

Compare Units Block Diagram (EVA)



Менеджеры событий DSP TMS320F2812

Регистры модуля сравнения:

Compare Unit Registers

	Register	Address	Description
EVA	COMCONA	0x007411	Compare Control Register A
	ACTRA	0x007413	Compare Action Control Register A
	DBTCONA	0x007415	Dead-Band Timer Control Register A
	CMPR1	0x007417	Compare Register 1
	CMPR2	0x007418	Compare Register 2
	CMPR3	0x007419	Compare Register 3
EVB	COMCONB	0x007511	Compare Control Register B
	ACTRB	0x007513	Compare Action Control Register B
	DBTCONB	0x007515	Dead-Band Timer Control Register B
	CMPR4	0x007517	Compare Register 4
	CMPR5	0x007518	Compare Register 5
	CMPR6	0x007519	Compare Register 6
			EXTCONA 0x007409 / EXTCONB 0x007509 ;Extension Control Register

Менеджеры событий DSP TMS320F2812

Устройство захвата (Capture Unit) предназначено для определения временных параметров внешних сигналов. Значение выбранного GP таймера захватывается и запоминается в 2-уровневом стеке FIFO, когда на соответствующих выводах фиксируется заданный перепад уровней. Устройство захвата состоит из 3-х цепей CAP_x (x=1, 2 или 3 для EVA; x=4, 5 или 6 для EVB).

Менеджеры событий DSP TMS320F2812

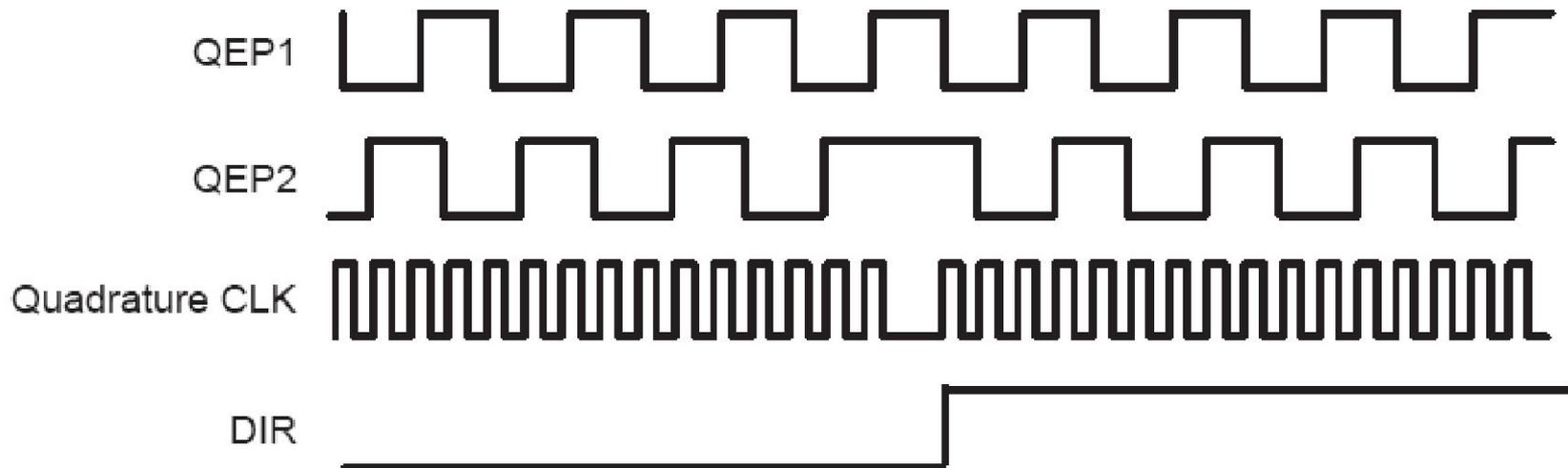
Устройство захвата обладает следующими особенностями:

- 1) имеется один 16-разрядный регистр управления захватом (CAPCONx);
- 2) имеется один 16-разрядный регистр статуса FIFO (CAPFIFOx);
- 3) в качестве тактирования можно использовать любой GP таймер;
- 4) все входы синхронизируются таймерами CPU;
- 5) пользователь сам устанавливает, по какому уровню осуществлять захват;
- 6) имеется 3 маскируемых флага прерывания.

Входы CAP 1/2 и CAP 4/5 также могут быть использованы как входы схемы квадратурного анализа.

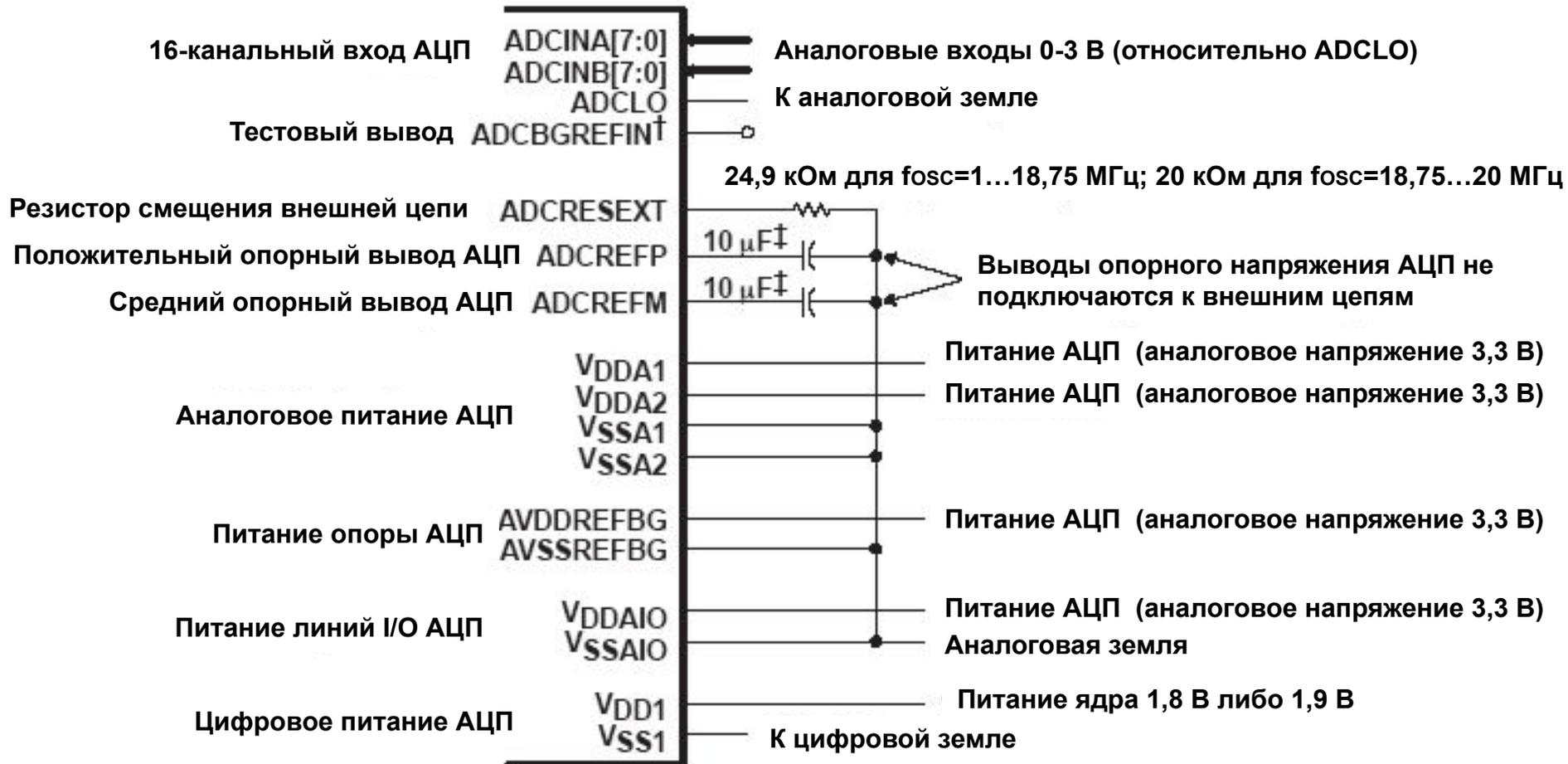
Менеджеры событий DSP TMS320F2812

Схема квадратурного анализа используется для подключения энкодера – оптического преобразователя направления и скорости вращения. Выходными сигналами энкодера являются два сигнала типа меандр, по частоте и фазовым сдвигам которых можно определить направление и скорость вращения. Схема QEP по этим сигналам формирует два сигнала: логический сигнал направления вращения (DIR) и частотный сигнал скорости вращения (CLK).



Подключение внешних цепей АЦП DSP

Режим включения АЦП с внутренним опорным напряжением:



Подключение внешних цепей АЦП DSP

Режим включения АЦП с внешним опорным напряжением:

