



## Тема 2:

# 8-разрядные микроконтроллеры серии AVR Архитектура. Принцип работы. Аппаратные особенности

к.т.н., доцент каф.501  
Мазуренко А.В.

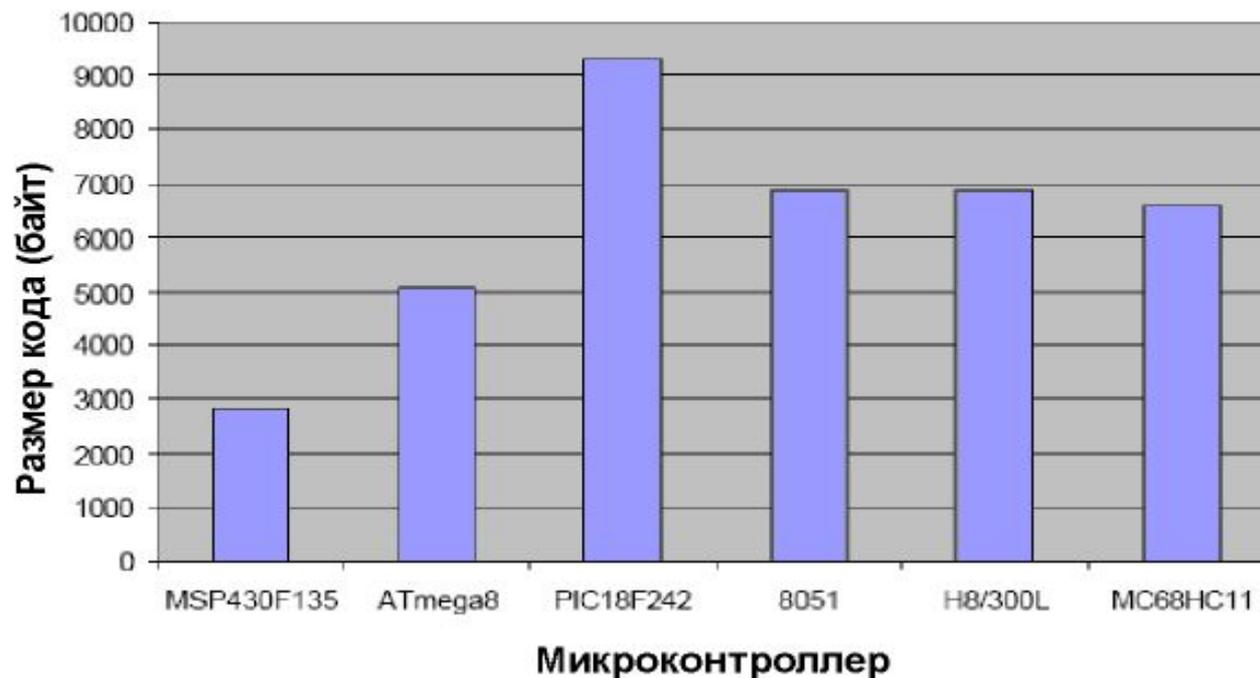


Рис. 1. Диаграмма сравнения размеров программ решения одной и той же задачи для разных МК

Таблица 1. - Коэффициенты деления частоты генератора тактовых импульсов при формировании машинного цикла выполнения команды

Серия МК	Коэффициент деления
AVR	1
H8	2
PIC	4
MC68HC	4
i8051	12

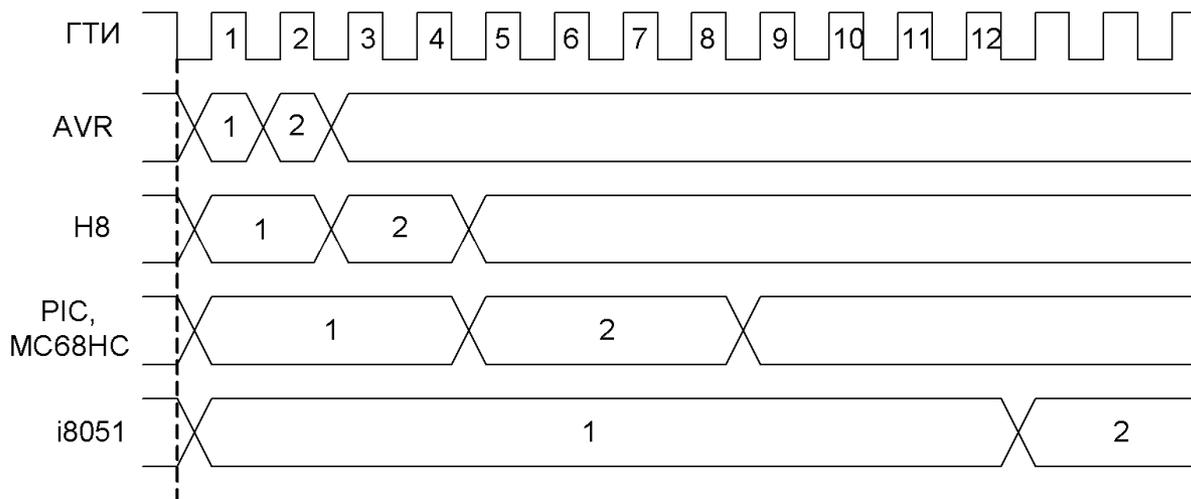


Рис. 2. Формирования машинного цикла выполнения команды для различных МК

## Основные технические характеристики:

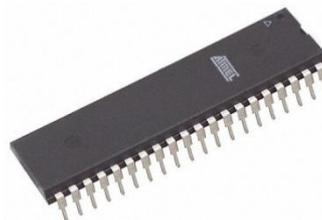
- разрядность машинного слова – 8 бит;
- быстродействие – до 32 MIPS (F<sub>такт</sub> – до 32 МГц);
- информационная емкость ПЗУ программ – до 384 кБ, ПЗУ данных – до 4 кБ;
- информационная емкость ОЗУ – до 32кБ;
- количество линий ввода\вывода общего назначения – до 50;
- энергопотребление (потребляемая мощность) – ~ 3,5...5 мВт/МГц;
- напряжение питания – от 1,8 В до 6 В.

## Отличительные особенности:

- Flash-память программ (ПЗУП) допускает до 10 000 циклов перезаписи программ.
- ПЗУ данных (EEPROM) гарантирует до 100 000 циклов стирания/записи данных.
- Нагрузочная способность каждого из выводов МК - до 20 мА.
- МК коммерческого исполнения работают при температурах 0°С ... +70°С, промышленного - - 40°С ... +85°С.

## МК серии AVR:

- XМega AVR (префикс ATXmegaXXX);
- Mega AVR (префикс ATmegaXX);
- Tiny AVR (префикс ATtinyXX)



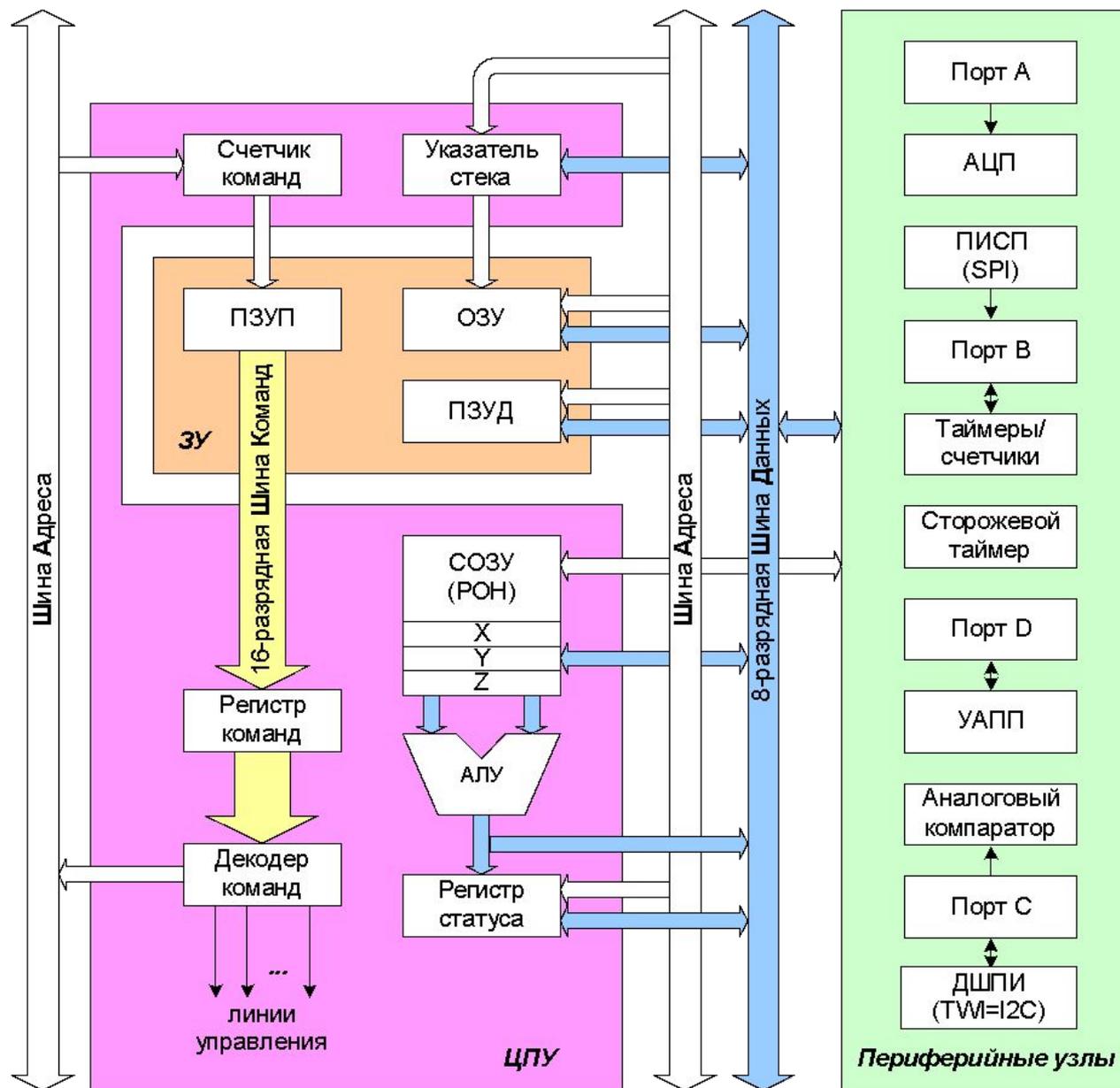
**Технические характеристики:**

- 130 команд;
- максимальное быстродействие примерно 16 MIPS (при тактовой частоте 16 МГц);
- информационная емкость ПЗУП – 16 кБ;
- информационная емкость ПЗУД – 512 Б;
- информационная емкость ОЗУ – 1 кБ;
- до 32 линий ввода\вывода общего назначения;
- рабочие напряжения:  
2,7 В ... 5,5 В (ATmega16L);  
4,5 В ... 5,5 В (ATmega16);
- рабочая частота:  
до 8 МГц (ATmega16L);  
до 16 МГц (ATmega16).

**Отличительные особенности:**

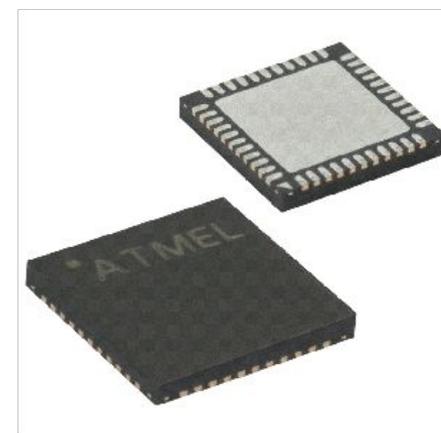
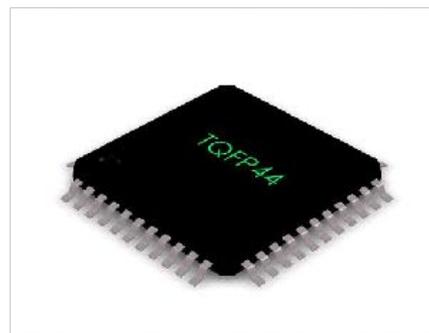
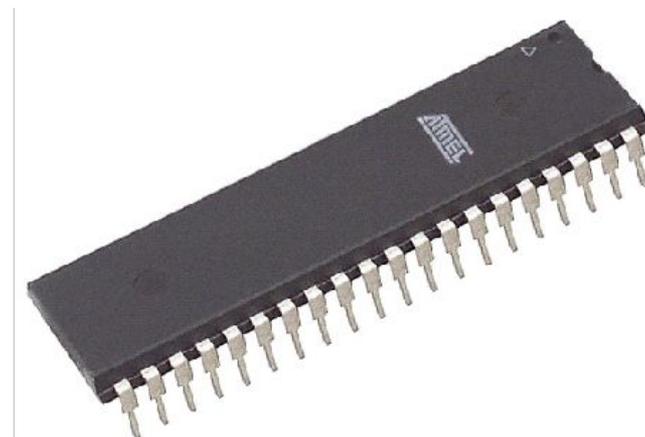
- встроенный 2-тактный перемножитель;
- большое количество периферийных блоков: 3 таймера\счетчика, АЦП, аналоговый компаратор, универсальный асинхронный приемо-передатчик, 2 последовательных интерфейса связи с периферией,
  - интерфейс отладки JTAG;
  - 6 режимов пониженного энергопотребления.

АЛУ – арифметико-логическое устройство;  
 АЦП – аналогово-цифровой преобразователь;  
 ДШПИ – двухшинный последовательный интерфейс;  
 ЗУ – запоминающие устройства;  
 ОЗУ – оперативное запоминающее устройство;  
 СОЗУ (РОН) – сверхоперативное запоминающее устройство (регистры общего назначения = регистровый файл);  
 ПЗУП – постоянное запоминающее устройство программ;  
 ПЗУД – постоянное запоминающее устройство данных (ЭСППЗУ – электрически стираемое перепрограммируемое постоянное запоминающее устройство);  
 ПИСП – последовательный интерфейс связи с периферией;  
 УАПП – универсальный асинхронный приемо-передатчик;  
 ЦПУ – центральное процессорное устройство.



**PDIP**

(XCK/T0) PB0	1	40	PA0 (ADC0)
(T1) PB1	2	39	PA1 (ADC1)
(INT2/AIN0) PB2	3	38	PA2 (ADC2)
(OC0/AIN1) PB3	4	37	PA3 (ADC3)
(SS) PB4	5	36	PA4 (ADC4)
(MOSI) PB5	6	35	PA5 (ADC5)
(MISO) PB6	7	34	PA6 (ADC6)
(SCK) PB7	8	33	PA7 (ADC7)
RESET	9	32	AREF
VCC	10	31	AGND
GND	11	30	AVCC
XTAL2	12	29	PC7 (TOSC2)
XTAL1	13	28	PC6 (TOSC1)
(RXD) PD0	14	27	PC5 (TDI)
(TXD) PD1	15	26	PC4 (TDO)
(INT0) PD2	16	25	PC3 (TMS)
(INT1) PD3	17	24	PC2 (TCK)
(OC1B) PD4	18	23	PC1 (SDA)
(OC1A) PD5	19	22	PC0 (SCL)
(ICP) PD6	20	21	PD7 (OC2)



a)

б)

г)

Рис.4. Назначение выводов (а) и корпуса МК ATmega16:

- (б) – PDIP-40 (Plastic Dual Inline Package);
- (в) – TQFP-44 (Thin profile plastic Quad Flat Package);
- (г) – MLF-44 (Micro Lead Frame Package)

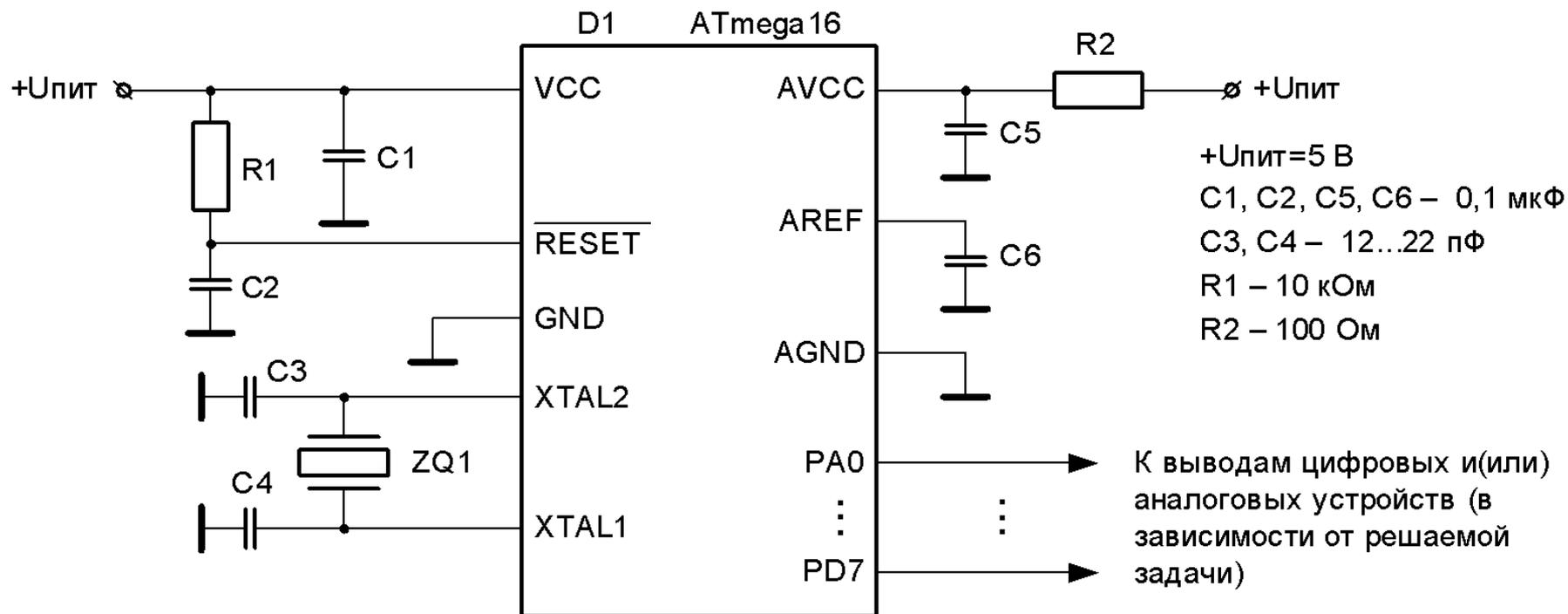


Рис.5. Типовая схема включения МК ATmega16

ПЗУП (Flash) - 8К x 16

ПЗУД (ЭСППЗУ=EEPROM) – 0.5К x 8

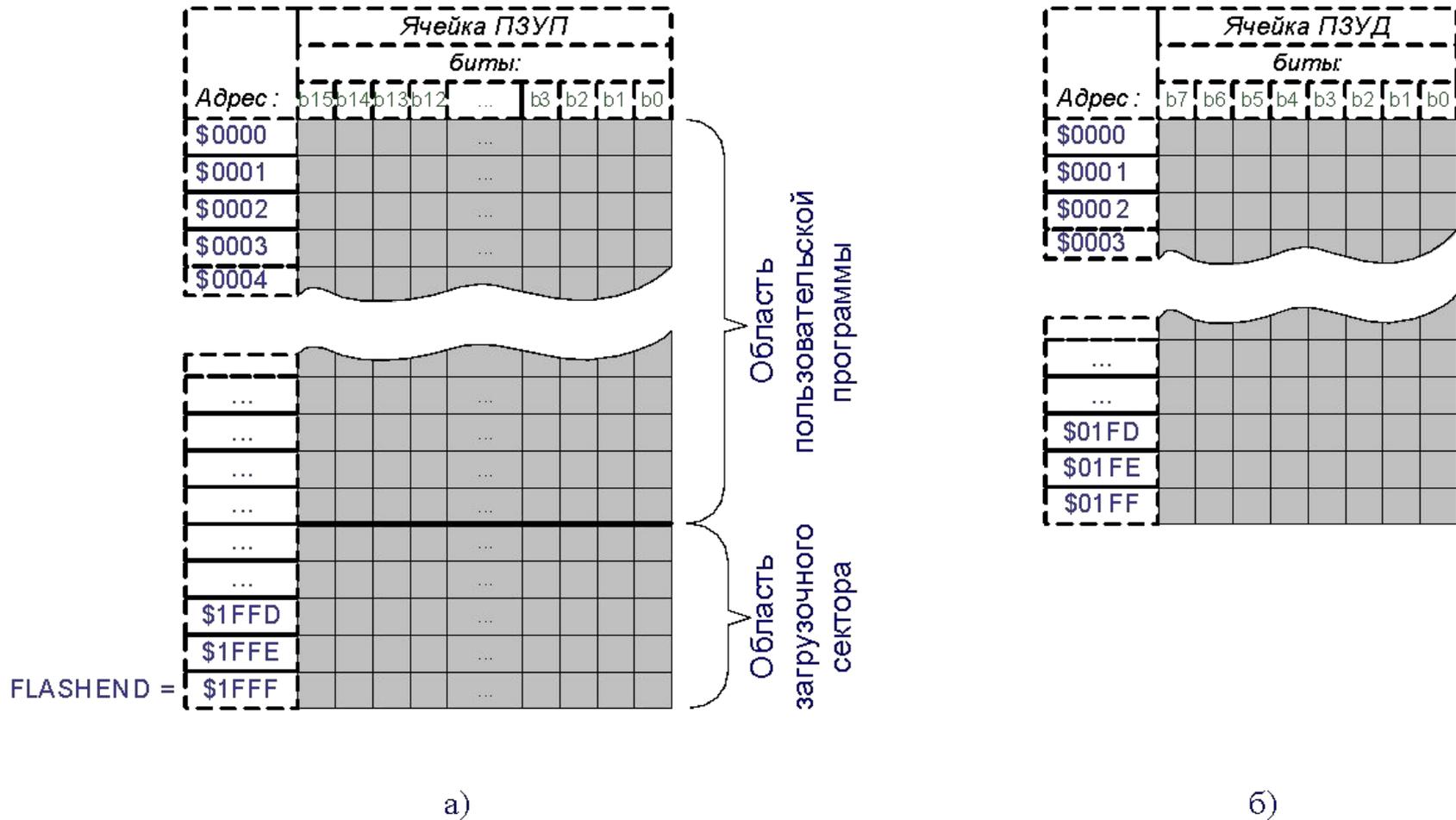


Рис.6. Распределение адресных пространств ПЗУ программ (а) и ПЗУ данных (б) МК ATmega16

## ОЗУП (RAM) - 1Кх 8

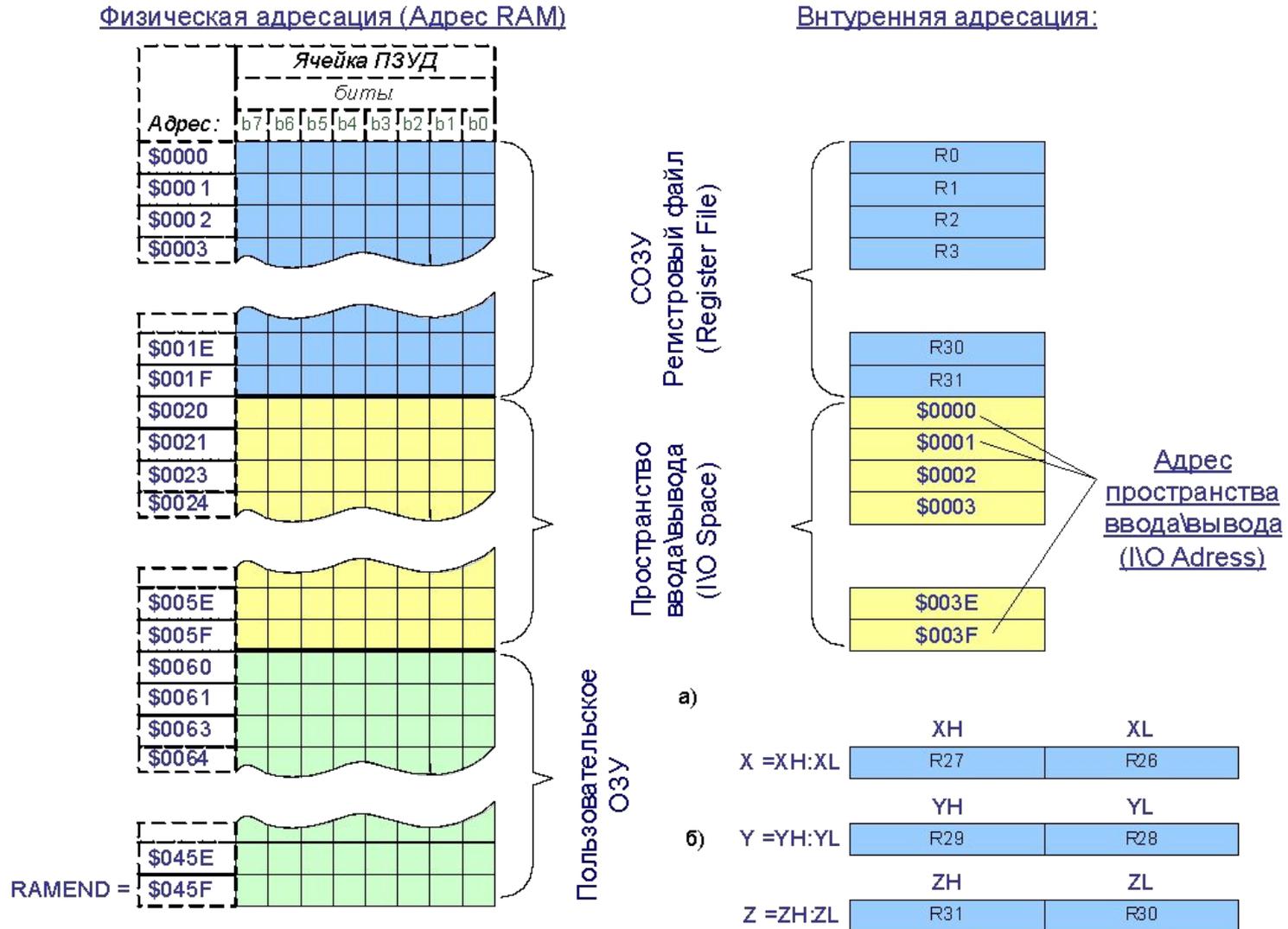
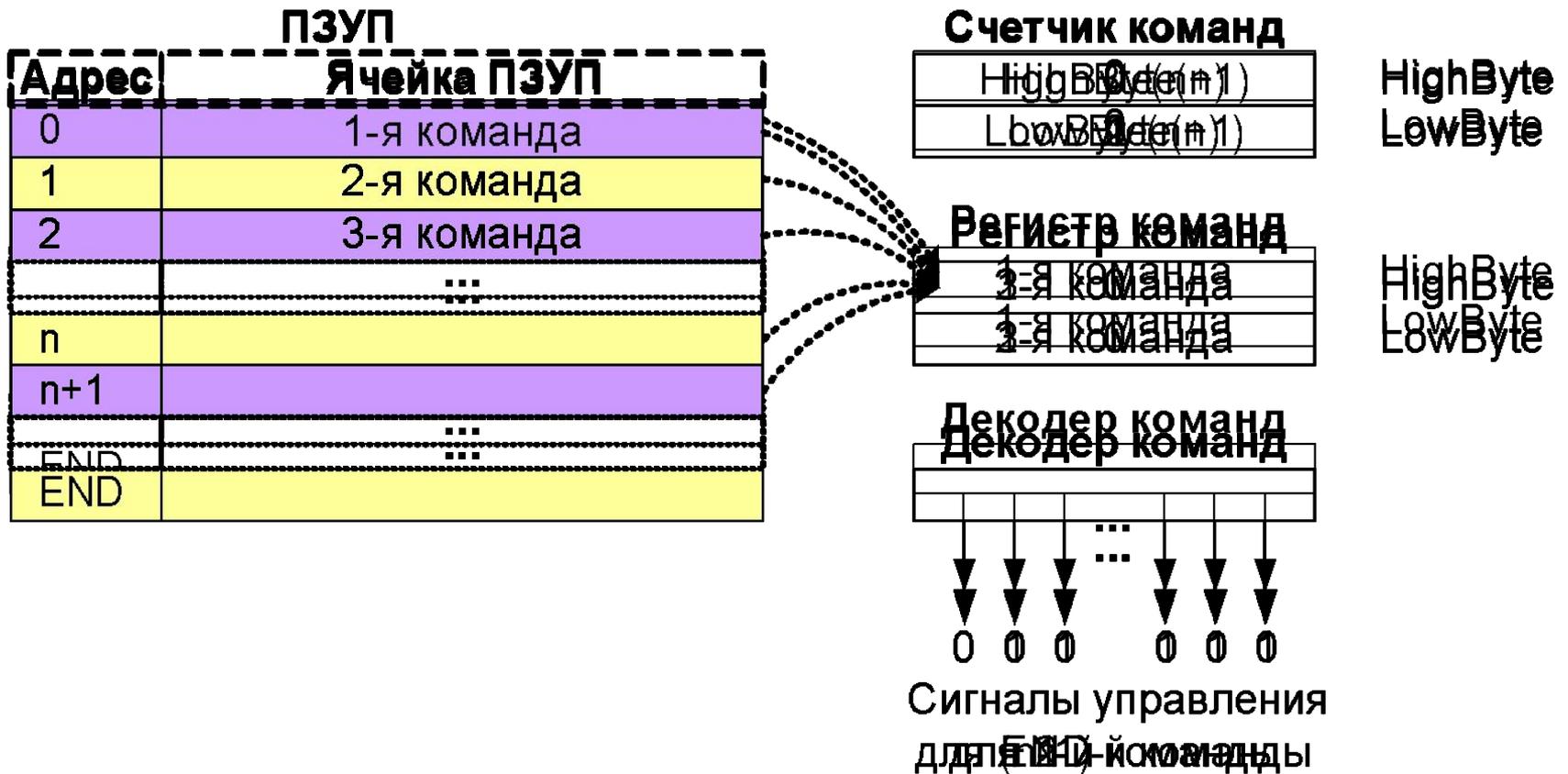


Рис.7. Распределение адресного пространства ОЗУ микроконтроллера ATМega16 (а) и регистры косвенной адресации данных X, Y и Z (б)



- выборка команды
- выполнение команды

Адрес I/O (адрес RAM)	Обозначение	Функция
\$3F (\$5F)	SREG	Регистр статуса (Status Register)
\$3E (\$5E)	SPH	Верхний байт указателя стека (Stack Pointer High)
\$3D (\$5D)	SPL	Нижний байт указателя стека (Stack Pointer Low)
\$3C (\$5C)	OCR0	Регистр совпадения выхода таймера/счетчика 0 (Timer/Counter0 Output Compare Register)
\$3B \$5B)	GICR	Регистр управления внешними прерываниями
\$3A (\$5A)	GIFR	Регистр флагов внешних прерываний
\$39 (\$59)	TIMSK	Регистр масок прерываний по таймерам/счетчикам (Timer/Interrupt MaSK register)
\$38 (\$58)	TIFR	Регистр флагов прерываний по таймерам/счетчикам (Timer/Interrupt Flag Register)
\$36 (\$56)	TWCR	Регистр управления 2-х шинным интерфейсом
\$35 (\$55)	MCUCR	Регистр управления MCU (MCU General Control Register)
\$34 (\$54)	MCUSR	Регистр статуса MCU (MCU Status Register)
\$33 (\$53)	TCCR0	Регистр управления таймером/счетчиком 0 (Timer/Counter0 Control Register)
\$32 (\$52)	TCNT0	Таймер/счетчик0 (Timer/Counter0 (8-bit))
\$31 (\$51)	OSCCAL	Регистр настройки частоты тактового генератора (Oscillator Calibration Register)
\$30 (\$50)	SFIOR	Регистр управления специальными функциями ввода\вывода
\$2F (\$4F)	TCCR1A	Управляющий регистр А таймера/счетчика 1 (Timer/Counter1 Control Register A)
\$2E (\$4E)	TCCR1B	Управляющий регистр В таймера/счетчика 1 (Timer/Counter1 Control Register A)
\$2D (\$4D)	TCNT1H	Старший байт таймера/счетчика 1 (Timer/Counter1 High Byte)
\$2C (\$4C)	TCNT1L	Младший байт таймера/счетчика 1 (Timer/Counter1 Low Byte)
\$2B (\$4B)	OCR1AH	Старший байт регистра А совпадения выхода таймера/счетчика 1 (Timer/Counter1 Output Compare Register A High Byte)
\$2A (\$4A)	OCR1AL	Младший байт регистра А совпадения выхода таймера/ счетчика 1 (Timer/Counter1 Output Compare Register A Low Byte)
\$29 (\$49)	OCR1BH	Старший байт регистра В совпадения выхода таймера/счетчика 1 (Timer/Counter1 Output Compare Register B High Byte)

Адрес I/O (адрес RAM)	Обозначение	Функция
\$28 (\$48)	OCR1BL	Младший байт регистра В совпадения выхода таймера/счетчика 1 (Timer/Counter1 Output Compare Register B Low Byte)
\$27 (\$47)	ICR1H	Старший байт регистра захвата таймера/счетчика 1 (Timer/Counter1 Input Capture Register High Byte)
\$26 (\$46)	ICR1L	Младший байт регистра захвата таймера/счетчика 1 (Timer/Counter1 Input Capture Register Low Byte)
\$25 (\$45)	TCCR2	Регистр управления таймером/счетчиком 2 (Timer/Counter2 Control Register)
\$24 (\$44)	TCNT2	Таймер/счетчик 2 (Timer/Counter2 (8-bit))
\$23 (\$43)	OCR2	Регистр совпадения выхода таймера/счетчика 2 (Timer/Counter2 Output Compare Register)
\$22 (\$42)	ASSR	Регистр статуса асинхронного режима (Asynchronous Mode Status Register)
\$21 (\$41)	WDTCR	Регистр управления сторожевым таймером (Watchdog Timer Control Register)
\$20 (\$40)	UBRRH	Регистр управления скоростью UART (UART Baud Rate Register) старший байт
\$1F (\$3F)	EEARH	Старший байт регистра адреса EEPROM (EEPROM Address Register High)
\$1E (\$3E)	EEARL	Младший байт регистра адреса EEPROM (EEPROM Address Register Low)
\$1D (\$3D)	EEDR	Регистр данных EEPROM (EEPROM Data Register)
\$1C (\$3C)	EECR	Регистр управления EEPROM (EEPROM Control Register)
\$1B (\$3B)	PORTA	Регистр данных порта A (Data Register, Port A)
\$1A (\$3A)	DDRA	Регистр направления данных порта A (Data Direction Register, Port A)
\$19 (\$39)	PINA	Выводы входов порта A (Input Pins, Port A)
\$18 (\$38)	PORTB	Регистр данных порта B (Data Register, Port B)
\$17 (\$37)	DDRB	Регистр направления данных порта B (Data Direction Register, Port B)
\$16 (\$36)	PINB	Выводы входов порта B (Input Pins, Port B)
\$15 (\$35)	PORTC	Регистр данных порта C (Data Register, Port C)
\$14 (\$34)	DDRC	Регистр направления данных порта C (Data Direction Register, Port C)
\$13 (\$33)	PINC	Выводы входов порта C (Input Pins, Port C)
\$12 (\$32)	PORTD	Регистр данных порта D (Data Register, Port D)
\$11 (\$31)	DDRD	Регистр направления данных порта D (Data Direction Register, Port D)
\$10 (\$30)	PIND	Выводы входов порта D (Input Pins, Port D)

Адрес I/O (адрес RAM)	Обозначение	Функция
\$0F (\$2F)	SPDR	Регистр данных SPI I/O (SPI I/O Data Register)
\$0E (\$2E)	SPSR	Регистр статуса SPI (SPI Status Register)
\$0D (\$2D)	SPCR	Регистр управления SPI (SPI Control Register)
\$0C (\$2C)	UDR	Регистр данных UART I/O (UART I/O Data Register)
\$0B (\$2B)	UCSRA	Регистр А управления и статуса UART (UART Status Register)
\$0A (\$2A)	UCSRB	Регистр В управления и статуса UART (UART Control Register)
\$09 (\$29)	UBRRL	Регистр управления скоростью UART (UART Baud Rate Register) младший байт
\$08 (\$28)	ACSR	Регистр статуса и управления аналогового компаратора (Analog Comparator Control and Status Register)
\$07 (\$27)	ADMUX	Регистр выбора мультиплектора ADC (ADC Multi plexer Select Register)
\$06 (\$26)	ADCSRA	Регистр статуса и управления ADC (ADC Control and Status Register)
\$05 (\$25)	ADCH	Старший байт регистра данных ADC (ADC Data Register High)
\$04 (\$24)	ADCL	Младший байт регистра данных ADC (ADC Data Register Low)

## Регистр статуса

Биты	7	6	5	4	3	2	1	0
\$3F (\$5F) <b>SREG</b>	<b>I</b>	<b>T</b>	<b>H</b>	<b>S</b>	<b>V</b>	<b>N</b>	<b>Z</b>	<b>C</b>
Чтение\Запись	R\W							
Начальное состояние	0	0	0	0	0	0	0	0

- **Bit 7 - I: Global Interrupt Enable** – Бит глобального разрешение прерываний
- **Bit 6 - T: Bit Copy Storage** – Бит хранения пользовательского флага\*
- **Bit 5 - H: Half Carry Flag** – Флаг полупереноса
- **Bit 4 - S: Sign Bit,  $S = N \oplus V$**  – Бит знака
- **Bit 3 - V: Two's Complement Overflow Flag** – Флаг переполнения дополнительного кода
- **Bit 2 - N: Negative Flag** – Флаг отрицательного значения
- **Bit 1 - Z: Zero Flag** – Флаг нулевого значения
- **Bit 0 - C: Carry Flag** – Флаг переноса

## Указатель стека

Биты	15	14	13	12	11	10	9	8
\$3E (\$5E) <b>SPH</b>	<b>SP15</b>	<b>SP14</b>	<b>SP13</b>	<b>SP12</b>	<b>SP11</b>	<b>SP10</b>	<b>SP9</b>	<b>SP8</b>
\$3D (\$5D) <b>SPL</b>	<b>SP7</b>	<b>SP6</b>	<b>SP5</b>	<b>SP4</b>	<b>SP3</b>	<b>SP2</b>	<b>SP1</b>	<b>SP0</b>
Биты	7	6	5	4	3	2	1	0
Чтение\Запись	R\W	R\W	R\W	R\W	R\W	R\W	R\W	R\W
	R\W	R\W	R\W	R\W	R\W	R\W	R\W	R\W
Начальное состояние	0	0	0	0	0	0	0	0
	0	0	0	0	0	0	0	0

\*Флагами называют биты регистров статуса указывающие на признак чего-либо. Установке флага обычно соответствует значение бита равное лог.1.

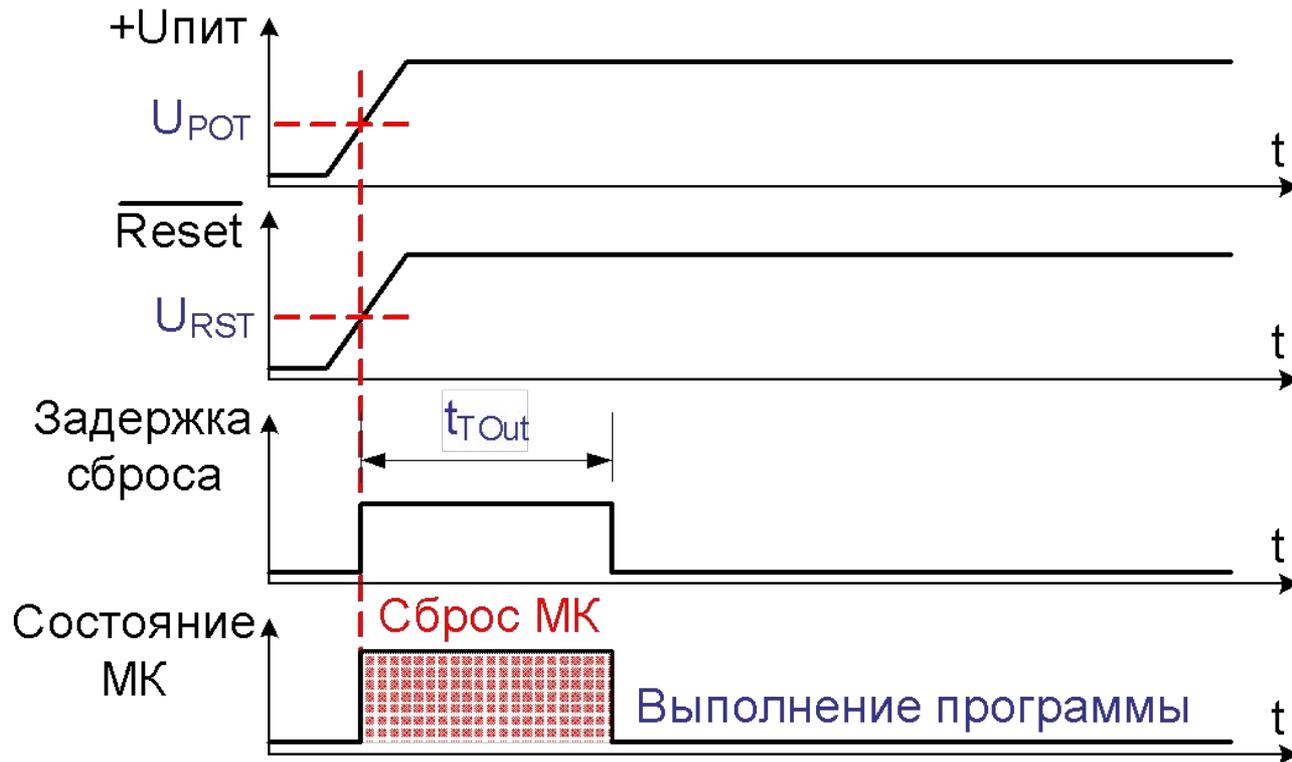


Рис.8. Начальный запуск МК. Вывод RESET подключен к +Uпит

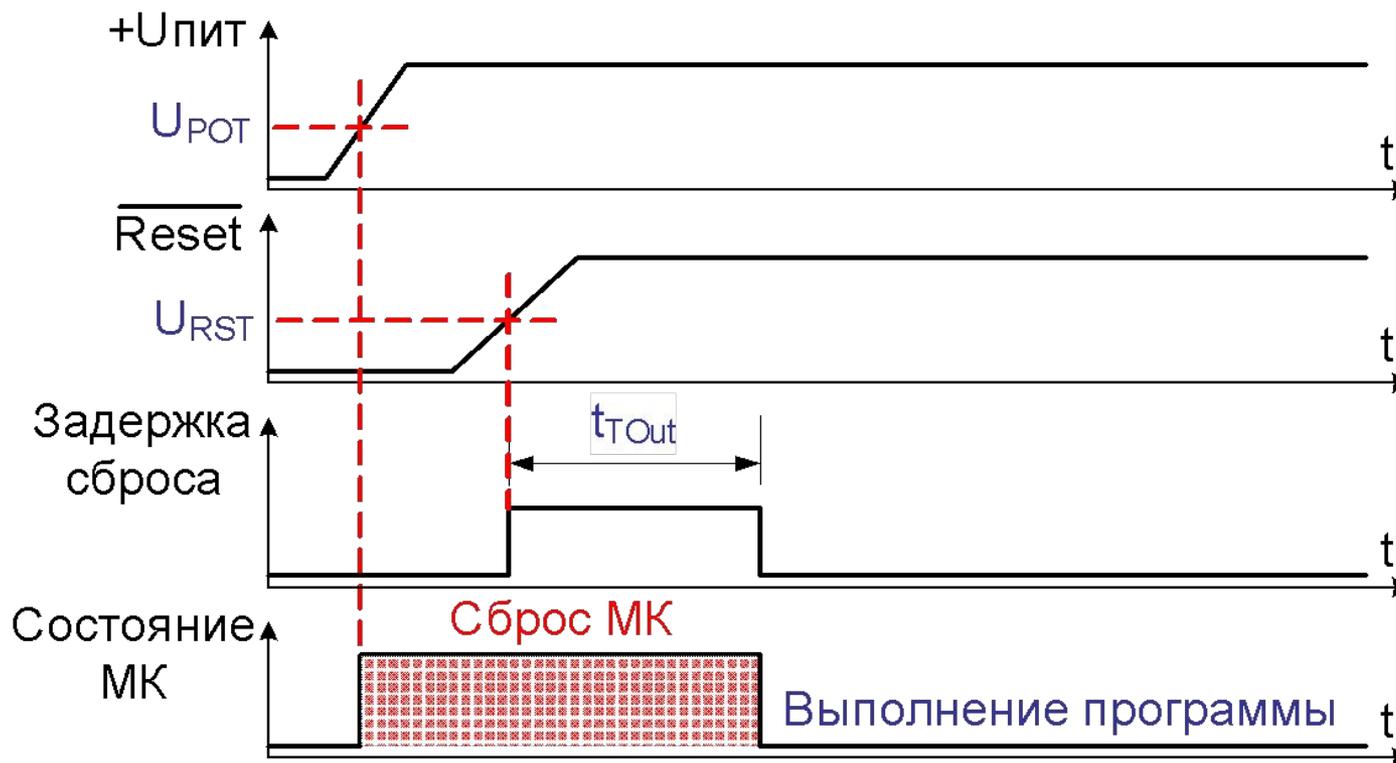


Рис.9. Начальный запуск МК с задержкой сигнала на выводе RESET

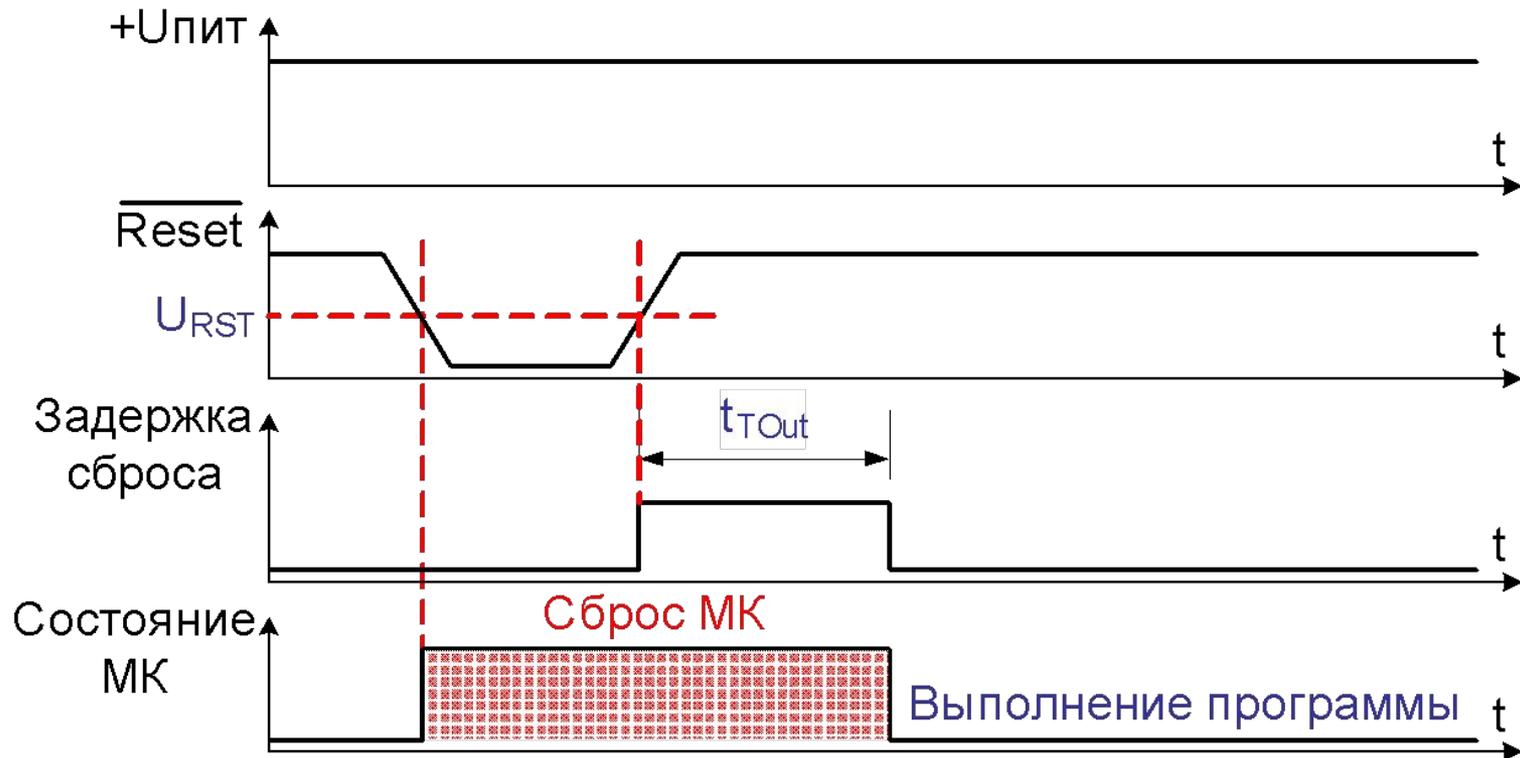


Рис.10. Внешний сброс во время работы микроконтроллера

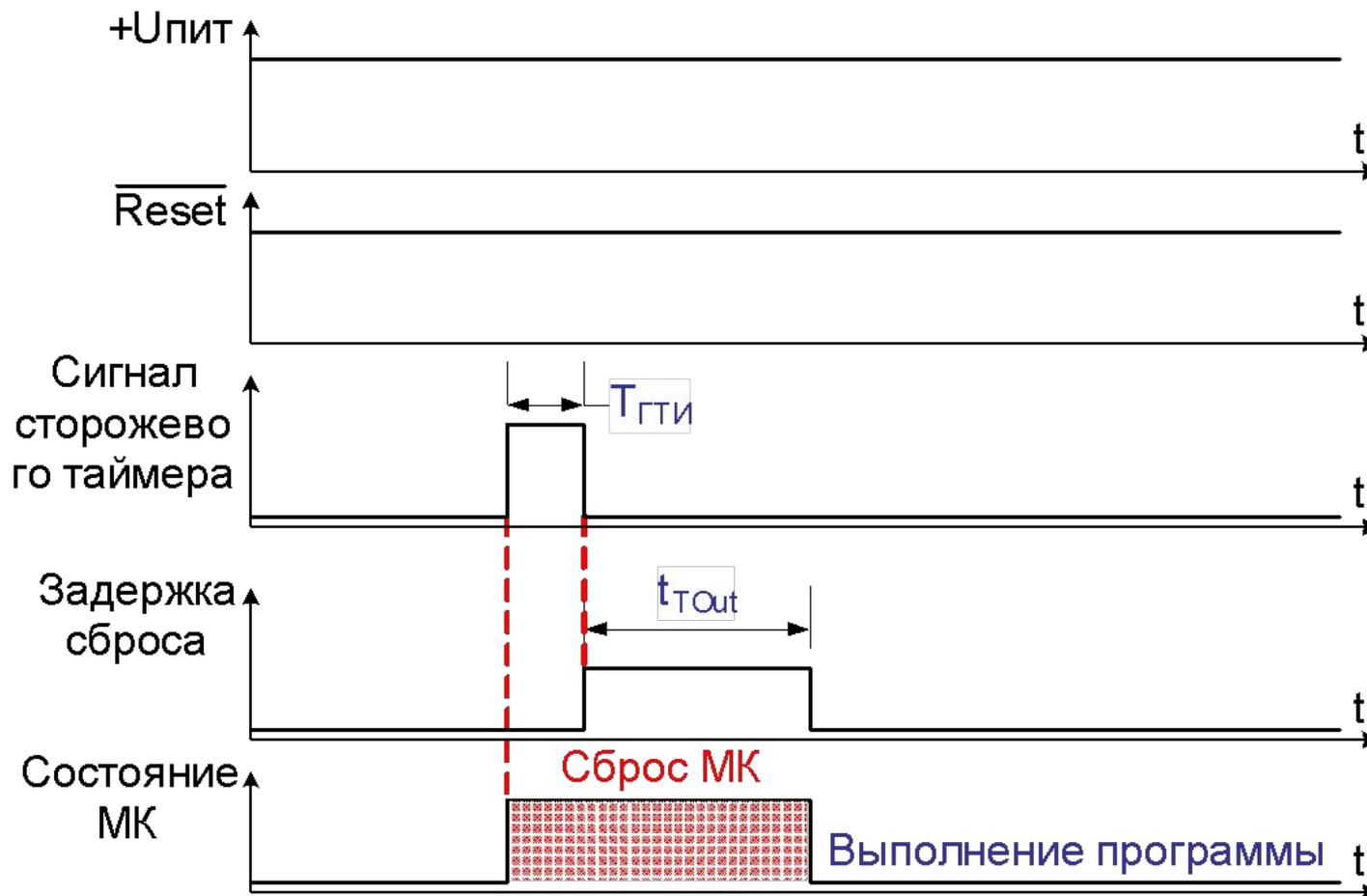


Рис.11. Сброс от сторожевого таймера во время работы микроконтроллера

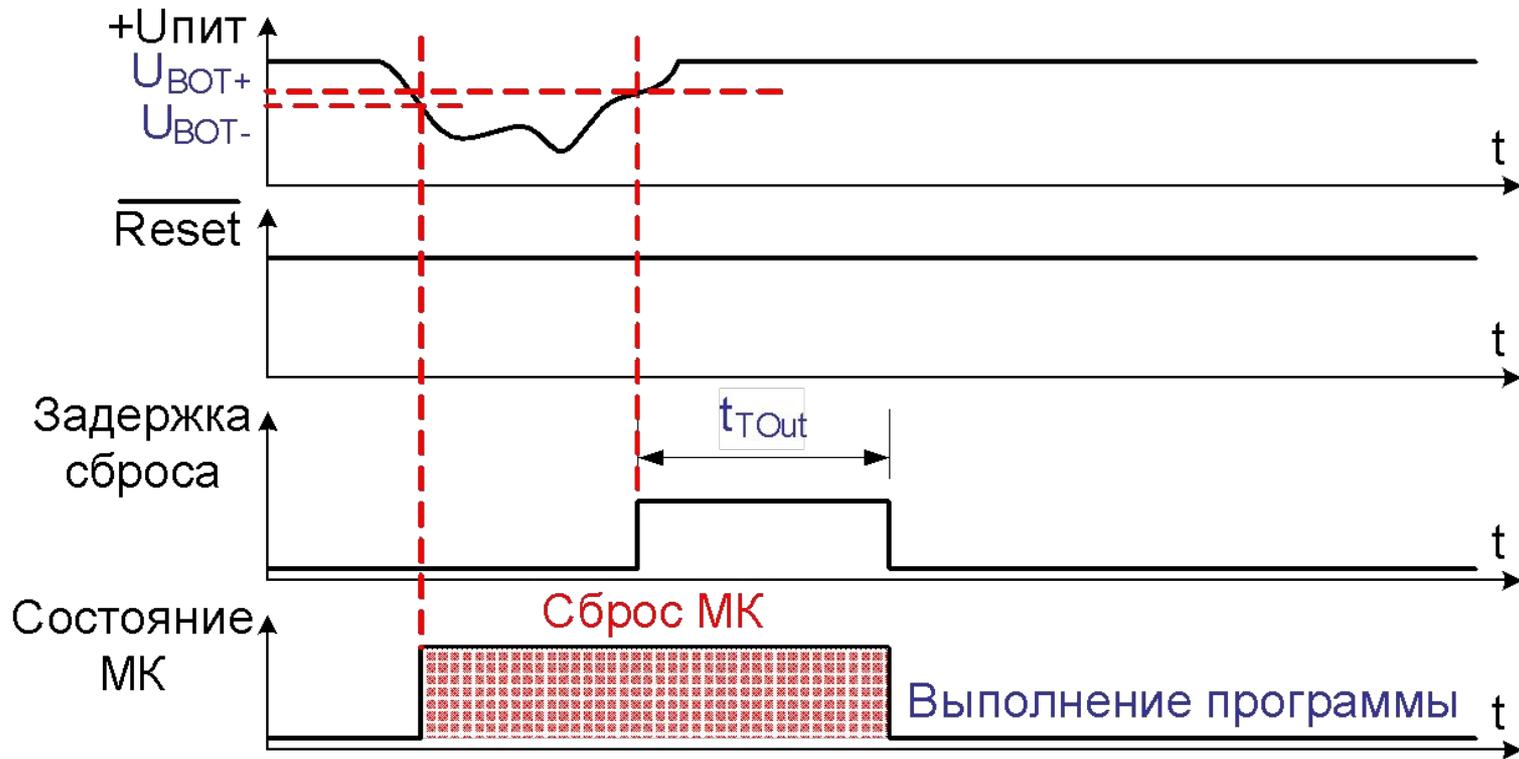


Рис.12. Сброс при снижении напряжения питания

**Временные и электрические параметры схемы сброса (Uпит = 5 В)**

Обозначение	Параметр	Условия	Мин.	Тип.	Макс.	Единицы измерения
$U_{POT}$	Пороговое напряжение сброса при подаче напряжения питания		1,4	2	2,3	В
$U_{RST}$	Пороговое напряжение сброса на выводе RESET		$0,2U_{пит}$		$0,85U_{пит}$	В
$U_{BOT}$	Пороговое напряжение сброса при снижении напряжения питания	BODLEVEL = 1	2,5	2,7	3,2	В
		BODLEVEL = 0	3,7	4,0	4,2	
$t_{TOUT}$	Период задержки сигнала сброс	SUT1/0 = 00		5		тактов
		SUT1/0 = 01	0,4	0,5	0,6	мс
		SUT1/0 = 10	3,2	4,0	4,8	мс
		SUT1/0 = 11	12,8	16	19,2	мс

$$MB_{BOT-} = U_{BOT} - 25$$

$$MB_{BOT+} = U_{BOT} + 25$$

## Регистр управления и статуса микроконтроллера

Биты	7	6	5	4	3	2	1	0
\$34 (\$54) MCUCSR	JTD	ISC2	-	JTRF	WDRF	BORF	EXTRF	PORF
Чтение\Запись	R\W	R\W	R	R\W	R\W	R\W	R\W	R\W
Начальное состояние	0	0	0	0	0	0	0	0

- **Bit 7 – JTD: JTAG Disable** – Бит запрета работы внутрисхемного эмулятора
- **Bit 6 – ISC2: Interuppt Sense Control 2** – Бит выбора формы активного сигнала внешнего прерывания 2
- **Bits 5 - Res: Reserved Bit** – Зарезервированный бит
- **Bit 4 – JTRF: JTAG Reset Flag** – Флаг сброса МК от внутрисхемного эмулятора
- **Bit 3 – WDRF: Watchdog Reset Flag** – Флаг сброса МК от сторожевого таймера
- **Bit 2 – BORF: Brown-out Reset Flag** – Флаг сброса МК по снижению напряжения питания
- **Bit 1 - EXTRF: External Reset Flag** – Флаг внешнего сброса МК
- **Bit 0 - PORF: Power On Reset Flag** – Флаг сброса МК при подаче напряжения питания