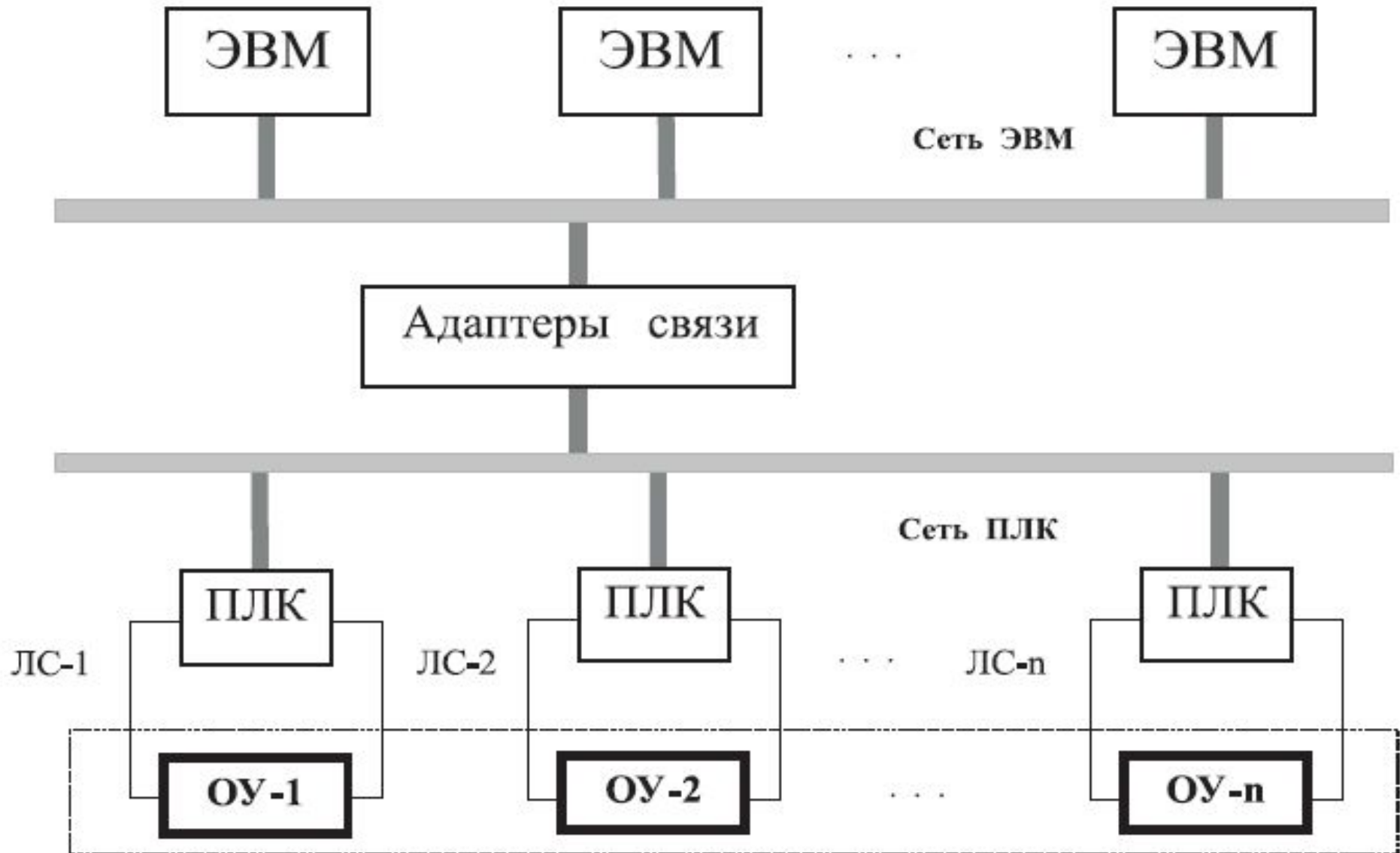


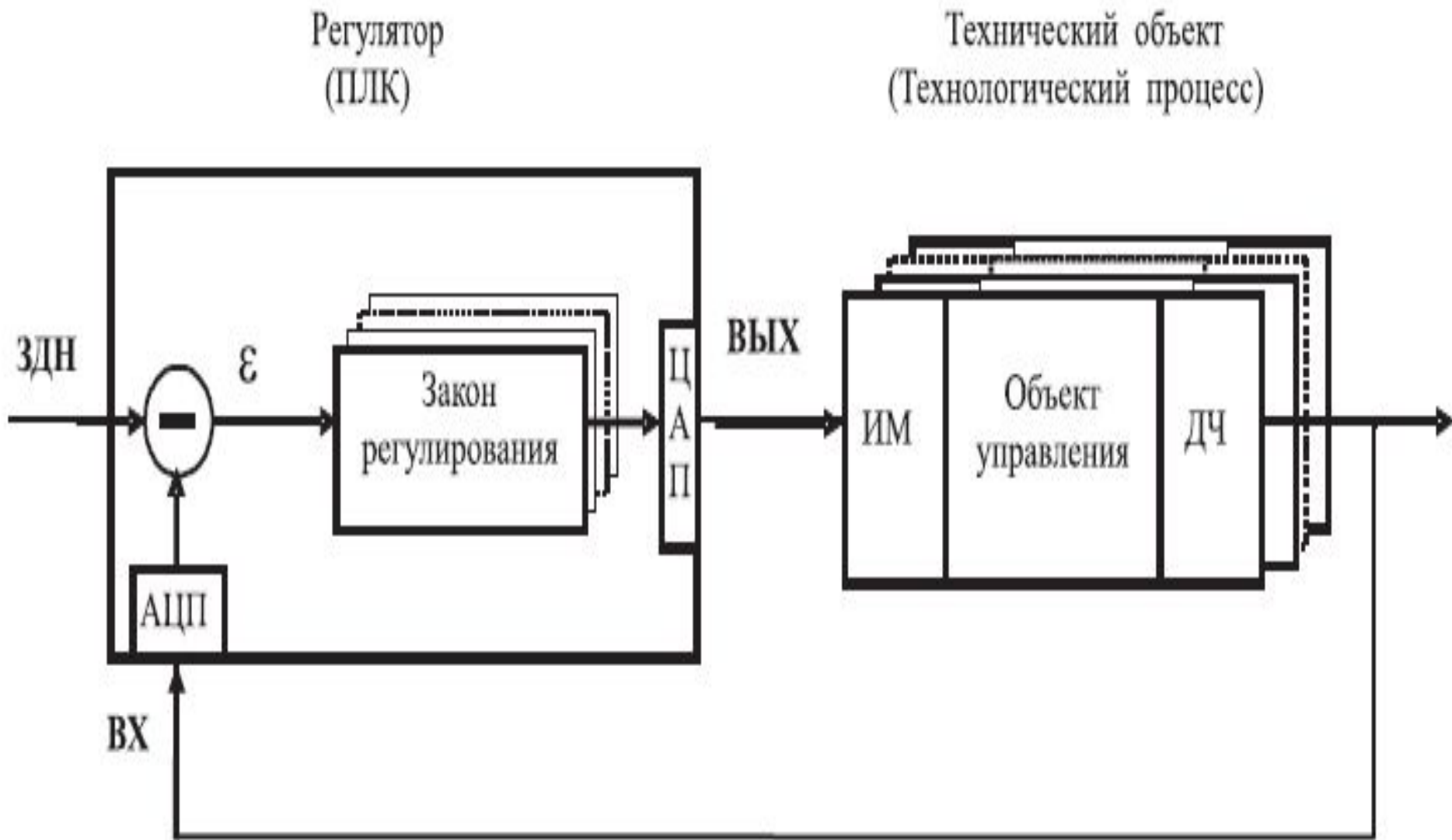
Замкнутые системы управления

Введение

Общая функциональная схема распределенной (сетевой архитектуры) иерархической системы управления:



Обобщенная схема многоконтурной системы автоматического управления .



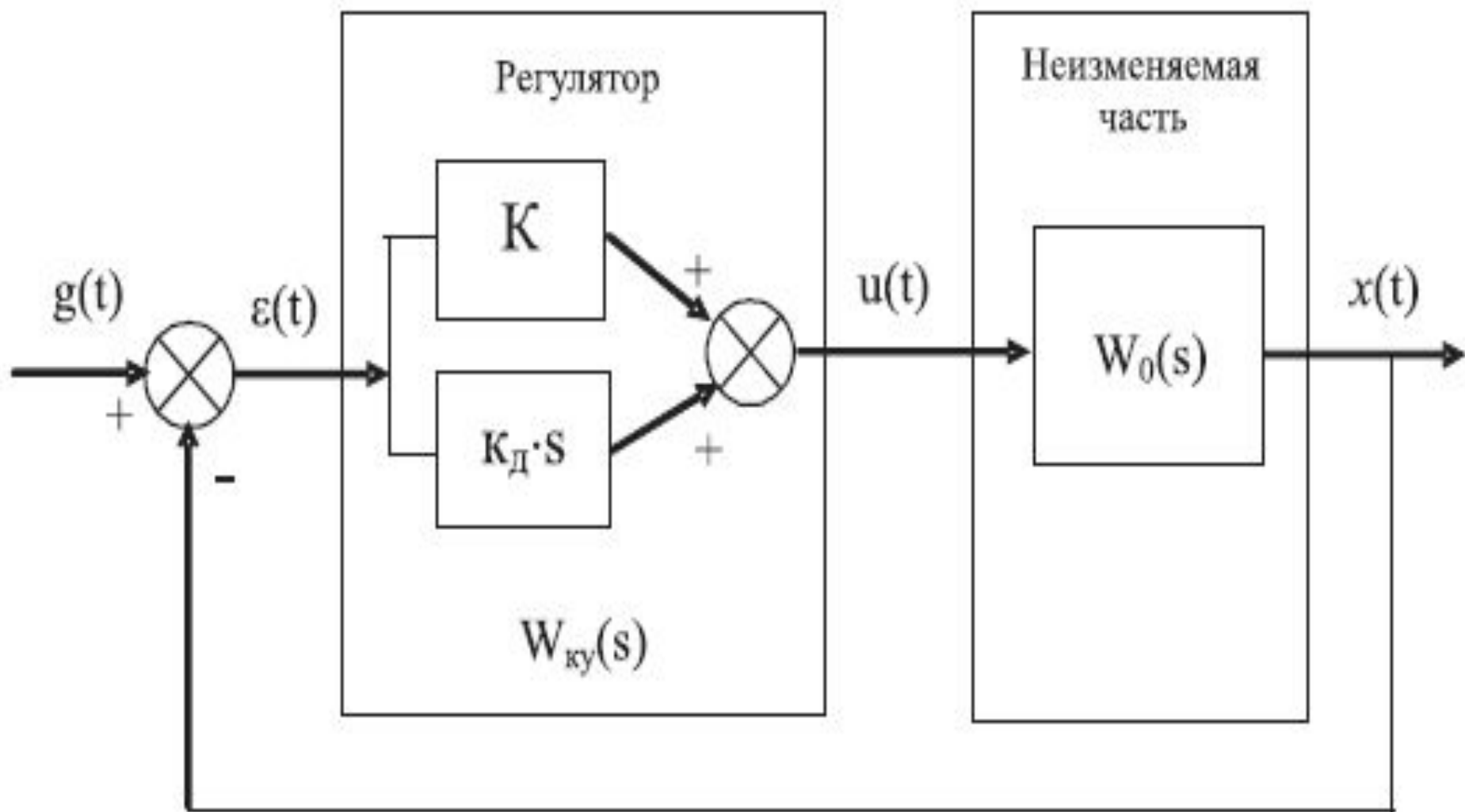
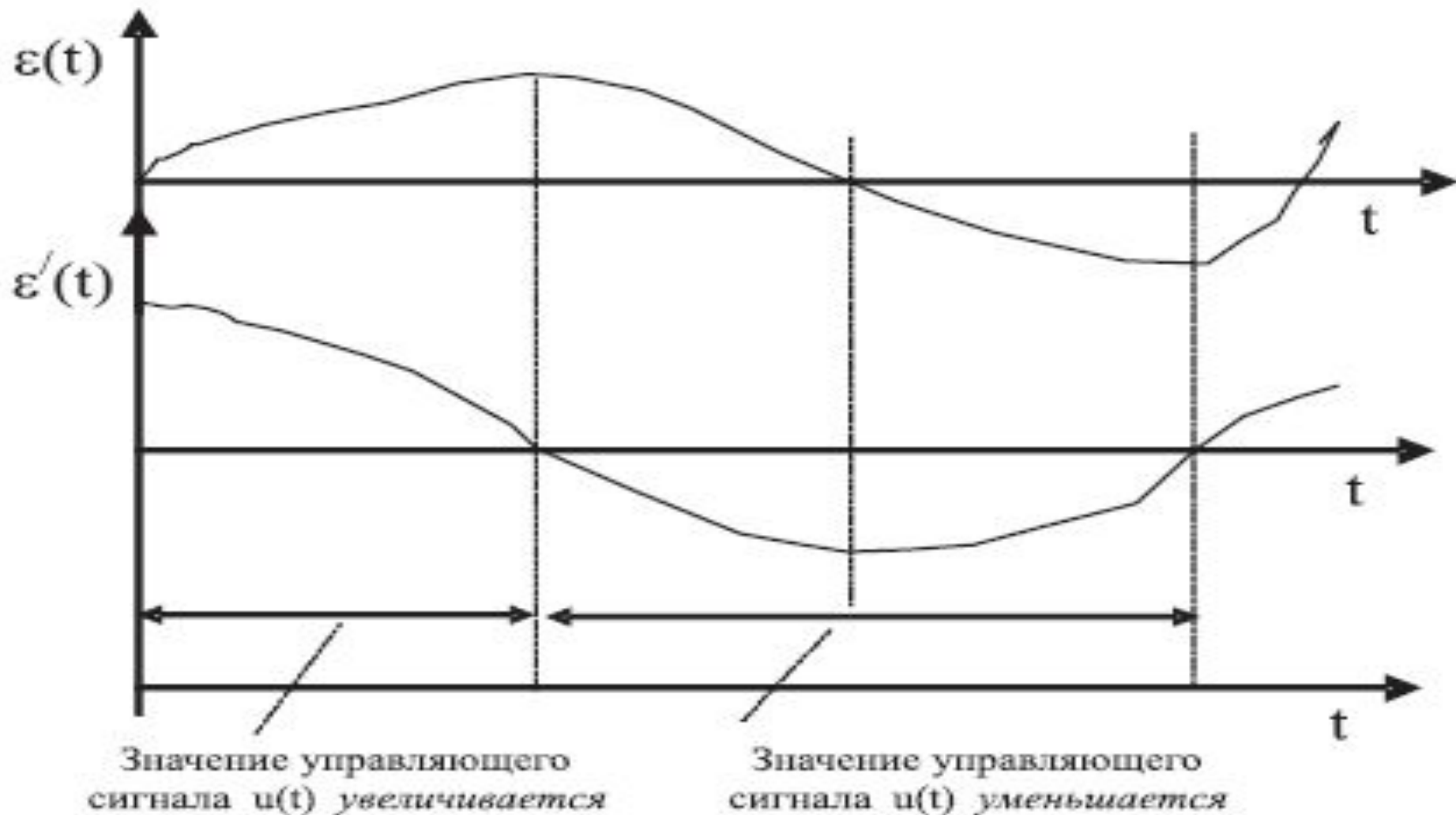


Диаграмма изменения во времени $\varepsilon(t)$ и $\varepsilon'(t)$



ПРОПОРЦИОНАЛЬНЫЙ РЕГУЛЯТОР

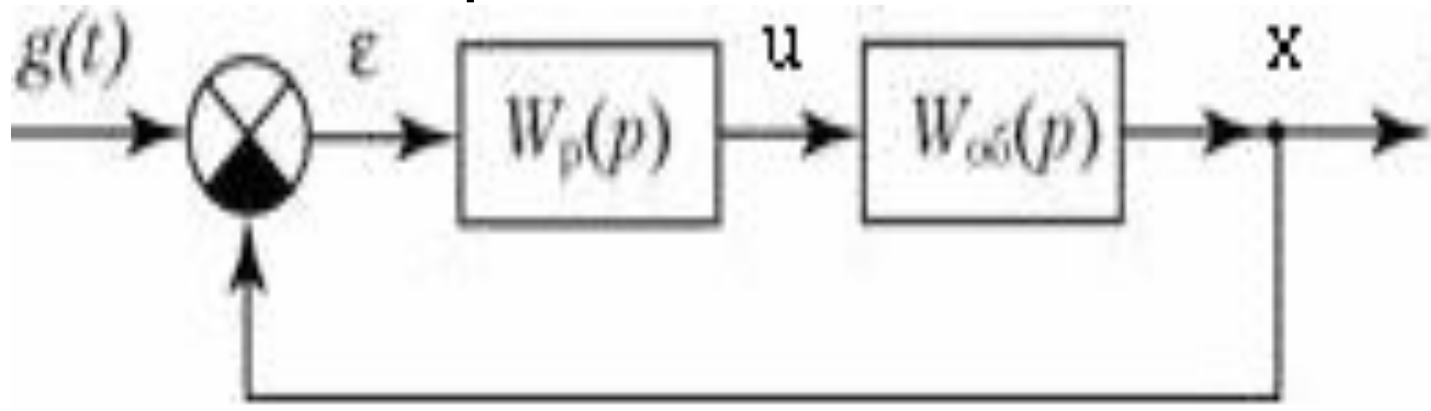
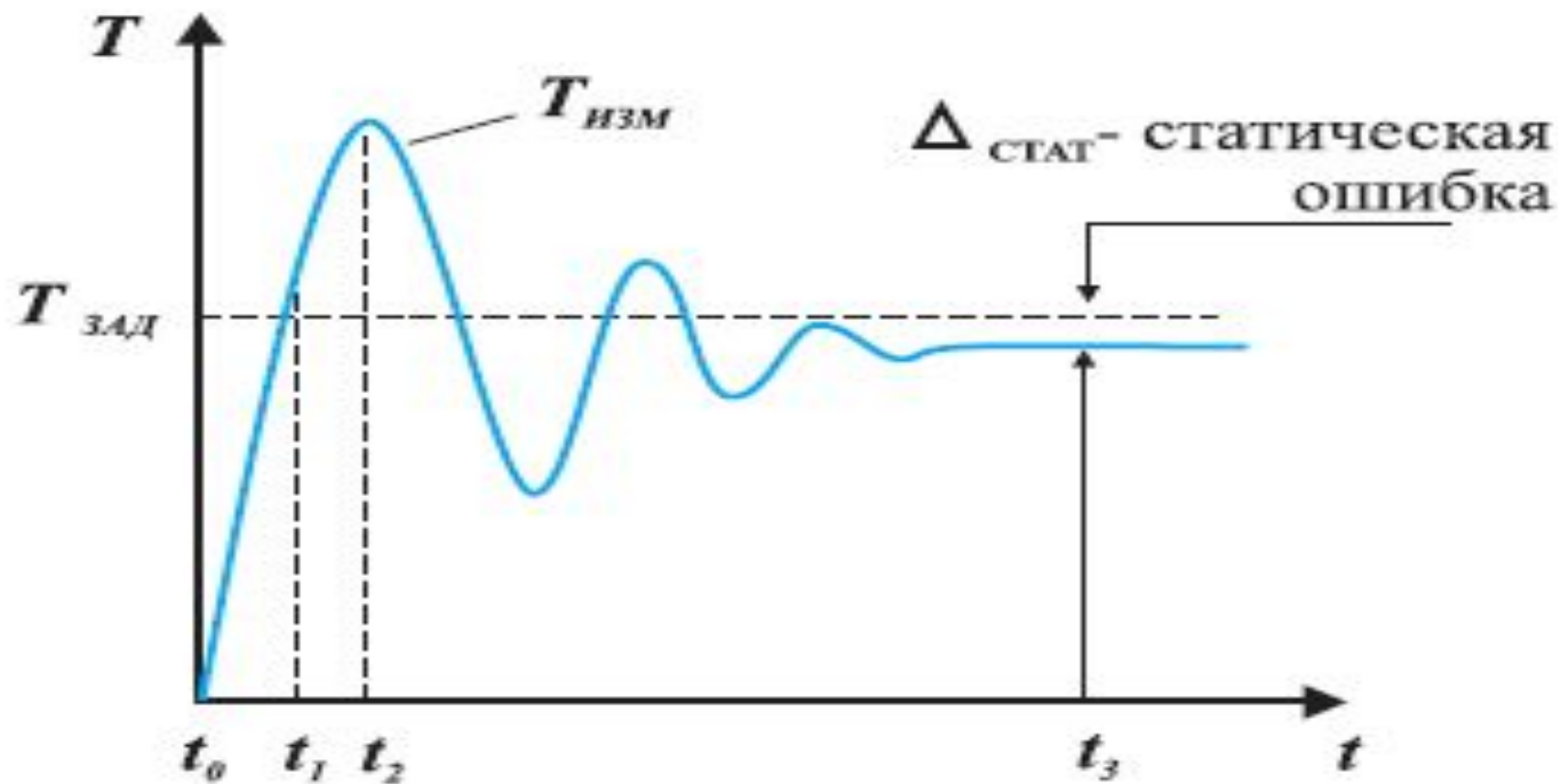
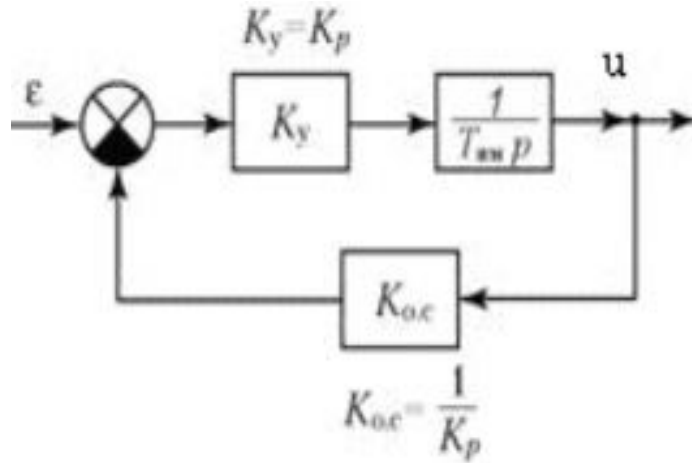


График пропорционального регулирования

Переходный процесс при пропорциональном регулировании

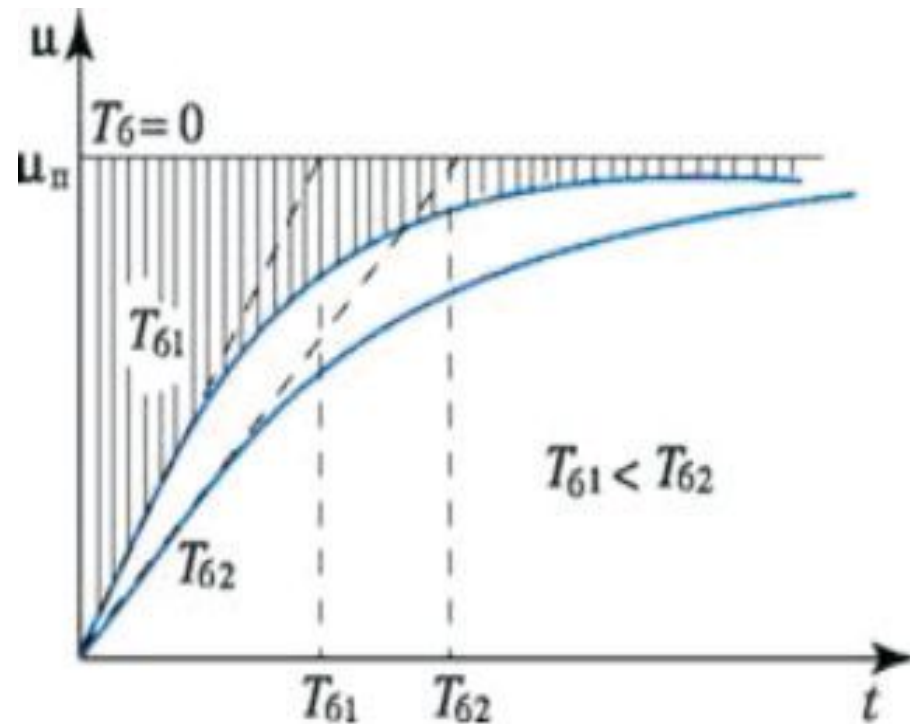


П-регулятор

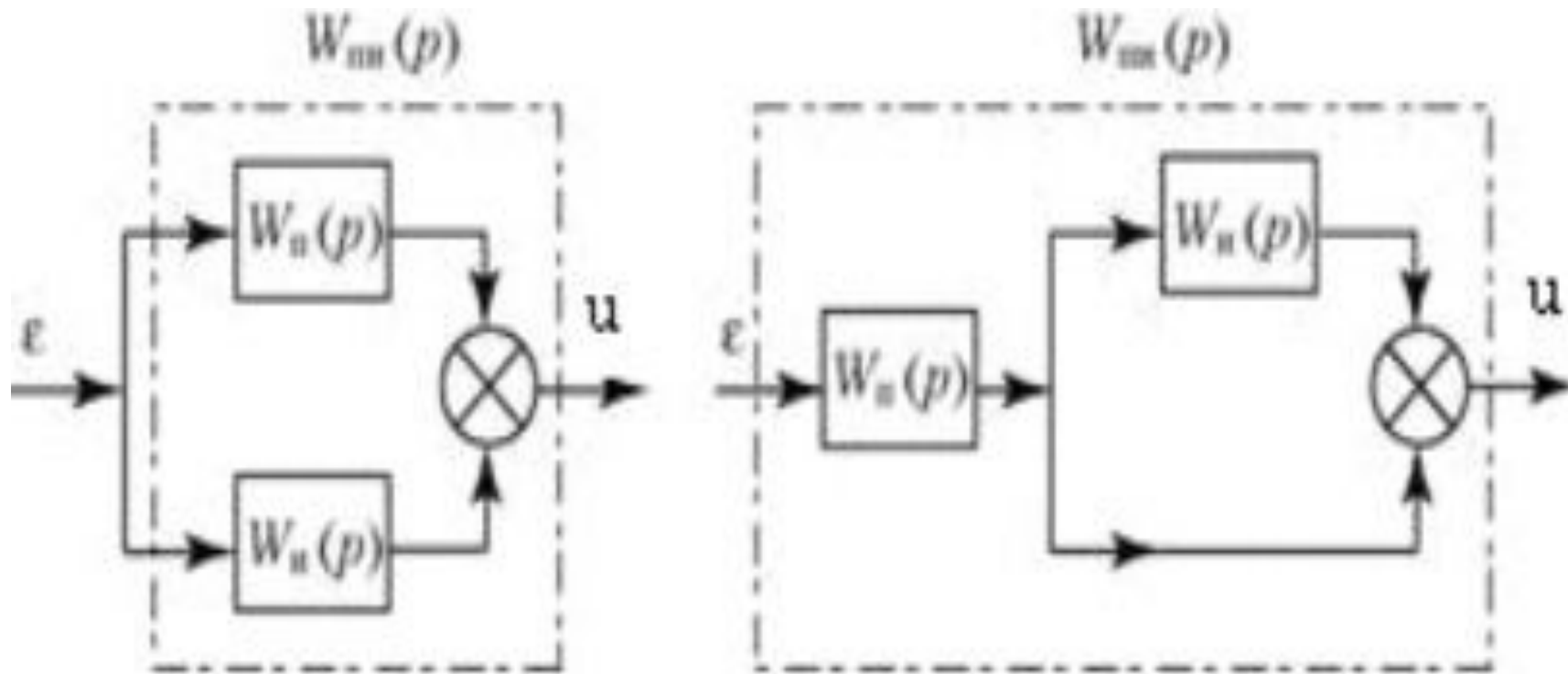


Структурная схема П-регулятора

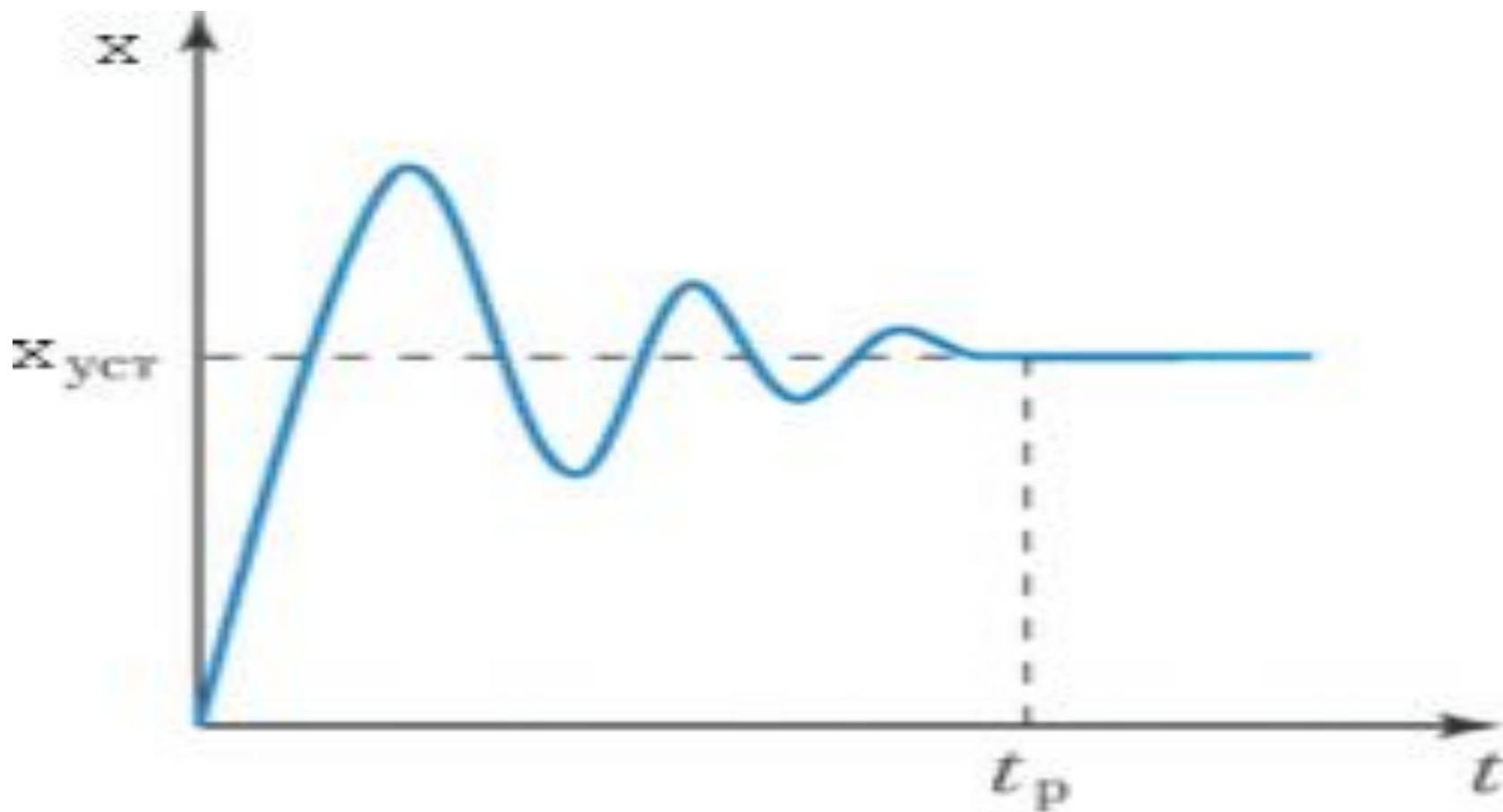
Закон П-регулирования



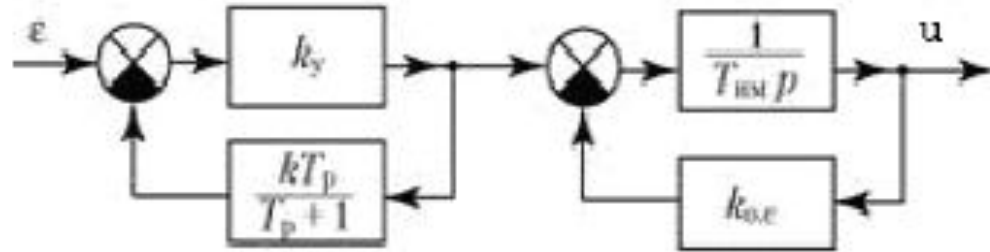
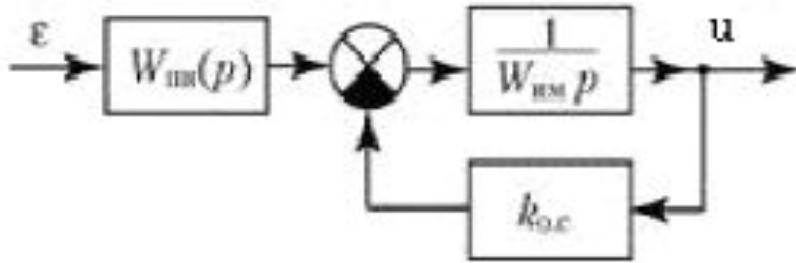
Структурная схема идеальных ПИ-регуляторов



Переходной процесс при пропорционально-интегральном регулировании

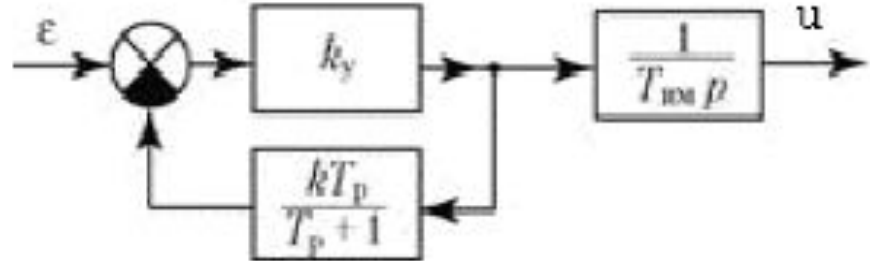
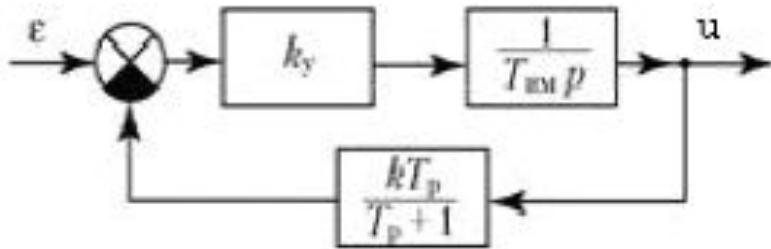


Варианты структурных схем промышленных ПИ-регуляторов



?

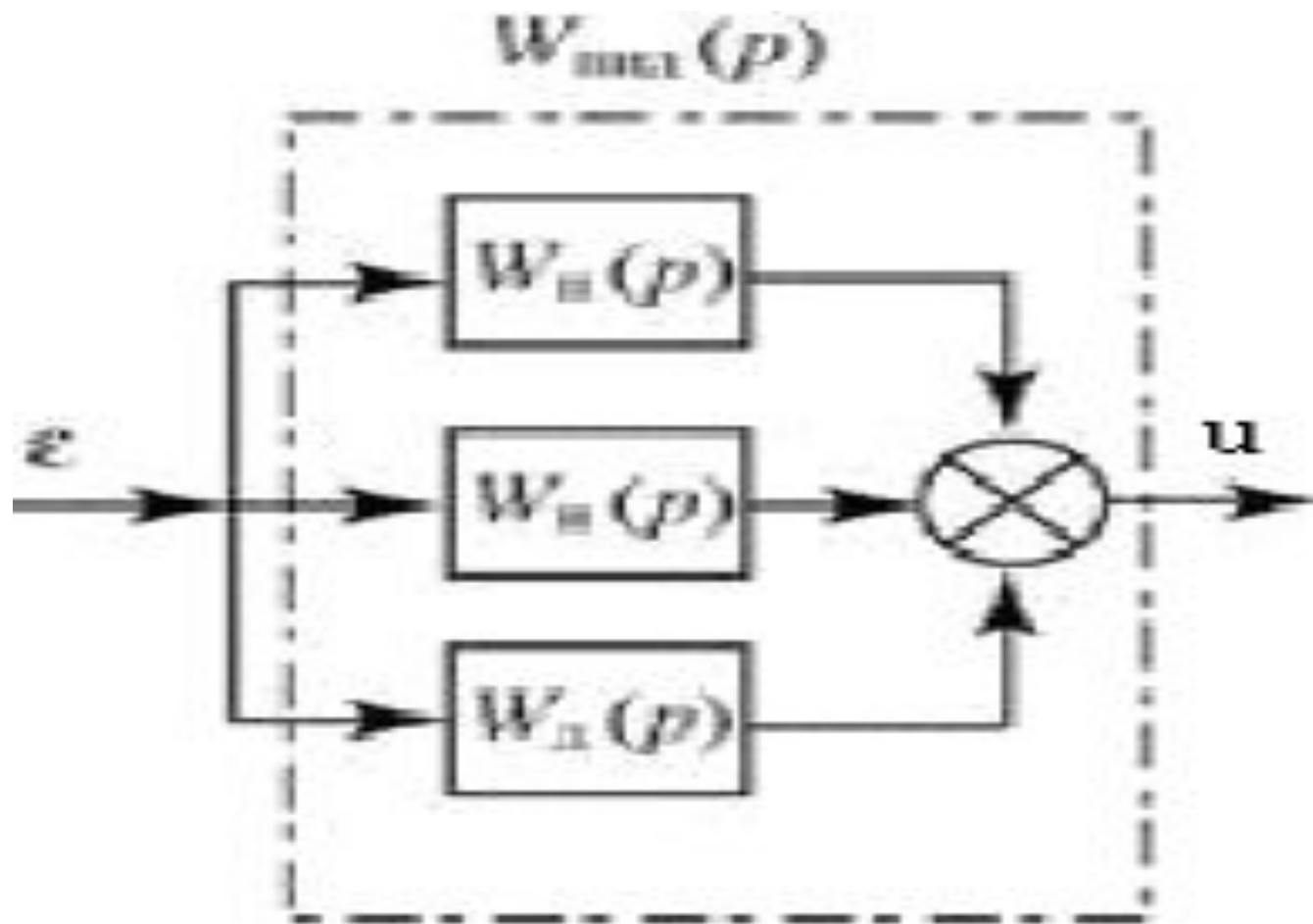
?



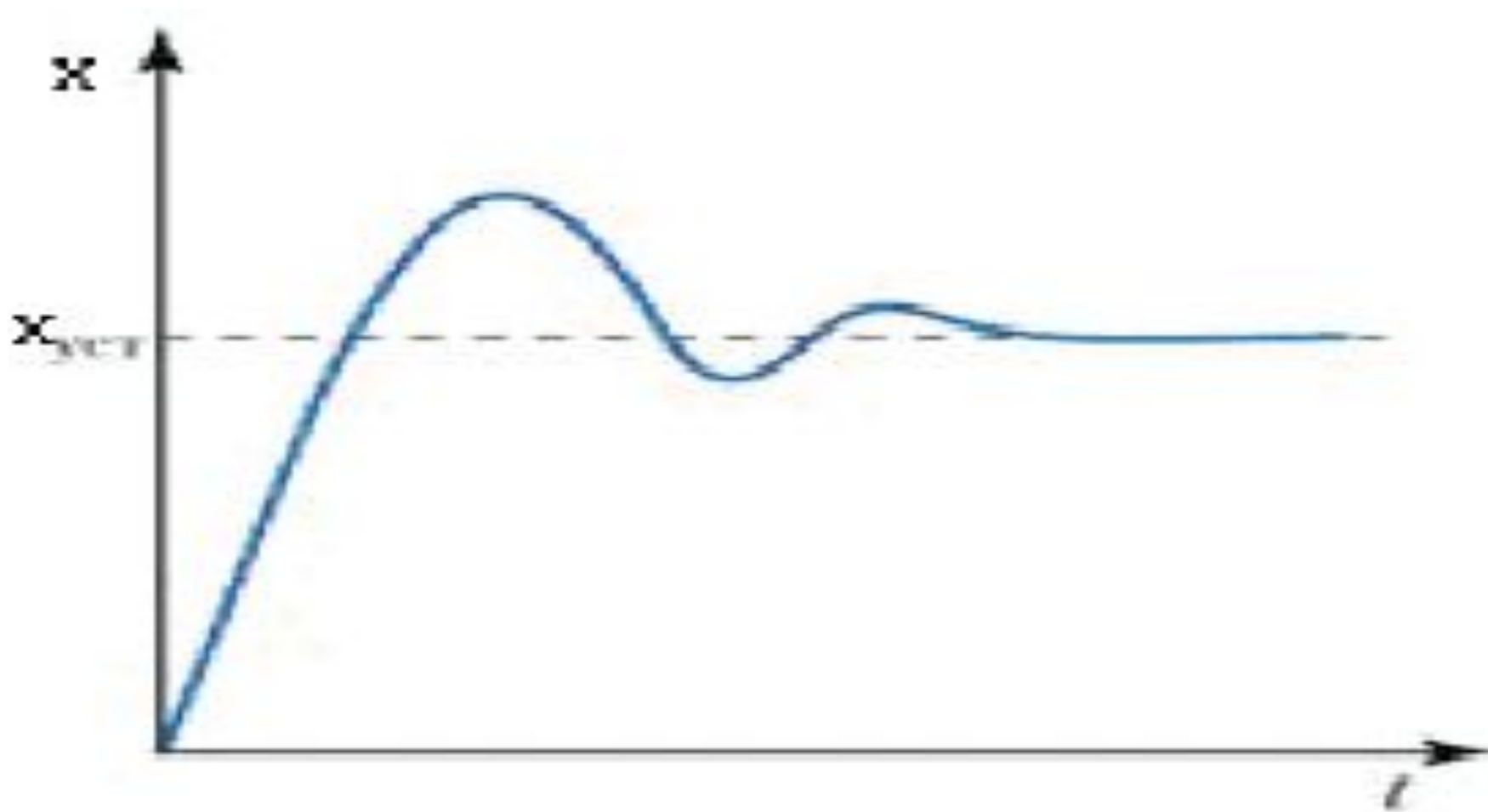
?

?

ПРОПОРЦИОНАЛЬНОИНТЕГРАЛЬНОДИ Ф-ФЕРЕНЦИАЛЬНЫЕ (ПИД) РЕГУЛЯТОРЫ



Переходной процесс при ПИД-регулировании

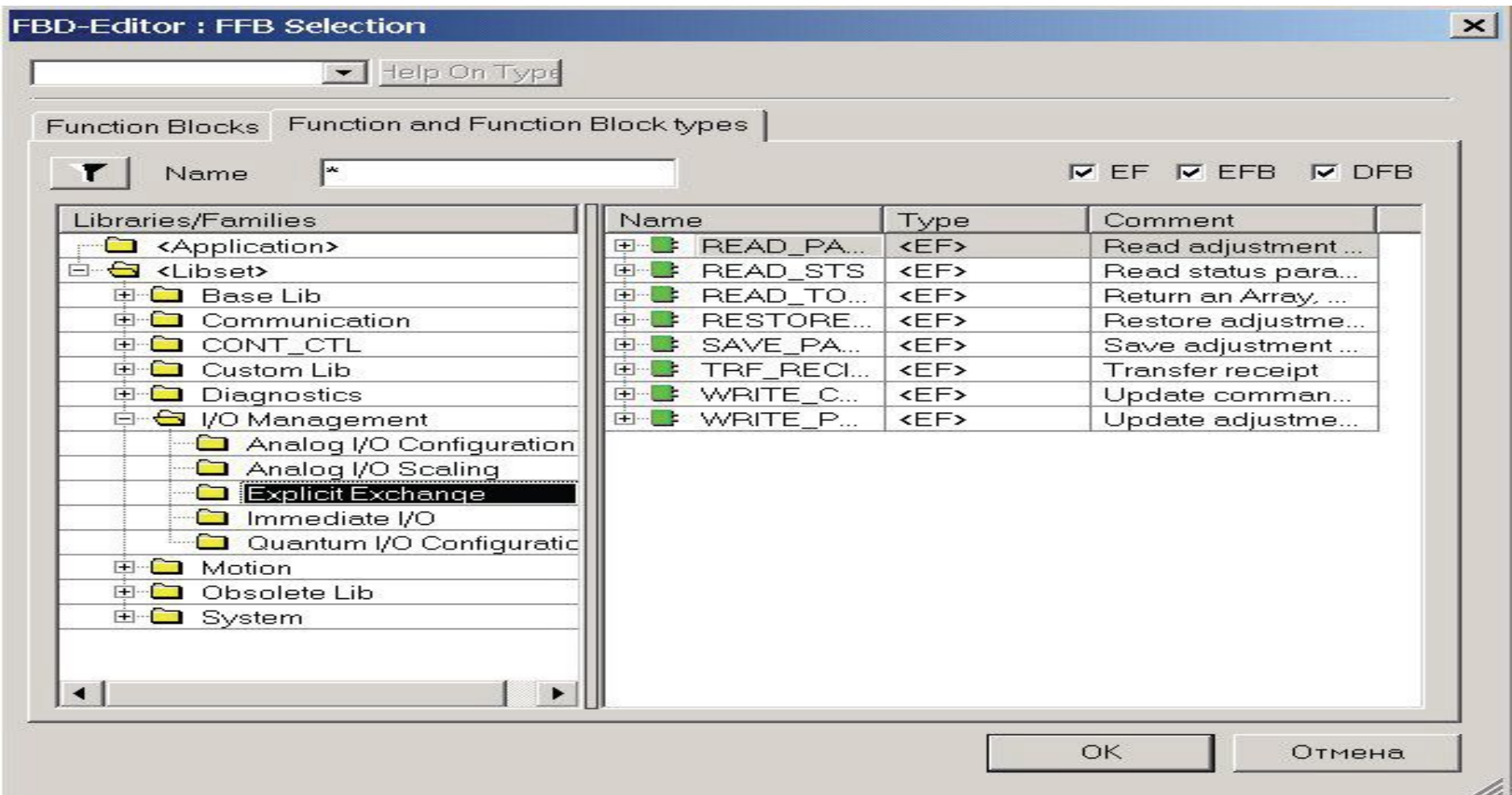


**БИБЛИОТЕКА АЛГОРИТМОВ
РЕГУЛИРОВАНИЯ В ПАКЕТЕ
UNITY PRO**

УПРАВЛЕНИЕ ВВОДОМ/ВЫВОДОМ АНАЛОГОВЫХ СИГНАЛОВ

(IO MANAGEMENT)

- Библиотека управления аналоговым вводом/выводом содержит разделы **Analog I/O Configuration**, **Analog I/O Scaling**, **Immediate I/O** и **I/O Configuration**



УСТРОЙСТВА ОБРАБОТКИ ДАННЫХ (CONDITIONING)

- Здесь представлены алгоритмы динамических преобразований:
- фильтр 1-го порядка,
- вычислитель производной со сглаживанием,
- фазовый корректор на основе форсирующего и апериодических звеньев,
- интегратор,
- два звена чистого запаздывания.

Функциональные блоки контура регулирования

- **DTIME (Dead Time) – задержка.** Этот блок реализует функцию чистого запаздывания в виде линий задержки, допускающую параметрическое введение запаздывания для входного сигнала с целью обеспечения для высокоточной реализации либо реализации динамически изменяемого запаздывания;
- **INTEGRATOR (Integrator with Output Limit)** – интегратор;
- **LAG_FILTER (Lag Element, 1 st Order)** – апериодическое звено, фильтр 1-го порядка;
- **LDLG (Lead/Lag Function with Smoothing)** – дифференцирование со сглаживанием, фазовая коррекция на основе форсирующего (дифференцирующего звена первого порядка) и апериодических звеньев;

Функциональные блоки контура регулирования (продолжение)

- **LEAD (Differentiator with Delay)** – дифференцирование с задержкой, вычисление производной со сглаживанием;
- **MFLOW (Mass Flow Controller)** – обработка данных измерения, обработка данных измерения дифференциального давления, получаемых от вакуумного элемента;
- **QDTIME (Dead Time (Simple))** – задержка (быстрая), функция чистого запаздывания в виде линий задержки, допускающая параметрическое введение запаздывания для входного сигнала с целью обеспечения быстрой, т. е. (Q=Quick) реализации;
- **SCALING (Scaling)** – масштабирование, масштабирование дискретной переменной любого типа;

Функциональные блоки контура регулирования (продолжение)

- **TOTALIZER (Totalling Unit)** – сумматор (накопитель), суммирующая функция, предназначенная для представления интегральной выборки в виде фрагментов и для выполнения анализа в полном объеме. В результате применения этой функции можно интегрировать очень слабые сигналы на фоне весьма существенных значений выборки в целом. Данная функция характеризует свойства каждого отдельного фрагмента, не влияющего на информацию, представленную в полном объеме (интегратор с памятью);
- **VEL_LIM (Velocity Limiter)** – ограничение скорости, ограничение градиента по любому входу промежуточной переменной (ограничение скорости изменения выходного сигнала).

РЕГУЛЯТОРЫ (CONTROLLER)

- С помощью блоков FFB, входящих в раздел «Controller», могут осуществляться следующие алгоритмы регулирования и автонастройки:
- **AUTOTUNE (Automatic Controller Tuning)** – автонастройка регуляторов, блок автоматической настройки (автонастройки) регулятора, он существенно упрощает фазу настройки параметров регуляторов PIDFF и PI_V. Этот блок нетрудно подключается со стороны входов блока регулятора, причем процесс автонастройки может быть реализован в любой момент без вспомогательных программных средств.
- **IMC (Internal Model Controller)** – внутренняя модель регулятора.

РЕГУЛЯТОРЫ *(продолжение)*

- **PI_B (Basic PI Controller)** – базовый ПИ-регулятор; этот блок рекомендуется использовать в случае грубой настройки регулятора, когда допустимо применение обычного ПИ-алгоритма; он обладает всеми классическими функциональными признаками, являясь в то же время более простым и доступным при настройке.
- **PIDFF (Complete PID Controller)** – полный ПИД-регулятор; этот блок рекомендуется использовать тогда, когда требуется обеспечить очень высокую точность регулирования (настройки), он обладает самыми полными возможностями в качестве ПИД-регулятора с универсальным набором конфигураций, в том числе позволяет:
 - выбрать смешанную или параллельную структуру;
 - использовать вход Feed Forward с целью **компенсации возмущающего воздействия**;
 - реализовать механизмы регенерации (**препятствующие переполнению интегратора**).

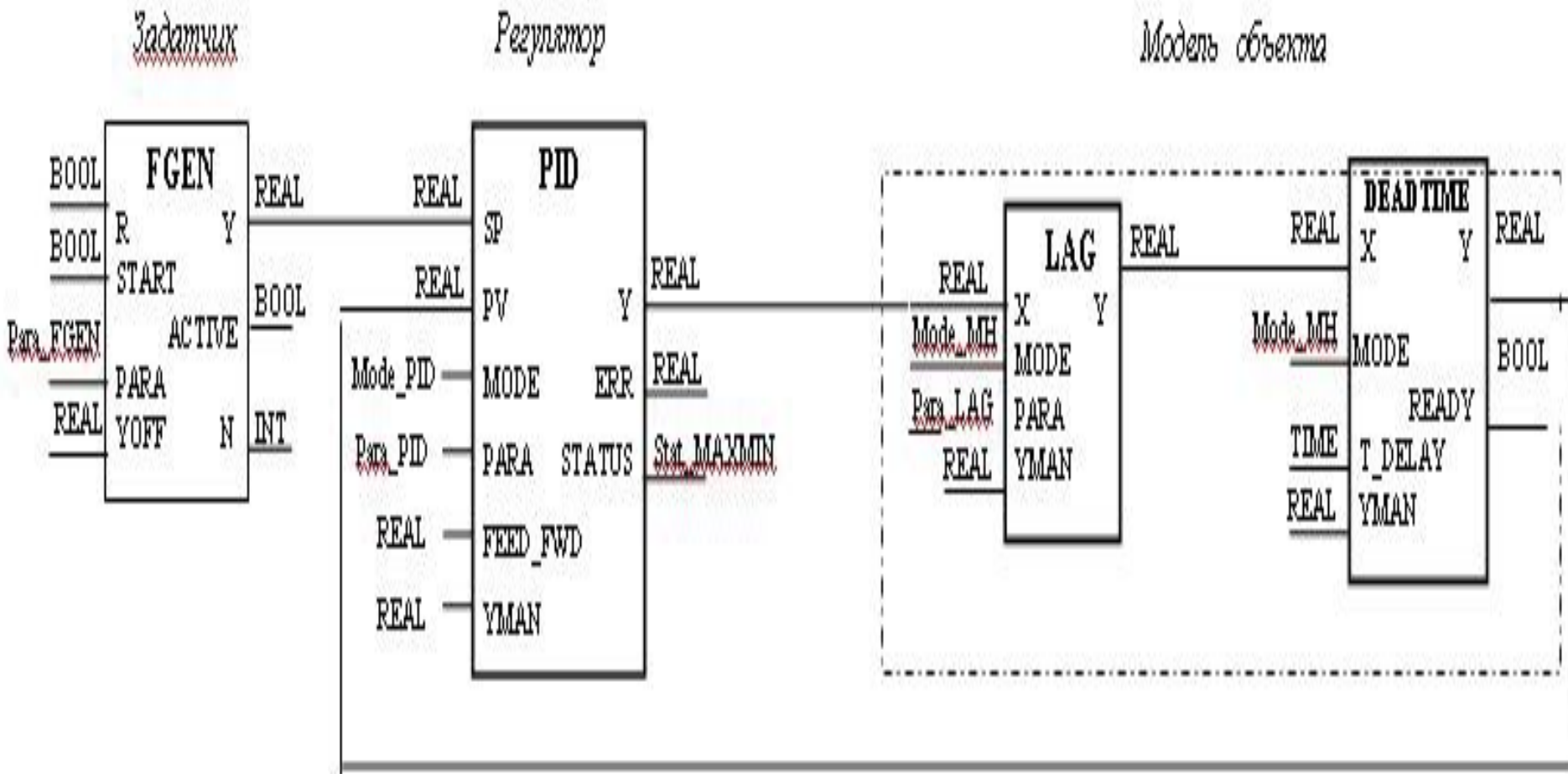
РЕГУЛЯТОРЫ (продолжение)

- **SAMPLETM (Sample time)** – шаблон времени; этот блок используется для управления блоками после холодного старта с целью снижения требований к CPU в начале цикла сканирования программы.
- STEP2 (2-Position On/Off Controller) – двухпозиционный регулятор, **двухпозиционное реле с петлей гистерезиса**; этот регулятор предназначен для формирования реальных сигналов управления в случае единственного исполнительного устройства.
- При необходимости обеспечить более точное релейное управление можно воспользоваться традиционным регулятором в сочетании с блоком широтно-импульсной модуляции – ШИМ (**PWM1**).

РЕГУЛЯТОРЫ *(продолжение)*

- **STEP3 (3-Position On/Off Controller)** – трехпозиционный регулятор, **трехпозиционное реле с зоной нечувствительности и петлей гистерезиса**; он предназначен для формирования реальных сигналов управления, если надо управлять **двумя исполнительными устройствами**. При необходимости обеспечить более точное релейное управление можно воспользоваться традиционным регулятором в сочетании с блоком ШИМ (PWM1).

Структурная схема САР с ПИД-регулятором



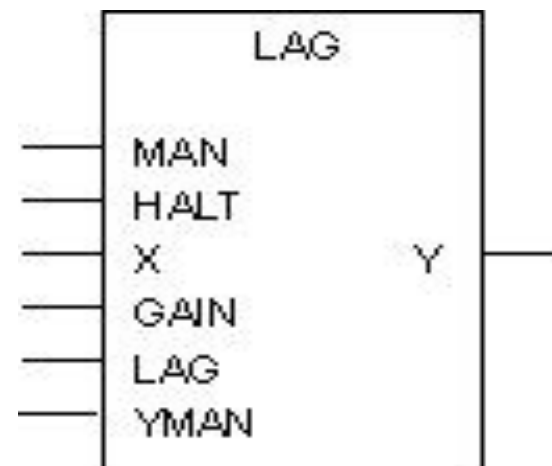
FGEN-функциональный блок является генератором задающего воздействия g ; а блок PID – формирует ПИД-закон регулирования. Блок FGEN обеспечивает возможность формирования задающего и возмущающего воздействий по заданной программе (автоматически).

ФУНКЦИОНАЛЬНЫЙ БЛОК LAG (АПЕРИОДИЧЕСКОЕ ЗВЕНО)

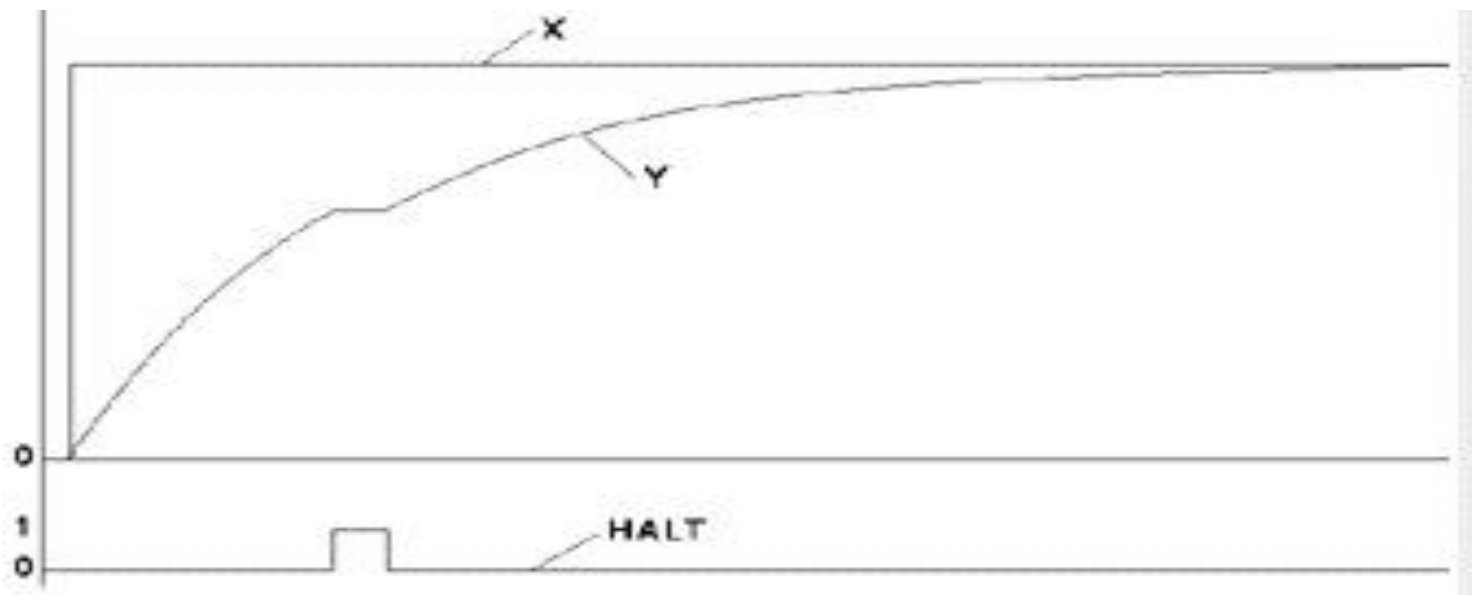
$$W(s) = GAIN \frac{1}{1 + s \cdot LAG}$$

Выходное значение вычисляется по формуле

$$Y = Y_{old} + \frac{dt}{LAG + dt} \left(GAIN + \frac{X_{old} + X_{new}}{2} - Y_{old} \right)$$

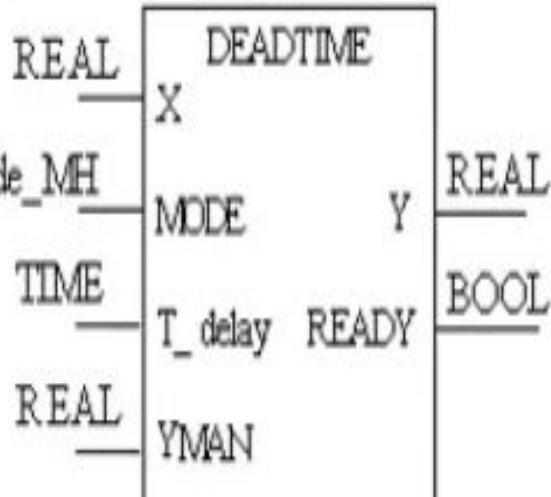
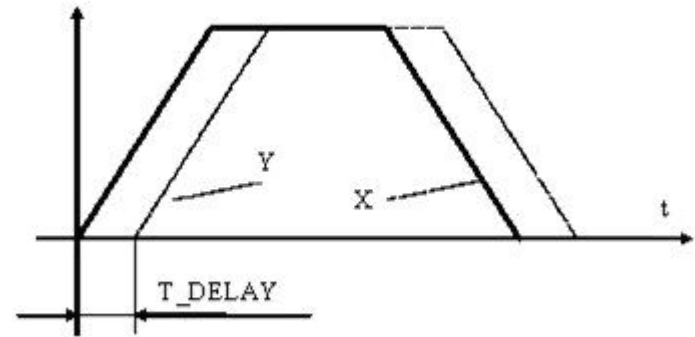


где Y_{old} – выходное значение Y от предыдущего цикла;
 dt – отрезок времени между текущим и предыдущим циклами;
 X_{old} – входное значение X от предыдущего цикла.



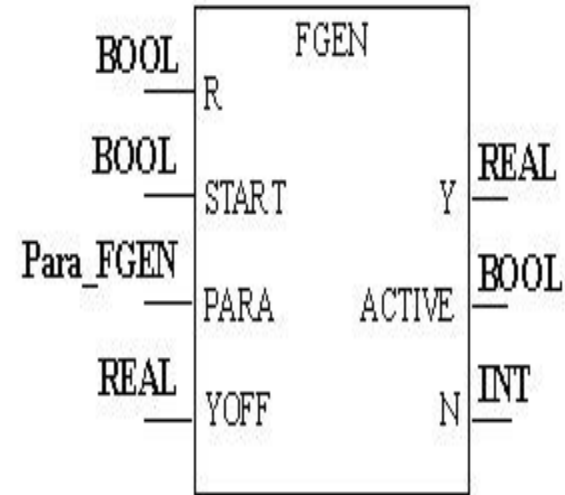
ФУНКЦИОНАЛЬНЫЙ БЛОК DEADTIME 'ЗАПАЗДЫВАНИЕ'

$$G(S) = e^{-sT_delay}$$



| Параметр | Тип данных | Смысловое значение |
|----------|------------|--|
| X | REAL | Входная величина |
| MODE | Mode_MH | Режим работы |
| T_delay | TIME | Время чистого запаздывания |
| YMAN | REAL | Входная величина, используемая при установке значения величины на выходе вручную |
| Y | REAL | Выход |
| READY | BOOL | 1 - внутренний буфер заполнен 0 - внутренний буфер не заполнен ¹ |

ФУНКЦИОНАЛЬНЫЙ БЛОК FGEN (ГЕНЕРАТОР ФУНКЦИЙ)

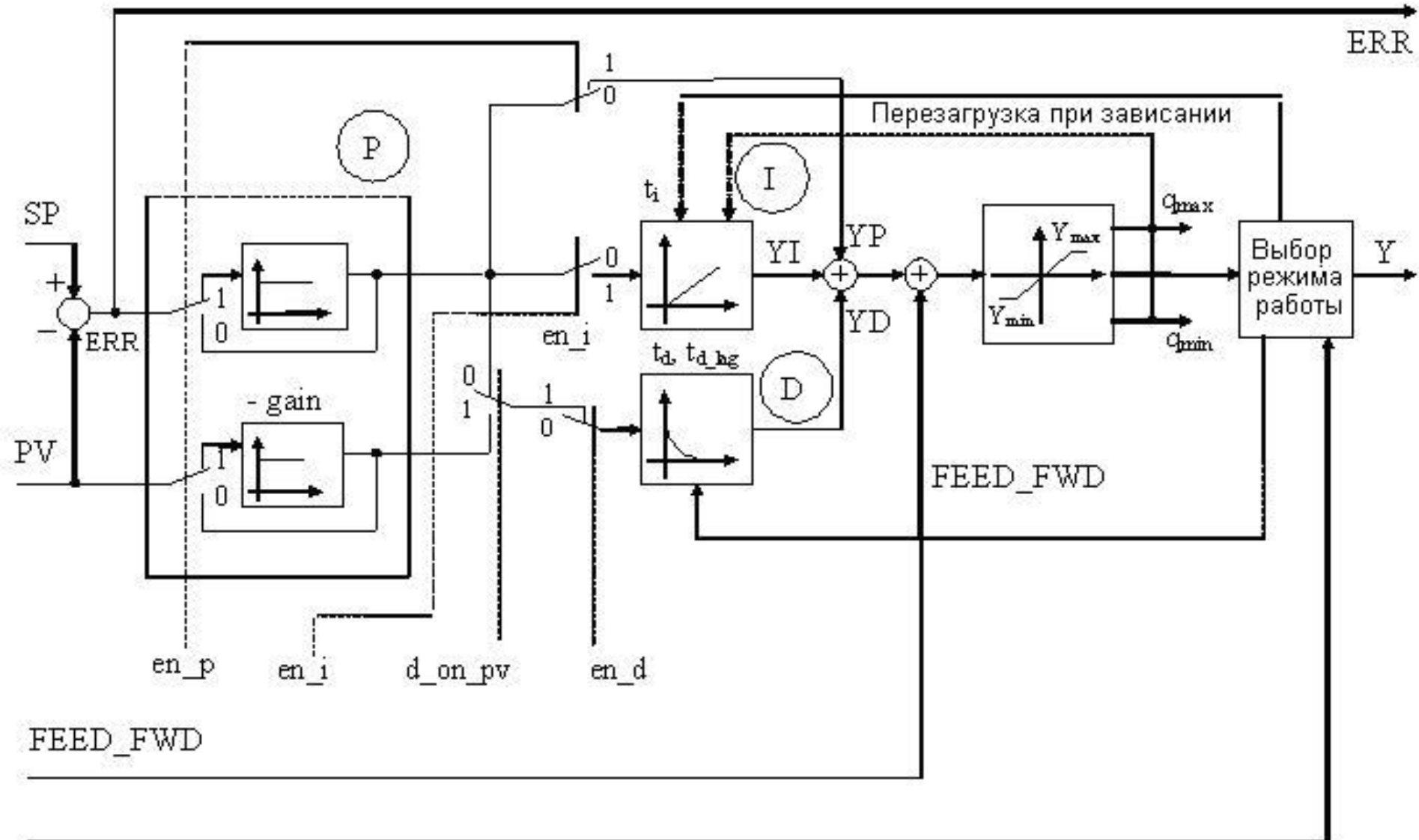


Генератор функций позволяет получить восемь сигналов различной формы: ступенчатую функцию, линейную, дельта-функцию, пилообразную функцию, прямоугольную волну, трапецеидальную функцию, синусоиду, случайное число.

| Номер функции | Функция | Параметр | | | | | |
|---------------|---------------------------------|-----------|------------|-------|----------------------|-------|----------|
| | | amplitude | halfperiod | t_off | t_rise | t_acc | unipolar |
| 1 | Ступенчатая (Step) | + | - | - | - | - | - |
| 2 | Линейная (Ramp) | + | - | - | + | + | - |
| 3 | Пилообразная (Sawtooth) | + | + | + | halfperiod-t_acc | + | + |
| 4 | Дельта (Delta) | + | + | + | (halfperiod-t_acc)/2 | + | + |
| 5 | Прямоугольная волна (Square) | + | + | + | - | + | + |
| 6 | Трапецеидальная (Trapezoid) | + | + | + | + | + | + |
| 7 | Синусоидальная (Sine) | + | + | + | - | - | + |
| 8 | Случайное число (Random Number) | + | - | - | - | - | + |

PID-регулятор

Структура PID-регулятора



YMAN

Конец