

بسمه تعالی



دانشکده فنی مهندسی تهران مرکزی

موضوع سمینار:

بررسی تکنیک‌های خطی‌سازی و کاهش نویز در میکسرهای فعال
CMOS برای گیرنده‌های Zero-IF پهن باند

استاد راهنما:

جناب آقای دکتر موسی زاده

ارائه دهنده:

سمانه محمودیان

شماره دانشجویی:

940013616

اردیبهشت 1396

مقدمه

- میکسر چیست؟
- انواع میکسر از لحاظ تبدیل فرکانس
- انواع ساختار میکسر ها
- پارامترهای مخصوص اندازه گیری میزان خطی سازی میکسر ها
- آشنایی با پارامترهای مربوط به نویز در میکسر ها
- آفست dc
- feedthrough

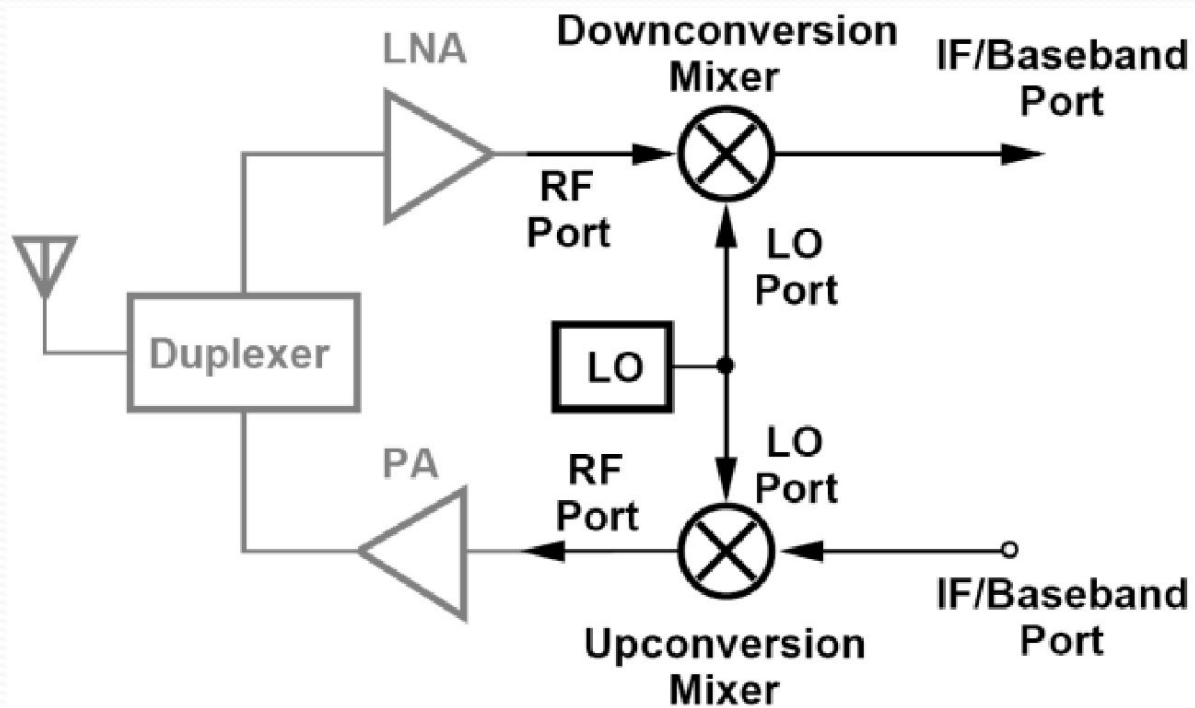
میکسر چیست؟

- میکسر عنصری غیرخطی است که وظیفه‌ی تبدیل فرکانس را بر عهده دارد و یکی از مهم‌ترین بلوک‌های گیرنده و فرستنده‌ها به شمار می‌رود.
- پارامترهای مورد اندازه‌گیری در میکسرها: بهره تبدیل، نویز، خطینگی

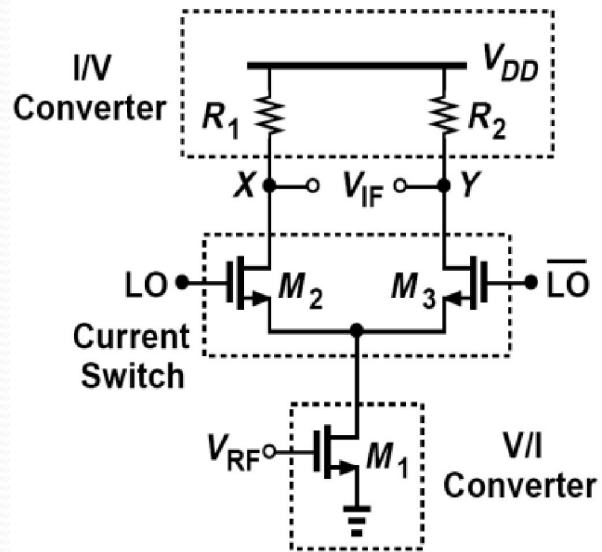
انواع میکسر ها



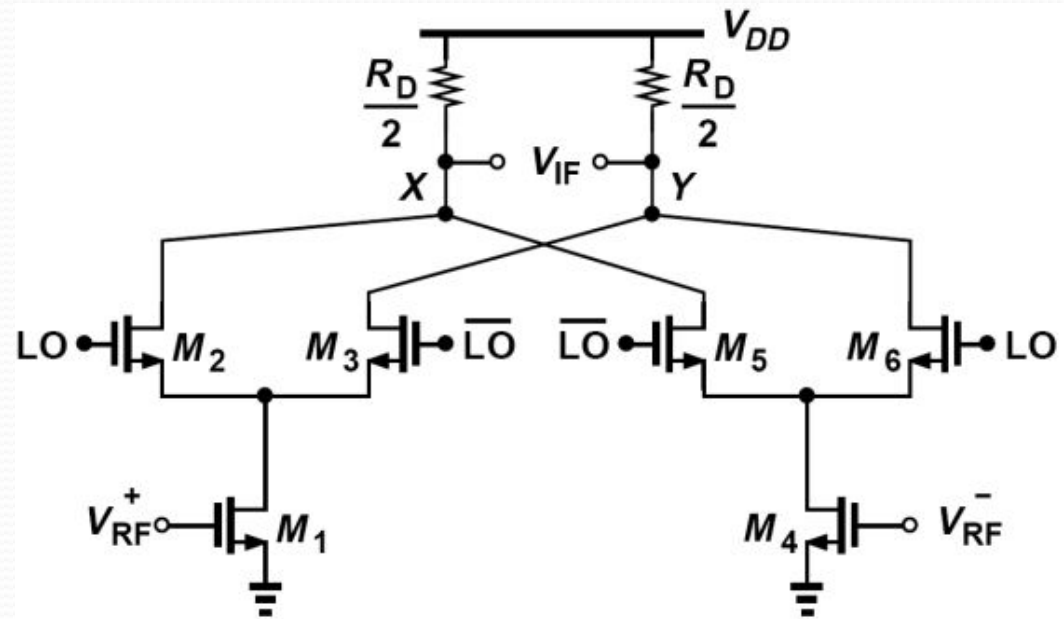
انواع میکسر از لحاظ تبدیل فرکانس



آرایش میکسرها

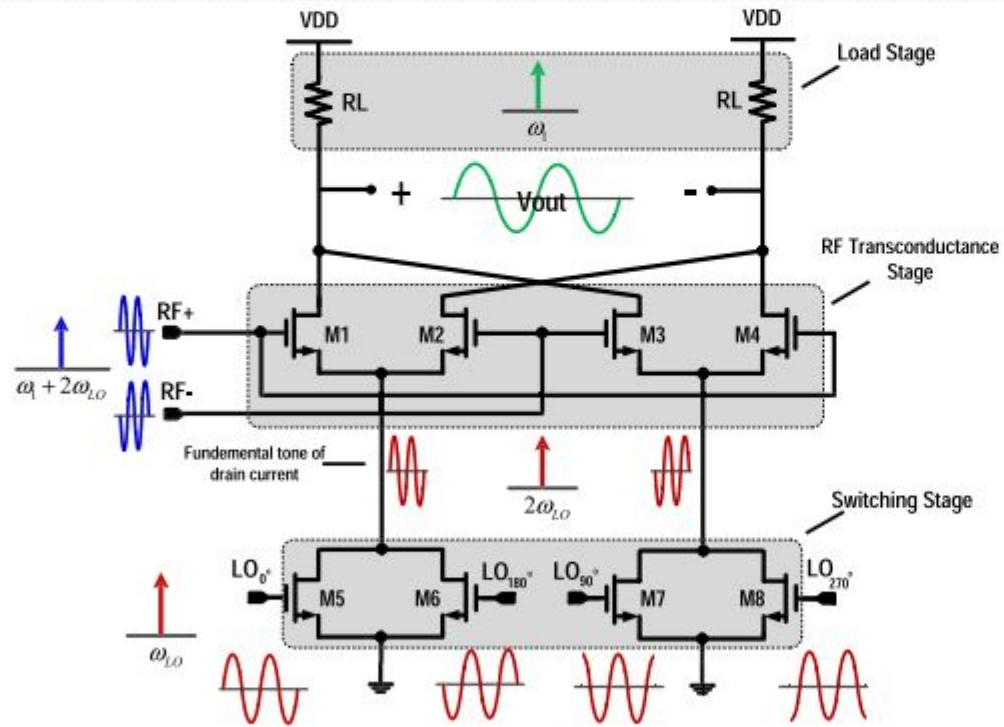


Single-balanced



Double-balanced

میکسر زیر هارمونیک



نحوه عملکرد

در یک میکسر زیر هارمونیک معمولی double-balanced، همانطور که در شکل هم قابل مشاهده است، دو زوج ترانزیستور سوئیچینگ LO با ورودی های ۰، ۹۰، ۱۸۰ و ۲۷۰ درجه برای تامین کافی سوئیچینگ، به نسبت دو برابر سلول گیلبرت مرسوم، هستند. در نتیجه این کار، هنگامی که ولتاژ گیت کمتر از ولتاژ آستانه است (به عنوان مثال، از جریان آستانه صرف نظر می کنیم)؛ ترانزیستورهای زوج های LO0- LO180 و LO90- LO270 می توانند با یک ترانزیستور با ولتاژ گیت LO به صورت

$$v_{0,180} = |V_{LO} \cdot \cos \omega_{LO} t| \text{ و } v_{90,270} = |V_{LO} \cdot \cos (\omega_{LO} t - \pi/2)| \text{ مدل شوند.}$$

سیگنال فرکانس پایین خروجی از ضرب شدن هارمونیک دوم LO با سیگنال ورودی RF به دست آمده است و با فرکانس fundamental کاری ندارد.

میکسر زیر هارمونیک کم هزینه تر از میکسرهای معمولی است. در آن FLO و FRF به هم نزدیک است و کاهش اتلاف را در تبدیل خواهیم داشت.

پارامترهای مخصوص اندازه گیری میزان خطی سازی میکسر :

IIP3 ●

IIP₂ ●

P_{1dB} ●

پارامترهای مربوط به نویز میکسر

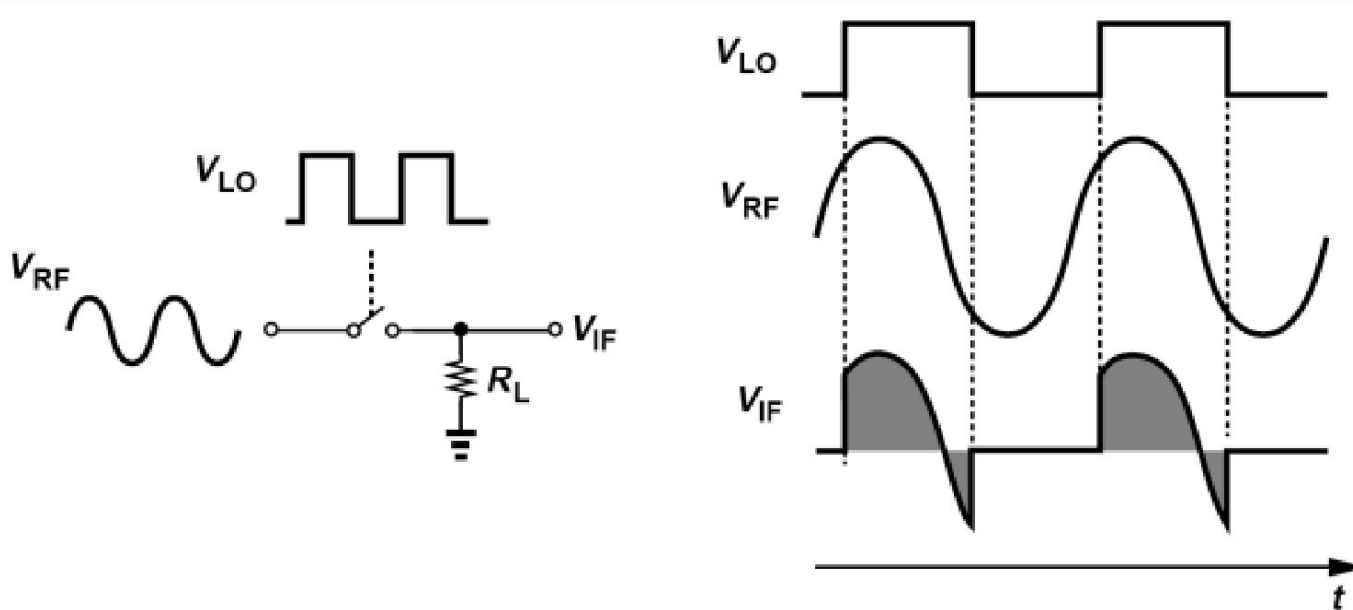
● عدد نویز:

$$NF = \frac{SNR_{in}}{SNR_I} = \frac{SNR_{in}}{SNR_Q}$$

● نویز فلیکر:

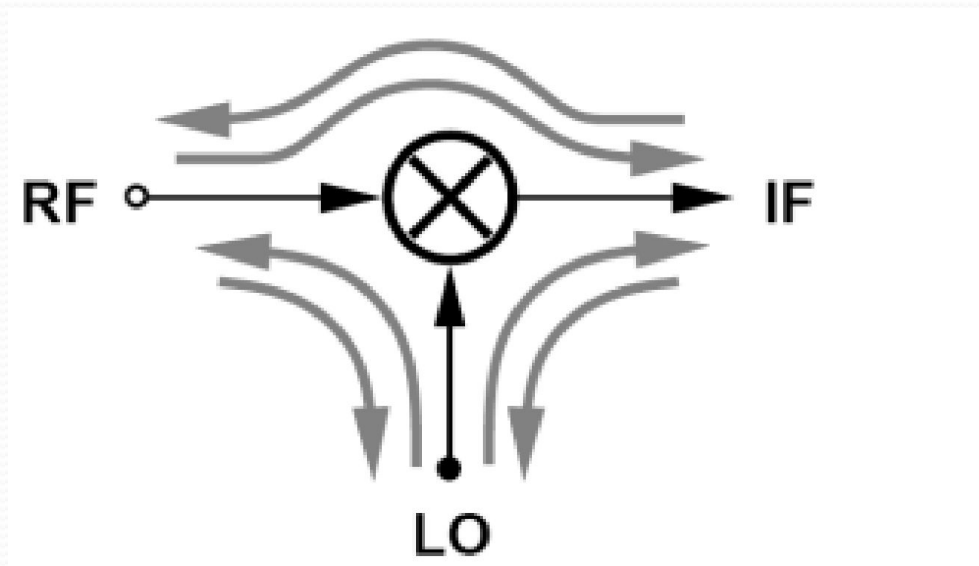
$$\overline{i_{fn}^2} = \frac{Kg_m^2}{fWLC_{ox}^2}$$

تولید آفست dc



feedthrough

به خاطر ظرفیت های خازنی میکسر دچار کوپلینگ ناخواسته feedthrough از یک پورت به پورت دیگر خواهد شد.



بررسی و تحلیل مقالات

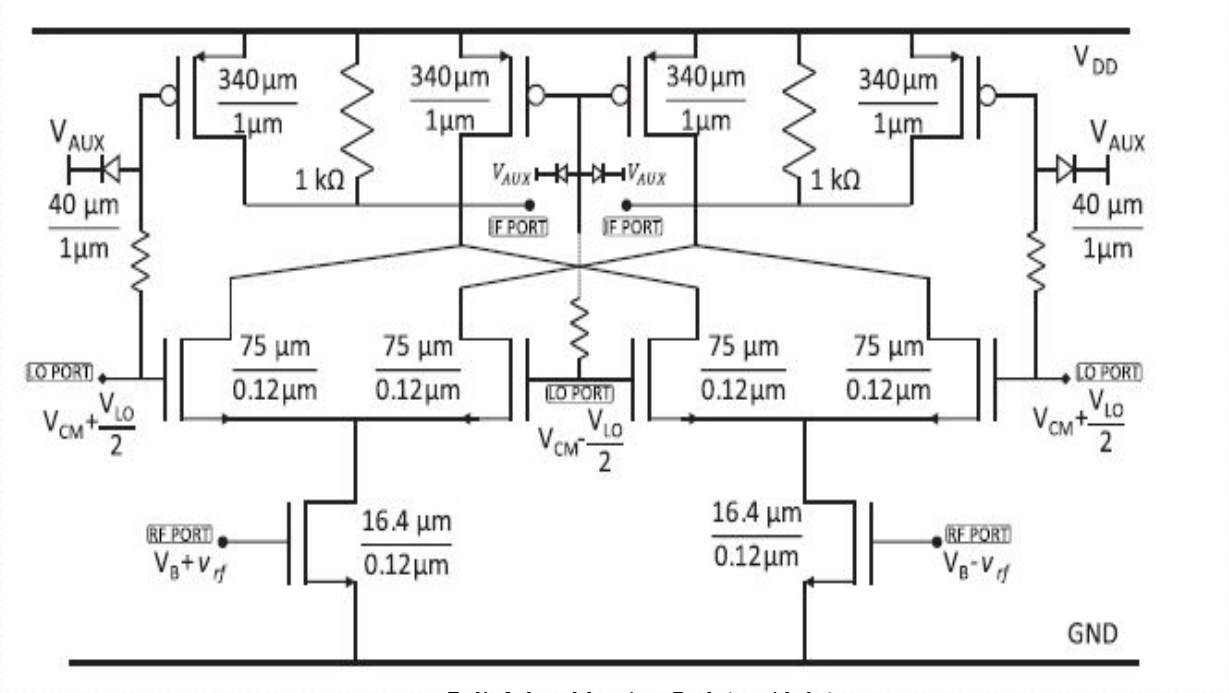
تکنیک های به کار رفته در این مقالات

□ تزریق جریان

□ امپدانس منفی

□ روش جمع آثار مشتقی یا derivative superposition

Method to Improve the Linearity of Active.1 Commutating Mixers Using Dynamic Current Injection



مدار میسر پیسدهای

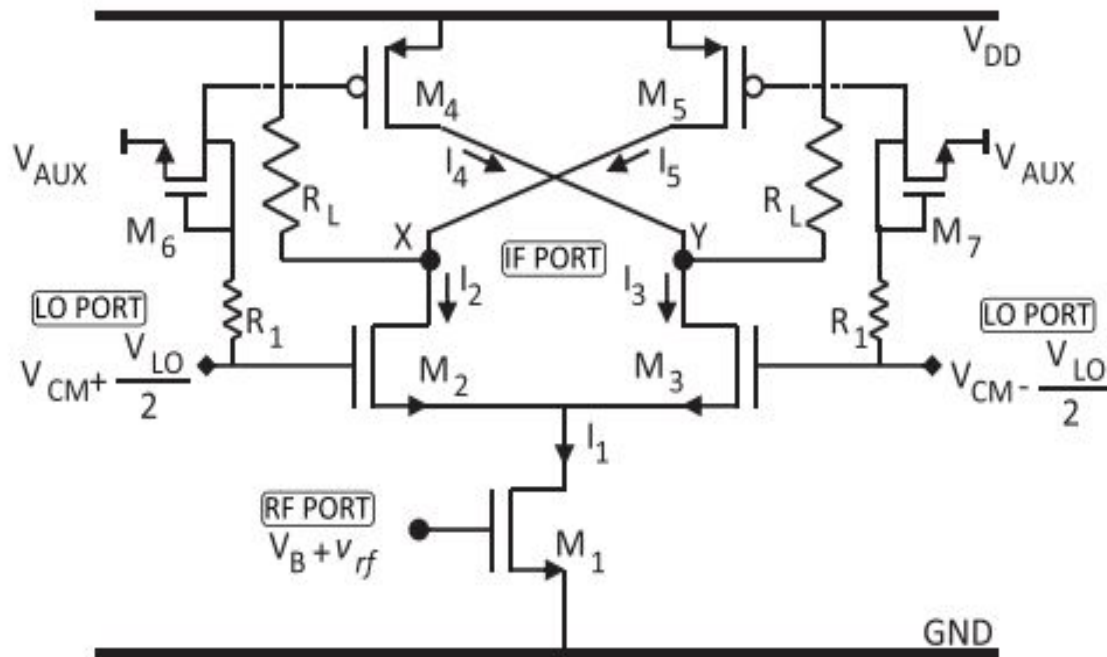
● هدف: بهبود خطینگی

● تکنیک: تزریق جریان دینامیکی به طبقه IF

طراحی و نحوه عملکرد میکسر

- در این مدار با تزریق جریان دینامیکی به طبقه IF از مصرف سلف و افزایش توان مصرفی جلوگیری می شود.
- زوج کراس کوپلاژ (M4 و M5) PMOS برای تزریق جریان به میکسر استفاده می شود.

نحوه عملکرد مدار تزریق جریان

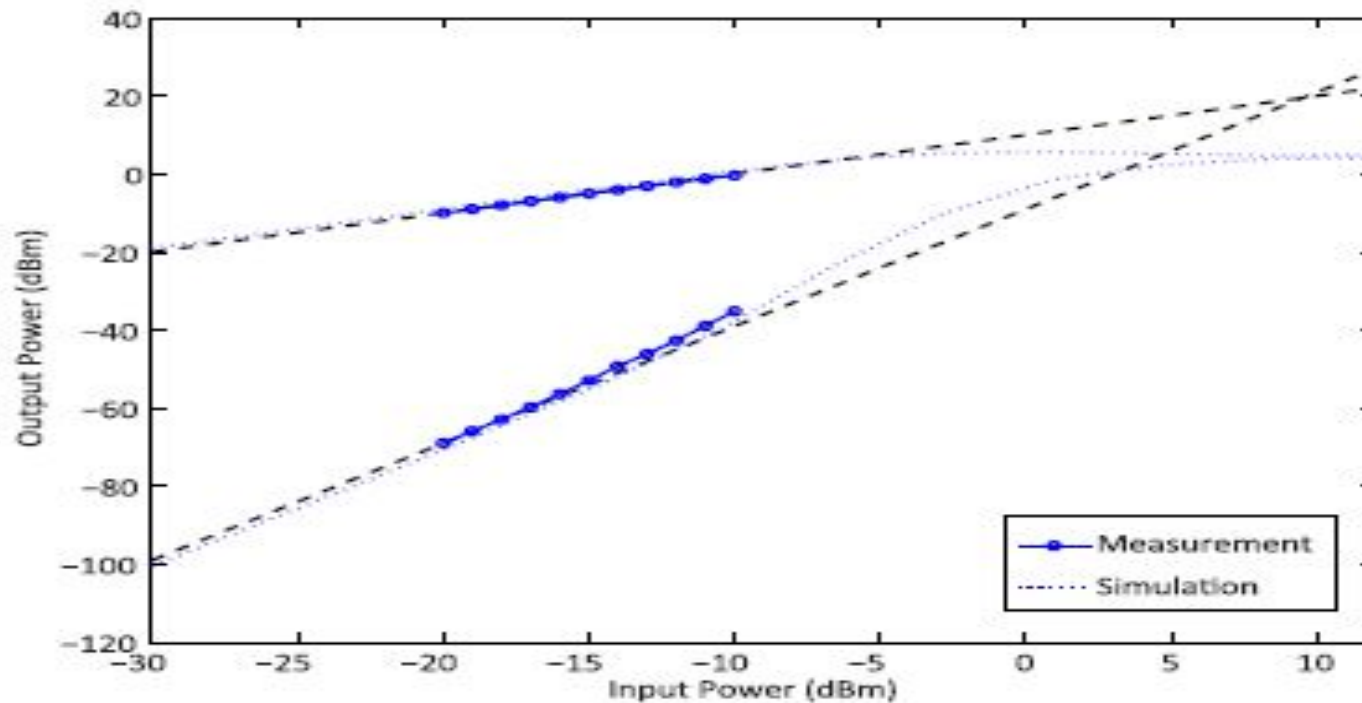


خلاصه ای از پارامترهای اندازه گیری شده

این میکسر در تکنولوژی 130 نانومتر CMOS ساخته شده است و بهره تبدیل IIP_3 10 dB به میزان 9/5 dBm و P_{1dB} به اندازه‌ی 2/45 dBm- تحویل می‌دهد. پهنای باند RF آن 6 گیگاهرتز است که 0/5 تا 6/5 گیگاهرتز را پوشش می‌دهد و پهنای باند IF آن 300 مگاهرتز است. ایزولاسیون RF به IF و LO به IF در کل پهنای باند بیش از 59 dB است. مدار 4/5 میلی وات توان را از یک منبع 1/2 ولتی می‌کشد.

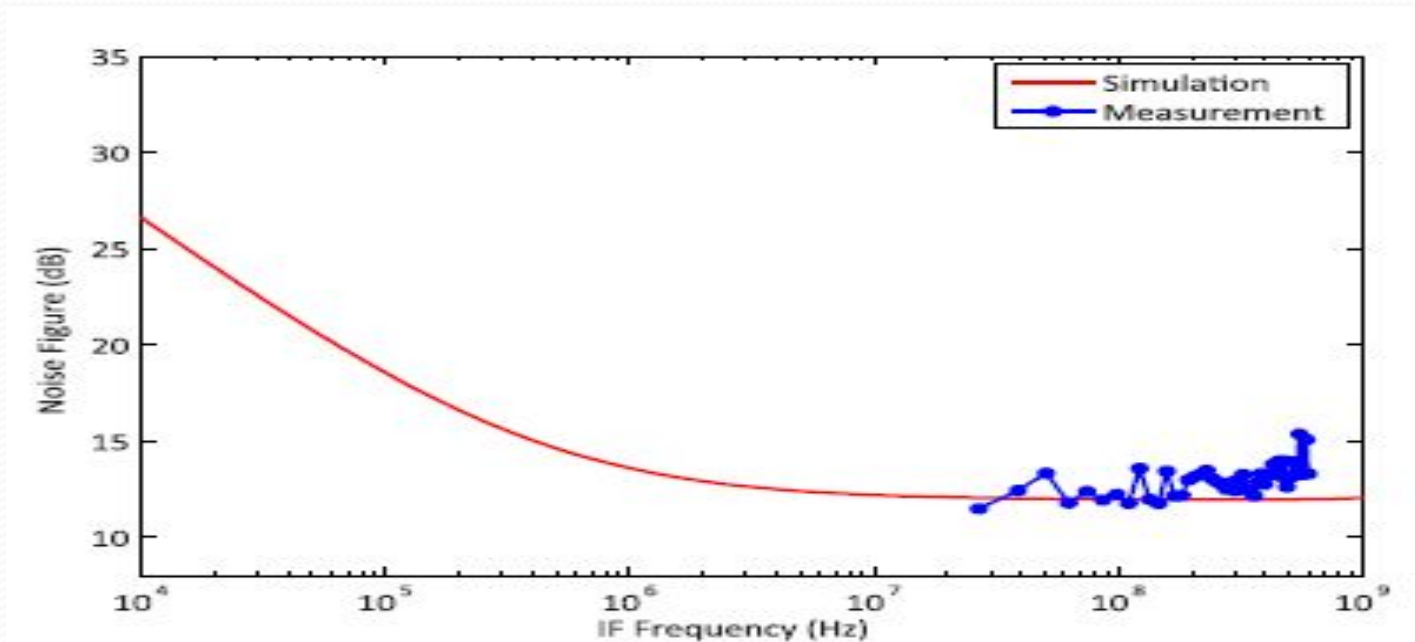
نمودار IIP3 شبیه‌سازی و اندازه‌گیری شده در $F_{RF}=2\text{GHz}$

$P_{LO}=4\text{dBm}$ و $F_{IF}=200\text{MHz}$ ، $F_{LO} = F_{RF} + F_{IF}$



نمودار عدد نویز DSB اندازه‌گیری و شبیه‌سازی شده بر حسب فرکانس IF.

$$P_{LO}=4\text{dBm} \text{ و } F_{RF}=2\text{GHz} , F_{LO}=F_{RF}+F_{IF}$$



جدول عملکرد میکسر و مقایسه آن با کارهای پیشین

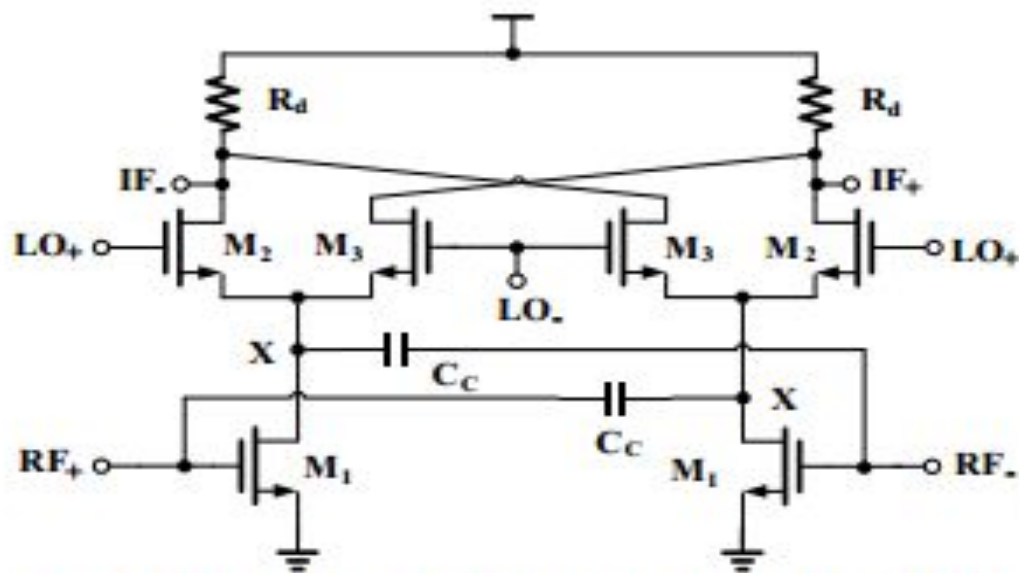
| | units | This Work | [1] | [2]** | [3] | [4] | [5] | [7] | [9] | [10] |
|------------------------|-----------------|-----------|-------------|-------|----------|--------|-------|------|-------|------------|
| RF Frequency | GHz | 0.5–6.5 | 0.3-1.2 | 2.1 | 2–10 | 1–5.5 | 0.77 | 1 | 5.2 | 1–10 |
| IF bandwidth | GHz | 0.3 | – | – | – | – | – | – | – | 0.1–1 |
| LO power | dBm | 4 | – | 6 | – | 0 | -5 | – | -5 | 0 |
| Conversion gain | dB | 10 | 8.8 | 15 | 24–9 | 17.5 | 17 | 7 | 12 | 3–8 |
| Input P _{1dB} | dBm | -2.4 | -13.2– -8.8 | – | -4– -19 | -10.5 | – | -15 | -7 | -16– -12.2 |
| IIP3 | dBm | 9.52 | -4.2– -0.8 | 15 | 3.5– -12 | 0.84 | -4.9 | – | 4 | -7– -4 |
| DSB NF | dB | 13 | <4.8 | 14 | 8-23 | 3.9 | 7.9 | 14 | 10.6 | 8.3–12 |
| RF-IF isolation | dB | 64 | – | – | – | – | – | – | 55 | – |
| LO-IF isolation | dB | 59.76 | – | – | – | – | – | – | 54 | >40 |
| DC power | mW | 4.5 | 24 | 8 | 2.4–18 | 34.5 | 5.6 | 14.4 | 4.6 | 8.4 |
| Chip area | mm ² | 0.015• | 0.56• | – | 0.19• | 0.315• | 0.89 | 0.72 | 0.545 | 0.28• |
| FOM | dB | 15.22 | 10.39 | 16.96 | 10.44 | 14.89 | 15.66 | – | 15.77 | 9.45 |

* Measured results taken at 2 GHz.

** Simulation results.

• Core area.

Inductorless Linearization of Low-Power Active.2 Mixers



مدار میکسر پیتنهادی

● هدف: بهبود خطینگی

● تکنیک : امیدانس منفی

نحوه طراحی

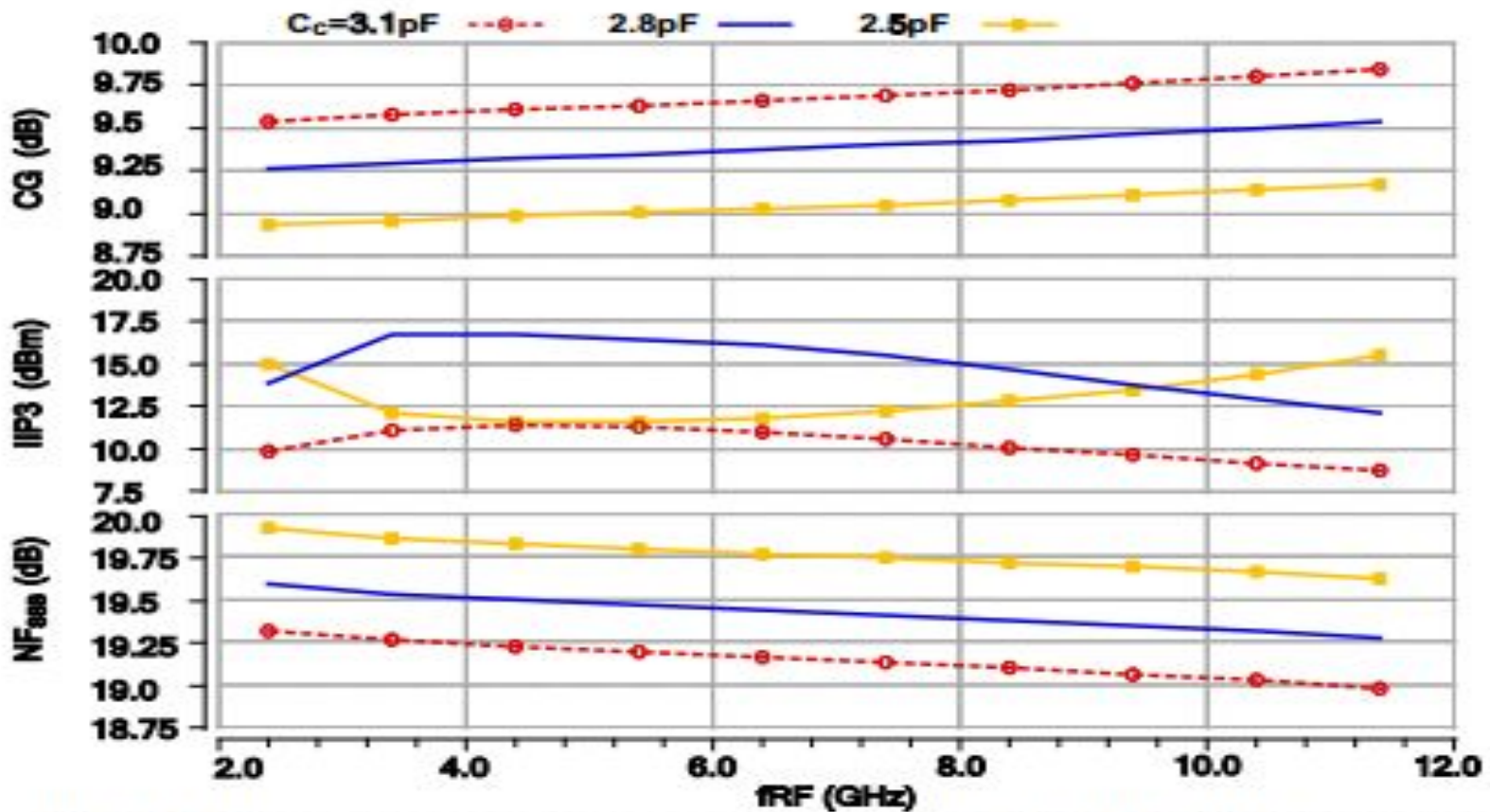
یک خازن کوپلاژ بین درین ترانزیستور $+RF$ و گیت ترانزیستور $-RF$ و یک خازن کوپلاژ دیگر بین درین ترانزیستور $-RF$ و گیت ترانزیستور $+RF$ مفهوم امپدانس منفی را در میکسر پیشنهادی را ایجاد می کنند. این تکنیک شبیه به مکانیسم خنثی سازی خازنی در طراحی تقویت کننده های قدرت است.

نسبت به ساختار میکسر معمول، ترکیب میکسر طراحی شده در ناحیه زیر آستانه ی ما، شامل فقط دو خازن کراس کوپلاژ اضافه تر است. در مقایسه با خنثی سازی سلفی، ساختار تولید امپدانس منفی با خازن، برای پهنای باند

خلاصه ای از پارامترهای اندازه گیری شده

میکسر در تکنولوژی 130 نانومتر CMOS طراحی شده است. دارای توان مصرفی 0/373 میلی وات است و فضای layout 0/0323 میلی مترمربع را اشغال می کند. این میکسر به بهره تبدیل بیشتر از 9 dB و میزان 14 dBm برای IIP3 در فرکانس 4/2 تا 4/11 گیگاهرتز دست می یابد.

پارامترهای کلیدی در محدوده‌ی فرکانسی 4/2 تا 4/11 گیگاهرتز (با فرکانس $IF=10MHz$)



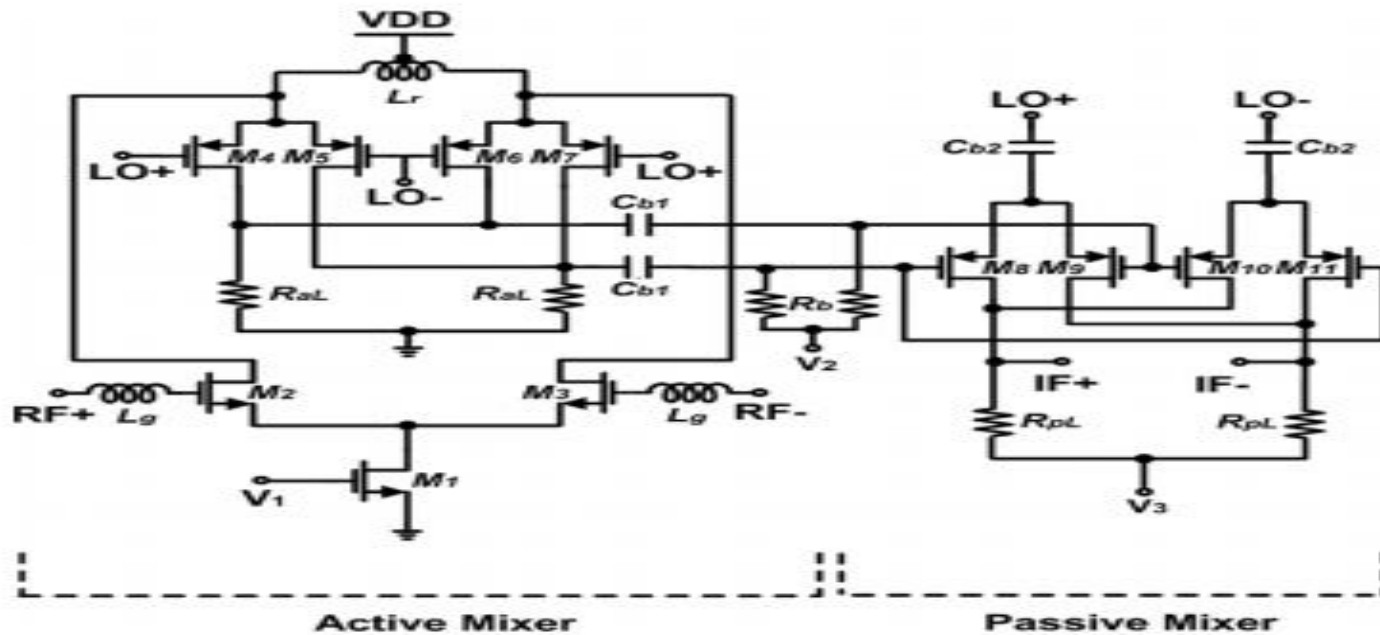
جدول نتایج میکسر و مقایسه آن با کارهای پیشین

TABLE II. PERFORMANCE COMPARISON

| Reference | [8]* | [9]* | [10]* | [11]# | [1]# | This Work# | This Work# UWB Version |
|--------------------------------|-------------|----------|-----------|-------|-------|---------------------|---------------------------|
| V_{DD} [V] | 1.2 | 0.8 | 1.8 | 0.8 | 0.6 | 0.6 | 0.6 |
| Bandwidth [GHz] | 3.1 ~ 10.6 | 0.2 ~ 13 | 2.2 ~ 2.6 | - | - | - | 3.1 ~ 10.6 |
| RF [GHz] | - | - | 2.4 | 2.4 | 2.4 | 2.4 | - |
| IF [MHz] | 264 | 264 | 30 | 10 | 10 | 10 | 264 |
| P_{LO} [dBm] | -3 | 5 | -2 | -1 | -11 | -5 | -5 |
| Conversion Gain [dB] | 9.8 ~ 14 | 9.9 | 32 | 18.7 | 8.6 | 9.3 | > 7.6 |
| NF_{SSB} [dB] | 17.5 ~ 22.6 | 11.7 + 3 | 8.5 + 3 | 11.5 | 19.2 | 19.6 | < 18.7 |
| P_{1dB} [dBm] | -24 ~ -19 | -19 | - | -21 | -13.2 | -11.9 | > -10.9 |
| IIP3 [dBm] | -11 | -10 | -14.5 | -14.9 | 6.7 | 14.2 | > 1.0 |
| Power [mW] | 1.85 | 0.88 | 1.00 | 0.33 | 0.423 | 0.373 | 0.373 |
| Layout Area [mm ²] | 0.342 | 0.360 | 0.2 | 0.745 | 0.745 | 0.0323 ^s | 0.0323 ^s |
| Technology [μ m] | 0.13 | 0.18 | 0.18 | 0.13 | 0.11 | 0.13 | 0.13 |
| FOM ⁺ [dB] | 6.33 | 10.80 | 22.25 | 20.21 | 17.19 | 21.44 | 14.88 |

* Measurement results, # post-layout simulation results, ^s mixer core, ⁺ FOM = (Gain_[dB] + IIP3_[dBm] - 10 - 2·NF_[dB])/2 - 10·log(Power_[mW]) from [12]

Active and Passive Combined Mixer for Low.3 Flicker Noise and Low dc Offset



مدار میکسر پیتنهادی

- هدف: کاهش نویز فلیکر و آفست dc
- تکنیک: ترکیب یک میکسر فعال و پسیو

نحوه طراحی

- این میکسر شامل یک منبع جریان (M_1) ، یک طبقه هدایت انتقالی RF (M_2-M_3) ، یک طبقه سوئیچینگ LO (M_4-M_7) ، یک سلف تطبیق ورودی (L_g) ، یک بار (R_{aL}) و یک سلف تشدید (L_r) است.
- طبقه سوئیچینگ LO با ترانزیستورهای $PMOS$ طراحی شده است، به علت اینکه ترانزیستور $PMOS$ عملکرد نویز فلیکر کمتری از ترانزیستور $NMOS$ دارد. میکسر پسو نیز از یک طبقه سوئیچینگ LO (M_8-M_{11}) و یک بار (R_{pL}) تشکیل شده است. این میکسر به عنوان یک نوع $source-driven$ برای جلوگیری از اثر $loading$ روی میکسر فعال، طراحی شده است. اگر یک نوع $gate-driven$ قرار داده شود، میکسر فعال می تواند با یک امپدانس کم ($1/g_{m8-11}$) بار گذاری شود که g_{m8-11} هدایت انتقالی ترانزیستورهای M_8-M_{11} است، و بنابراین، بهره تبدیل به حد قابل توجهی پایین می آید.
- لازم به ذکر است خازنهای $DC-blocking$ ($C_{b1,2}$) نیاز به ظرفیت بالایی دارد تا بهره تبدیل کم نشود.

حذف آفست dc

معمولا سیستم های *direct-conversion*، از یک ولتاژ آفست *dc* در خروجی میکسر رنج می‌برند. سلف میکسینگ (*self-mixing*) در *LO*، حدود ۵۰ درصد در ولتاژ آفست *dc* شرکت می‌کند. در میکسر ترکیبی ما، حتی فرض شده که یک نفوذ *LO* به ورودی میکسر فعال، یک ولتاژ آفست *dc* خیلی کمی را تولید کند. این امر به میکسر پس‌بعدی با یک *dc-blocking* (C_{b1}) واگذار نمی‌شود. به هر حال، یک نفوذ *LO* به ورودی میکسر پس‌بعدی می‌تواند یک آفست *dc* تولید کند. با این همه، میکسر ترکیبی پیشنهادی نسبت به میکسر فعال معمول، به علت اطلاق بهره در میکسر پس‌بعدی، ولتاژ آفست *dc* کمتری دارد و توسط شبیه‌سازی با استفاده از *Cadence spectra Rf* معین می‌شود و در اینجا جزئیات آن مطرح نمی‌شود.

بنابراین، میکسرهای فعال و پس‌بعدی به عملیات در نصف فرکانس (ω_{LO}) نیاز دارند، پس میکسر پیشنهادی بار اضافی طراحی سیگنال *LO* فرکانس بالا را کاهش می‌دهد. به عنوان یک نتیجه؛ میکسر پیشنهادی با این توپولوژی جدید، نویز فلیکر و آفست *dc* لحظه ای را که نقاط ضعف بحرانی در سیستم‌های *direct-conversion* هستند، کاهش می‌دهند.

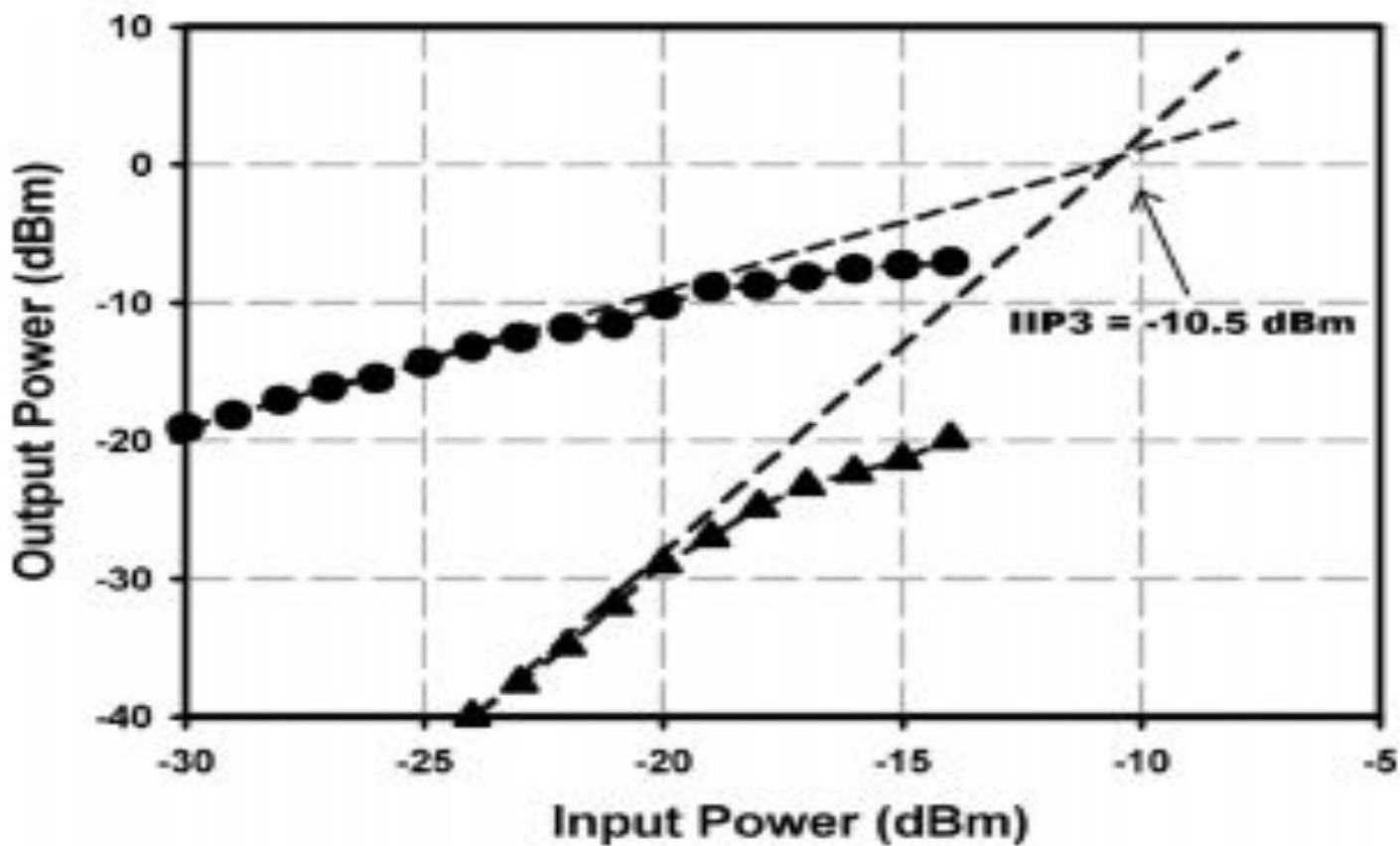
حذف نویز فلیکر

● به دلیل کانولوشن بین نویز فلیکر و قطار پالس، تغییر آرام نویز فلیکر ارجاع داده شده به گیت از ترانزیستور سوئیچینگ، سوئیچینگ *off* و *on* ایده آل را مدوله می‌کند. به علت اینکه میکسر پیشنهادی در فرکانس نصف فرکانس $(\omega_{LO}) LO$ میکسر فعال معمولی تنها کار می‌کند، قطار پالس به میزانی از (ω_{LO}) تکرار می‌شوند. بنابراین، موج نویز فلیکر نمونه برداری شده در ضرایبی از (ω_{LO}) ب نشان داده شده است. در میکسر پسو که در طبقه بعدی قرار دارد، قطار پالس نویز میکسر فعال با نصف ω_{LO} تبدیل می‌شود. بنابراین، نویز فلیکر مستقیم سوئیچ، در خروجی میکسر ظاهر نمی‌شود. علاوه بر این، نویز فلیکر غیر مستقیم، که به خاطر خازن های پارازیتی ایجاد می‌شود، توسط سلف تشدید (L_r) به حداقل می‌رسد. به عنوان یک نتیجه گیری، هیچ مولفه‌ای از نویز فلیکر در خروجی میکسر پدیدار نمی‌شود.

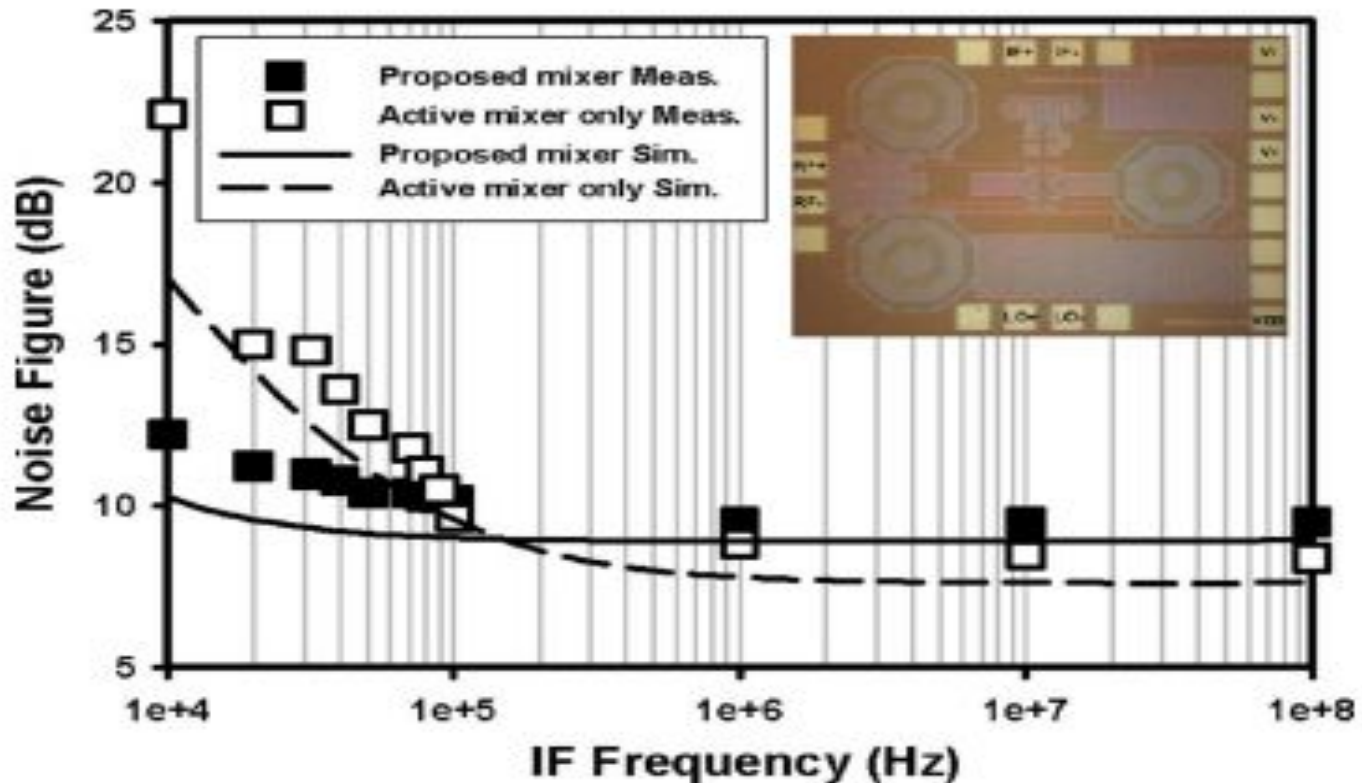
خلاصه ای از پارامترهای اندازه گیری شده

- نتایج اندازه گیری نشان دهنده ی عدد نویز $12/2$ dB در فرکانس 10 کیلوهرتز، بهره تبدیل $11/4$ dB و $IIP3$ به میزان $10/5$ dBm - است در حالیکه میکسر $8/7$ میلی وات توان را از یک منبع ولتاژ $1/2$ ولتی مصرف می کند. میکسر تحت فرآیند Dongbu Hitek 110 نانومتر CMOS ساخته شده است و چیپ مساحت $1/3$ در $0/98$ میلی متر مربع را اشغال می کند.

نمودار IIP3 اندازه‌گیری شده برای میکسر پیشنهادی



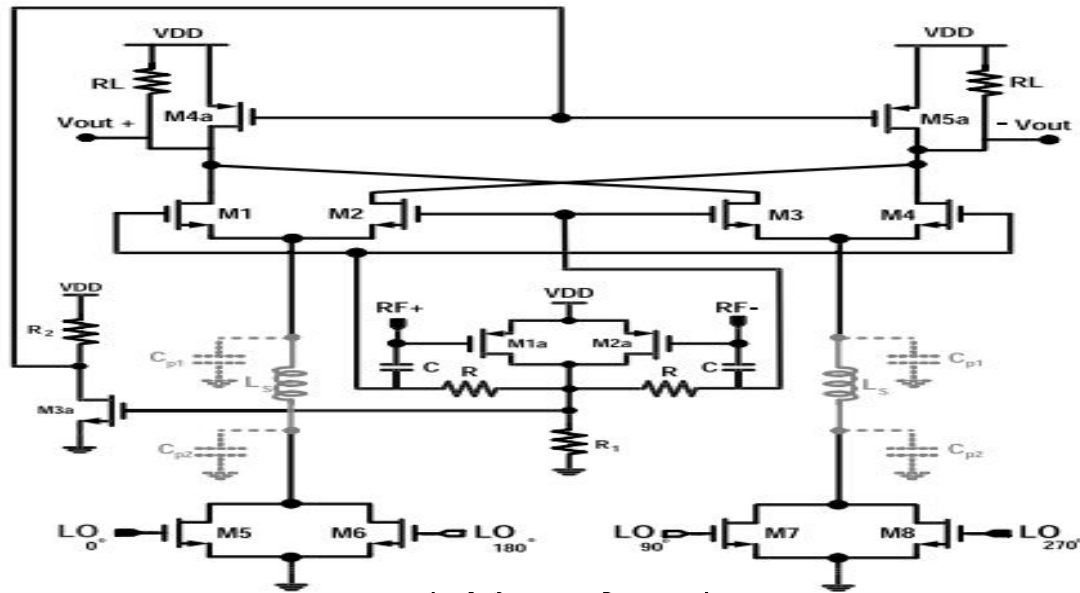
نمودار نویز اندازه‌گیری شده برای میکسر پیشنهادی و میکسر فعال تنها



جدول نتایج میکسر و مقایسه آن با کارهای پیشین

| Ref. | Freq. [GHz] | Gain [dB] | NF [dB] | IIP3 [dBm] | P _D [mW] |
|-------------------|-------------|-----------|-----------------|------------|---------------------|
| [2] | 2 | 0.5 | 13.5 @20 kHz | 10.5 | 2.4 |
| [3] | 5.2 | 16.1 | 28 @1 kHz | -5 | 7 |
| [8] | 5.8 | 7.5 | 10.9 @1 MHz | -5 | 8.1 |
| [9] | 2.4 | 11.4 | 13.2 @1 MHz | 4.4 | 8 |
| Active mixer only | 5.2 | 19.5 | 22.1 @10 kHz | -16.8 | 8.7 |
| This Work | 5.2 | 11.4 | 12.2 @10 kHz | -10.5 | 8.7 |

Design and Analysis of a Highly Efficient Linearized CMOS .4 Subharmonic Mixer for Zero and Low-IF Applications



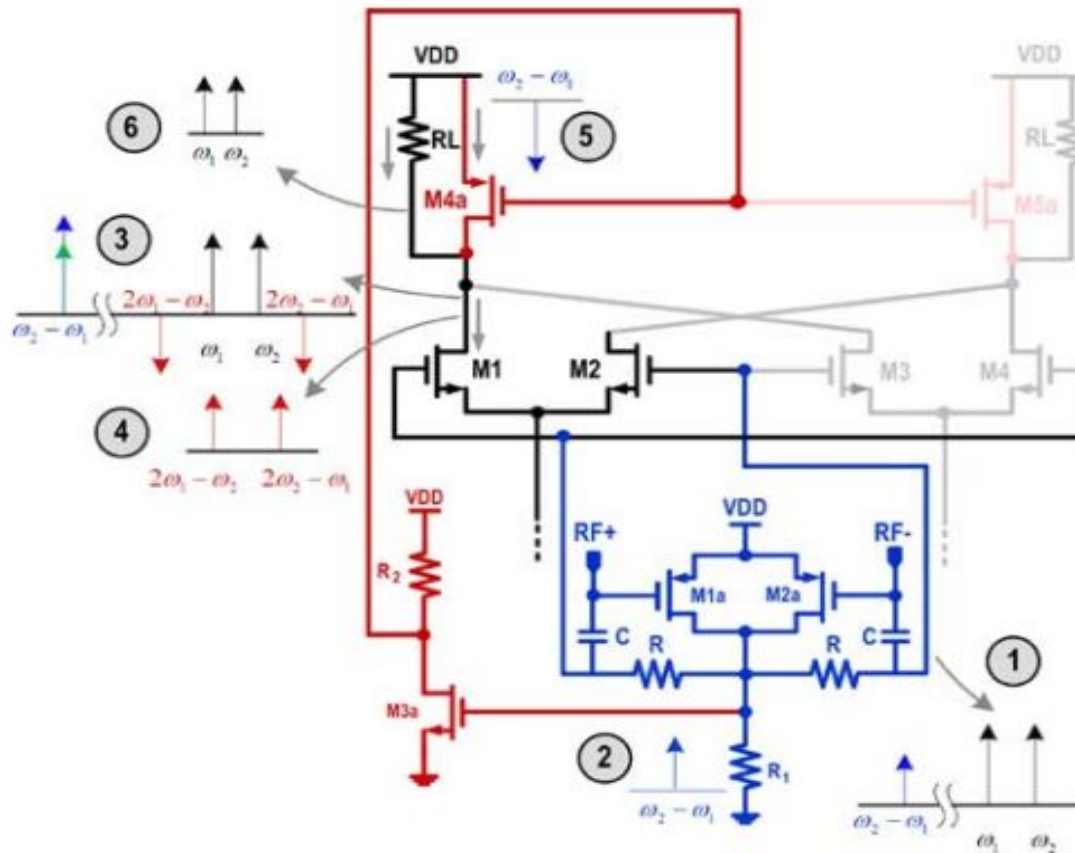
مدار میکسر پیشنهادی

- هدف : بهبود خطینگی
- تکنیک: حذف IM3 به وسیله مدار تولید کننده IM2----استفاده از شبکه پای برای بهبود خطینگی

نحوه طراحی

- این مدار شامل یک طبقه هدایت انتقالی RF (M_1-M_4) و طبقه سوئیچینگ LO (M_5-M_8) و طبقه بار خروجی R_L است.
- برای بهبود خطینگی میکسر، مدار حذف پیشنهادی در طبقه هدایت انتقالی RF شامل ($M_{1,a}$ و $M_{2,a}$) به طبقه RF اضافه شده است.
- بهره تبدیل، پهنای باند و عملکرد نویز تحت تاثیر خازن‌های پارازیتی میان زوج‌های هدایت انتقالی RF و نیز زوج‌های سوئیچینگ هستند.
- برای تغییر خازن‌های پارازیتی، یک سلف میان طبقات LO و RF به کار برده شده است که تشکیل یک شبکه π را می‌دهد. شبکه π بهره و پهنای باند را بدون افزایش توان مصرفی، بهبود می‌بخشد.

طبقه هدایت انتقالی RF برای حذف $IM2$ و $IM3$



نحوه عملکرد مدار

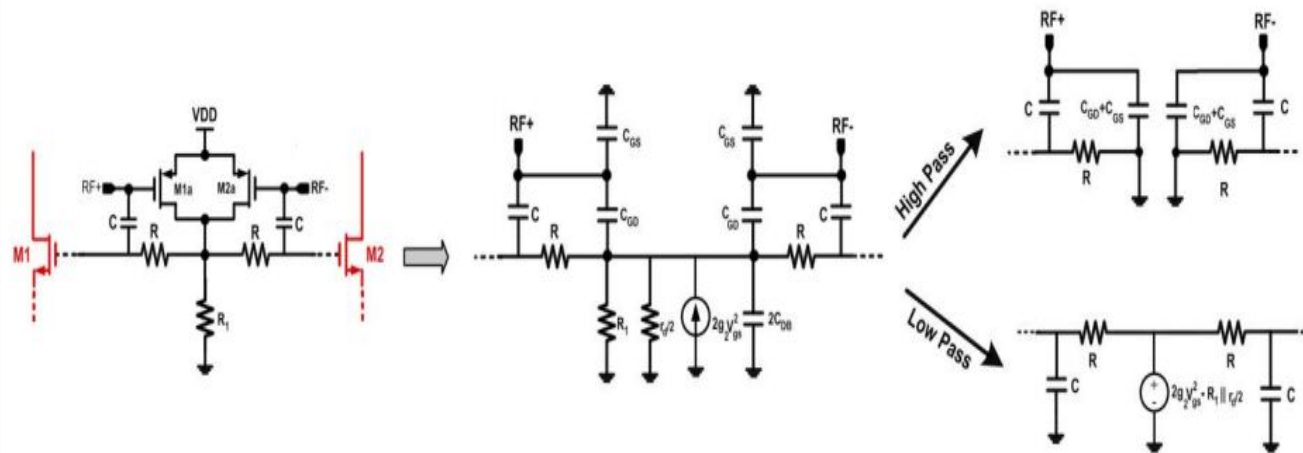
● M_1 و M_2 ترانزیستورهای ورودی طبقه RF میکسر هستند. $M_{1,a}$ و $M_{2,a}$ یک مدار تطبیق برای تولید یک جریان $IM2$ فرکانس بالا تشکیل می‌دهند.

● از آنجایی که درین $M_{1,a}$ و $M_{2,a}$ بهم وصل هستند، مولفه‌های مرتبه زوج جریان‌های آنها (اعوجاج‌های مرتبه سوم و پایه) در مجموع جریان‌های خروجی و فقط مولفه‌های توان زوج نشان می‌دهند؛ به ویژه اگر سیگنال ورودی $two-tone$ تفاضلی $Acos(\omega_1 t) + Acos(\omega_2 t)$ به مدار تطبیق اعمال شده باشد، تن‌های اصلی در خروجی حذف می‌شوند، اما جریان $IM2$ فرکانس پایین در $\omega_2 - \omega_1$ باقی می‌ماند. (مسیر ۱)

● R و C برای انتقال فرکانس بالا RF و سیگنال‌های $IM2$ فرکانس پایین به گیت M_1 و M_2 (مسیر ۲) به کار برده شده‌اند.

● با در نظر گرفتن خازن‌های پارازیتی ترانزیستورهای $M_{1,a}$ و $M_{2,a}$ ، یک مدل سیگنال کوچک تولید کننده $IM2$ به دست می‌آید که در اسلاید بعد نشان داده شده است. همانطور که مشاهده می‌شود، مولفه‌ی $IM2$ (سیگنال فرکانس پایین)، در درین ترانزیستور $M_{1,a}$ و $M_{2,a}$ تولید شده است و برای یک مدار RC پایین گذر اعمال شده است؛ اما سیگنال ورودی فرکانس بالا RF برای یک مدار RC بالا گذر برده شده است. بنابراین، سیگنال‌های خروجی در ولتاژ گیت M_1 و M_2 مجموع سیگنال‌های فرکانس بالای RF و سیگنال $IM2$ فرکانس پایین هستند. با اعمال سیگنال RF به M_1 و M_2 ، سیگنال‌های پایه، $IM2$ و $IM3$ تولید شده‌اند. (مسیر ۳)

مدار معادل سیگنال کوچک تولید کننده $IM2$



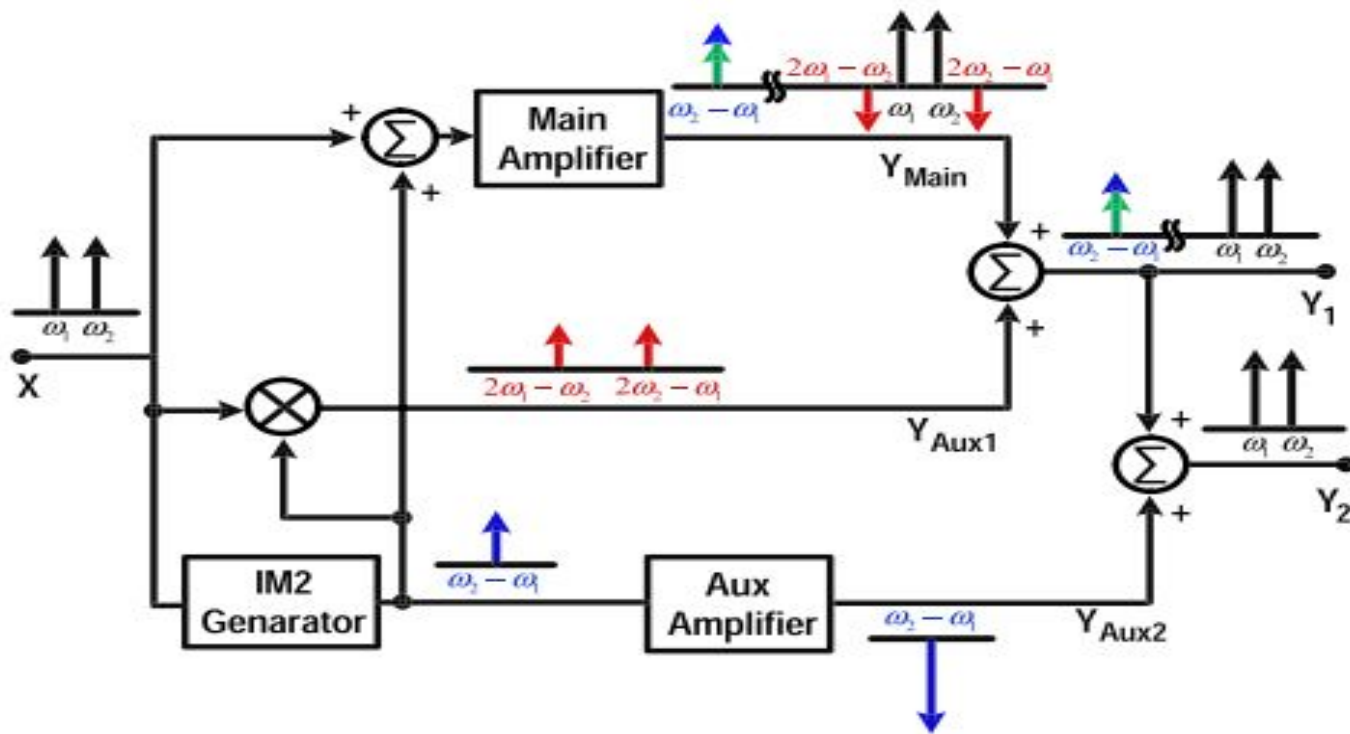
نحوه عملکرد مدار

- $IM2$ تزریق شده در $\omega_1 - \omega_2$ در طبقه هدایت انتقالی (M_2 و M_1) ، به خاطر جملات غیر خطی مرتبه دوم g'_m ترانزیستورهای M_2 و M_1 ، با سیگنال‌های ورودی RF پایه ω_1 و ω_2 میکس شده است ؛ که این سیگنال $IM3$ را در $2\omega_1 - \omega_2$ تولید می‌کنند. این سیگنال برای حذف سیگنال ذاتی $IM3$ به علت اعوجاج هدایت انتقالی مرتبه سوم ذاتی g''_m (مسیر ۴) مورد نیاز است. $IM3$ تولید شده به مسیر اصلی اضافه شده است و $IM3$ کلی مدار را کاهش می‌دهد. به منظور حذف مولفه اینترمدولاسیون مرتبه دوم، $M_{3,a}$ و $M_{4,a}$ و نیز $M_{5,a}$ به کار برده شده اند تا یک سیگنال با همان دامنه $IM2$ و فاز مخالف مسیر اصلی طبقه هدایت انتقالی تولید کنند (مسیر ۵) . $IM2$ تولید شده به مسیر اصلی اضافه می‌شود و $IM2$ کل مدار را کاهش می‌دهد. در آخر، $IM2$ و $IM3$ در خروجی حذف می‌شوند (مسیر ۶).

خلاصه ای از پارامترهای اندازه گیری شده

نتایج شبیه سازی در تکنولوژی ۱۸۰ نانومتر *CMOS*،
Taiwan Semiconductor Manufacturing Company اجرا شده است.
فرکانس RF ، ۲/۴ گیگاهرتز است و منبع تغذیه نیز ۱/۶ ولت مقدار دارد. نتایج نشان
می دهد که میکسر پیشنهادی بدون اجرای شبکه π ، در مقایسه با میکسر معمولی
۱۵ و ۱۴ دسی بل بهبود در $IIP2$ و $IIP3$ ایجاد می کند. این بهبود در محدوده ی ۱
تا ۲۰ مگاهرتز، بدون کاهش بهره یا ایجاد نویز، به دست آمده است. در حضور
شبکه π ارائه شده، میکسر بالای ۲۵ و ۷ دسی بل بهبود در $IIP2$ و $IIP3$ ایجاد
می کند.

بلوک دیاگرام (سطح سیستمی) تکنیک پیشنهادی

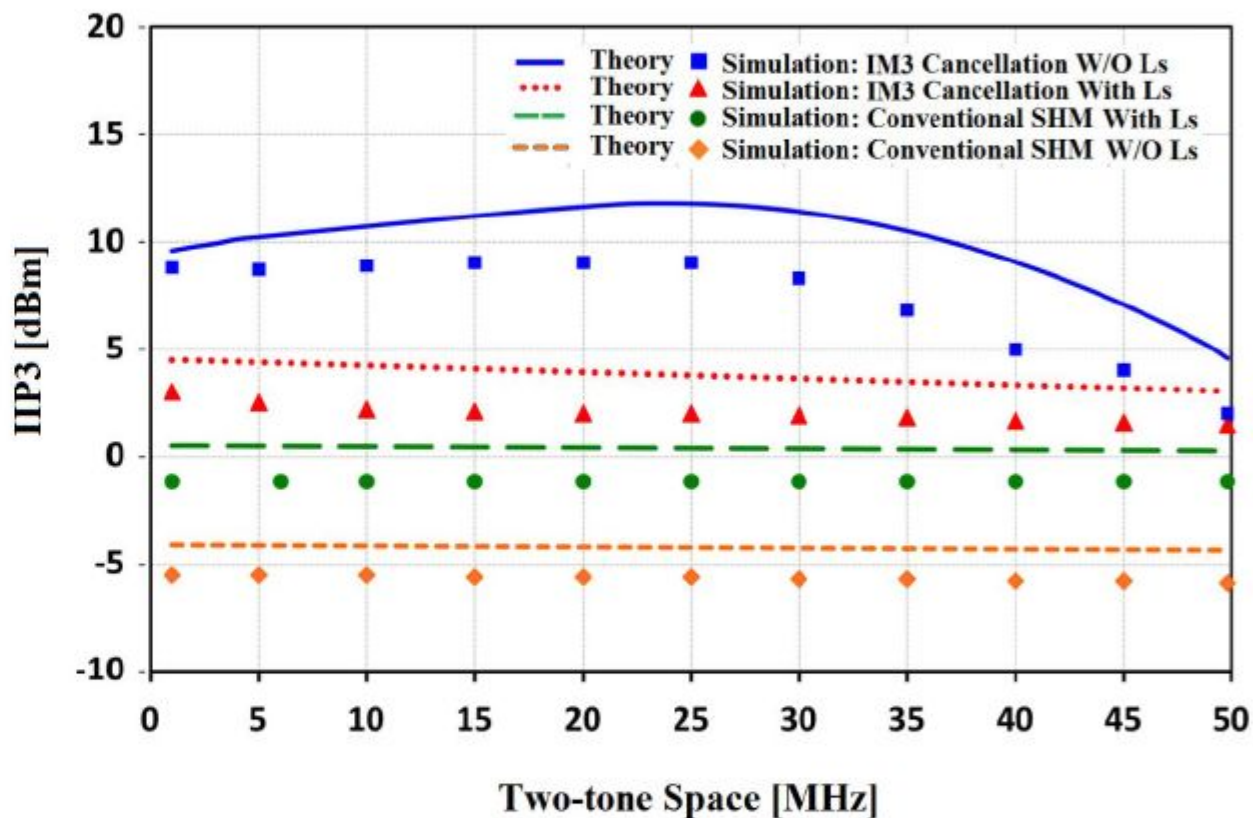


تحلیل سطح سیستمی تکنیک پیشنهادی

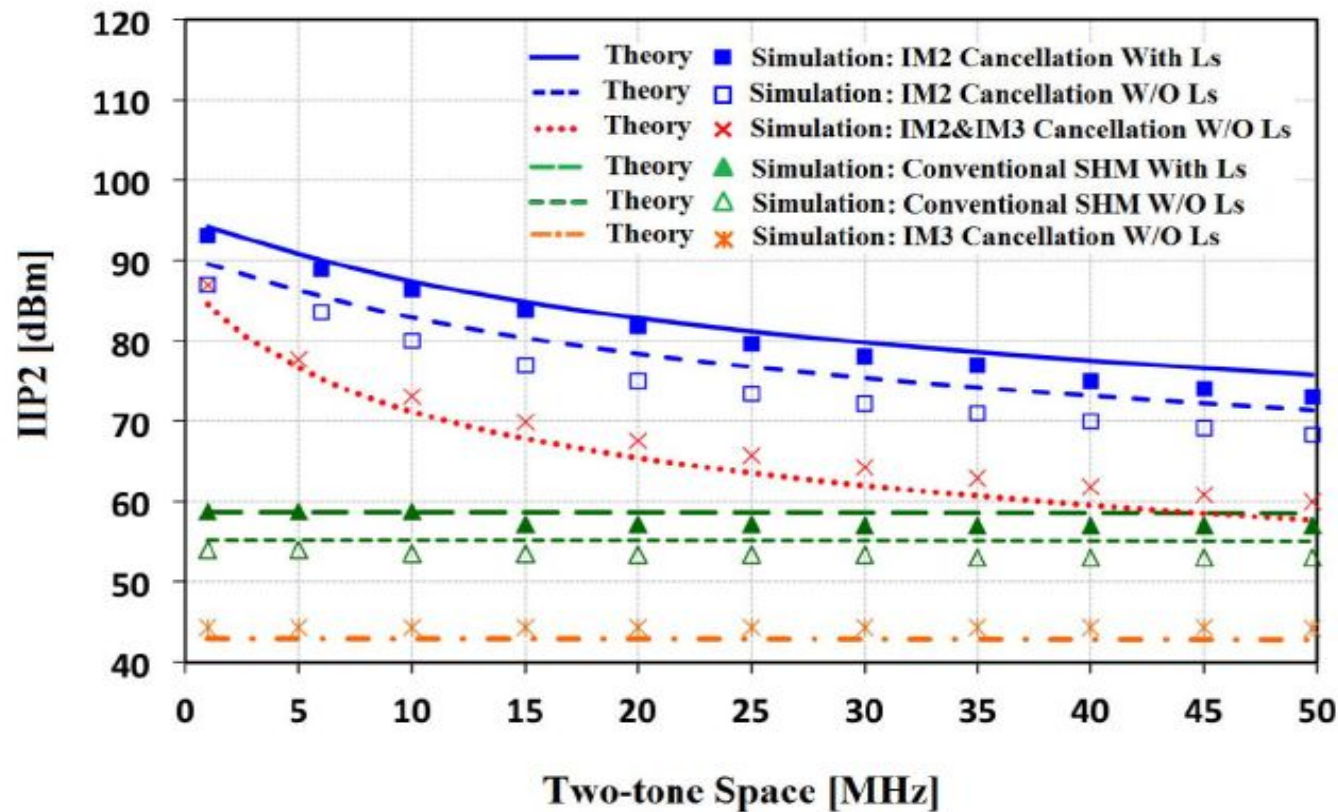
● در این شکل دیده می‌شود که در مسیر کمکی ابتدایی (Y_{AUX}) ، $IM2$ تولید شده فرکانس پایین با سیگنال ورودی پایه میکس شده است تا یک سیگنال با $IM3$ با همان دامنه و فاز مخالف اصلی تولید کند. $IM3$ تولید شده به مسیر اصلی (Y_{main}) اضافه شده است و IM کل مدار را کاهش می‌دهد (Y_1) . مولفه های فرکانسی تزریق شده در $\omega_1 - \omega_2$ ، مولفه‌های $IM2$ کلی را افزایش می‌دهند؛ و منجر به $IIP2$ کمتر خواهد شد. در دومین مسیر کمکی (Y_{AUX2}) ، حاصل $IM2$ فرکانس پایین تقویت شده است و معکوس می‌شود تا $IM2$ کلی تولید شده توسط تقویت کننده اصلی و تولید کننده $IM2$ را حذف کند (Y_2) .

● برای حذف اعوجاج مرتبه سوم و مرتبه دوم ذاتی در هدایت انتقالی باید دامنه جریان تزریقی به طریقی کنترل شود.

تغییرات IIP3 در مقابل فضای فرکانس میان دو تن برای میکسر زیر هارمونیک پیشنهادی و میکسر معمولی با حضور و عدم حضور شبکه π



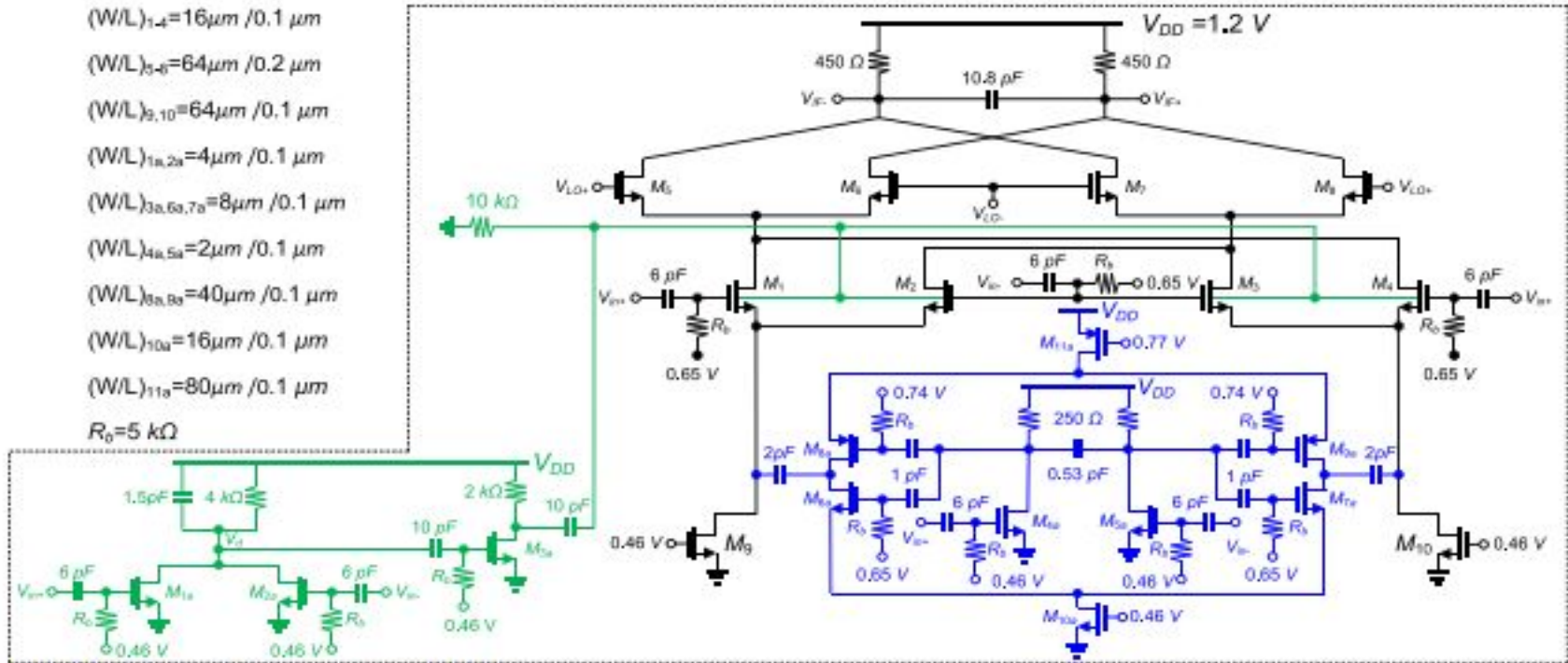
مفادیر تئوری و شبیه سازی برای $IIP2$ در معادل فضای فرکانس دو تن برای میکسر زیر هارمونیک پیشنهادی و میکسر معمولی با حضور و عدم حضور شبکه π



جدول عملکرد میکسر و مقایسه آن با کارهای پیشین

| Parameter | Proposed SHM (This Work) | | | Conventional SHM | | JSSC 2007 [28] | ICCSN 2011 [18] | TMTT 2012 [27] | TCAS-I 2012 [32] | TMTT 2013 [31] | ISCAS 2014 [33] | VLSI 2015 [34] |
|----------------|--------------------------|-------------------------|------------------------|------------------|-----------|----------------------|-----------------------|----------------------|------------------------|----------------------|-----------------------|----------------------|
| | ¹ With L_S | ² With L_S | ² W/O L_S | With L_S | W/O L_S | | | | | | | |
| Technology | 0.18um | 0.18um | 0.18um | 0.18um | 0.18um | 0.18um | 0.25um | 0.13um | 90nm | 0.13um | 0.18um | 90nm |
| RF (GHz) | 2.4 | 2.4 | 2.4 | 2.4 | 2.4 | 5.2 | 2.4 | 8.65 | 5.2 | 1.2 | 2.4 | 2.4 |
| IF (MHz) | 10 | 10 | 10 | 10 | 10 | 20 | N/A | 20 | 10 | N/A | N/A | 10 |
| IIP2 (dBm) | +88 | +78 | +77 | +60 | +55.5 | +45.9 | N/A | +27.5 | +48 | N/A | N/A | +74.2 |
| IIP3 (dBm) | -0.1 | +3.1 | +9 | -0.1 | -4.8 | +2.8 | +8 | -8 | +4 | 0 | +9 | +15.7 |
| G_c (dB) | 8.5 | 8.5 | 6.7 | 13 | 6.7 | 13.5 | 10 | 6 | 12 | 8.8 | 5 | 9.8 |
| P_{LO} (dBm) | -2.4 | -2.4 | -2.4 | -2.4 | -2.4 | N/A | N/A | -3.3 | -5 | N/A | N/A | 5 |
| P_{DC} (mW) | 4.6 | 4.6 | 4.6 | 3.85 | 3.85 | 13.6 | 8 | 0.6 | 4.6 | 24 | 17 | 5.8 |
| V_{DC} (V) | 1.6 | 1.6 | 1.6 | 1.6 | 1.6 | 1 | 2.5 | 0.6 | 1 | 0.9 | 1.8 | 1.2 |
| NF (dB) | 13.8 | 14.3 | 17 | 12.2 | 15.5 | 17 | 6.2 | 15.9 | 10.6 | 4.8 | 27 | 15 |
| FOM | 21.5 | 17.6 | 16 | 11.35 | 0.3 | N/A | N/A | 2.4 | 14.4 | N/A | N/A | 17.5 |

Using the Gate–Bulk Interaction and a Fundamental Current Injection to Attenuate IM3 and IM2 Currents in RF Transconductors



مدار میکسر پیشنهادی

● هدف: بهبود خطینگی

● تکنیک: استفاده از Gate–Bulk Interaction و تزریق جریان

نحوه طراحی

● دو تکنیک برای کاهش جریان های $IM2$ و $IM3$ در طبقه هدایت انتقالی:

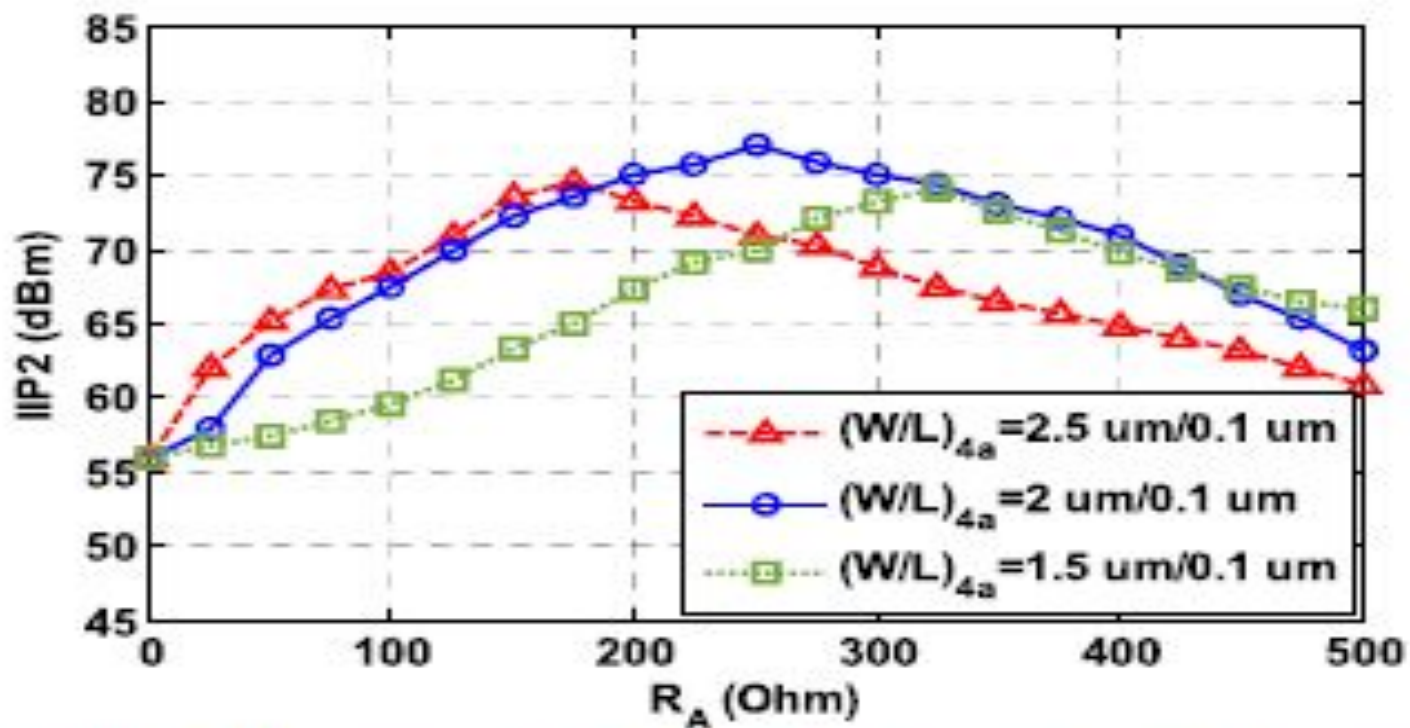
۱- ولتاژ $IM2$ ، با دامنه و فاز قابل تطبیق تولید شده و به بالک ترانزیستورهای RF اعمال شده است. این عمل یک جمله ی برهم کنشی در جریان $IM3$ این طبقه تولید می کند و جریان $IM3$ کلی را تضعیف می کند.

۲- یک مولفه اولیه به جریان در منبع $tail$ در طبقه هدایت انتقالی اضافه می کند. این مولفه، (به وسیله g'_m ترانزیستورهای ورودی)، یک جمله ی $IM2$ در جریان درین ترانزیستورهای ورودی با دامنه و فاز مخالف نسبت به جریان $IM2$ ذاتی این طبقه تولید می کند و جریان $IM2$ کل را حذف می کند.

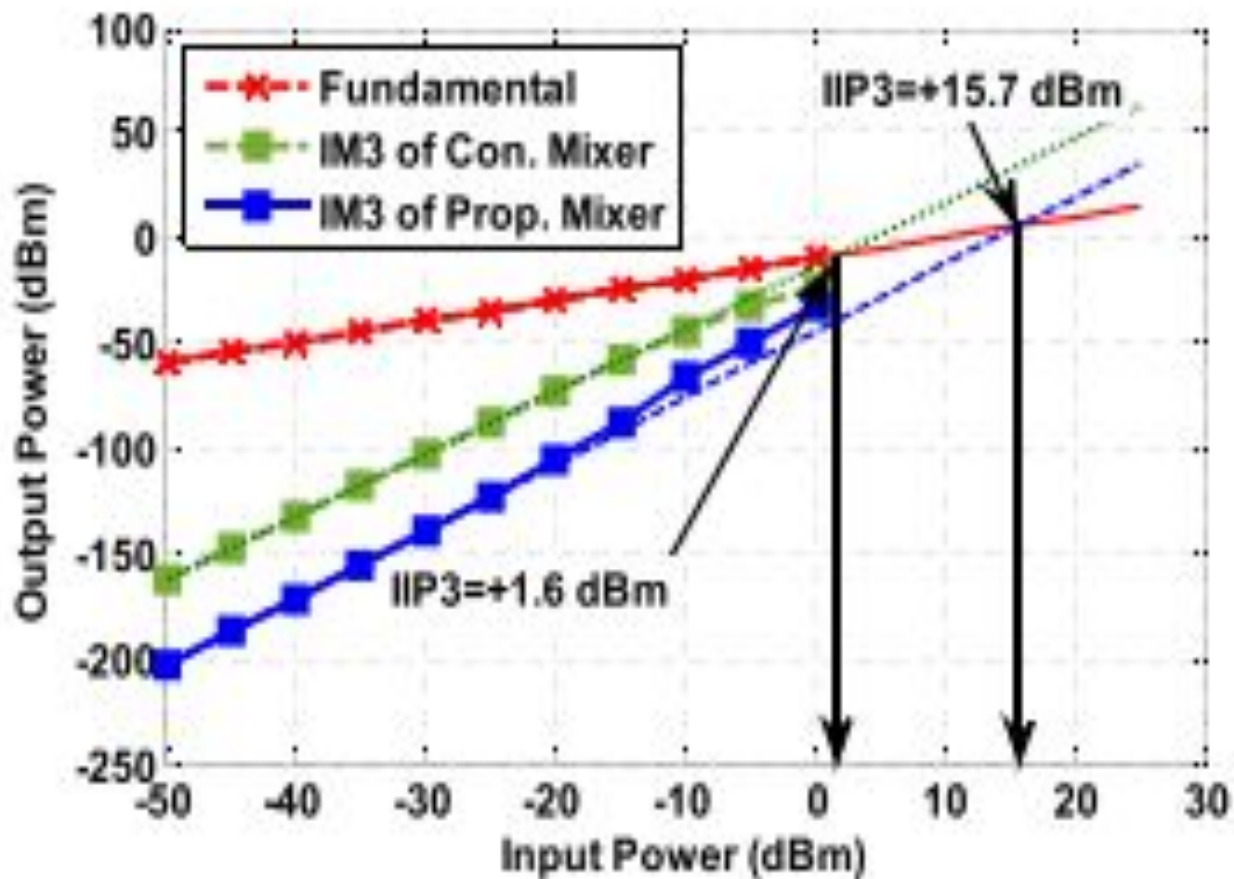
خلاصه ای از پارامترهای اندازه گیری شده

- نتایج شبیه سازی نشان می دهد که این میکسر $IIP3$ و $IIP2$ را به ترتیب $14/1$ dB و $16/4$ dB بهبود می بخشد.
- در مقایسه با میکسر فعال معمولی جریان $1/66$ میلی آمپر از یک منبع تغذیه $1/2$ ولتی می کشد.

نمودار $IIP2$ برای مقادیر مختلف R_A و نسبت ابعاد M_{4a} و M_{5a}



نمودار شبیه سازی IIP3 در میکسرهای معمولی و میکسر پیشنهادی



جدول عملکرد میکسر و مقایسه آن با کارهای پیشین

| Ref. | Freq. (GHz) | IIP3 (dBm) | IIP2 (dBm) | CG (dB) | NF (dB) | Pow. (mW) | Tech. (nm) | FoM |
|----------------------------------|-------------|------------|------------|-----------|-------------|-----------|------------|--------------------|
| Prop. | 2.4 | +15.7 | +74.2 | 9.8 | 15 | 5.8 | 90 | -15.6 |
| Conv. | 2.4 | +1.6 | +57.8 | 9.8 | 15 | 3.8 | 90 | -20.9 |
| [10] | 2.1 | +15 | +93 | 15 | 14 | 8 | 180 | -15.6 |
| [13] | 2.4 | +17.1 | +46 | 22.1 | 13.2 | 4 | 90 | -4.6 |
| [19] | 2.1 | +6 | +80 | 12 | 17.5 | 6 | 65 | -21.3 |
| [#] [21] [#] | 1.9 | -10.5 | +51 | 31.5 | 3.5 | 11.2 | 90 | -7.26 |
| [*] [27] [*] | 2.4 | +1 | N/A | 15.7 | 12.9 | 8.1 | 180 | -21.2 |
| [*] [28] [*] | 2.1 | +9 | +78 | 16 | 18.5 | 7.2 | 180 | -21.6 |
| [29] | 2.14 | -5.5 | +51.5 | 26.5 | 3.1 | 5.4 | 180 | -5.71 |
| [30] | 2.4 | -16.3 | +46.7 | 9.2 | 6.23 | 2.97 | 90 | -19.5 |
| [*] [14] [*] | 0.9 | +11.8 | +17.6 | 15 | 10.1 | 19.6 | 160 | -15.9 |
| [*] [31] [*] | 3.1 ~8.7 | +5 | N/A | 2.5 ~5 | 6.8 ~7.3 | 10.4 | 180 | -19.5 ^s |
| ^{**} [32] ^{**} | 5.2 | -16 | N/A | 14.5 | 8 | 2.1 | 180 | -14.7 |
| [*] [33] [*] | 5.2 | -5 | +52 | 16.2 | 9.8 | 7 | 180 | -20.2 |
| [*] [34] [*] | 2.4 | +4.4 | N/A | 11.4 | 11.2 | 9 | 130 | -19.6 |
| [*] [35] [*] | 5.2 | -6 | N/A | 4.5 | 16 | 3.2 | 180 | -26.8 |

^{*}Measurement result [#]LNA+Mixer ^sBy considering Max. of conversion-gain and Min. of NF ^{**}Measurement result + receiver

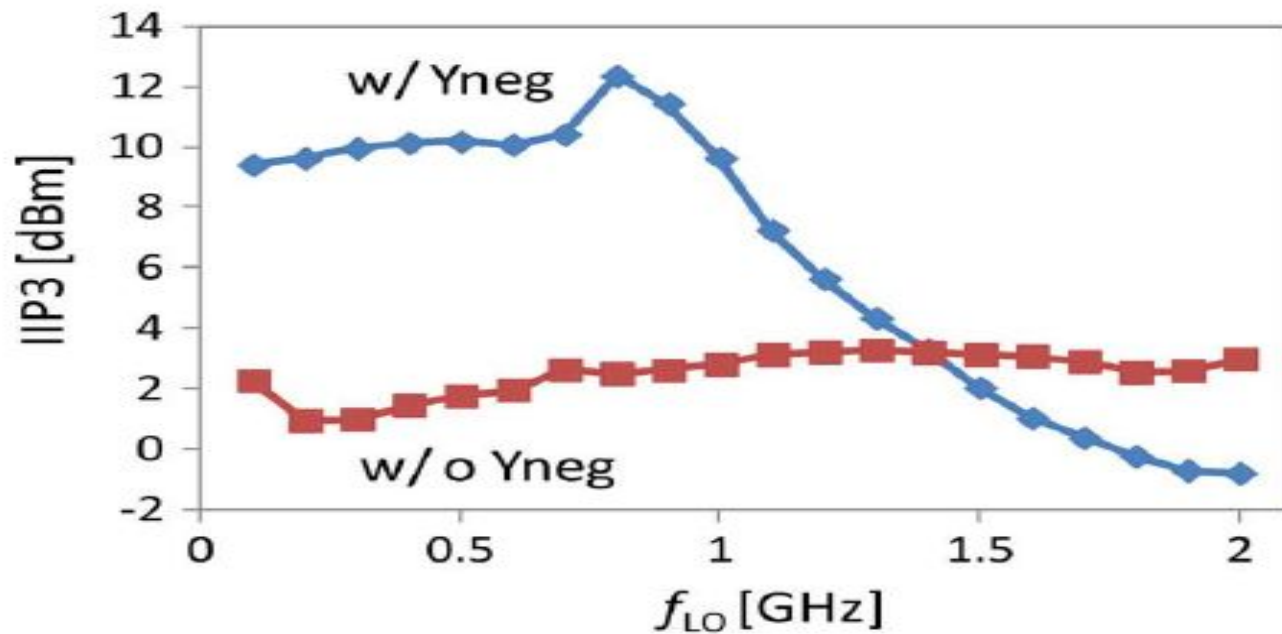
نحوه طراحی

- امپدانس منفی با استفاده از زوج کراس کوپلاژ (M_{4a}/M_{4b}) با دژنراسیون سورس فراهم شده توسط خازن (C_S) و منبع جریان (M_{5a}/M_{5b}) ساخته شده است. امپدانس منفی بر مبنای $Pmos$ امکان مصرف دوباره ی جریان dc از امپدانس منفی را توسط طبقه ی هدایت انتقالی فراهم می کند.

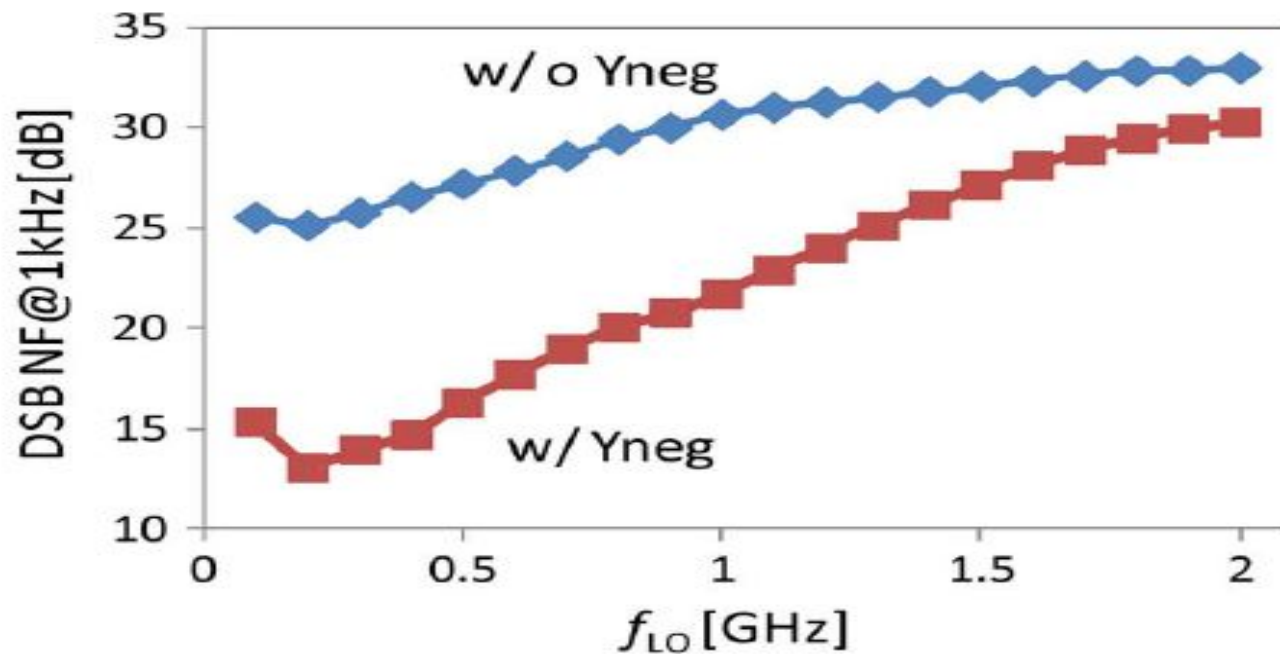
خلاصه پارامترهای اندازه گیری شده

- دو نمونه اولیه میکسر *double-balanced* در تکنولوژی ۱۶۰ نانومتر *CMOS* ساخته شده است.
- اولین چیپ میکسر (MixerD) برای حذف کامل $IM3$ و جزئی نویز فلیکر بهینه سازی شده بود. با این چیپ موفق به خنثی کردن $9dB$ نویز فلیکر شدیم و $10dB$ نیز $IIP3$ ، $5dB$ بهره تبدیل، $1dB$ نیز P_{1dB} ، بهبود یافت اما نویز حرارتی dB ۱/۰ افزایش یافت. تکنیک امپدانس منفی توان مصرفی را حدود ۱۶ درصد برای این میکسر افزایش می دهد و مساحت سطح مصرفی نیز ۸ درصد بیشتر شده است (۴۶ در ۲۸ میکرو متر مربع).
- دومین چیپ ارائه شده (MixerNF) نیز با هدف حذف کامل نویز فلیکر و حذف جزئی $IM3$ ساخته شد که روی ولتاژ پایین کار می کند ($0.67V_{DD}$)؛ در این چیپ امپدانس منفی موجب می شود تا توان مصرفی ۳/۷ درصد افزایش یابد و مساحت سطح مصرفی نیز ۷ درصد زیادتر می شود (۵۰ در ۵۰ میکرو متر مربع). در این نمونه چیپ، اندازه گیری ها خنثی سازی نویز فلیکر را بالاتر از $10dB$ با تغییرات حدود $\pm 200\%$ جریان بایاس امپدانس منفی نشان می دهد.

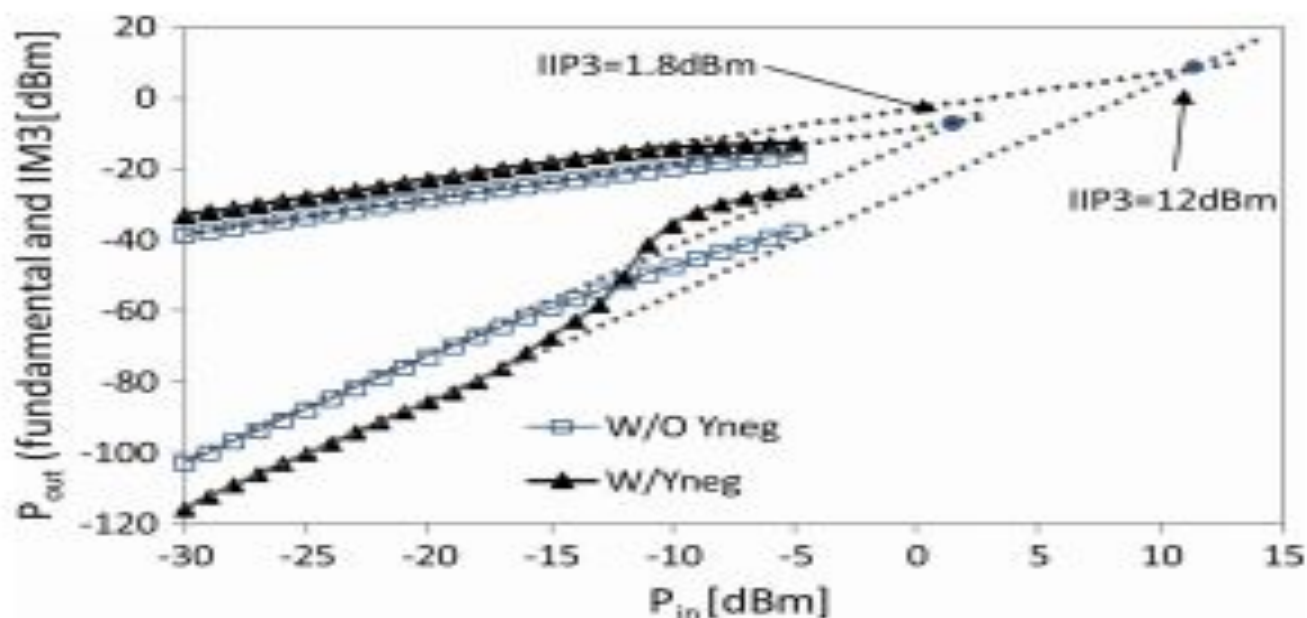
نمودار IIP3 بر حسب فرکانس LO برای MixerD



نمودار $DSB NF$ بر حسب فرکانس LO برای MixerD

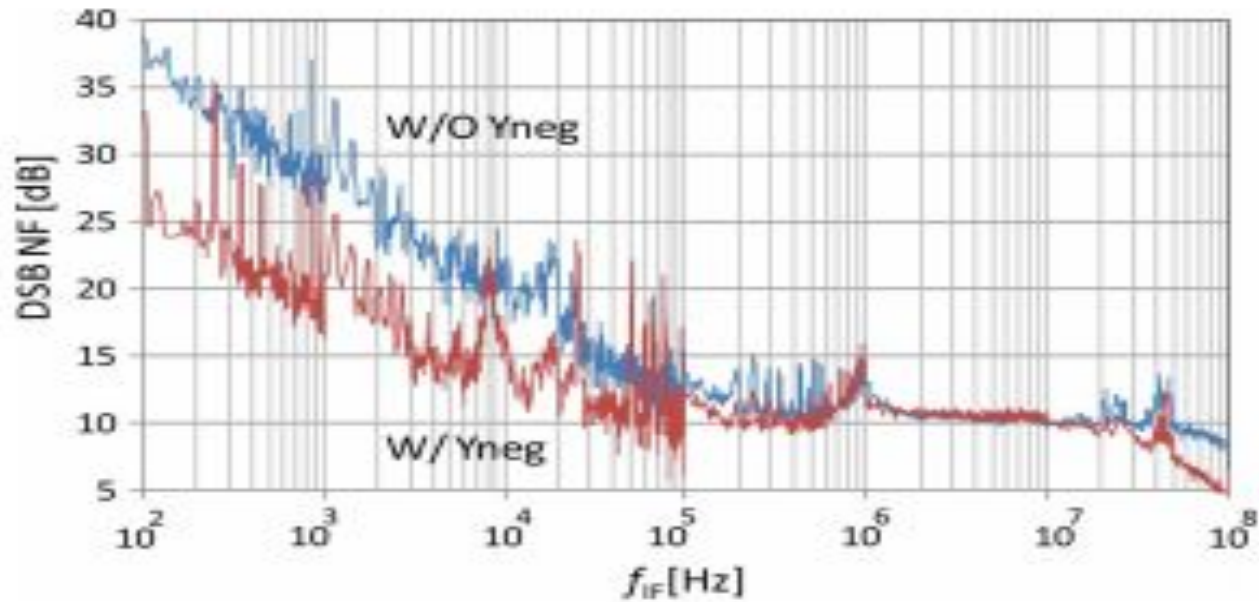


نمودار خروجی fundamental و IIP3 بر حسب توان ورودی P_{in} برای MixerD



DSB NF برای میکسر (MixerD) با حضور و

عدم حضور Y_{neg}



جدول پارامترهای اصلی طراحی برای دو چیپ نمونه اولیه (*MixerNF* و *MixerD*)

| Chip name | W/L [μm] (M ₁ /M ₂) | W/L [μm] (M ₃) | W/L [μm] (M ₄) | W/L [μm] (M ₅) | R _{load} [Ω] | C _s [pF] | V _{dd} [V] |
|-----------|--|--|--|--|-----------------------------------|------------------------|------------------------|
| MixerD | 100/0.16 | 80/0.16 | 80/0.16 | 104/0.16 | 250 | 1.2 | 1.8 |
| MixerNF | 108/0.16 | 72/0.16 | 68/0.18 | 68/0.18 | 250 | 0.8 | 1.2 |

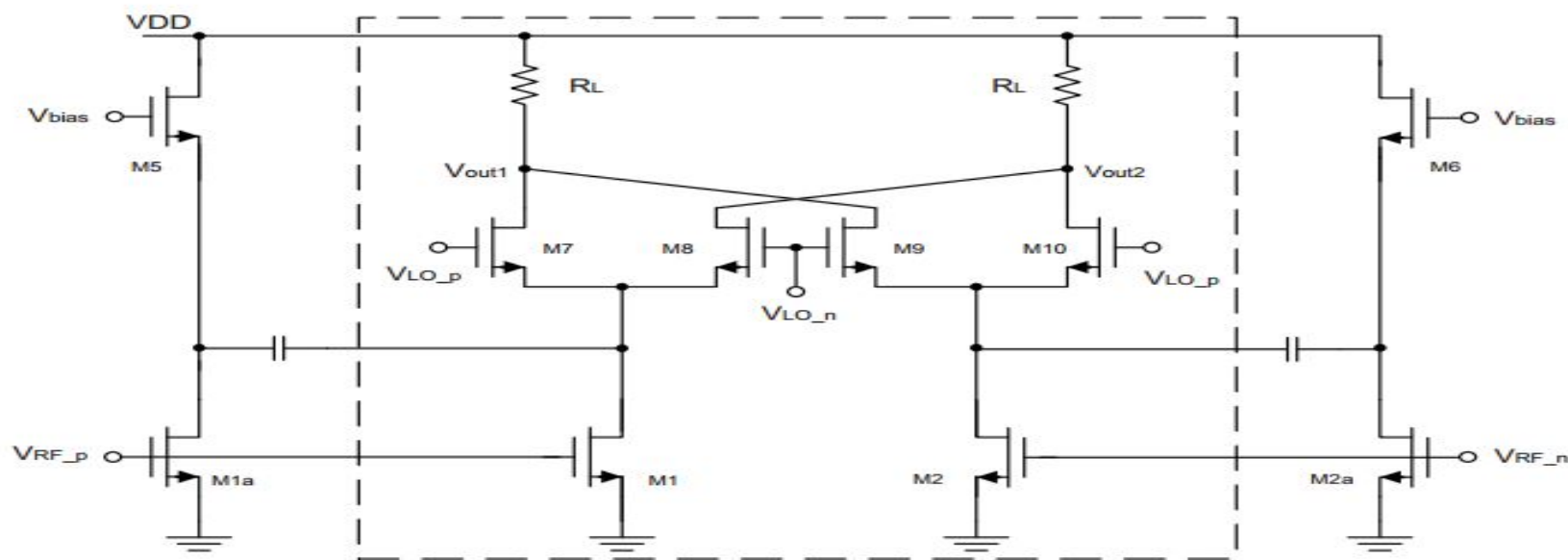
جدول عملکرد میکسر و مقایسه آن با کارهای پیشین

| | | Darabi[1] | Yoon[2] | Park[4] | Pullela[3] | This work |
|---------------------------|----------------|--------------|------------------|--------------|--------------|--------------|
| CMOS | | 0.13 μ m | 0.13 μ m | 0.18 μ m | 0.13 μ m | 0.16 μ m |
| V_{DD} [V] | | 1.2 | 1.5 | 1.8 | 2.7 | 1.8 |
| Freq [GHz] | | 2 | 2.4 | 5.2 | 1.96 | 0.9 |
| Inductor Number | | 0 | 1 | 2 | 0 | 0 |
| Flicker NF reduction [dB] | | 7@10kHz | 7.5@10kHz | 7@10kHz | 9.5@10kHz | 9@1kHz |
| Flicker NF @10kHz [dB] | w/o cancelling | 21.8 | 37 | 27 | 18 | 20 |
| | w/ cancelling | 14 | 29 | 20 | 8.5 | 13 |
| Gain Improvement [dB] | | 0.5 | 1.3 | 6 | 2 | 5 |
| Gain [dB] | w/o cancelling | 0 | 10.1 | 9.3 | 5 | 12.3 |
| | w/ cancelling | 0.5 | 11.4 | 16.2 | 7 | 17.6 |
| Thermal NF changes* [dB] | | 0 | 0 | 0 | -2 | +0.1 |
| Thermal NF @10MHz [dB] | w/o cancelling | 12 | 7.5 [#] | 10 | 8.5 | 10 |
| | w/ cancelling | 12 | 7.5 [#] | 10 | 6.5 | 10.1 |
| IIP3 improvement [dB] | | 0 | 1.6 | 0 | 1 | 10 |
| IIP3 [dBm] | w/o cancelling | 10.5 | 3.8 | -4 | 1 | 1.8 |
| | w/ cancelling | 10.5 | 4.4 | -5 | 2 | 11.8 |
| Bias current increases | | 0% | 0% | 0% | N/A | 16% |
| Bias current [mA] | w/o cancelling | 2 | 6 | 3.9 | 3 | 9.2 |
| | w/ cancelling | 2 | 6 | 3.9 | 3 | 10.9 |

* "+" for NF increases and "-" for NF decreases.

This NF is measured at 100MHz

dB Improvement in the IIP3 of a CMOS Active 14+ .7 Mixer Through Distortion Cancellation



مدار میخسر پیشنهادی

- هدف: بهبود خطینگی
- تکنیک: DS

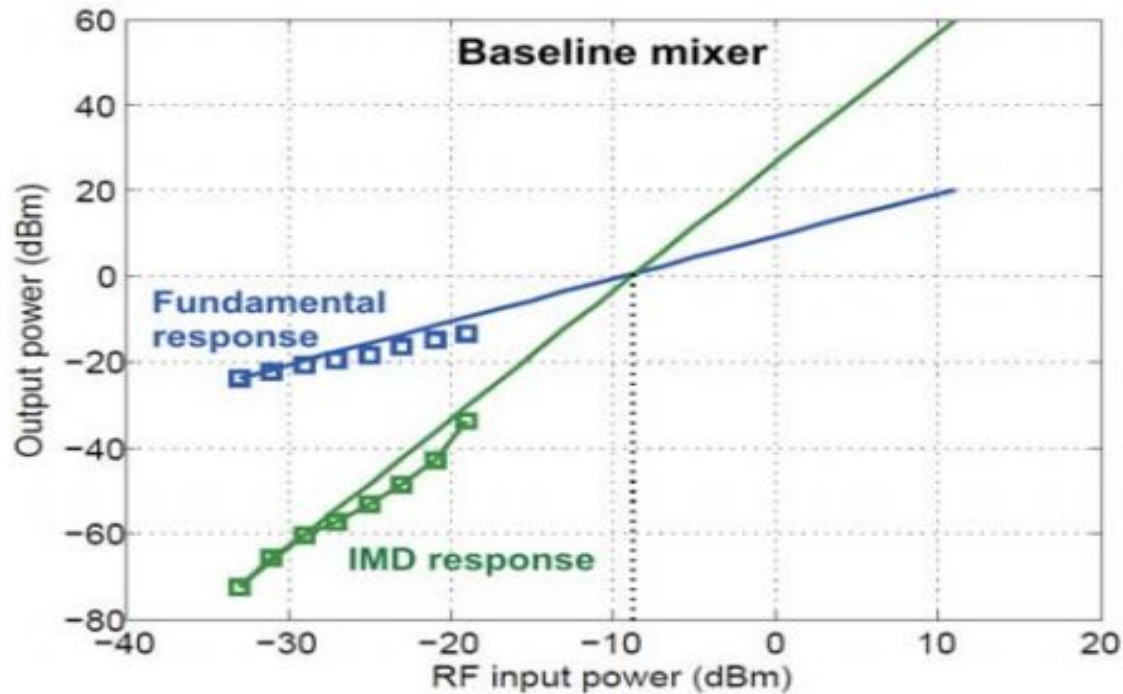
نحوه طراحی

- کادر اصلی (نقطه چین) سلول گیلبرت است و اطراف آن مدار بهبود خطینگی است.
- چون قسمت اصلی خطینگی با RF است، ترانزیستورهای کمکی به صورت موازی با ترانزیستورهای RF وصل شده است.
- M5 و M6 منبع جریان است.
- مدار DS به صورت جداگانه و مستقل از هسته میکسر بایاس شده است.

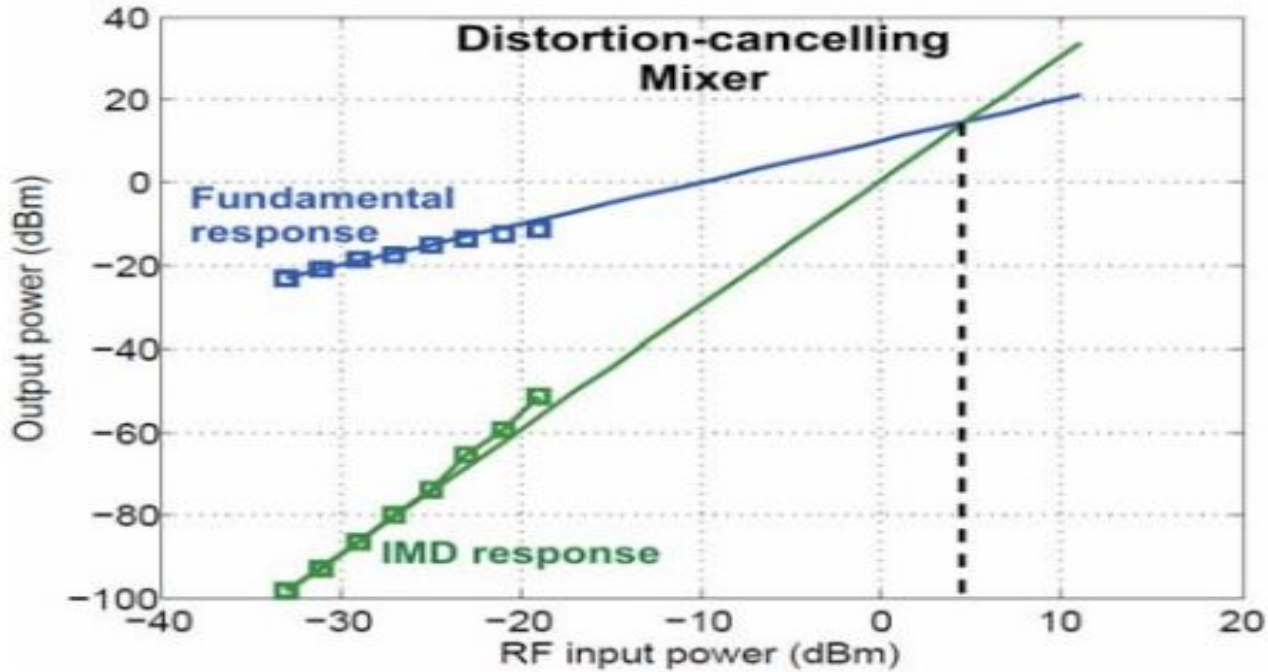
نحوه عملکرد

- در این مقاله از تکنیک DS برای بهبود IIP3 مدار استفاده شده است.
- ایده‌ی اولیه‌ی تکنیک DS، استفاده از ترانزیستورهای کمکی بایاس شده در نزدیک ناحیه‌ی pinch-off است؛ بنابراین آنها تن‌های IMD قوی تری را که بیرون از فاز هستند، نسبت به تن‌های IMD مدارهای اصلی تولید می‌کنند. از این رو، هنگامی که تن‌های IMD مدار اصلی و افزاره‌های کمکی جمع شوند، بیرونی‌ها را حذف می‌کنند.

نتایج تست two-tone برای میکسر baseline



نتایج تست two-tone میکسر حذف اعوجاج

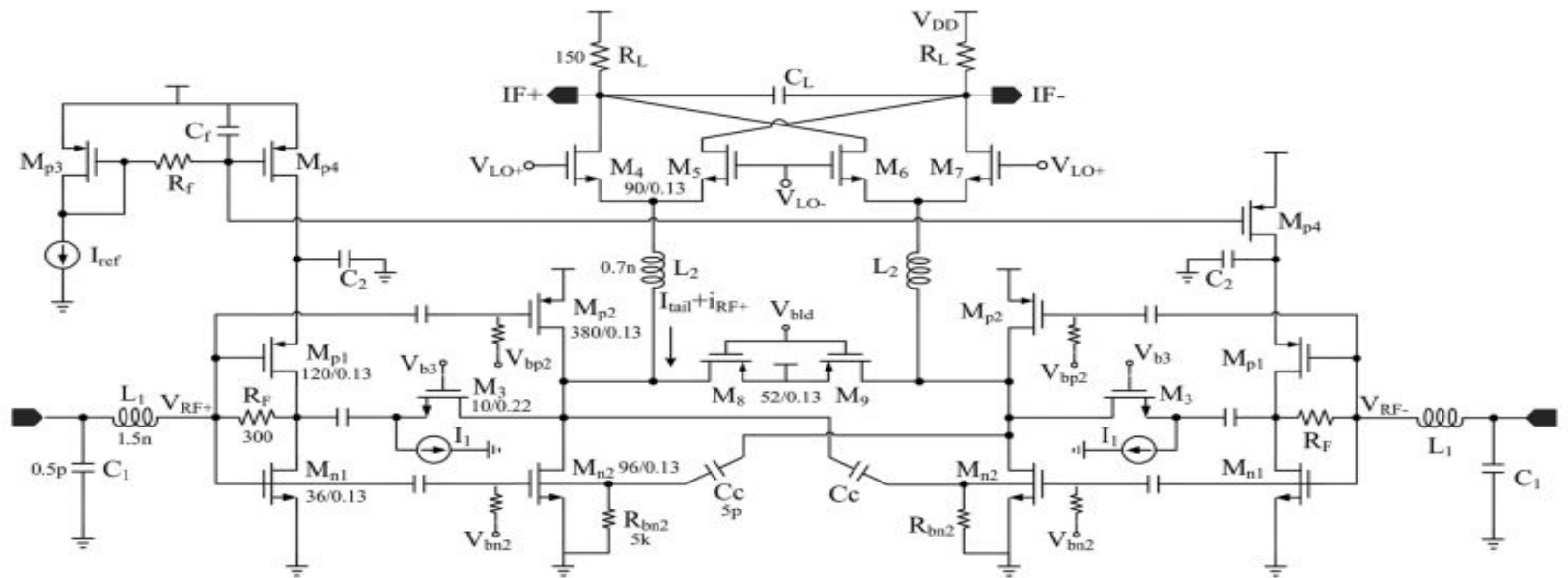


جدول نتایج

| Metric/parameter | value | units | |
|----------------------|-------|-----------------|------------------------|
| RF frequency | 1.0 | GHz | |
| LO frequency | 0.8 | GHz | |
| Chip core area | 0.1 | mm ² | |
| CMOS node | 130 | nm | |
| IIP ₃ | -9 | dBm | baseline mixer |
| | 5 | dBm | dist. cancelling mixer |
| | +14 | dB | change |
| Conversion gain | 11.7 | dB | baseline mixer |
| | 11 | dB | dist. cancelling mixer |
| | -0.7 | dB | change |
| DC power consumption | 18 | mW | baseline mixer |
| | 20.4 | mW | dist. cancelling mixer |
| | +2.4 | mW | change |

Exploiting A Wideband Merged CMOS Active Mixer .8

Noise Cancellation and Linearity Enhancement



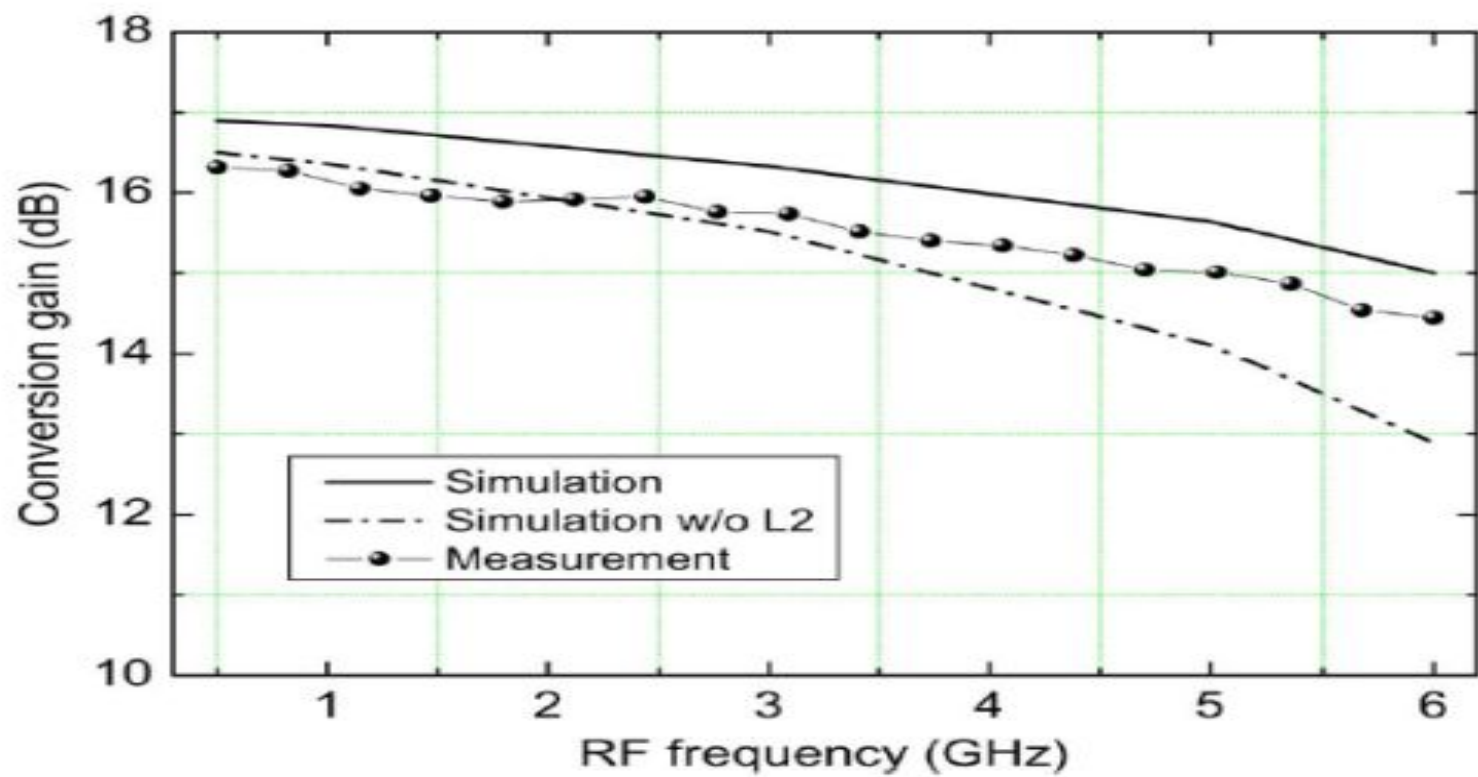
مدار میکسر پیشنهادی

- هدف: بهبود خطینگی و کاهش نویز فلیکر
- تکنیک: ادغام مدار میکسر با LNA حذف نویز

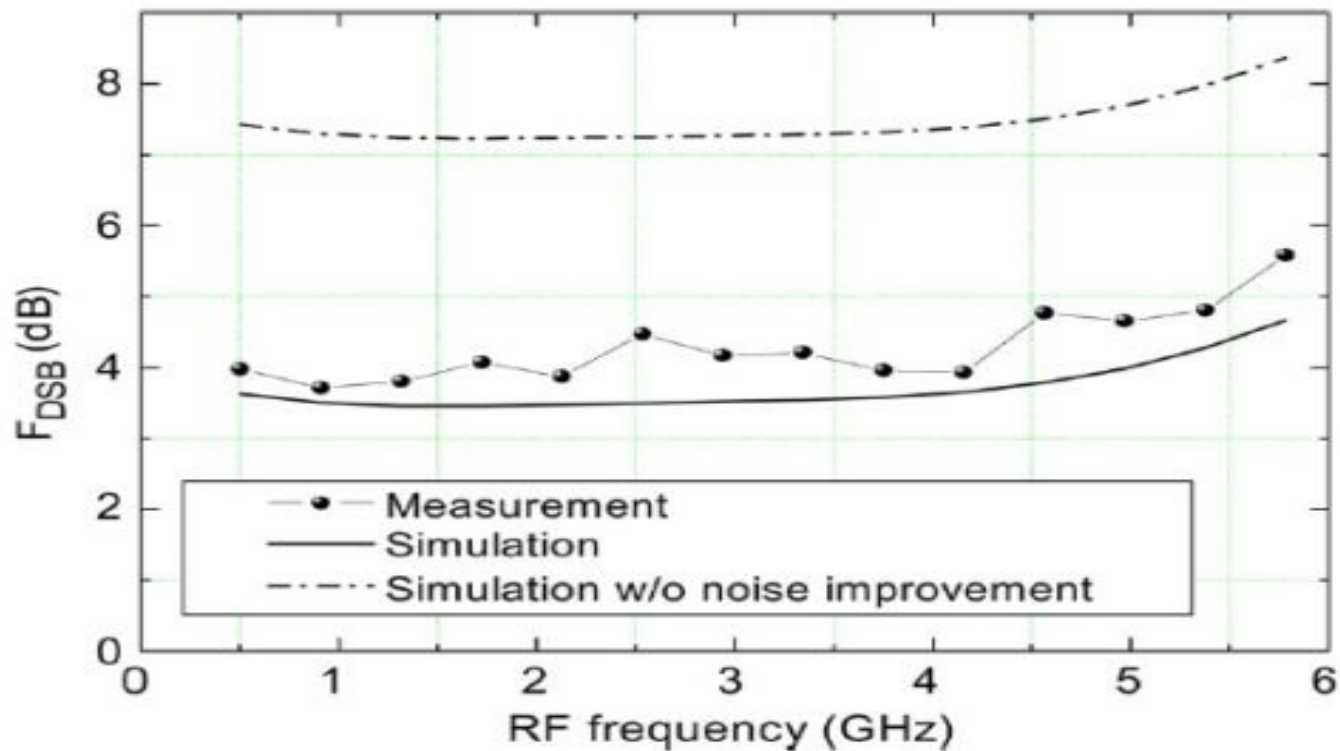
نحوه طراحی

- RF طبقه M3 – M1
- LO طبقه M7- M4
- مدارهای تزریق جریان M9 – M8
- CL و RL فیلتر IF
- ❖ از LNA به عنوان طبقه هدایت انتقالی استفاده می کند.

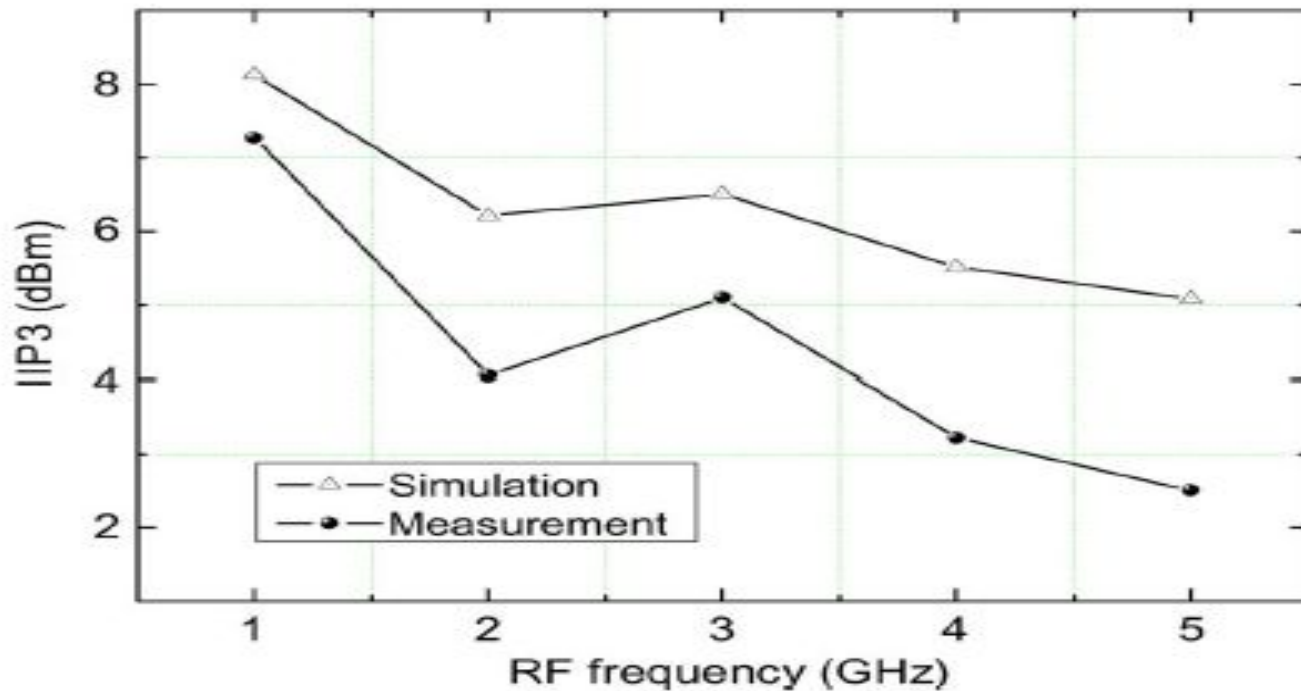
نمودار بهره تبدیل شبیه سازی و اندازه گیری میکسر



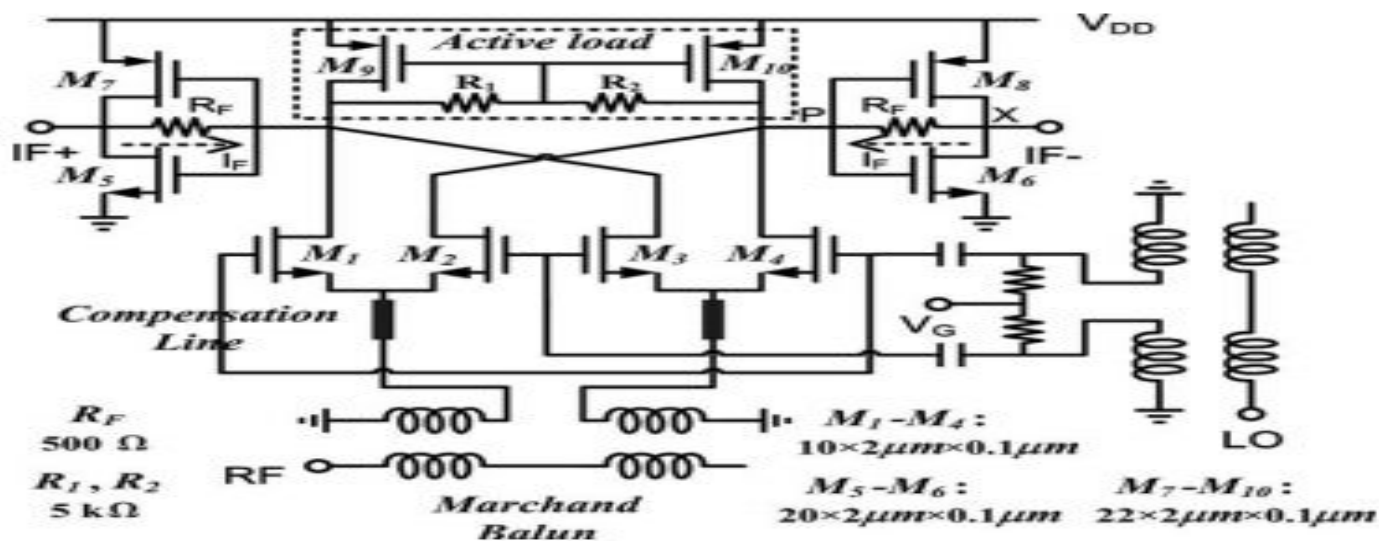
نمودار DSB NF شبیه سازی و اندازه گیری برای میکسر



نمودار IIP3 شبیه سازی و اندازه گیری شده در طول پهنای باند RF



A Broadband Low-Power Millimeter-Wave CMOS .9 Down-conversion Mixer With Improved Linearity



مدار میکسر پیشنهادی

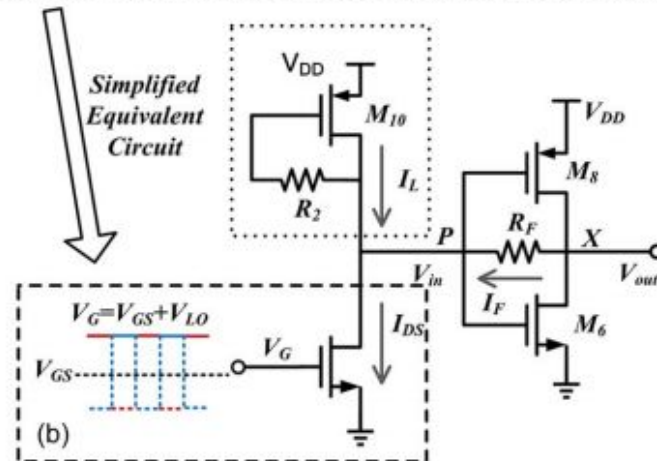
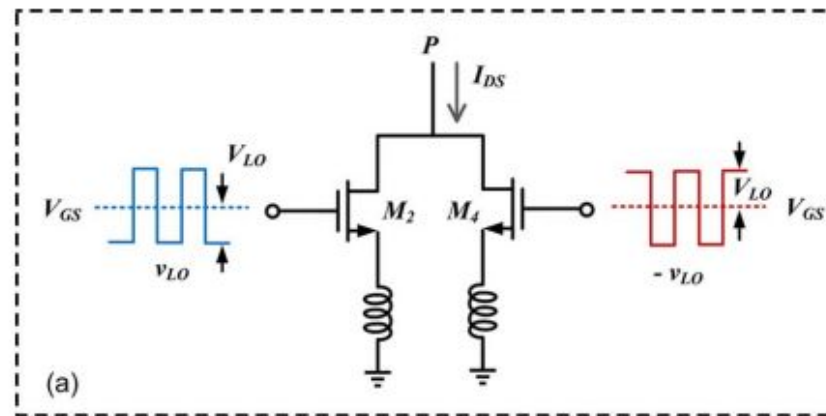
● هدف: بهبود خطینگی

● تکنیک: استفاده از بار فعال در شبکه بایاس که در LO با توان بالا موجب افزایش خطینگی و بهره تبدیل شده است.

نحوه طراحی

- دو بالون Marchand برای تولید سیگنال تفاضلی LO و RF
- سیگنال ورودی RF تفاضلی برای Matching بهتر به طور مستقیم به سورس های هسته سوئیچینگ یعنی M1 – M4 وصل شده است.
- M1 – M4 در ناحیه وارونگی ضعیف بایاس شده اند تا خاصیت توان پایین بودن مدار حفظ شود.
- خطوط compensation line برای بهبود صافی نمودار بهره در فرکانس های بالا است. اثر خازن های پارازیتی را هم جبران می کند.
- برای تامین خصوصیت پهن باند بودن IF از تقویت کننده Transipanse یا بافر TIA (متشکل از ترانزیستورهای M5/M6/M7/M8 و $R=500$ اهم) استفاده می شود.
- M9 و M10 به همراه R1 و R2 بار فعال ما هستند که در بهبود خطینگی موثر خواهد بود.

مدار معادل DC میکسر



عملکرد مدار

- در این مدار TIA نقش مهمی را در خطینگی سیستم ایفا می کند.
- با افزایش V_p ، I_s (سطح ورودی مد مشترک) کم می شود و سطح مد مشترک خروجی یعنی V_x افزایش می یابد. پس با I_s بزرگتر، سوئینگ مجاز TIA کم و خطینگی کاهش می یابد.
- اگر بار فعال نباشد، I_{DS} کلا به مقاومت R_F شارش می کند یعنی $(I_{DS}=I_F)$ و سوئینگ خروجی TIA کم شده و خطینگی به خطر می افتد.

عملکرد مدار

- به منظور بهبود خطینگی TIA، باید I_F کاهش یابد. اما مقدار I_F که با I_{DS} یکی است با V_{GS} و دامنه V_{LO} (V_{LO}) LO تعیین می‌شود. دامنه LO نامناسب موجب کاهش خطینگی و بهره تبدیل است.
- برخی از افراد این طور استدلال می‌کنند که با اضافه کردن یک بلوک خازنی dc میان بافر IF و هسته میکسر با یک مدار بایاس. اما خازن سری، فضای زیادی را به نسبت مصرف می‌کند و پهنای باند IF میکسر را کاهش می‌دهد و موجب می‌شود که میکسر مناسب برای کاربردهای direct-conversion نباشد.
- برای کم کردن این مسئله می‌توان بدون اضافه کردن بلوک خازن، از بار فعال استفاده کنیم.

توجه

1- اندازه ترانزیستورها به عنوان بار فعال مهم است. هر چه اندازه بیشتر باشد، بهره تبدیل بیشتری دارند. اما توان مصرفی نیز با افزایش اندازه ترانزیستورها، بیشتر خواهد شد و به علت مقادیر خازن های پارازیتی، پهنای باند RF کاهش می یابد.

2- در مقایسه با میکسر فعال بدون بار، IIP_3 افزایش قابل توجهی می یابد ولی اندکی هم توان dc افزایش می یابد.

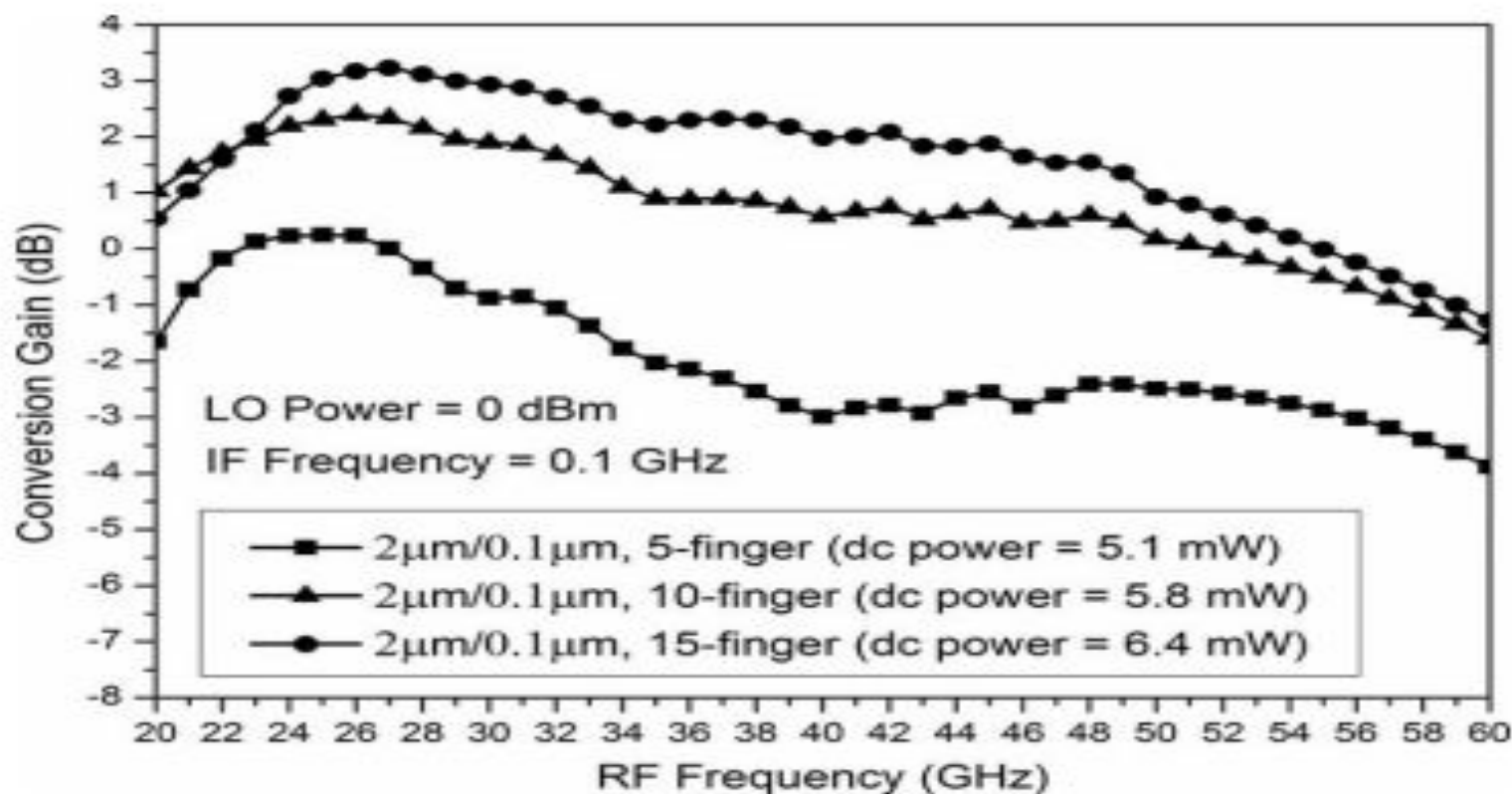
باید میان توان IIP_3 ، dc، بهره تبدیل و اندازه ترانزیستور مصالحه ای را در نظر بگیریم!

خلاصه پارامترهای اندازه گیری شده

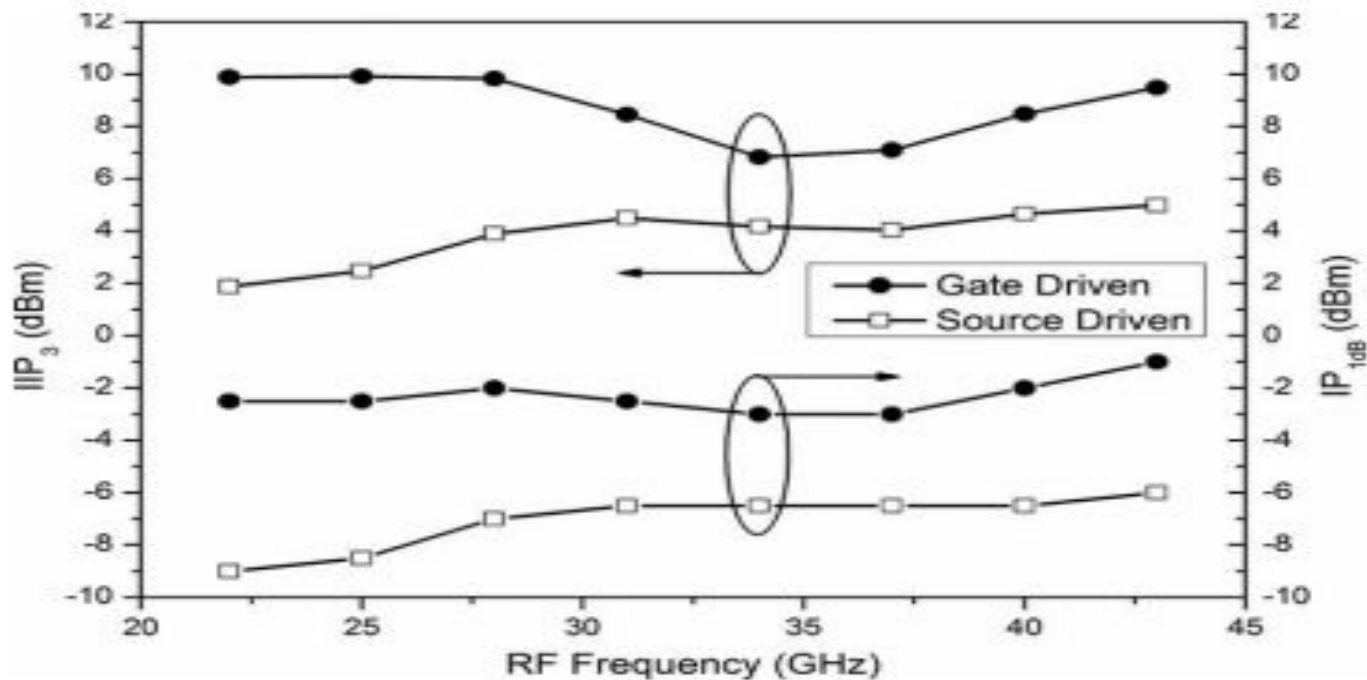
- این میکسر یک میکسر Down-conversion پهن باند و توان پایین dc موج میلیمتری CMOS با خطینگی بهبود یافته و توان اسیلاتور محلی پایین است که تحت فرایند توان پایین CMOS TSMC ۹۰ نانومتری ساخته شده است.
- با یک منبع تغذیه 1.2 ولتی و توان drive 0dBm برای LO، میکسر پیشنهادی با بار فعال بهره تبدیل 0dB با flatness $\pm 2dB$ از ۲۰ تا ۵۰ گیگاهرتز، P_{1dB} -1 dBm و IIP_3 9.5 dBm با فرکانس RF ۴۳ گیگاهرتز نشان می‌دهد.
- IIP_3 اندازه‌گیری شده 5.6 dBm بالاتر از روش‌های معمول بدون بار فعال است و توان مصرفی dc نیز برای میکسر طراحی شده ۶ میلی وات است که شامل بافرهای IF است و فقط 1.8 میلی وات بالاتر از شیوه‌های متداول است.

نمودار بهره تبدیل (CG) به ازای اندازه‌های مختلف ترانزیستورهای

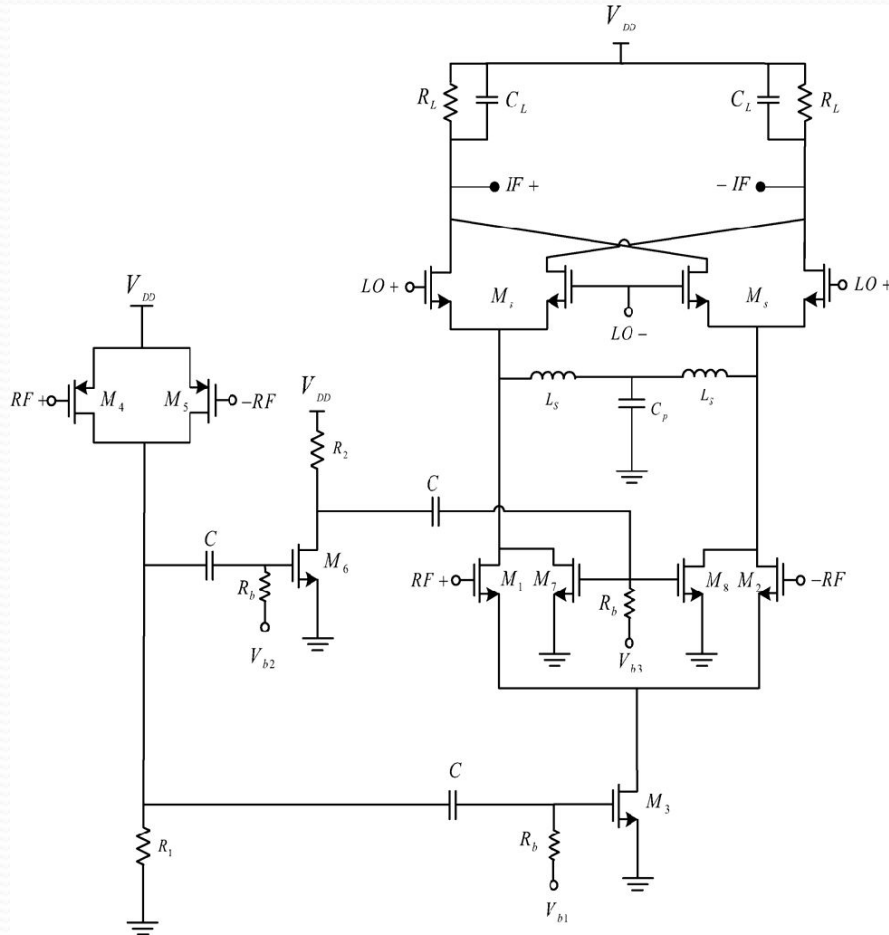
سوئیچینگ



نمودار IIP_3 و IP_{1dB} بر حسب فرکانس RF



An Improved High Linearity Active CMOS .10 Mixer: Design and Volterra Series Analysis



● هدف: بهبود خطینگی

● تکنیک: تزریق IM2 در اندازه و فاز مخالف برای حذف IM2 و IM3

مدار میکسر
پیشنهادی

نحوه طراحی

در این مقاله، یک طرح جدید برای حذف همزمان اعوجاج‌های مرتبه دوم و سوم معرفی شده است. مکانیسم حذف در طبقه هدایت انتقالی میکسر انجام شده است. به منظور حذف مولفه اینترمدولاسیون مرتبه دوم IM2، یک سیگنال با مشابه IM2 با همان دامنه اما فاز مخالف تولید شده است در یک مسیر کمکی و به خروجی مسیر اصلی در طبقه هدایت انتقالی فرستاده می‌شود. برای خنثی کردن مولفه اینترمدولاسیون مرتبه سوم IM2، IM3، فرکانس پایین تولید شده و به مدار تزریق شده است تا مولفه IM3 با همان دامنه و فاز مخالف تولید شود.

خلاصه ای از پارامترهای اندازه گیری شده

- شبیه سازی با استفاده از TSMC تکنولوژی 180 نانومتر CMOS انجام شده است و مشخص می کند که IIP2 و IIP3 میکسر به ترتیب 26 و 10 دسی بل بهبود در مقایسه با میکسر سلول گیلبرت معمولی دارد؛ در حالیکه عدد نویز بدون تغییر است. میکسر به بهره تبدیل 15 دسی بل از یک منبع تغذیه $1/8$ ولتی دست می یابد. مدار اضافه برای حذف IM2 و IM3 نیاز به مصرف جریان کل کمتر از 1 میلی آمپر دارد.

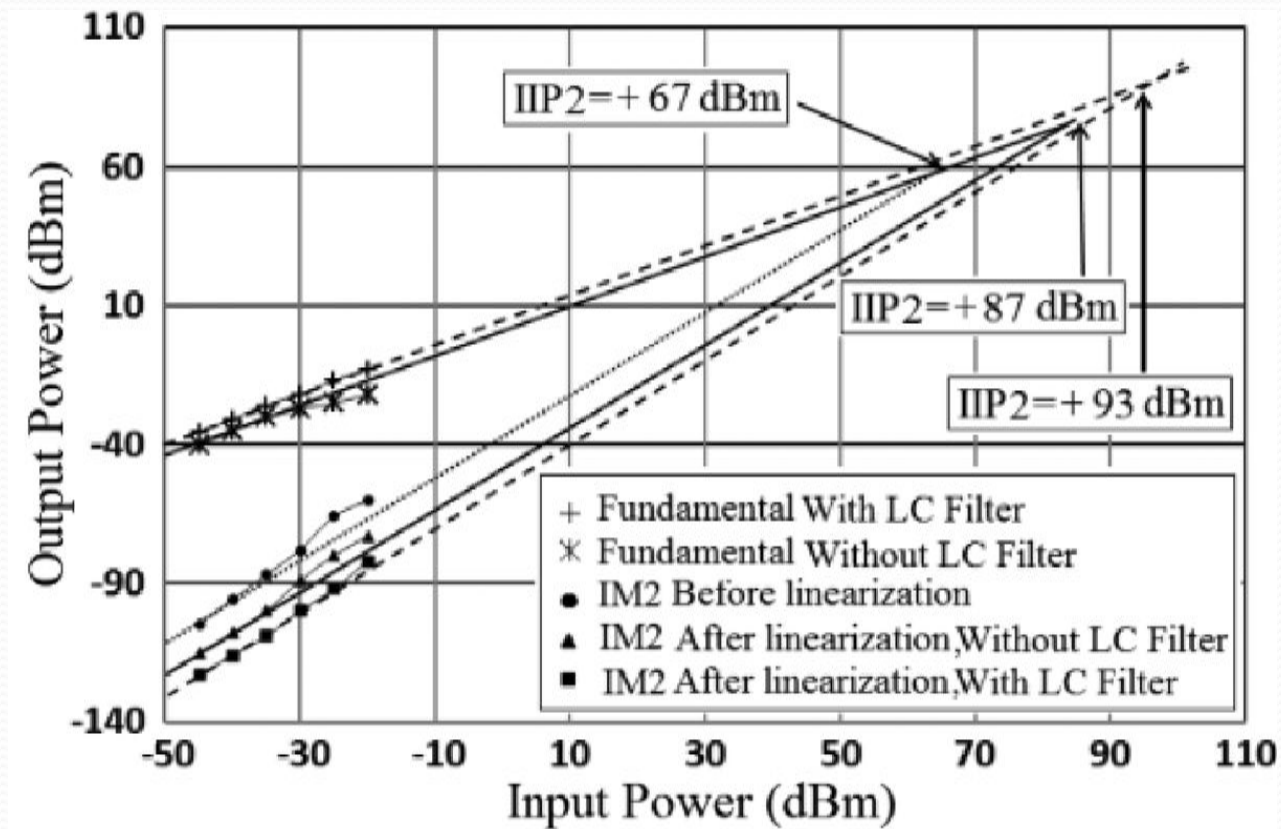
نحوه عملکرد مدار

● M_1 و M_2 ترانزیستورهای ورودی میکسرند. M_4 و M_5 یک مدار مربعی را برای تولید یک جریان $IM2$ فرکانس پایین تشکیل می‌دهند که سپس در کل $IM3$ گره درون سورس مشترک (V_S) میکسر تزریق شده است. در طبقه هدایت انتقالی، $IM2$ فرکانس پایین تزریق شده توسط تن‌های پایه ضرب می‌شود که به ایجاد تن‌هایی در و برای حذف تن‌های $IM3$ ناشی از اعوجاج مرتبه سوم و ذاتی منجر می‌شود.

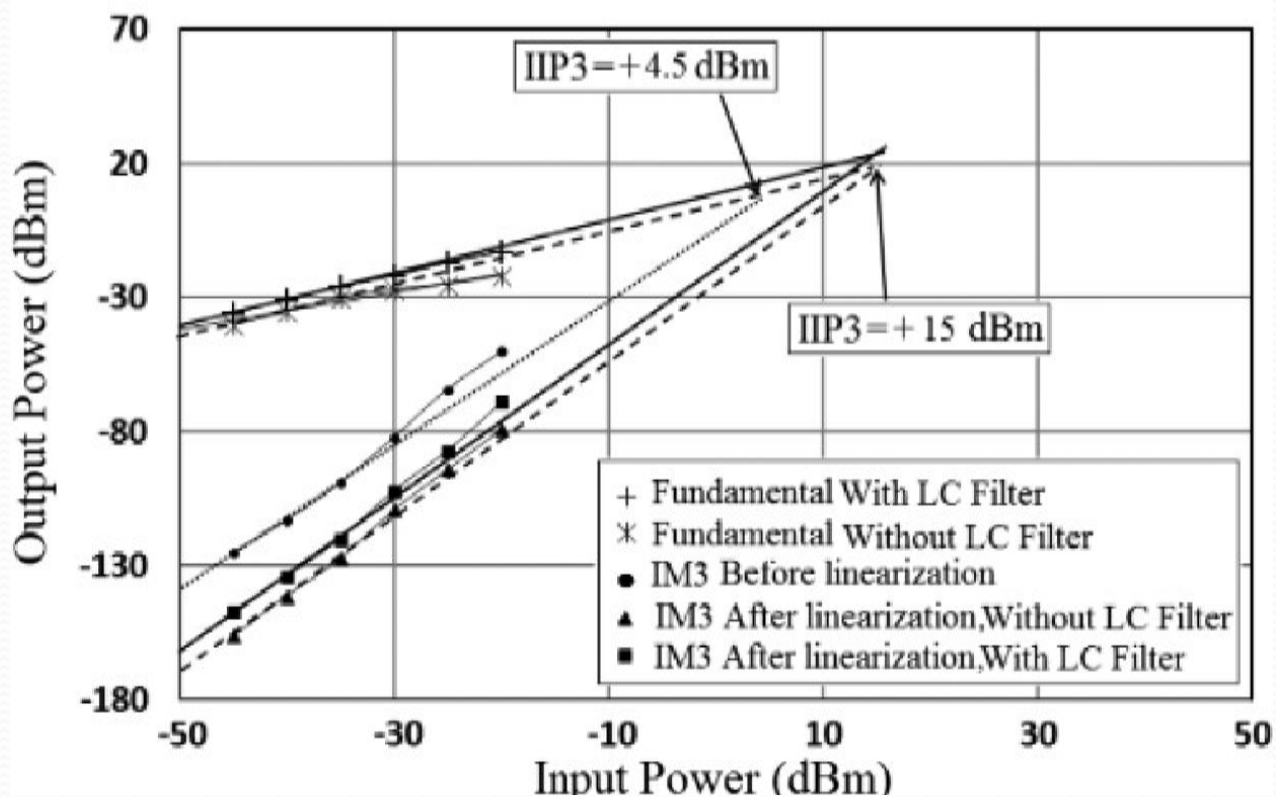
● از آنجاییکه درین‌های M_4 و M_5 به هم متصل هستند، مولفه‌های مرتبه فرد جریان‌های آنها ($IM3$) و ($fundamental$) در جمع جریان‌های خروجی ظاهر نمی‌شود و فقط مولفه‌های زوج نمایش داده می‌شوند.

● یک سیگنال فرکانس پایین (I_b) به گره سورس مشترک در زوج تفاضلی RF تزریق شده است. C_{gs} ، نشان دهنده خازن گیت سورس موثر ترانزیستورهاست. ترانزیستور تزریق شده (M_3) $IM2$ با یک منبع جریان I_b جایگزین شده است، که با مقاومت r_e (مقاومت خروجی ترانزیستور M_3)، و C_r (خازن‌های

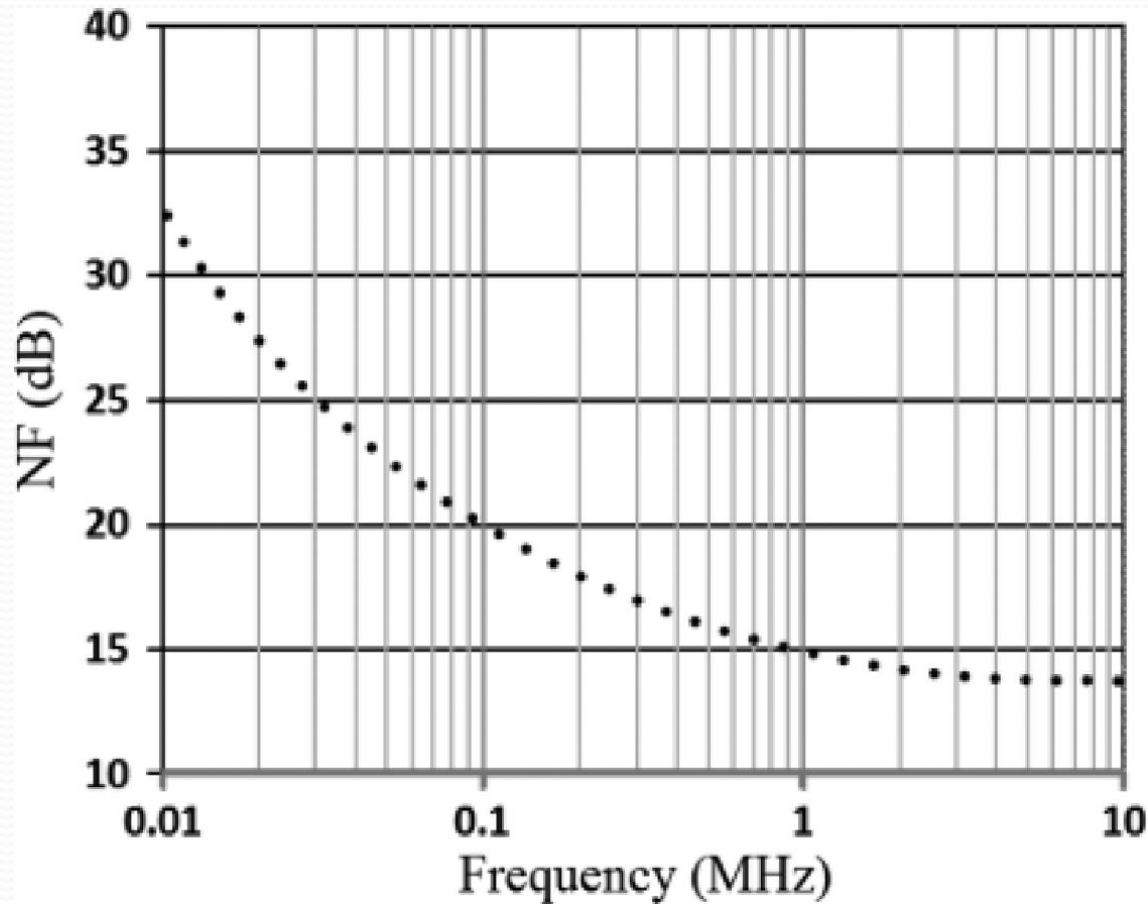
نمودار IIP2



نمودار IIP3



نمودار عدد نویز میکسر



جدول نتایج میکسر و مقایسه آن با کارهای پیشین

| REF | This Work | [7] | [9] | [15] | [21] |
|-----------------------|--------------------|------|--------------------|--------------------|--------------------|
| Process | 0.18 μm | 65nm | 0.18 μm | 0.18 μm | 0.18 μm |
| Frequency(GHz) | 2.1 | 2.1 | 2.1 | 2.4 | 2.4 |
| IIP2 (dBm) | +93 | +90 | +82 | N/A | N/A |
| IIP3 (dBm) | +15 | +6 | +10 | +15 | + 9 |
| Power (mW) | 8 | 6 | 7.2 | 14.8 | 5.4 |
| Gain (dB) | 15 | 12 | 16 | 11 | 16.5 |
| NF (dB) | 14 | 17.5 | 18.5 | 13.8 | 14.2 |

نتیجه گیری

در این سمینار تلاش شد تا به بررسی تازه ترین تکنیک های
خطی سازی میکسر و همچنین کاهش نویز فلیکر پرداخته شود.

روشهایی مانند تزریق جریان، تولید امپدانس منفی و روش
derivative superposition (DS) برای بهبود خطینگی میکسر
به کار برده شده اند که منجر به آرایش های متنوعی از میکسر ها
شده اند. از مطالعه مقالات مشخص شد که طراحی درست بخش RF
میکسر از اهمیت بالایی در بهبود خطینگی دارد.

مراجع

1. Mohammad-Mahdi Mohsenpour and Carlos E. Saavedra, "Method to Improve the Linearity of Active Commutating Mixers Using Dynamic Current Injection"
2. Li Xu, Kainan Wang, Chun-Hsiang Chang, Marvin Onabajo, "Inductorless Linearization of Low-Power Active Mixers"
3. Dong-Hyun Seo, Ji-Young Lee, and Tae-Yeoul Yun, "Active and Passive Combined Mixer for Low Flicker Noise and Low dc Offset"
4. Marzieh Mollaalipour and Hossein Miar-Naimi, "Design and Analysis of a Highly Efficient Linearized CMOS Subharmonic Mixer for Zero and Low-IF Applications"
5. Meysam Asghari and Mohammad Yavari, "Using the Gate-Bulk Interaction and a Fundamental Current Injection to Attenuate IM₃ and IM₂ Currents in RF Transconductors"
6. Benqing Guo, Huifen Wang and Guoning Yang, "A Wideband Merged CMOS Active Mixer Exploiting Noise Cancellation and Linearity Enhancement"
7. Wei Cheng, Anne Johan Annema, Gerard J. M. Wienk, and Bram Nauta, "A Flicker Noise/IM₃ Cancellation Technique for Active Mixer Using Negative Impedance"
8. Min Wang, Shan He and Carlos E. Saavedra, "+14 dB Improvement in the IIP₃ of a CMOS Active Mixer Through Distortion Cancellation"
9. Fang Zhu, Student, Wei Hong, Ji-Xin Chen, Xin Jiang, Ke Wu, Pin-Pin Yan and Chun-Lin Han, "A Broadband Low-Power Millimeter-Wave CMOS Down conversion Mixer With Improved Linearity"
10. Marzieh Mollaalipour and Hossein Miar-Naimi, "An Improved High Linearity Active CMOS Mixer: Design and Volterra Series Analysis"