

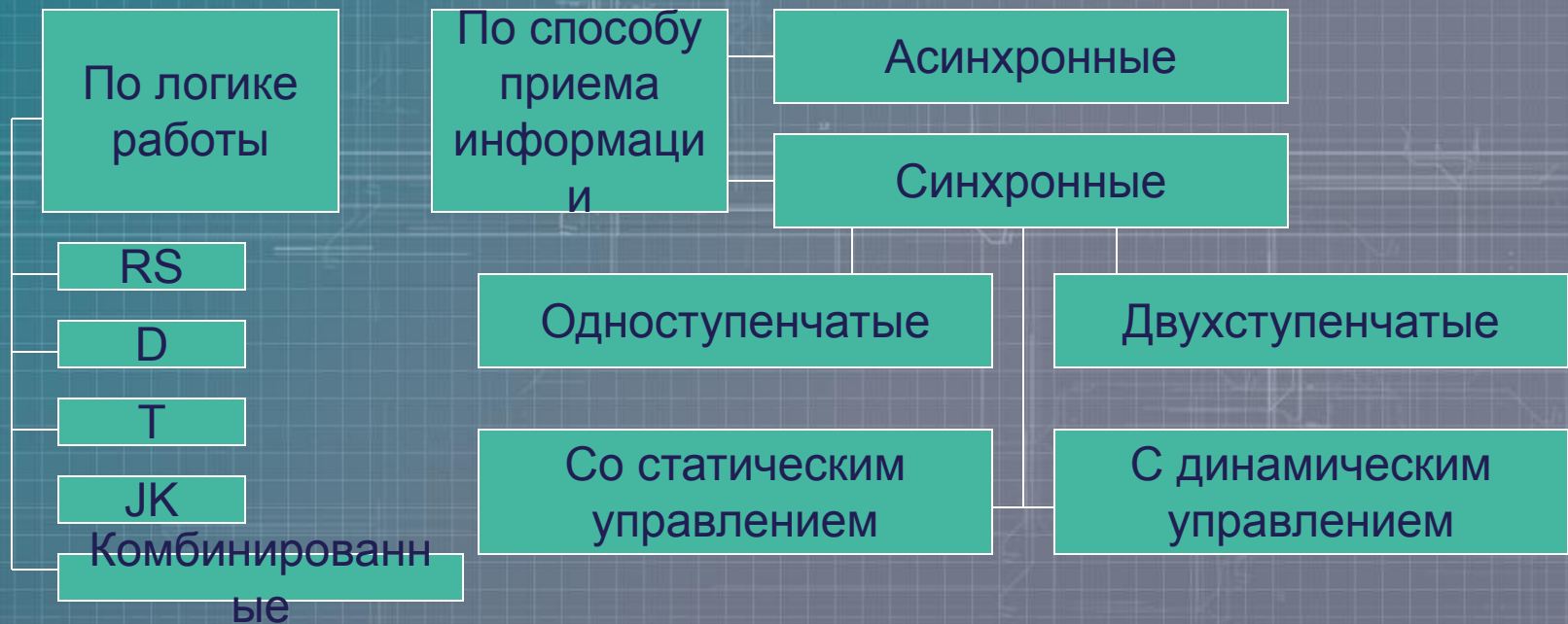
Лекция 6

■ Триггеры

Элементарный автомат с емкостью памяти на один бит.
Состоит из бистабильной ячейки и схемы управления

Триггер

- Базовый элемент для организации запоминающих устройств, регистров, счетчиков.

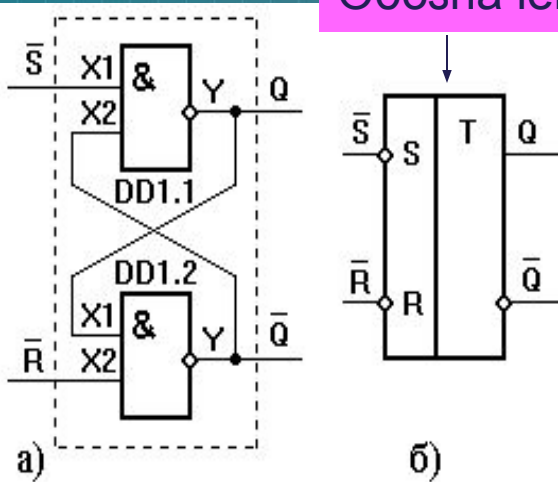


Триггеры RS асинхронные

RS с инверсным и прямым управлением

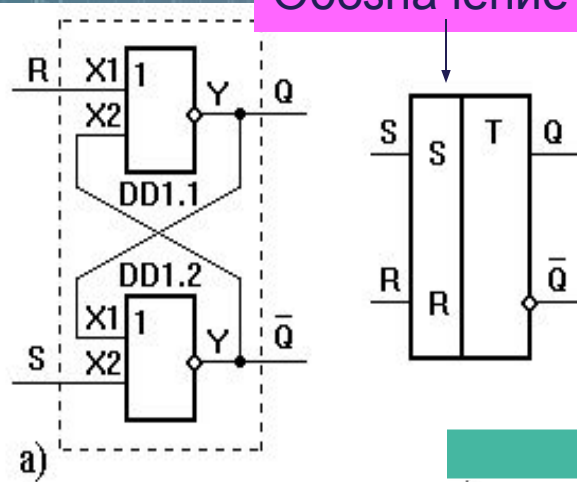
R – (reset) сброс.
S – (set) установка.

Обозначение



Логика работы

Обозначение



Логика работы

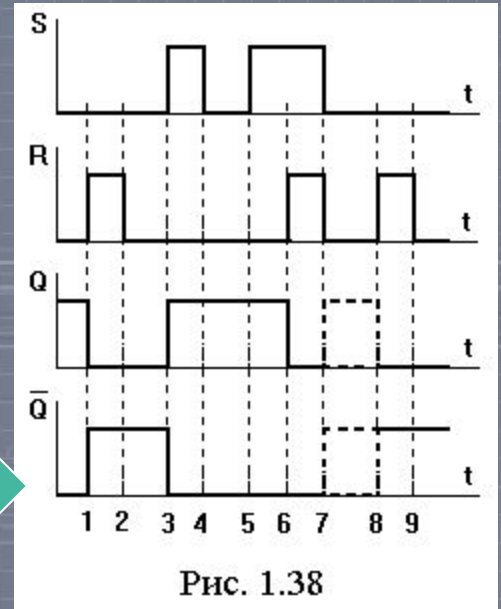


Рис. 1.38

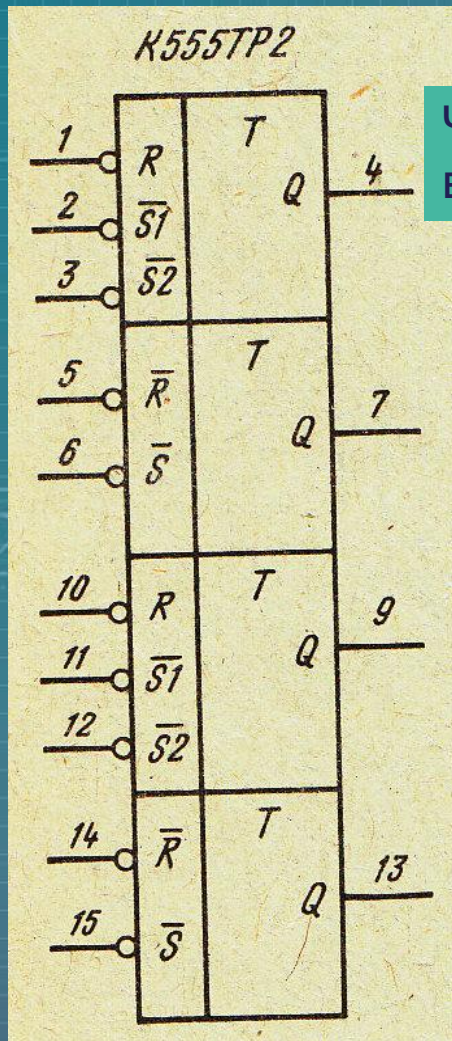
S	R	Q ⁿ⁺¹
0	0	x
0	1	1
1	0	0
1	1	Q ⁿ

RS-триггер с прямыми входами

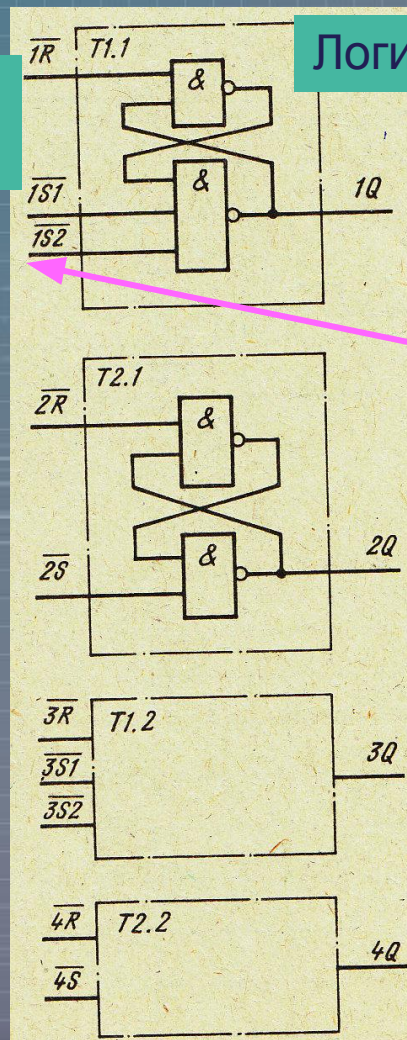
S	R	Q ⁿ⁺¹
0	0	Q ⁿ
0	1	0
1	0	1
1	1	x

x - запрещенное состояние

Пример интегрального исполнения RS триггера



Четыре триггера в одном корпусе



Логика работы

Вход условия

Синхронный RS Триггер

Прямого статического управления

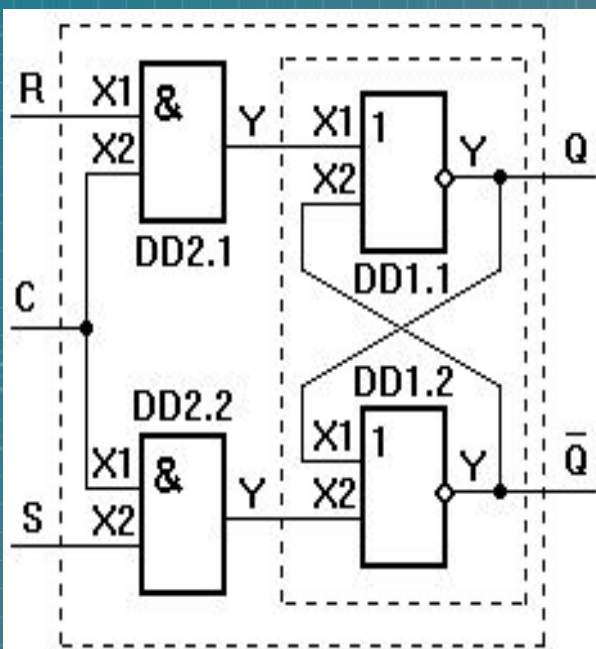
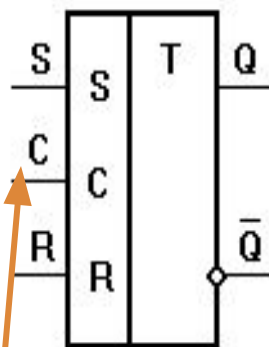


Схема внутренней логики



б)

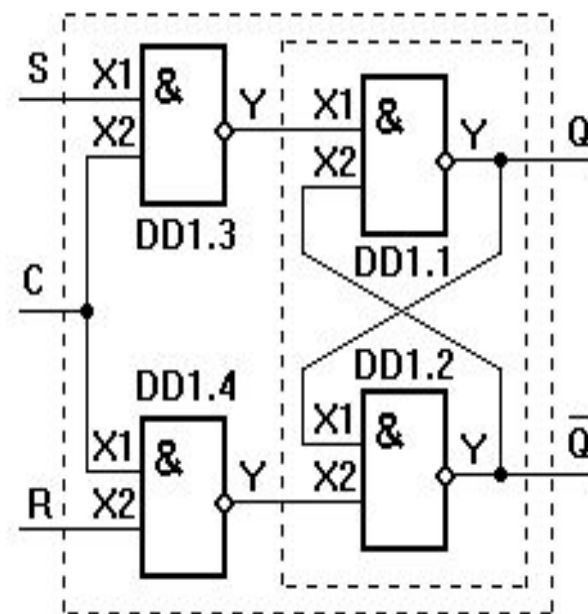


Схема внутренней логики

C – (clock) синхронизация

Синхронный RS триггер

С динамическим управлением по переднему фронту сигнала C

Схема выделения переднего фронта сигнала

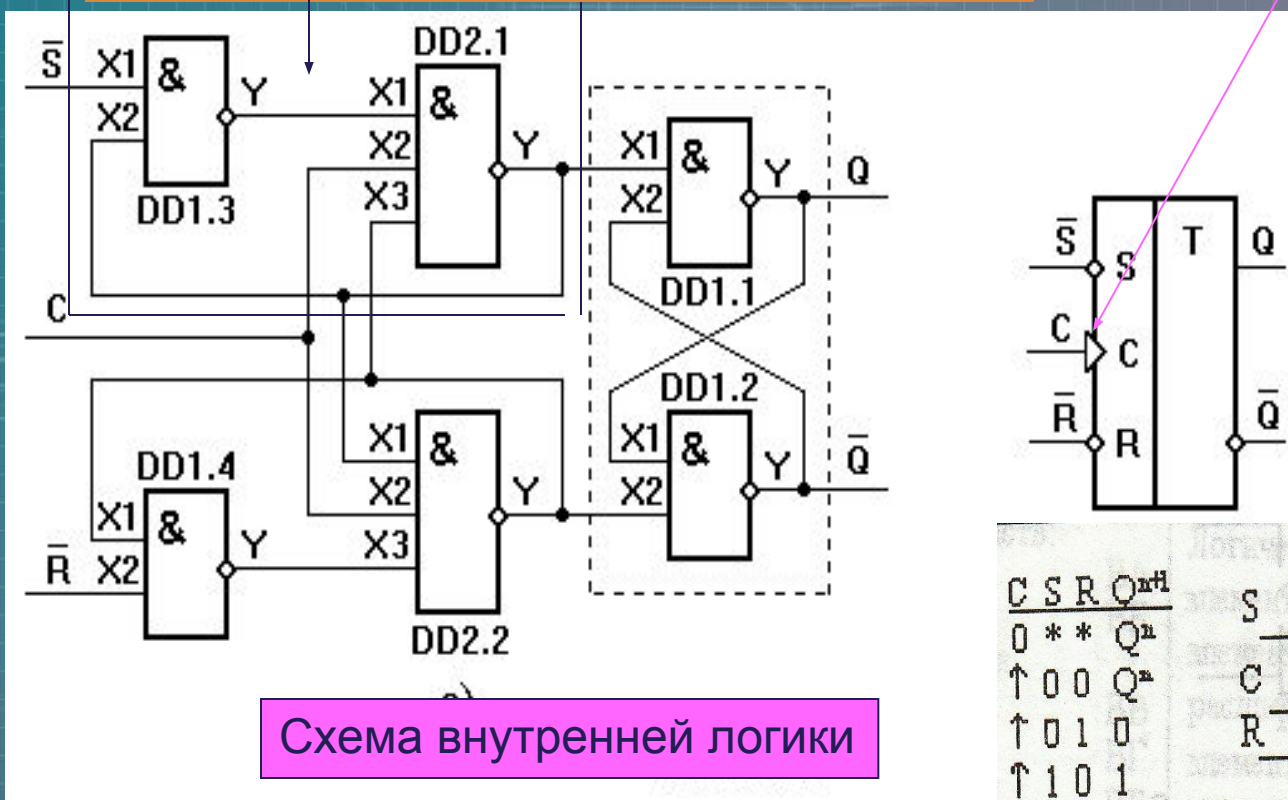
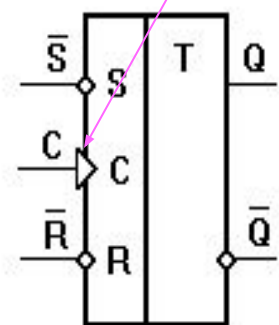
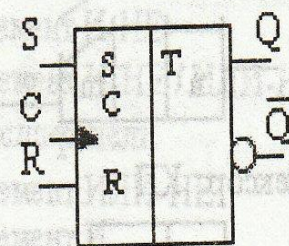


Схема внутренней логики



C	S	R	Q ⁿ⁺¹
0	*	*	Q ⁿ
↑	0	0	Q ⁿ
↑	0	1	0
↑	1	0	1
↑	1	1	x



Синхронный RS с динамическим управлением

Динамическое управление по заднему фронту сигнала C

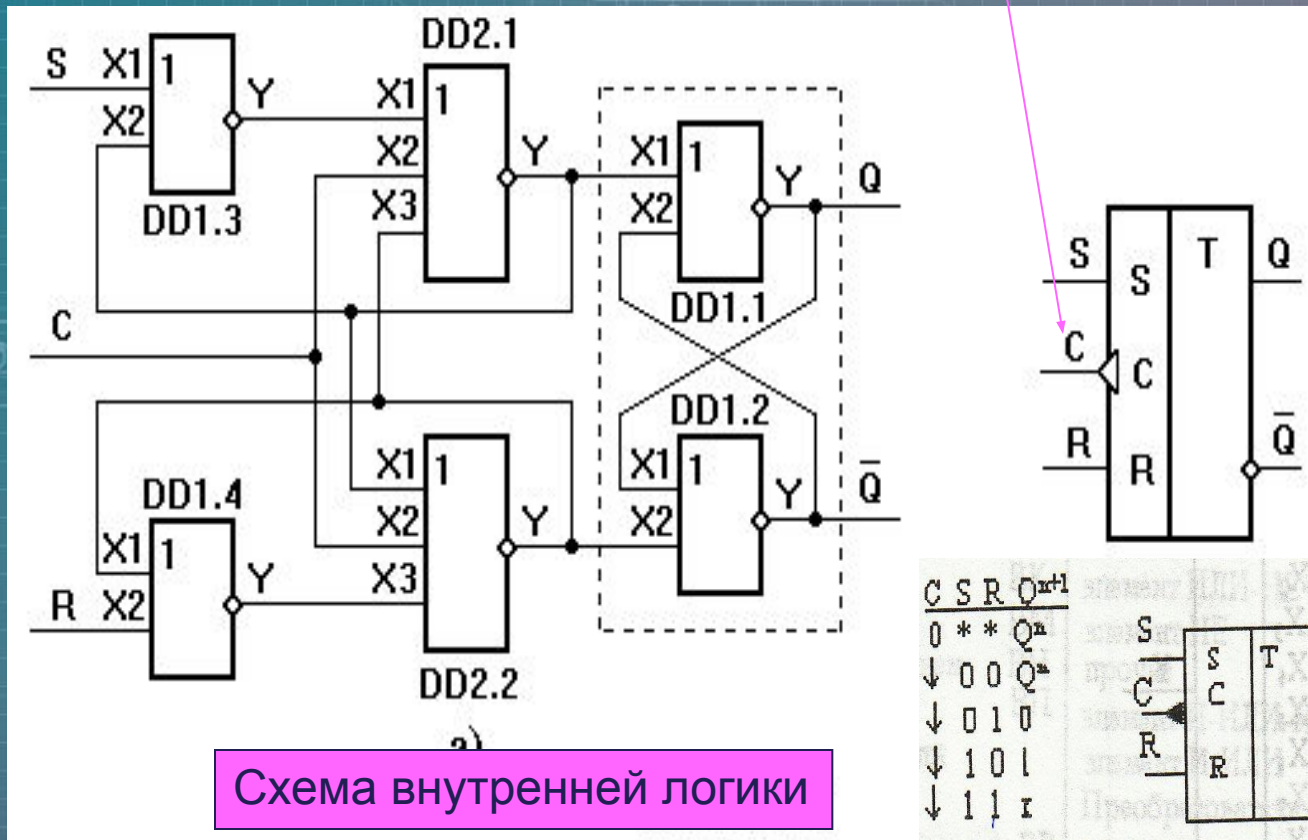


Схема внутренней логики

D триггер - одноступенчатый

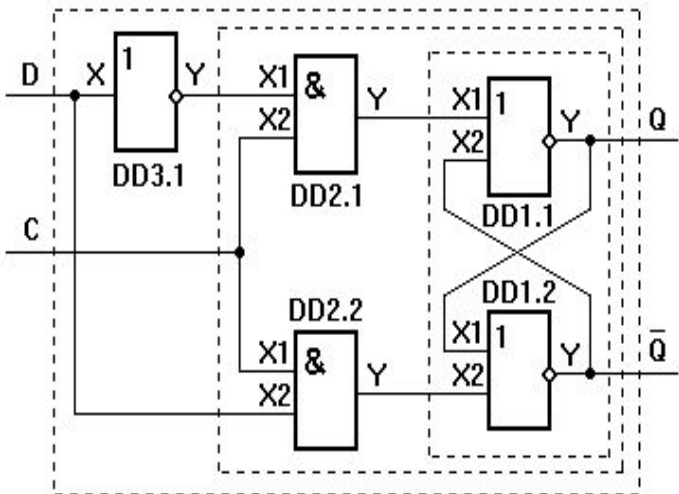
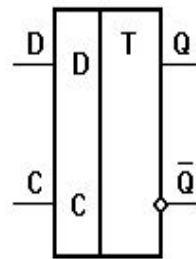


Схема внутренней логики



Ячейка памяти

Статическое управление

CDQ^{n+1}	
0 * Q^n	
1 0 0	
1 1 1	

	D	T	Q
D			
C			

Основа построения регистров

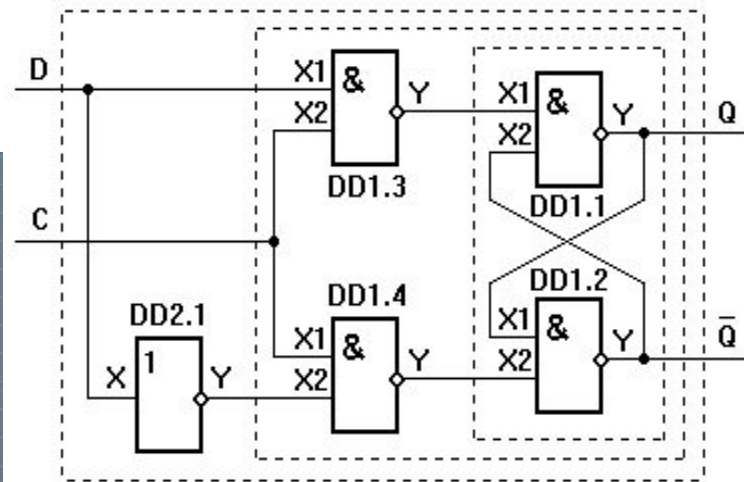
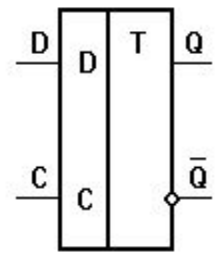
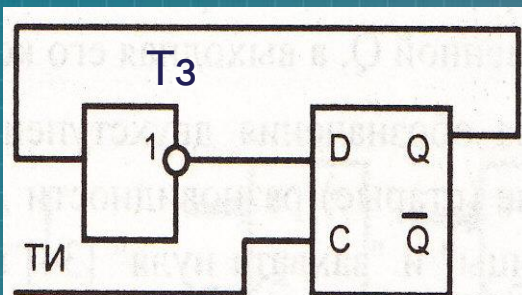


Схема внутренней логики

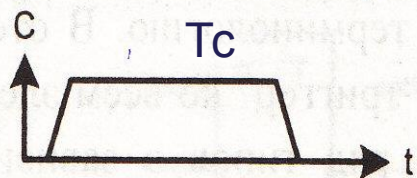
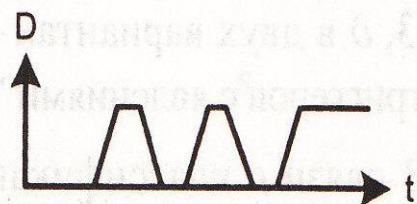


б)

Тактирование уровнем. Круговые гонки.



a



При постоянном присутствии на входе С сигнала высокого уровня триггер D будет отслеживать входной сигнал. Это называют режимом прозрачности.

При Tс больше Tз возникает эффект круговых гонок.

Предотвращение круговых гонок – применение двухступенчатых триггеров или триггеров управляемых фронтом.

Время предустановки и выдержки

Время предустановки (Set-Up Time)

Время до поступления синхросигнала – в течении этого времени информационный сигнал не должен меняться.

Время выдержки (Hold Time)

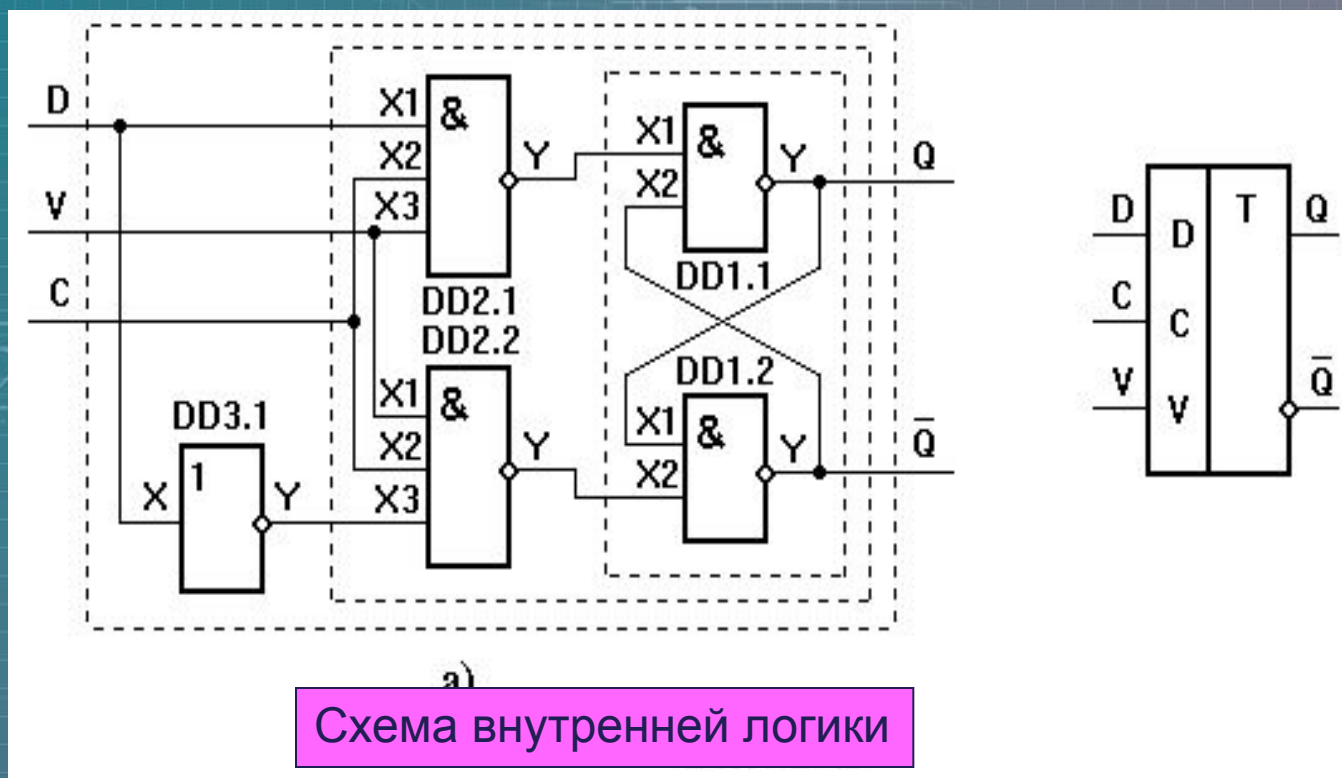
Время после поступления синхросигнала, в течении которого информационный сигнал не должен меняться.



При не соблюдении данных условий триггерные схемы могут работать аномально, т.е. не в соответствии с проектом.

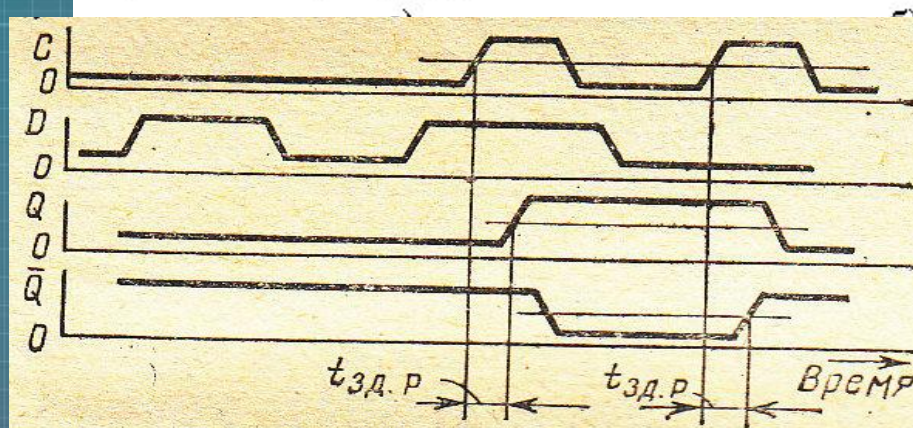
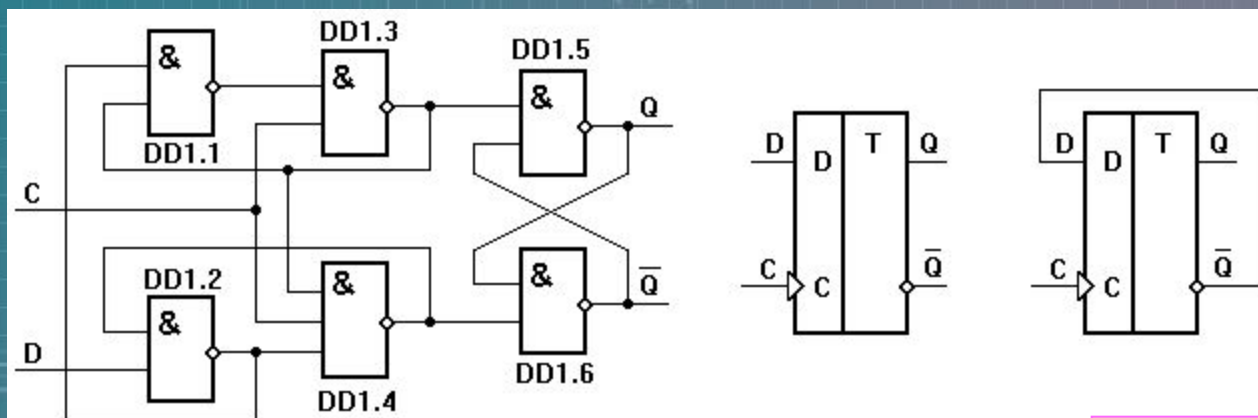
D триггер с входом условия

Дополнительный вход V предоставляет пользователю возможность расширения условий работы D триггера



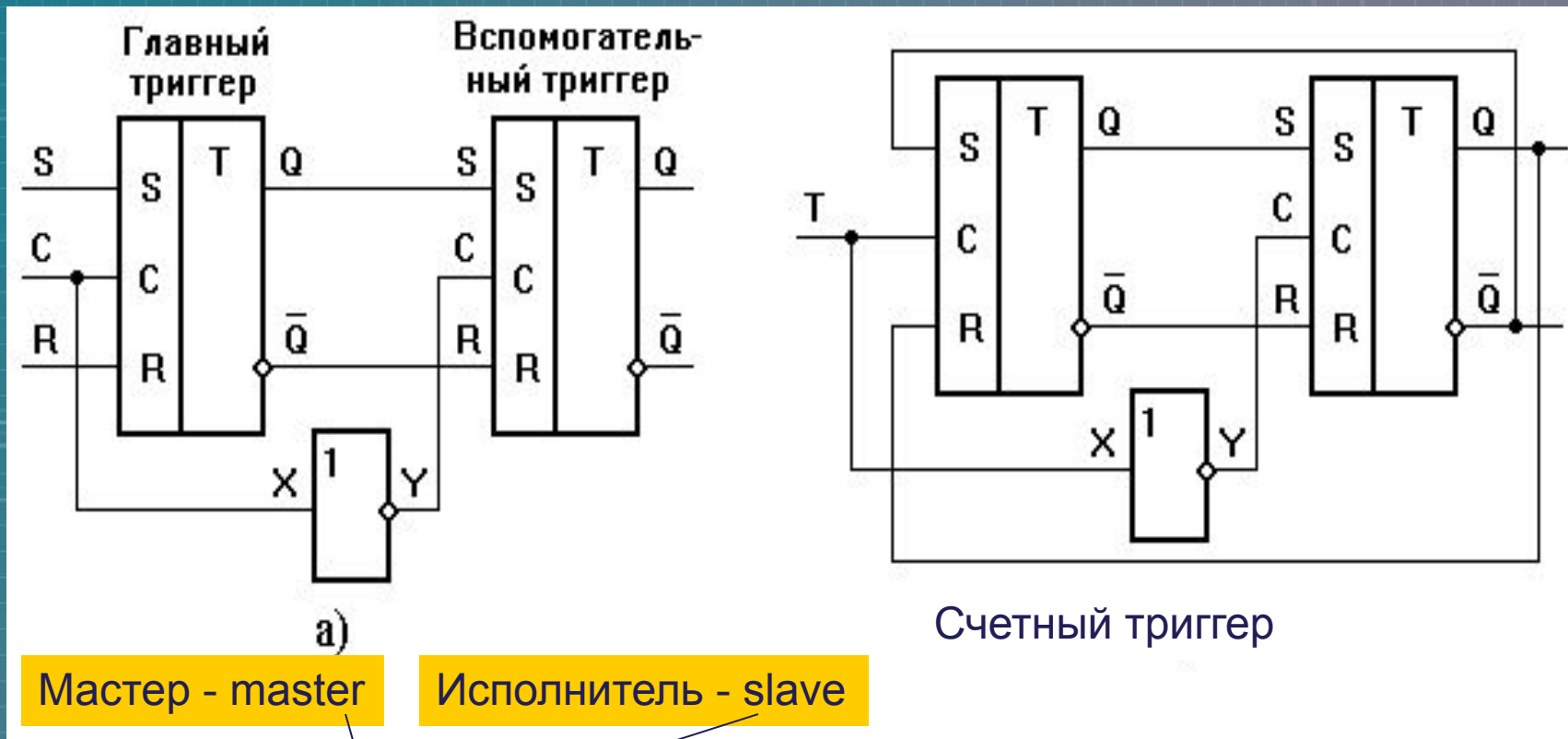
D триггер с динамическим управлением

С управлением по переднему фронту



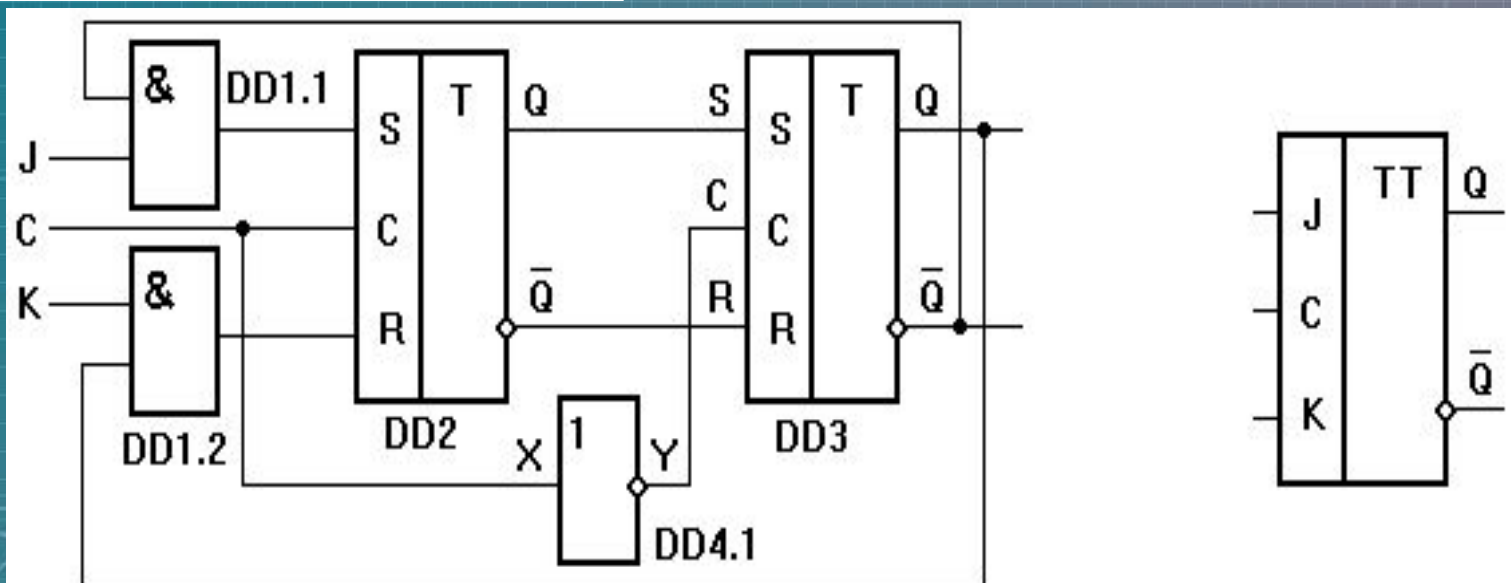
Счетный триггер – основа построения счетчиков.

Двухтактные RS триггеры



MS триггер

Универсальный JK триггер



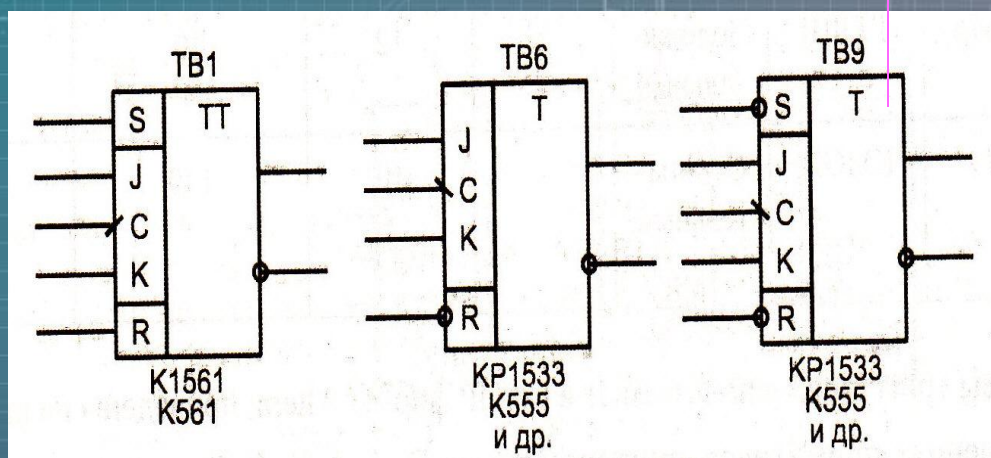
а)

Устраняет неопределенность возникающую при одновременном снятии сигналов с входов R и S

Входы		Выход	Состояние
J_t	K_t	Q_{t+1}	
1	0	1	Запись 1
0	1	0	Запись 0
0	0	Q_t	Хранение
1	1	\bar{Q}_t	Счетный режим

Примеры триггеров J-K

S	R	C	J	K	Q_H	\bar{Q}_H	Режим работы
L	H	X	X	X	H	L	Асинхронная установка
H	L	X	X	X	L	H	Асинхронный сброс
L	L	X	X	X	X	X	Запрещенная комбинация
H	H	\downarrow	H	H	\bar{Q}	Q	Счетный
H	H	\downarrow	L	H	L	H	Загрузка нуля (сброс)
H	H	\downarrow	H	L	H	L	Загрузка единицы (установка)
H	H	\downarrow	L	L	Q	\bar{Q}	Хранение
H	H	H	X	X	Q	\bar{Q}	Хранение
H	H	L	X	X	Q	\bar{Q}	Хранение



JK с динамическим управлением

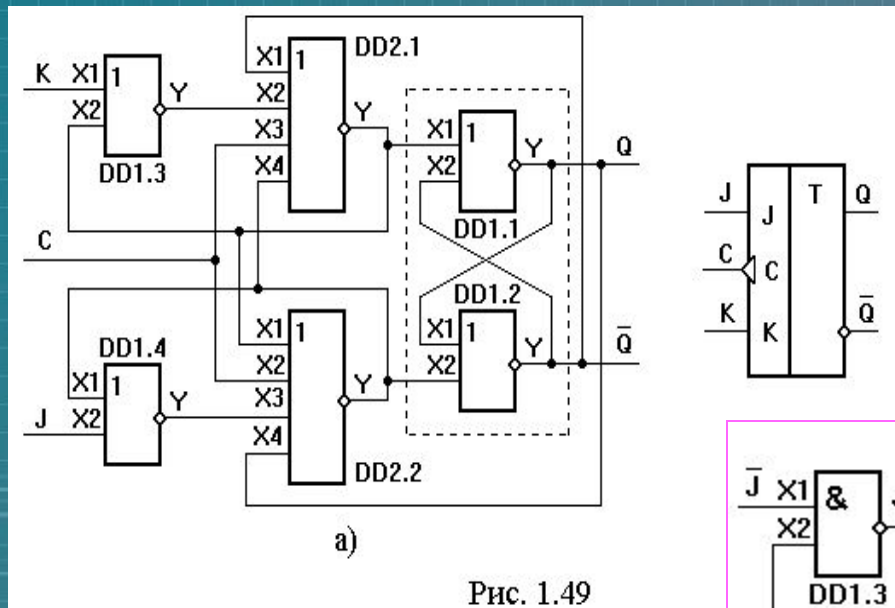


Рис. 1.49

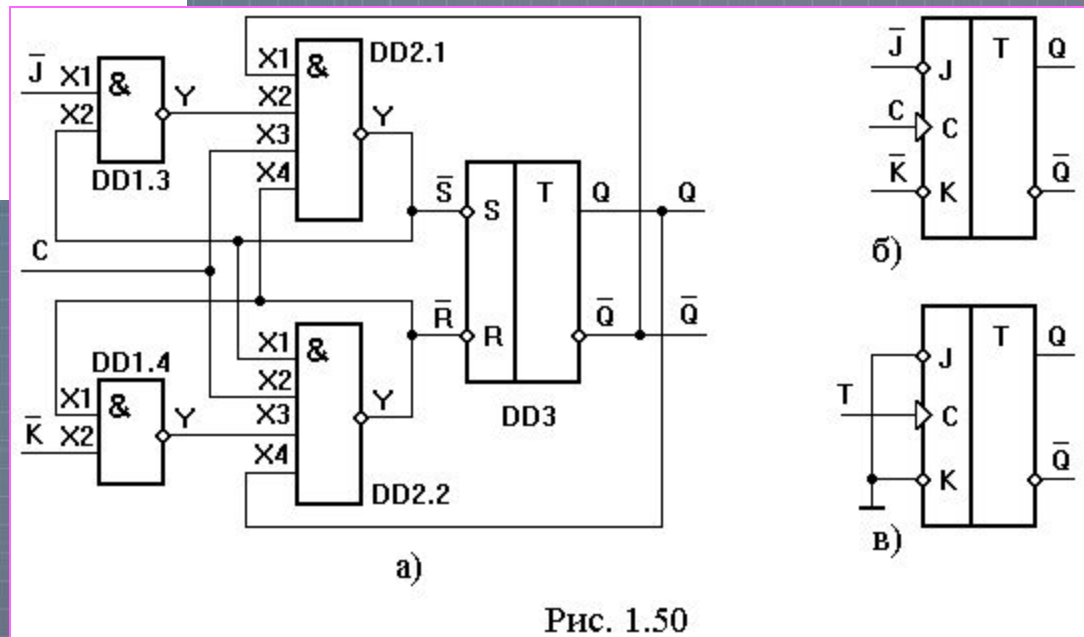
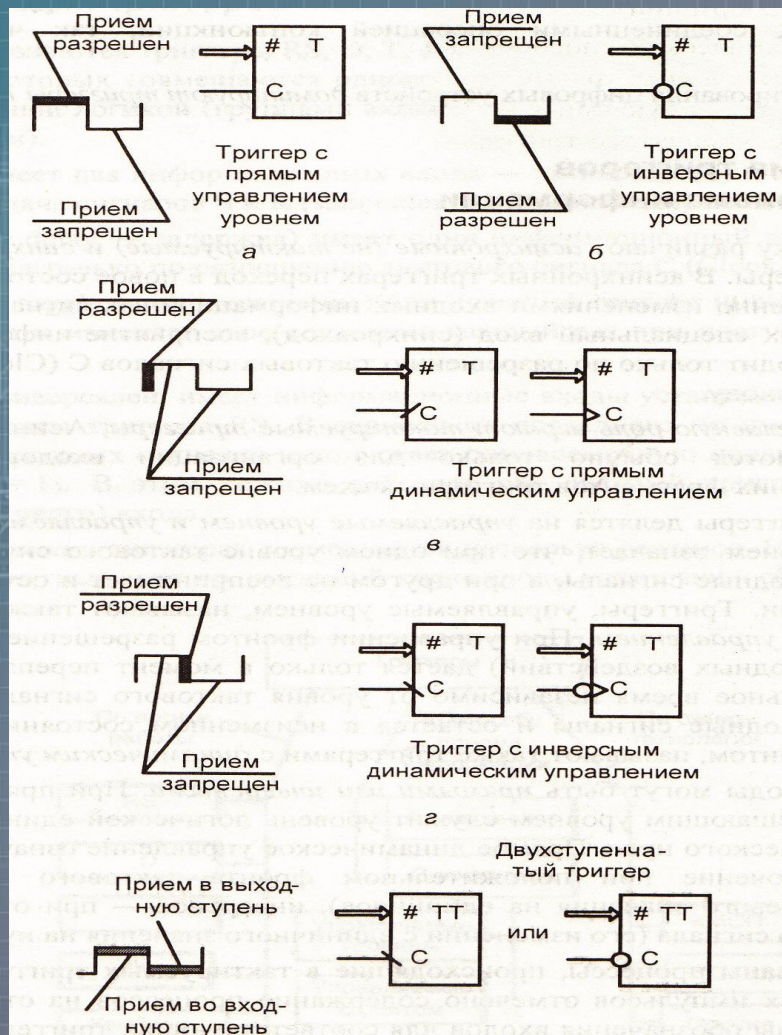


Рис. 1.50

Синхронные триггеры

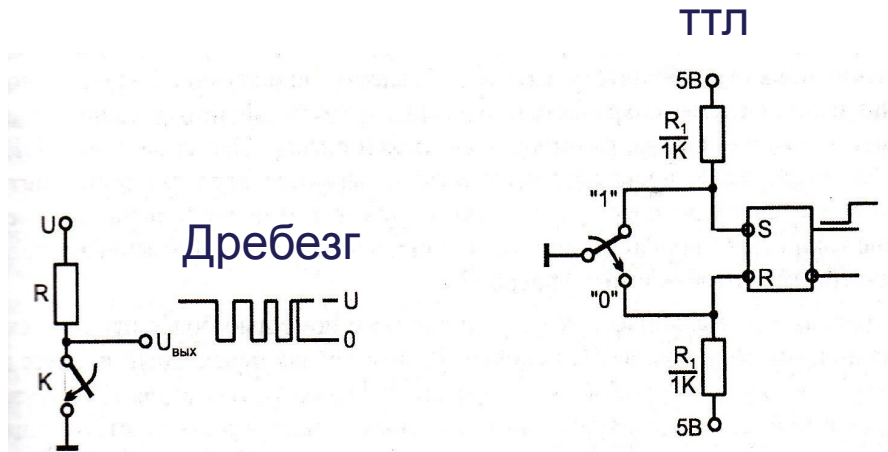


Некоторые параметры триггеров

Тип ИС	Схемотехнология	Активный фронт	Число триггеров	Средняя задержка, нс	Максимальная частота, МГц	Потребляемая мощность, мВт
К1533ТВ15	ТТЛШ	Положительный	2	12	40	24
К1554ТВ9	КМОП	Отрицательный	2	10	140	0,035 (статическая)

Применение триггеров для типовых операций

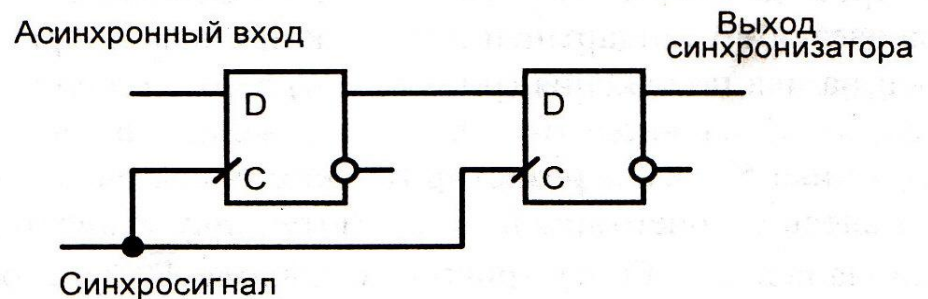
- Ввод логических сигналов от механических ключей. Задача – получение сигнала очищенного от дребезга контактов.



Применение триггеров для типовых операций

- Синхронизаторы. Задача – избавиться от метастабильных состояний триггеров при получении асинхронных сигналов.

Входные сигналы могут поступать **нарушая** требования предустановки и **выдержки** при этом могут порождаться метастабильные состояния.



Цепочка D триггеров используется для затухания метастабильных состояний.

Плата – задержка сигнала.

LOGO

Thank You !

Click to edit subtitle style