

СХЕМОТЕХНИКА

Лектор: доц. Артамонова Евгения Анатольевна
Ауд. 4245, jane_art22@mail.ru

*Кафедра интегральной электроники и
микросистем*

Схемотехника – раздел электроники, охватывающий исследования и разработку схемотехнических решений (электрических и структурных схем), используемых в электронной аппаратуре

Цифровые схемы

Основы проектирования ЭКБ. 6 семестр
КП. Основы проектирования ЭКБ. 7 семестр
Комбинационные схемы в КМОП-базисе

Схемотехника. 7 семестр
*Комбинационные схемы на БТ.
Последовательностные схемы.
Схемы памяти.*

Моделирование схем. 8 семестр
Проектирование регистров, счетчиков

Аналоговые схемы

Аналоговые интегральные схемы. 8 семестр

СТРУКТУРА И КАЛЕНДАРНЫЙ ГРАФИК КОНТРОЛЬНЫХ МЕРОПРИЯТИЙ

- 16 лекций (2 КР + задачи на лекциях)
- 7 лабораторных работ (преп. Федоров Олег Владимирович)
- Экзамен

Семестр	2017 - 2018 год, 1 семестр												Общая сумма баллов	Текущая сумма баллов	Текущая оценка	
Неделя	2	4	6	8	10	12	14	15	16	16	17	Итог				
Название КМ									задания на лекциях							
Тип КМ	● ЛР.1	● ЛР.2	● ЛР.3	● ЛР.4	● ЛР.5	● ЛР.6	● ЛР.7	● КР.1	● О.1	● КР.2	● А/П.1	● -				
№ Балл	5	5	5	5	5	5	5	7	5	8	3	50	108	0		

Продолжение в 8 семестре – курсовое проектирование схем с элементами памяти (курс «Моделирование схем»).
Может являться частью выпускной работы.

Литератур

Шишина Л.Ю. Основные устройства на цифровой микросхемотехники : Учеб. пособие. Ч. 1,2. - М. : МИЭТ, 2013	основная
Шишина Л.Ю., Н. В. Гуминов, О. В. Федоров. Лабораторный практикум по курсу "Схемотехника" : МИЭТ, 2015	основная
Пухальский Г.И. Проектирование цифровых устройств: Учеб. пособие -СПб: Лань, 2012	основная
Уэйкерли Д.Ф. Проектирование цифровых устройств : Пер. с англ. Т.1,2 - М. : Постмаркет, 2002	дополнительная
Соловьев В.В. Проектирование цифровых систем на основе программируемых логических интегральных схем / - 2-е изд., стер. - М. : Горячая линия-Телеком, 2007	дополнительная
Миндеева А.А. Микросхемотехника : Учеб. пособие. - 2-е изд. - М. : МИЭТ, 2016	дополнительная
Грушвицкий Р.И., А. Х. Мурсаев, Е. П. Угрюмов Проектирование систем на микросхемах программируемой логики / - СПб. : БХВ-Петербург, 2002	дополнительная
Журналы: ИЗВЕСТИЯ ВУЗОВ. ЭЛЕКТРОНИКА IEEE TRANSACTIONS ON ELECTRON DEVICES МИКРОЭЛЕКТРОНИКА SEMICONDUCTORS	дополнительная
Электронный ресурс издательства Springer	дополнительная

Школьникам | Поступающим | Студентам | Преподавателям | Сотрудникам | Партнерам | Выпускникам

МИЭТ НАЦИОНАЛЬНЫЙ ИССЛЕДОВАТЕЛЬСКИЙ УНИВЕРСИТЕТ

Университет | Образование | Наука и инновации | Междунац.

ВЕДУЩИЙ ТЕХНИЧЕСКИЙ	СТРУКТУРА	СОЦИАЛЬНАЯ СФЕРА	ДОПОЛНИТЕ
МИЭТ сегодня	Организационная структура	Социальная сфера	Конкурс и выбо
Контактная информация	Ректорат	Студгородок	Обеспечение би
Документы	Наблюдательный совет	Дом культуры	Противодействи
Отчет о самообследовании	Институты	Спорткомплекс	Закупки
Педагогический состав	Факультеты	Профсоюз	Политика в обл.
МИЭТ в рейтингах вузов	Кафедры	Организация ветеранов МИЭТ	персональных д
История		Стипендиальная комиссия	
Программа развития НИУ		Санаторий-профилакторий	
Электронные ресурсы		Столовая	
Сведения об образовательной организации		Здравпункт	



Ресурсы для образования и науки

Учебно-методическое обеспечение

Электронные библиотеки

Нормативные документы МИЭТа (доступно только в корпоративной сети)

Электронная библиотека [Войти](#)

О системе | Обратная связь | Помощь | Статистика

Выбор БД: Каталог

Найдено документов - 21 | Простой поиск: Шцинна | Отметить все | Версия для печати

Сортировать по: (дате создания) | **году издания** | автору и заглавию

1. Книга **Шцинна Л.Ю.** (Автор МИЭТ, ИЭМС). Лабораторный практикум по курсу "Схемотехника" [Текст] / Л.Ю. Шцинна, Н.В. Гуминов, О.В. Федоров. Министерство образования и науки РФ, Национальный исследовательский университет "МИЭТ", Под ред. Л.Ю. Шцинной. - М. : МИЭТ, 2015. - 148 с. - В печатном издании отсутствуют стр. 129-136, включающие Лабораторную работу №8. Пользуйтесь электронной версией издания. - Имеется электронная версия издания. - 6 ц., 100 экз.
Автор: Шцинна Л.Ю., Гуминов Н.В., Федоров О.В., Шцинна Л.Ю.
Шифры: 621.3.049.77(076.5) - Ш-655
Пункты книговыдачи: 10ч;1чз(Архив);61аб
Ключевые слова: Схемотехника, Интегральная схемотехника, МДП-транзисторы
Аннотация: Содержит работы, в которых исследуются типовые схемы на биполярных транзисторах, выполняемые на лабораторном стенде, а также работы, посвященные изучению схем на МДП-транзисторах, в которых анализ осуществляется на ПЭВМ. Предназначен для студентов факультета электроники и компьютерных технологий, изучающих курсы "Схемотехника" и "Интегральная схемотехника".
Экземпляры: Всего: 72, из них: аб-61, чз-10, чз(Архив)-1
Формат MARC21
Электронный документ (тип: pdf, размер: 6391 Кб)
Отобрать для заказа ▼
Дисциплины: Схемотехника

2. Книга **Шцинна Л.Ю.** (Автор МИЭТ, ИЭМС). Основные устройства цифровой микросхемотехники [Текст]: Учеб. пособие. Ч. 1 / Л.Ю. Шцинна, Министерство образования и науки РФ, Национальный исследовательский университет "МИЭТ". - М. : МИЭТ, 2013. - 212 с. - Имеется электронная версия издания. - ISBN 978-5-7256-0727-7: 6 ц., 200 экз.
Автор: Шцинна Л.Ю.
Шифры: 621.3.049.77(076.5) - Ш-656
Пункты книговыдачи: 10ч;1чз(Архив);152аб
Ключевые слова: Микросхемотехника, ИС, Преобразование информации, Логическое проектирование, Биполярные транзисторы, МДП-транзисторы

Электронная библиотека [Войти](#)

О системе | Обратная связь | Помощь | Статистика

Внимание

Для начала поиска в электронном каталоге библиотеки необходимо выбрать базу данных и тип поиска: простой, расширенный, по словам.
Если Вы являетесь зарегистрированным читателем нашей библиотеки, для Вас доступны дополнительные возможности: просмотр полнотекстовых ресурсов, заказ книг, получение информации о выданных и заказанных книгах, закрепленных за Вашим электронным читательским билетом, а также другие сервисы.
Для этого необходимо войти в «личный кабинет», нажав кнопку «Войти» и введя свою фамилию и номер читательского билета.

Лекция 1

- *Введение в предмет курса*
- *МДП-инверторы с транзисторами одинакового типа проводимости*
- *КМДП- схемы*

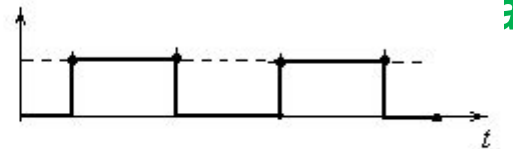
Классификация ИС

- по степени интеграции ($k = \lg N$, N – число активных компонентов ИС (транзисторов) СБИС (VLSI) $K > 6$

- по функциональному назначению:

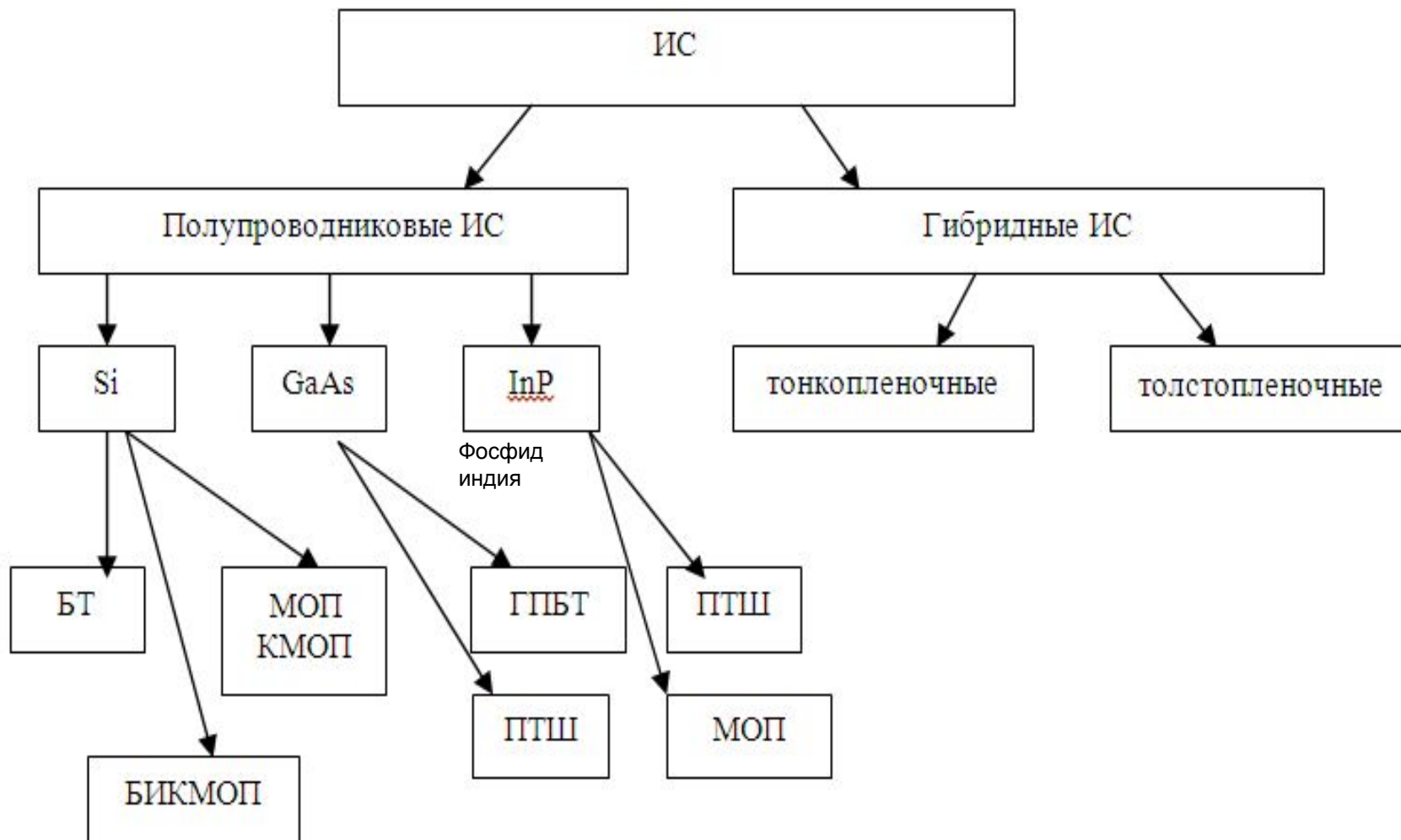
аналоговые (обрабатываются сигналы, меняющиеся непрерывно) и цифровые

(обрабатываются дискретные сигналы)



- по материалу изготовления (конструктивно-технологическая)
- по типу активного элемента

Конструктивно-технологическая классификация ИС



Классификация ИС по типу активного элемента

- Микросхемы на униполярных (полевых) транзисторах — самые экономичные (по потреблению тока):
 - МОП-логика (металл-окисел-полупроводник логика) — микросхемы формируются из полевых транзисторов n-МОП или p-МОП типа;
 - КМОП-логика (комплементарная МОП-логика) — каждый логический элемент микросхемы состоит из пары взаимодополняющих (комплементарных) полевых транзисторов (n-МОП и p-МОП).
- Микросхемы на биполярных транзисторах:
 - РТЛ — резисторно-транзисторная логика (устаревшая, заменена на ТТЛ);
 - ДТЛ — диодно-транзисторная логика (устаревшая, заменена на ТТЛ);
 - ТТЛ — транзисторно-транзисторная логика — микросхемы сделаны из биполярных транзисторов с многоэмиттерными транзисторами на входе;
 - ТТЛШ — транзисторно-транзисторная логика с диодами Шотки — усовершенствованная ТТЛ, в которой используются биполярные транзисторы с эффектом Шотки.
 - ЭСЛ — эмиттерно-связанная логика — на биполярных транзисторах, режим работы которых подобран так, чтобы они не входили в режим насыщения, — что существенно повышает быстродействие.
 - ИИЛ — интегрально-инжекционная логика.
- БикМОП-схемы (смешанная технология)

Основные характеристики цифровых ИС

- выполняемая функция;
- вид элементной базы (технология основного ЛЭ);
- плотность упаковки (элементов/кристалл или транзисторов/мм²);
- мощность рассеивания на один вентиль (ЛЭ);
- быстродействие;
- экономичность технологии, число фотошаблонов;
- время разработки;
- надежность работы, контролепригодность, ремонтпригодность, срок службы;
- стоимость одного бита информации.

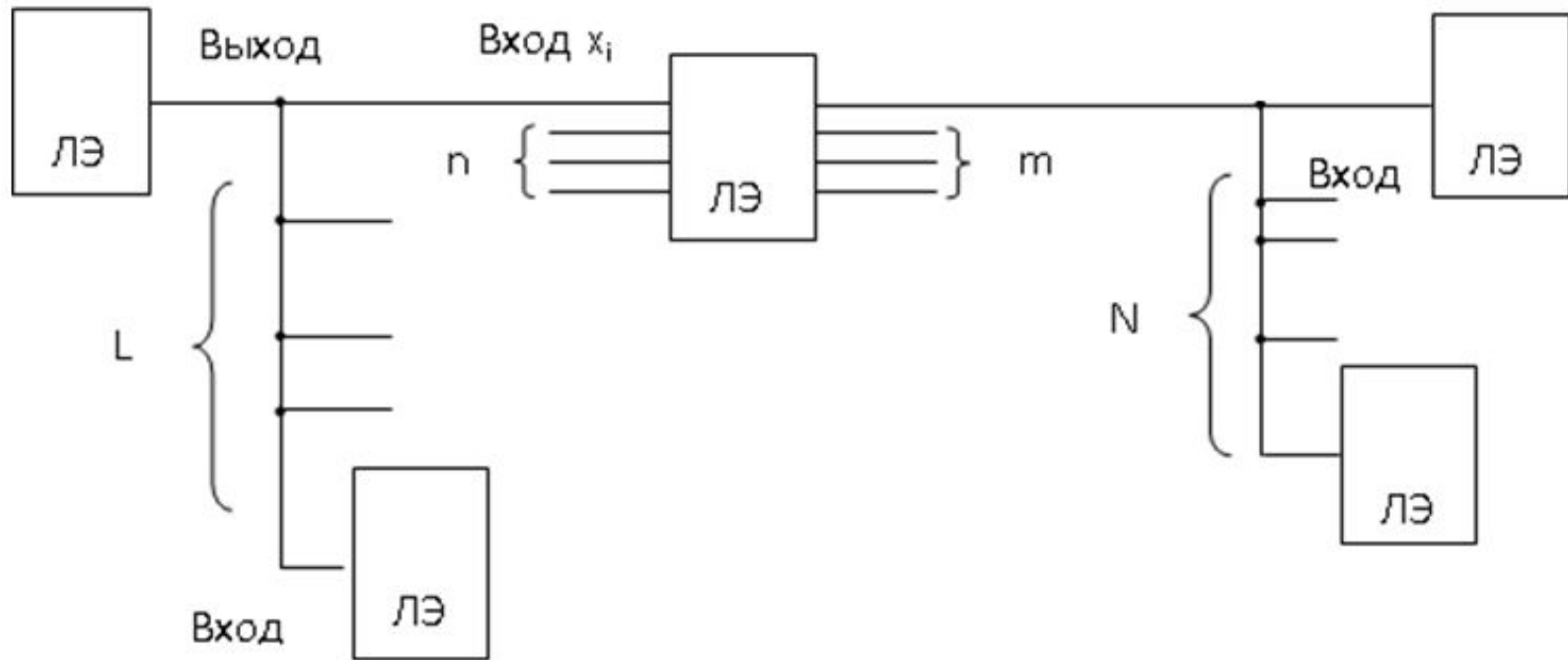
Основные элементы ИС:

активные элементы биполярных ИС – транзисторы
пассивные элементы – резисторы, конденсаторы и
диоды

Основные параметры логических элементов:

- **функциональные;**
- **измеряемые;**
- **режимные:** номиналы источников питания, температурный диапазон, условия функционирования (радиация, агрессивность среды, влажность, давление и т.д.);
- **техничко-экономические:** стоимость одного бита информации, надежность работы, контролепригодность и т.д.

Функциональные параметры ЛЭ



L - коэффициент объединения по входам

N - коэффициент разветвления по выходу, предельное значение N называется нагрузочной способностью схемы

? Как повысить нагрузочную способность

Измеряемые параметры ЛЭ

Статические:

- входная характеристика $I_{ВХ} = f(U_{ВХ})$ для схем на БТ

(проходная для схем на МОПТ $I_{ВЫХ} = f(U_{ВХ})$) ?

- выходная характеристика $I_{ВЫХ} = f(U_{ВЫХ})$

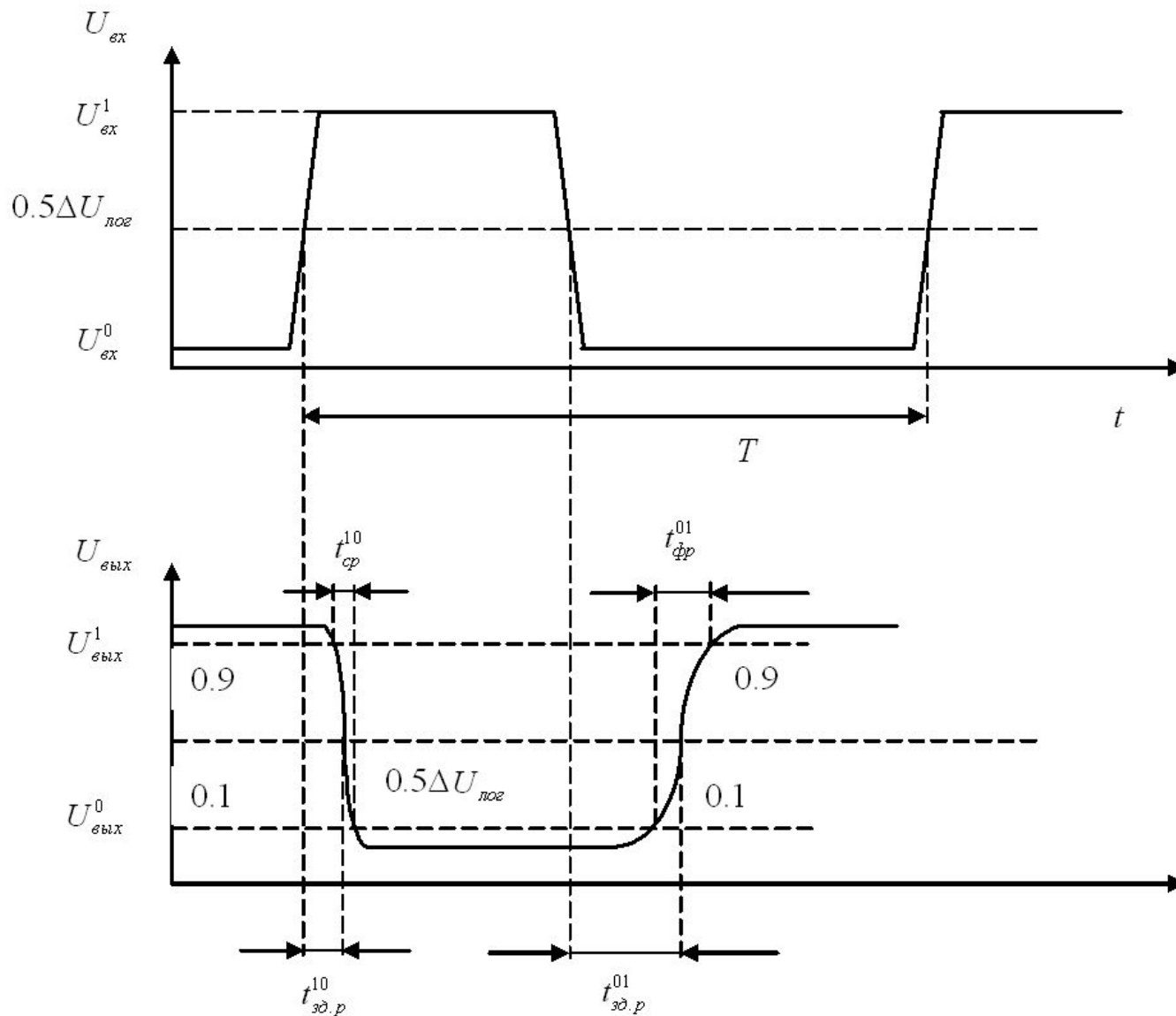
- передаточная характеристика $U_{ВЫХ} = f(U_{ВХ})$

Динамические:

- эпюры переходного процесса $U = f(t)$

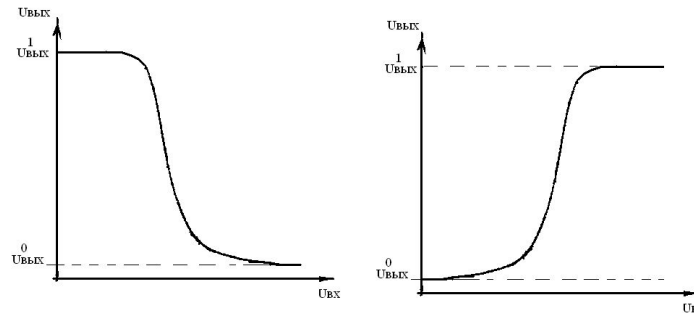
? Какие параметры по каким характеристикам КМОП-схем можно определить

Пример определения динамических характеристик ЛЭ



Виды логики, определяемые по характеристике $U_{\text{ВЫХ}} = f(U_{\text{ВХ}})$

Инвертирующая /неинвертирующая логика - при подаче на вход схемы сигнала логической “1” (“0”) на выходе формируется противоположный сигнал “0” (“1”).



Положительная /отрицательная логика - уровень логической “1” больше (выше) уровня логического “0”.

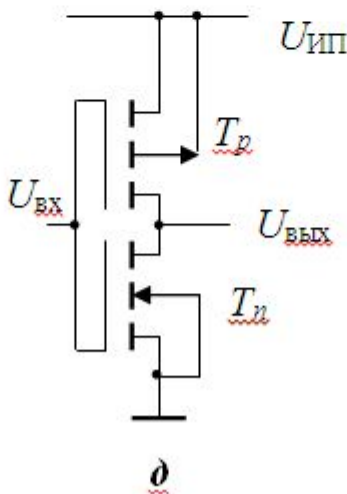
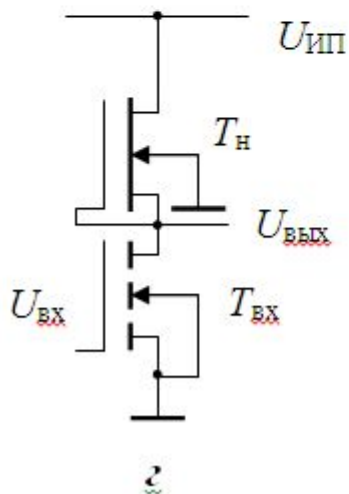
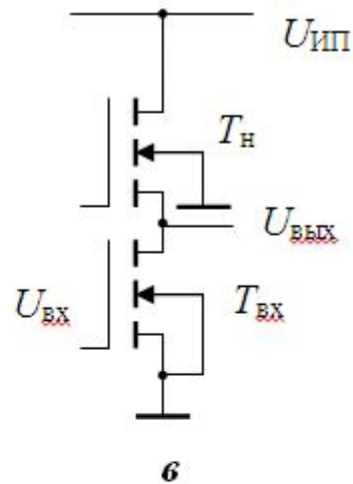
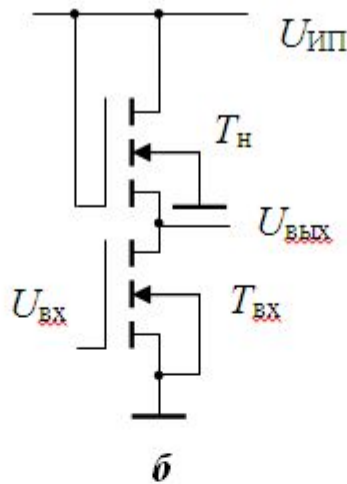
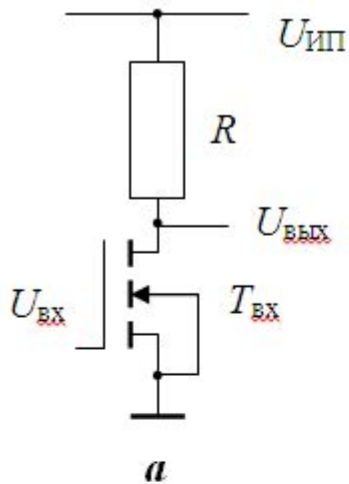
Согласованная /несогласованная логика отличается обязательным равенством входных и выходных соответствующи

$$U_{\text{ВХ}}^0 = U_{\text{ВЫХ}}^0, U_{\text{ВХ}}^1 = U_{\text{ВЫХ}}^1$$

**? Для какого из инверторов логика согласована:
КМОП, с нелинейной нагрузкой, с квазилинейной нагрузкой,
с токостабилизирующей нагрузкой?**

МДП-инверторы с транзисторами одинакового типа

типа проводимости



Нагрузки:

а – линейная

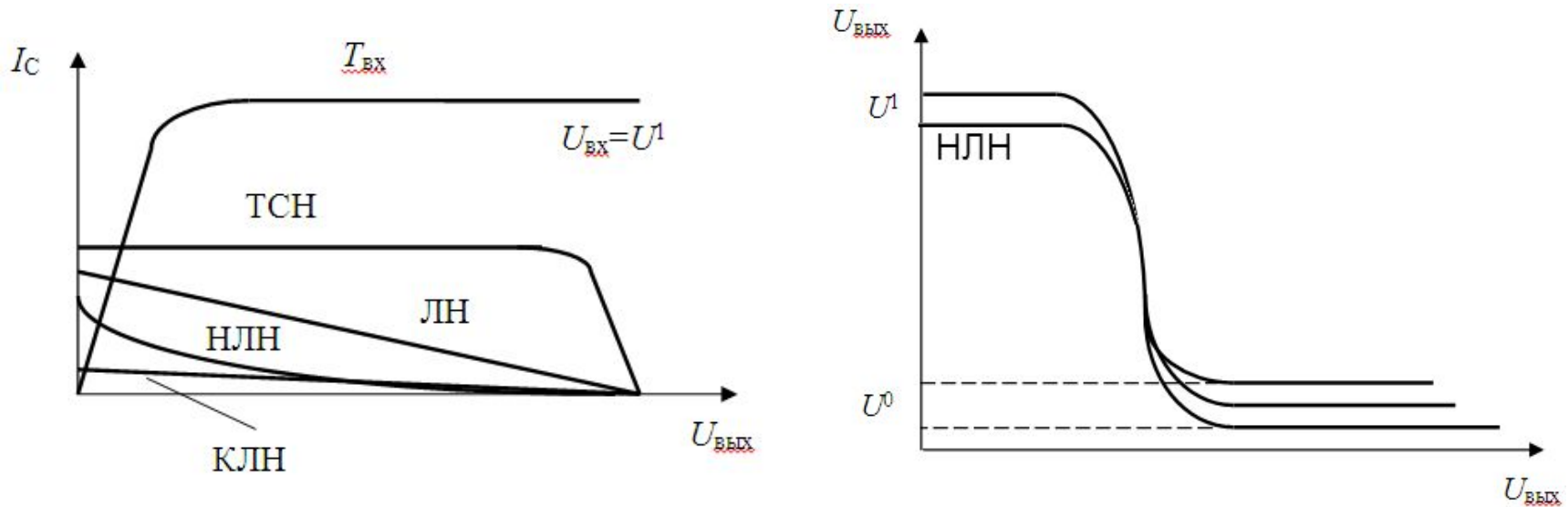
б – нелинейная

в – квазилинейная

г – токостабилизирующая

д - комплементарная

Выходные и передаточные характеристики



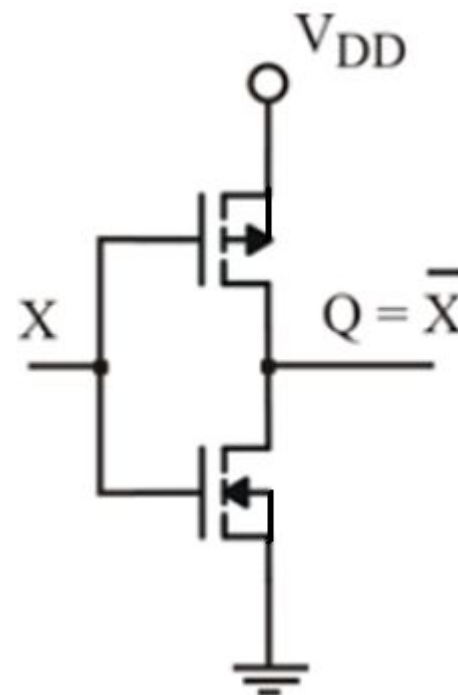
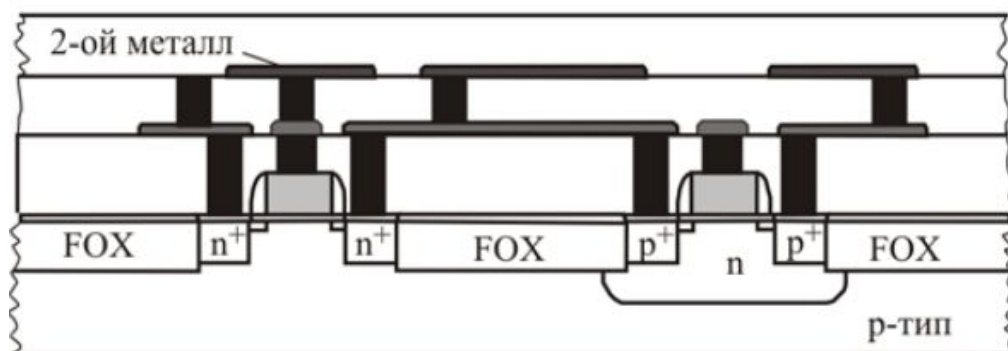
$T_{ВХ}$ - активный транзистор (нижний)

Выходные транзисторы с нагрузкой: ЛН – линейной, НЛН - нелинейной, КЛН – квазилинейной, ТСН – токостабилизирующей

КМДП- схемы

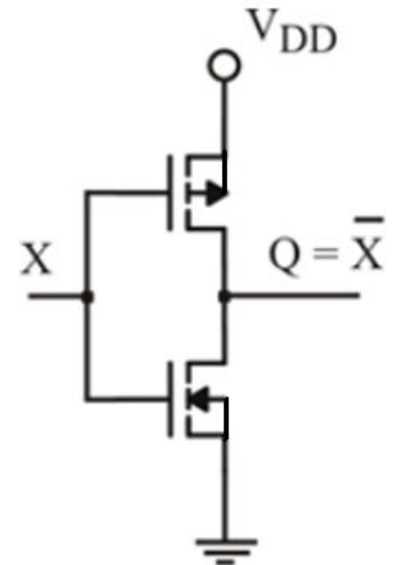
- КМДП- инверторы. Структура. Принцип работы, реализация логических функций.
- Передаточная характеристика в КМДП- схеме. Напряжение и ток переключения, зависимость от размеров транзисторов.
- Эффект защелки в КМДП- схемах.

КМДП- инверторы. Структура. Принцип работы.

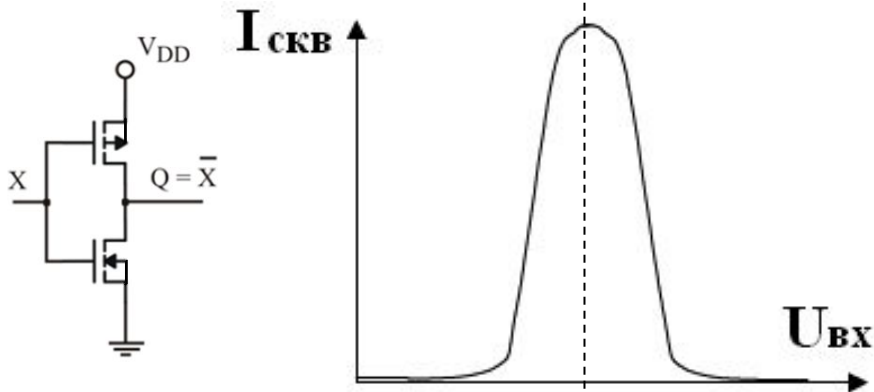
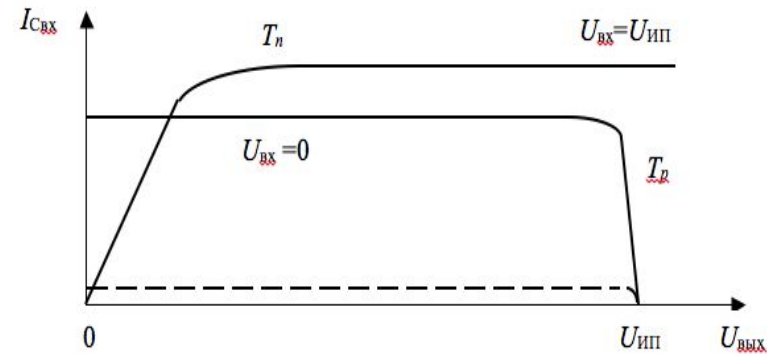
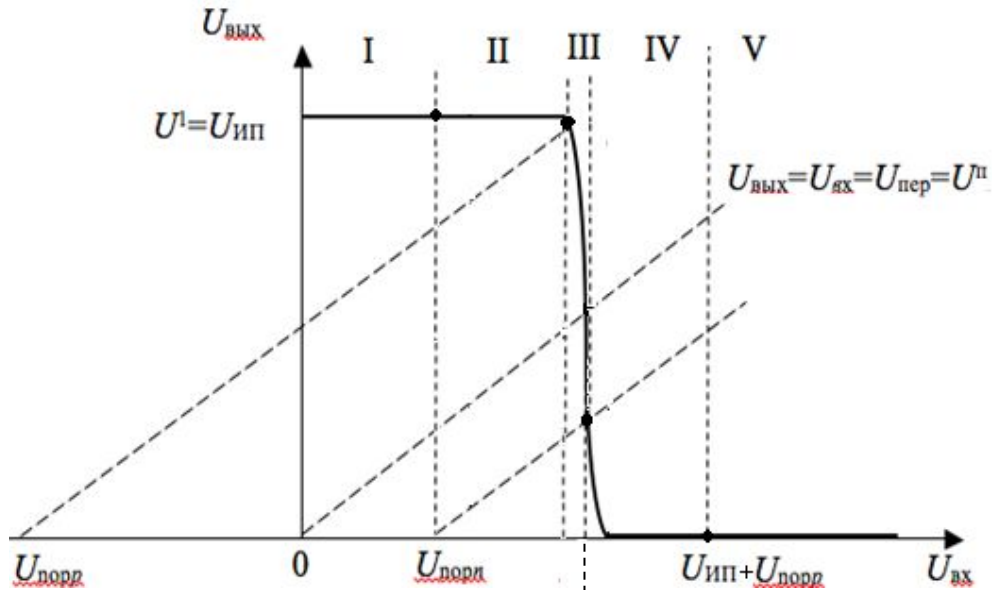


ОСНОВНЫЕ ДОСТОИНСТВА КМДП-СХЕМ

- Потребление мощности в статическом состоянии пренебрежимо мало
- Высокая помехоустойчивость (т.к. $U^0 = 0$, $U^1 = V_{dd}$)



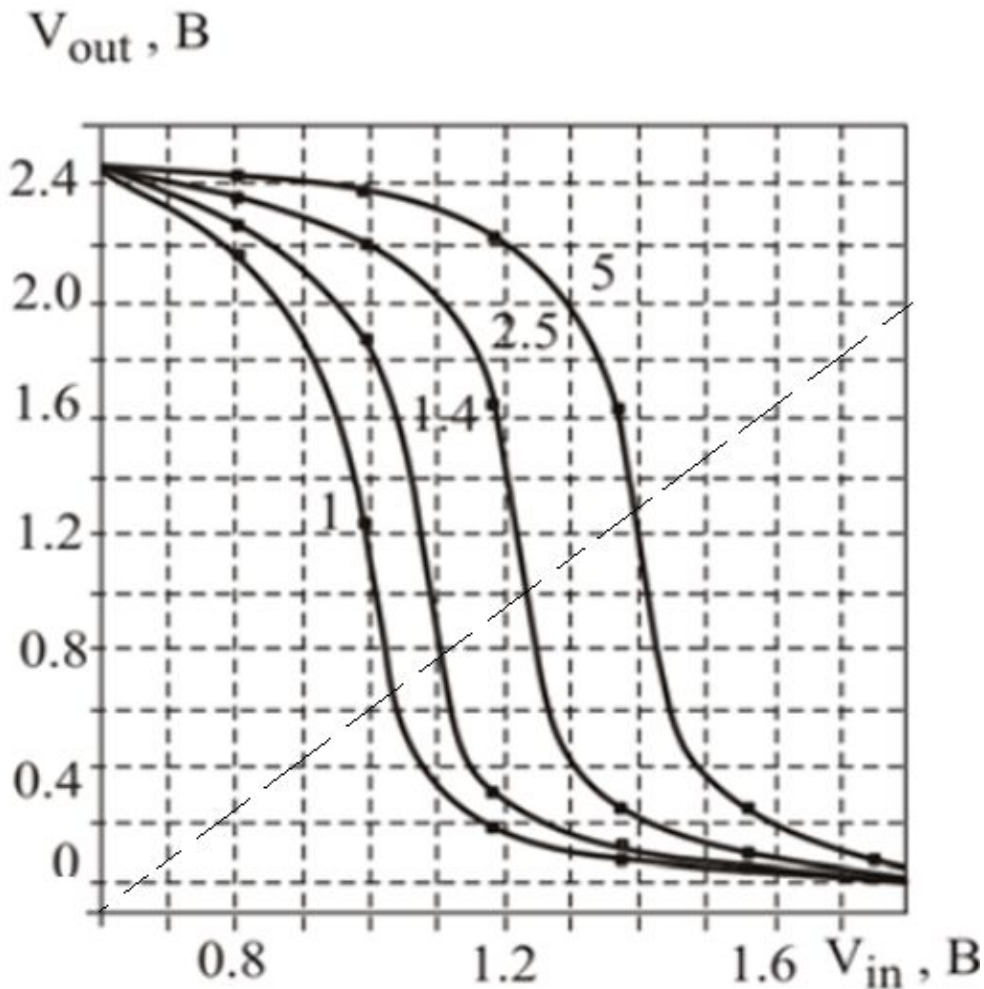
Передаточная характеристика в КМДП-схеме



	Области				
	I	II	III	IV	V
nМОП	О	П	П	К	К
pМОП	К	К	П	П	О

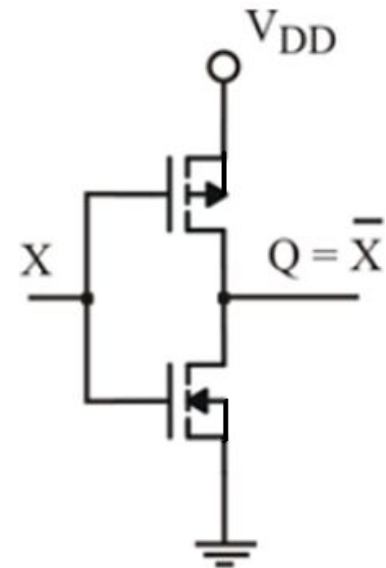
О – отсечка, П – пологая, К – крутая области

Передаточная характеристика Зависимость от отношения W_p/W_n

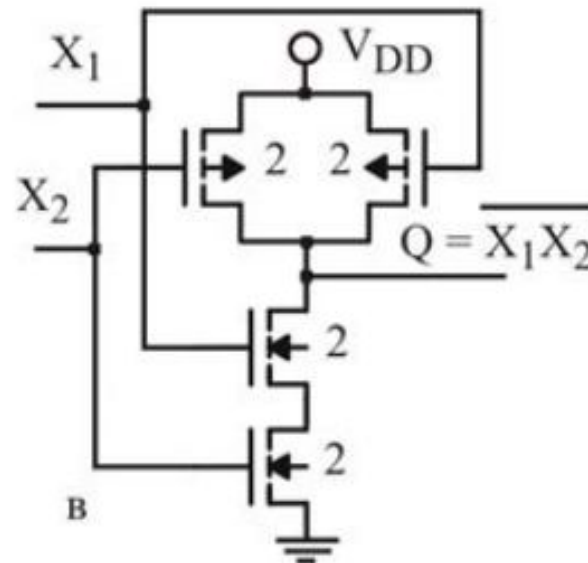
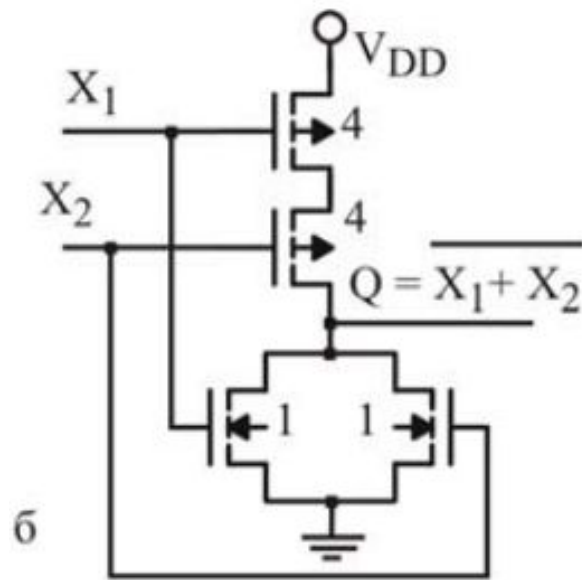
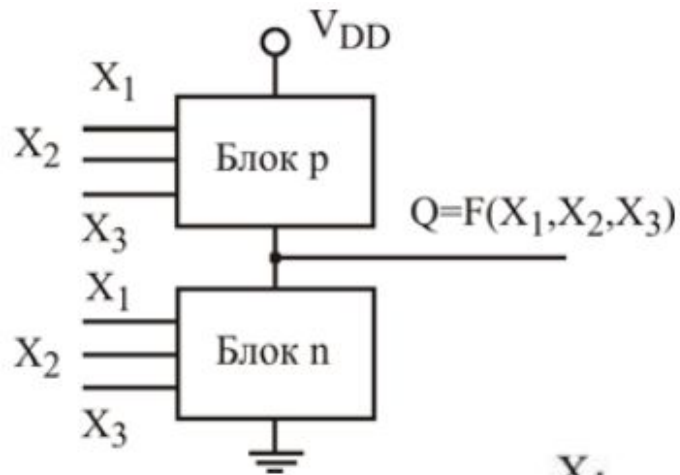


$$U^{\Pi} = U_{ВХ} = U_{ВЫХ}$$

пМОП и рМОП – в пологой области

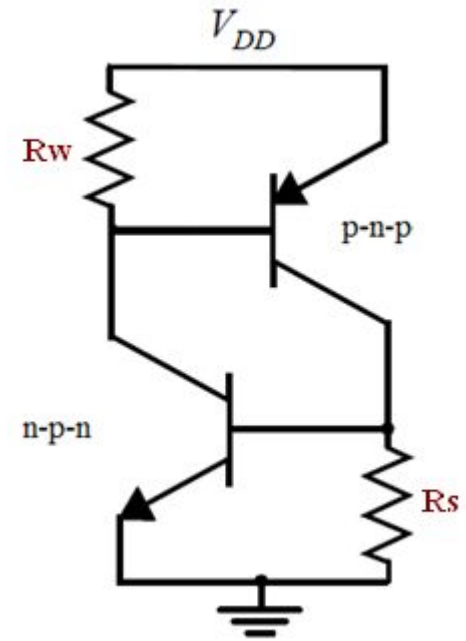
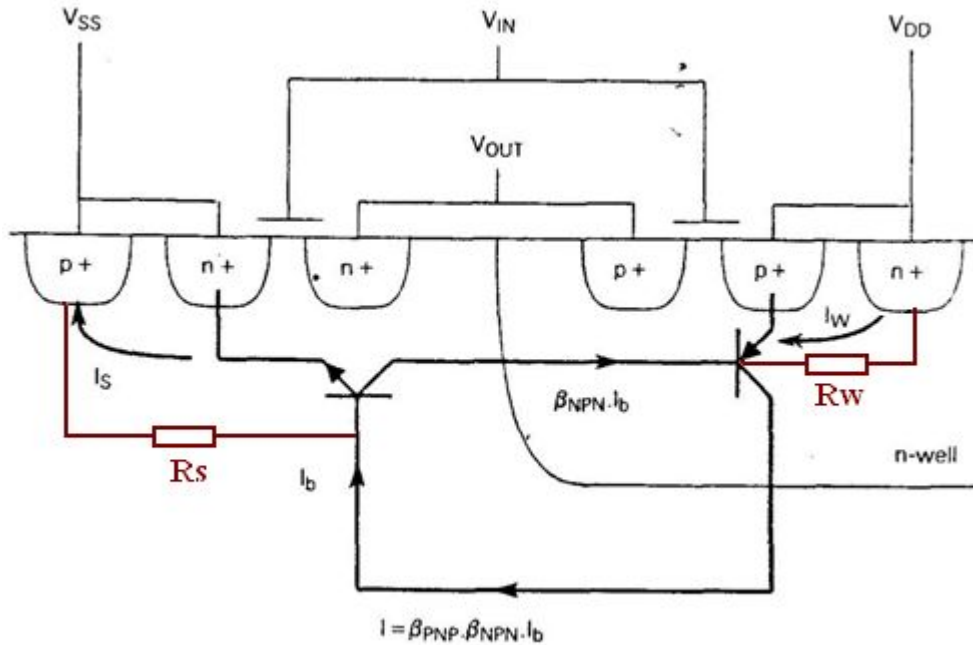


Реализация логических функций



Эффект защелки в КМДП- схемах (тиристорный эффект)

Паразитные биполярные транзисторы в КМДП-структуре



Паразитная тиристорная структура в интегральном КМДП-элементе

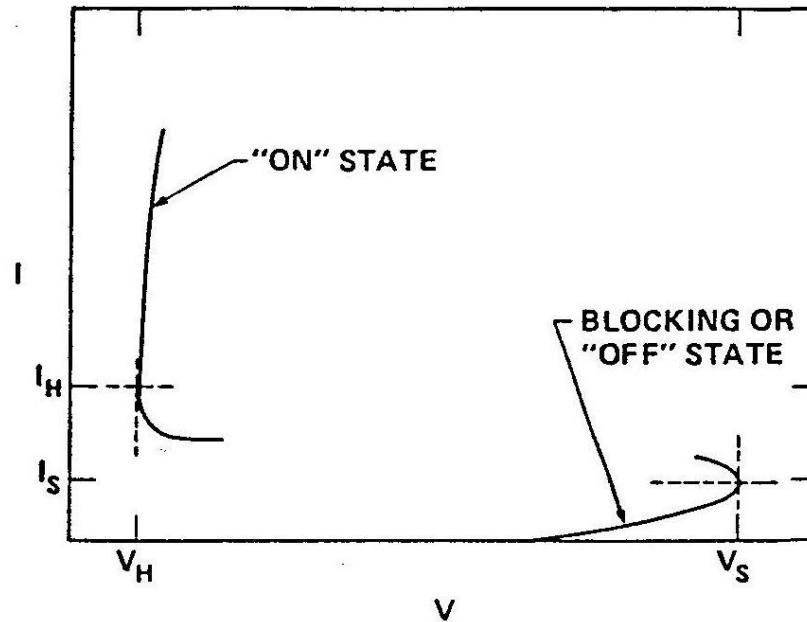


Ток, протекающий от истока рМДПТ (подключен к **питанию**) к истоку нМОПТ (подключен к **земле**).

Причина – прямое включение р-п-переходов исток-подложка (исток-карман)

$$\text{Условие защелкивания } \beta_{npn} \beta_{pnp} > 1$$

Вольтамперная характеристика тиристора



I_S, V_S – ток и напряжение включения, I_H, V_H – ток и напряжение удержания

Испытания на устойчивость к защелкиванию в статическом режиме (отрицательная помеха)

Измеряется ток в цепи питания для серии воздействий

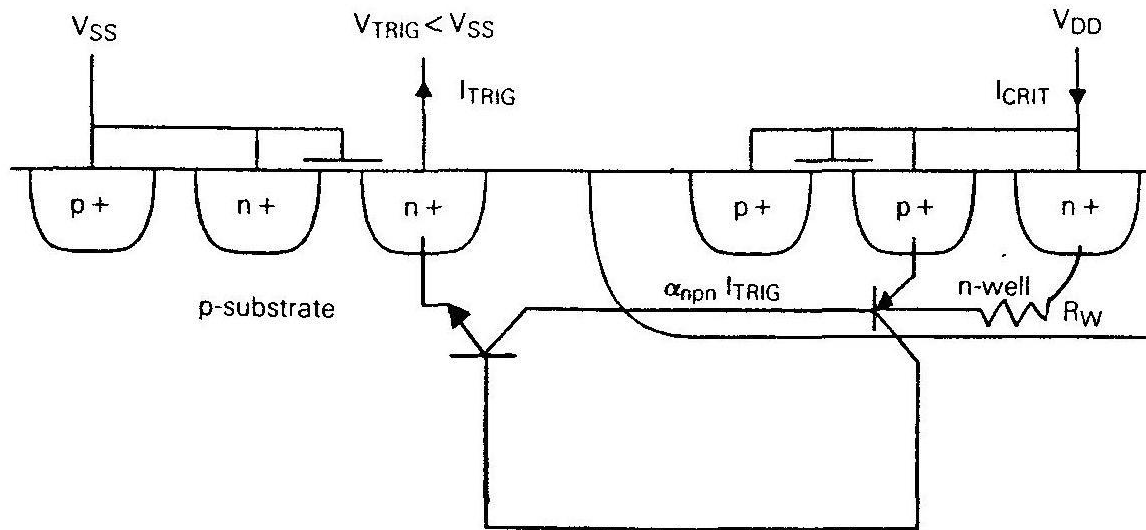
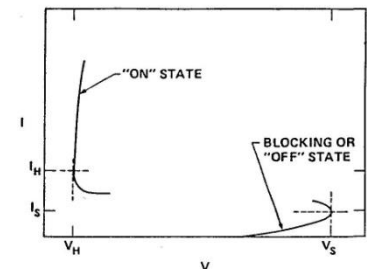


Схема включения тиристора открыванием n^+ -р перехода

Условие включения тиристора $I_{RW} \approx 0.7 / R_W$



Испытания на устойчивость к защелкиванию в статическом режиме (положительная помеха)

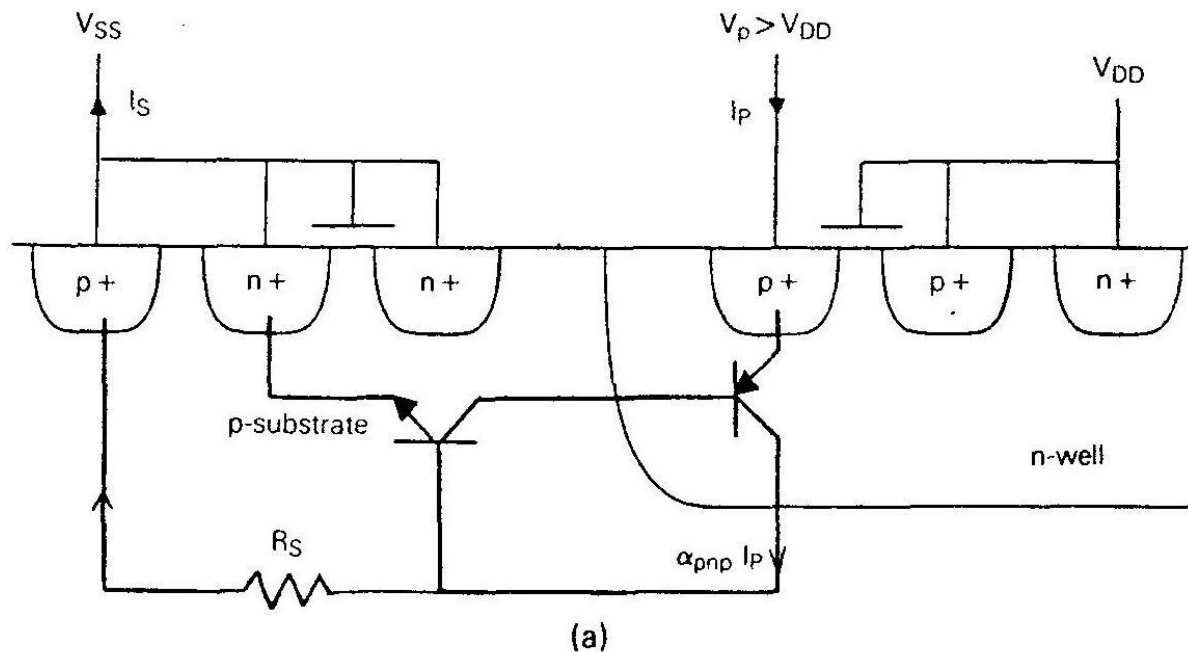


Схема включения тиристора открыванием $p^+ - n$ перехода

Условие включения тиристора

$$I_{RS} \approx 0.7 / R_S,$$

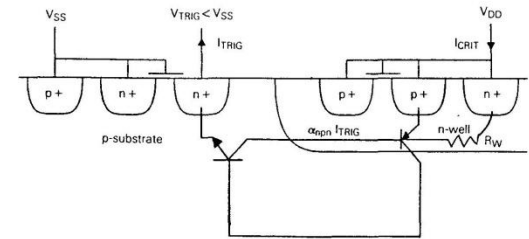
? Задача

Методы подавления защелкивания

Условие защелкивания $\beta_{npn} \beta_{pnp} > 1$

Технологические :

- уменьшение коэффициентов β паразитных биполярных транзисторов
- использование ретроградного кармана
- использование эпитаксиальных структур
- прочие



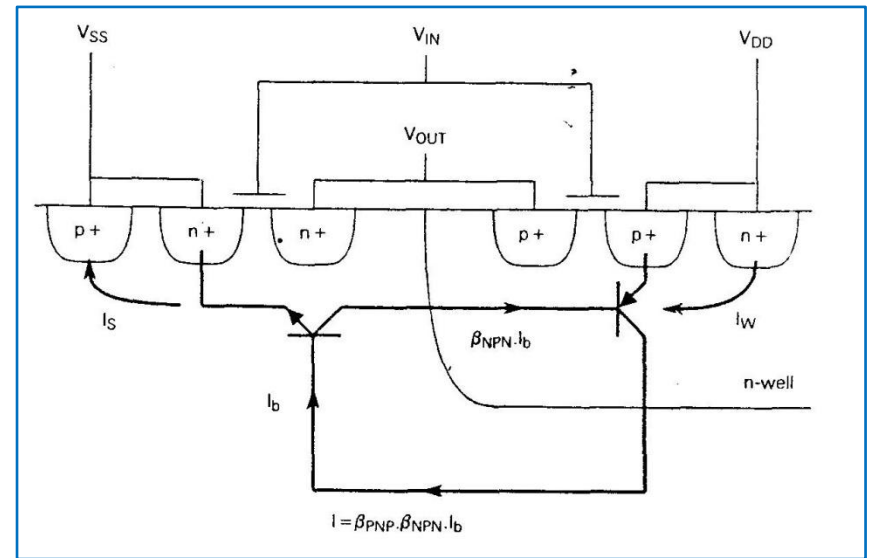
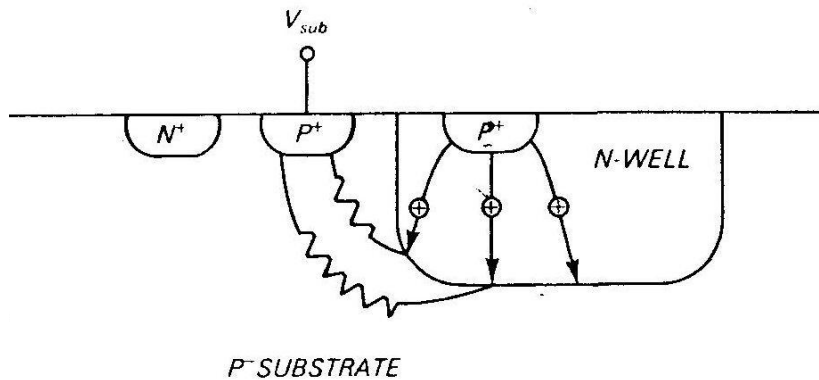
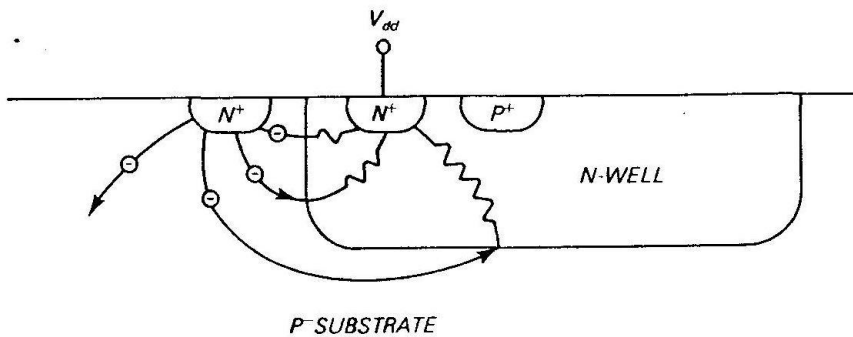
Топологические :

- размещение контактов к карману, подложке и земле
- охранные области, собирающие и блокирующие носителей заряда

Схемотехнические:

- схемы защиты от электростатического разряда,...

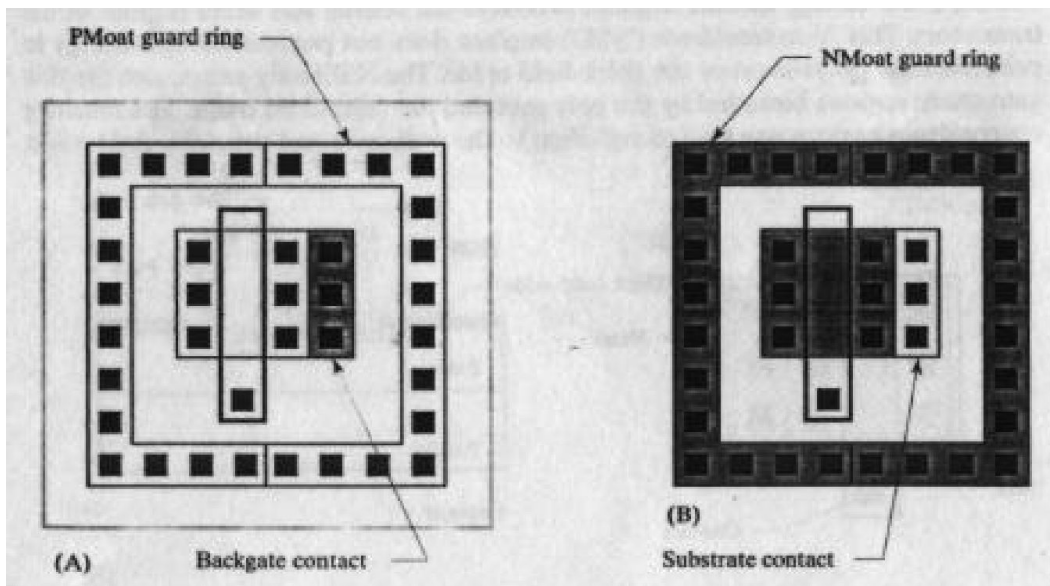
Охранные области для основных носителей



Охранная N⁺ область для улавливания основных носителей в N - кармане

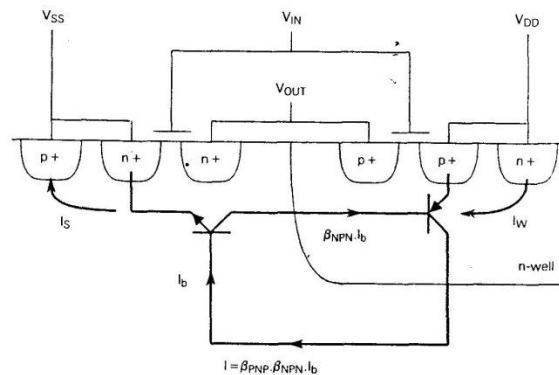
Охранная p⁺ область для улавливания основных носителей в p – подложке

Топология МДП транзисторов с охранными кольцами



рМДП

нМДП



р+ контакты светлые, n+ – темные

а) - р-МДП транзистор с р+ охранным кольцом, собирающим неосновные носители (дырки) в N-кармане

б) - н-МДП транзистор с n+ охранным кольцом, собирающим неосновные носители (электроны) в р-подложке