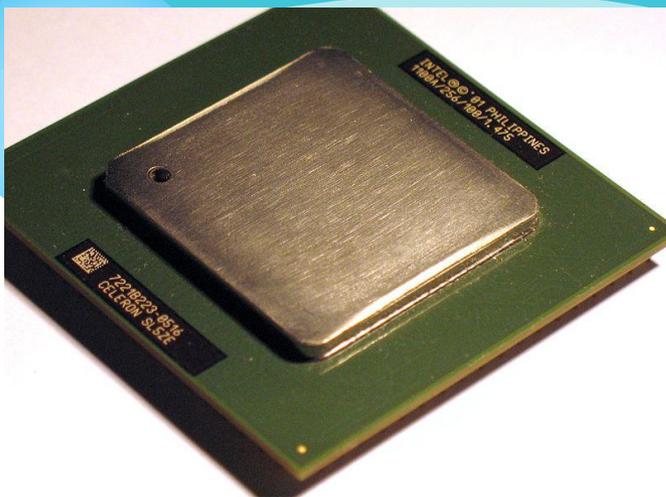




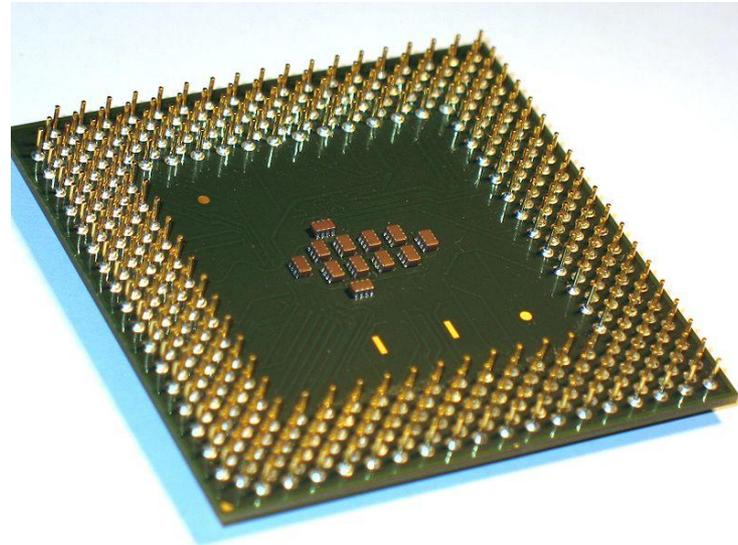
Внутренняя организация процессора



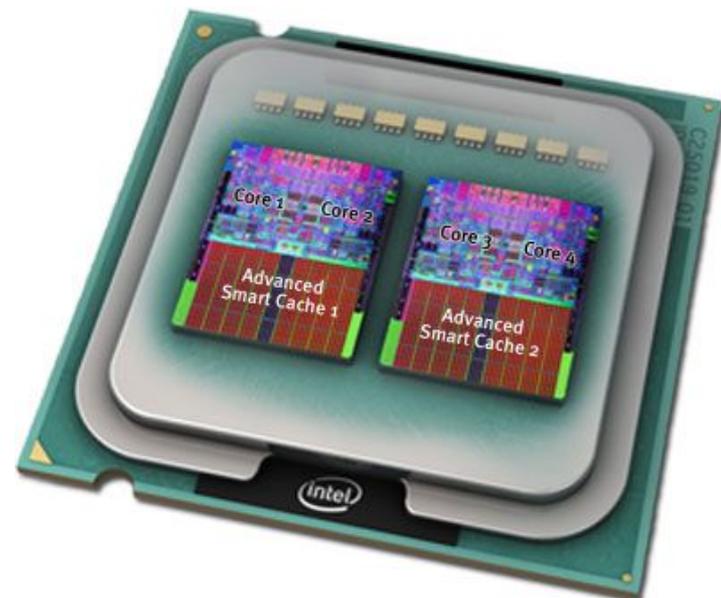
Лекция №11

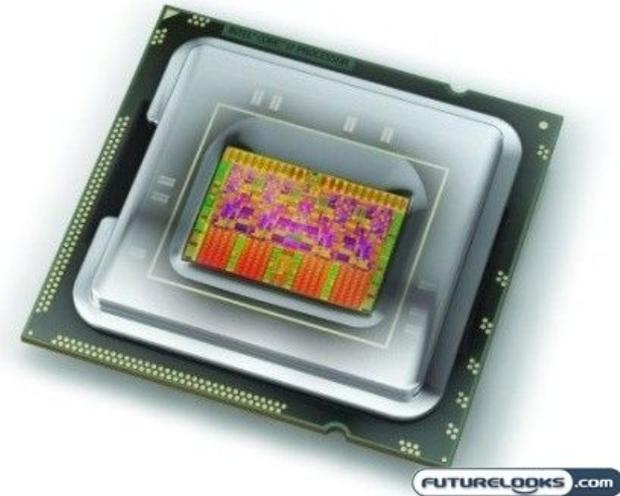
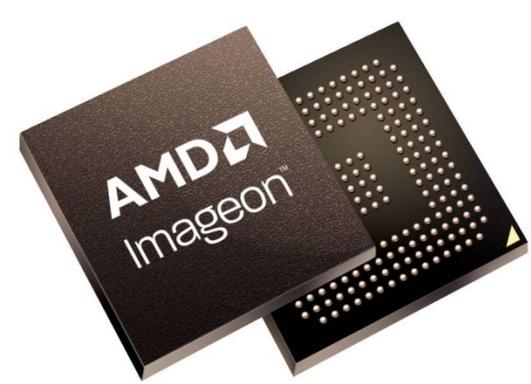
*

Микропроцессор — это центральный блок персонального компьютера, предназначенный для управления работой всех остальных блоков и выполнения арифметических и логических операций над информацией.



Большинство современных процессоров для ПК основаны на циклическом процессе последовательной обработки информации, изобретённого Джоном фон Нейманом.





Скорость перехода от одного этапа цикла к другому определяется тактовым генератором.

Тактовый генератор вырабатывает импульсы, служащие ритмом для центрального процессора.

Частота тактовых импульсов называется **тактовой частотой**.

Этапы выполнения цикла :

1. Процессор выставляет число, хранящееся в регистре счётчика команд, на шину адреса, и отдаёт памяти команду чтения;
2. Выставленное число является для памяти адресом; память, получив адрес и команду чтения, выставляет содержимое, хранящееся по этому адресу, на шину данных, и сообщает о готовности;

Этапы выполнения цикла :

3. Процессор получает число с шины данных, интерпретирует его как команду (машинную инструкцию) из своей системы команд и исполняет её;
4. Если последняя команда не является командой перехода, процессор увеличивает на единицу (в предположении, что длина каждой команды равна единице) число, хранящееся в счётчике команд; в результате там образуется адрес следующей команды;

Этапы выполнения цикла :

5. Снова выполняется п. 1.

Данный цикл выполняется неизменно, и именно он называется *процессом* (откуда и произошло название устройства).



Функции процессора

1. чтение и дешифрация команд из основной памяти;
2. чтение данных из основной памяти и регистров адаптеров внешних устройств;
3. прием и обработка запросов и команд от адаптеров на обслуживание внешних устройств;

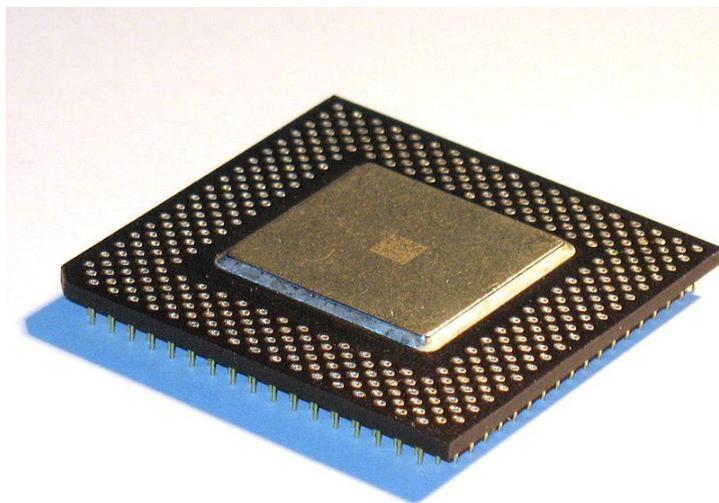


Функции процессора

4. обработка данных и их запись в основную память и регистры адаптеров внешних устройств;
5. выработка управляющих сигналов для всех прочих узлов и блоков компьютера.

Состав процессора:

1. Арифметико-логическое устройство;
2. Устройство управления;
3. Микропроцессорная память;
4. Интерфейсная система микропроцессора.



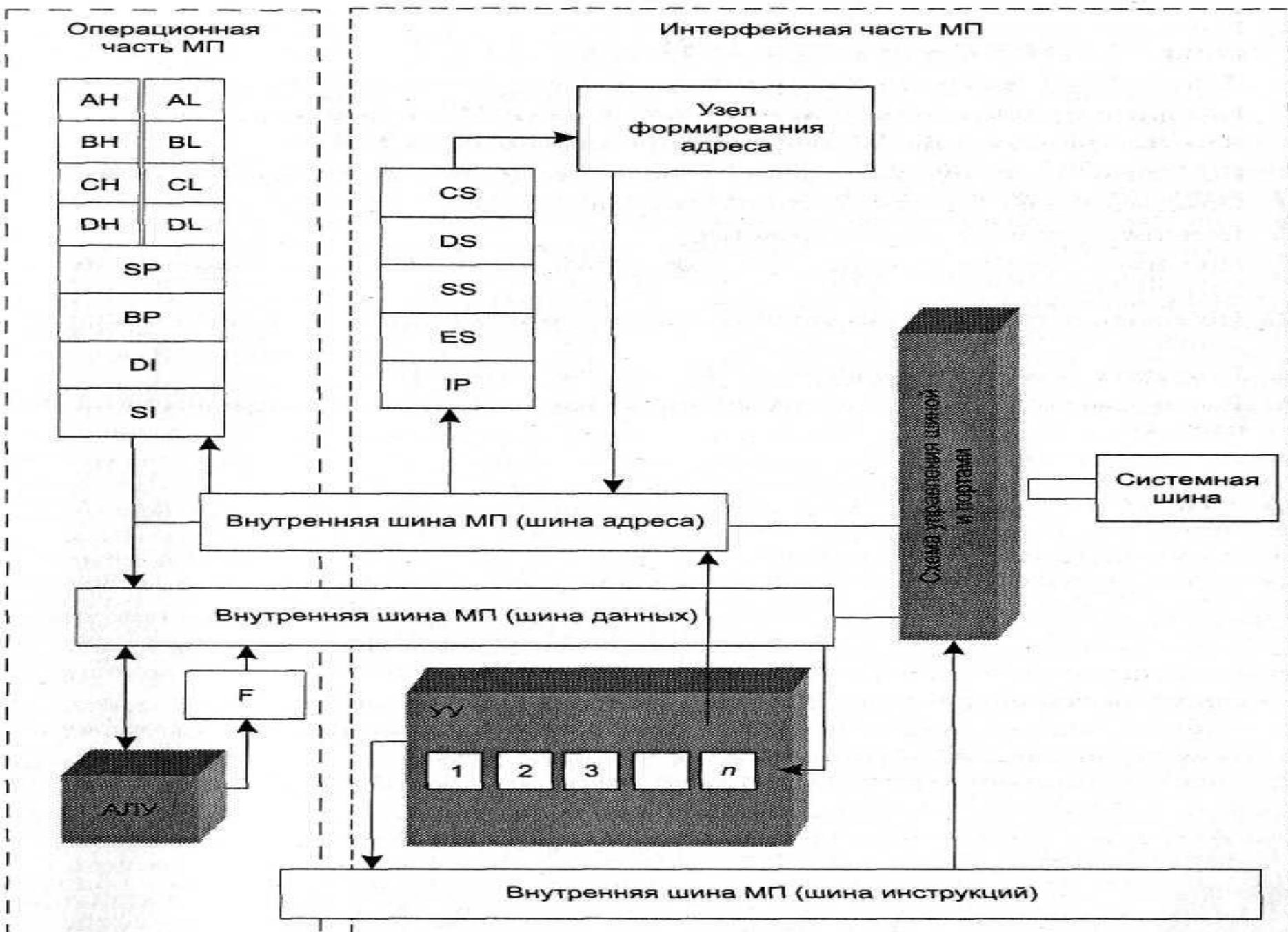


Рис. 8.4. Упрощенная структурная схема микропроцессора

1. Арифметико-логическое устройство (АЛУ)

Арифметико-логическое устройство (АЛУ) предназначено для выполнения арифметических и логических операций преобразования информации.

Функционально в простейшем варианте АЛУ состоит из двух регистров, сумматора и схем управления (местного устройства управления).



Функциональная схема АЛУ





▣ **Сумматор** — вычислительная схема, выполняющая процедуру сложения поступающих на ее вход двоичных кодов; сумматор имеет разрядность двойного машинного слова.



□ **Регистры** — быстродействующие ячейки памяти различной длины: регистр 1 имеет разрядность двойного слова, а регистр 2 — разрядность слова.



□ **Схемы управления** принимают по кодовым шинам инструкций управляющие сигналы от устройства управления и преобразуют их в сигналы для управления работой регистров и сумматора АЛУ.



АЛУ выполняет арифметические операции «+», «-», «x» и «÷» только над двоичной информацией с запятой, фиксированной после последнего разряда, то есть только над целыми двоичными числами.



Выполнение операций над двоичными числами с плавающей запятой и над двоично-кодированными десятичными числами осуществляется с привлечением математического сопроцессора или по специально составленным программам.

2. Устройство управления (УУ)

Устройство управления координирует взаимодействие различных частей компьютера. Выполняет следующие основные функции:

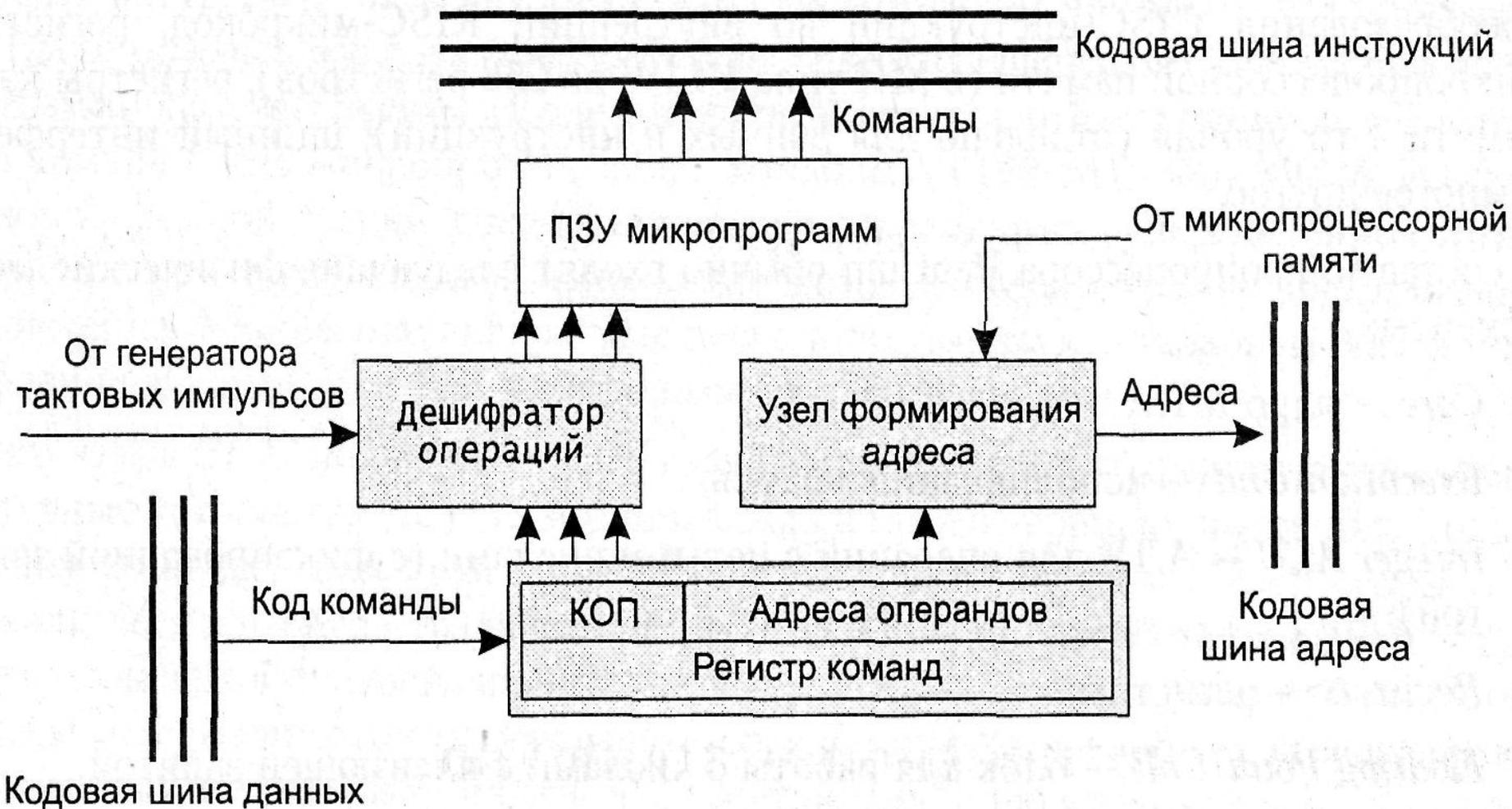
2. Устройство управления (УУ)

- формирует и подает во все блоки машины в нужные моменты времени определенные сигналы управления (управляющие импульсы), обусловленные спецификой выполнения различных операций;

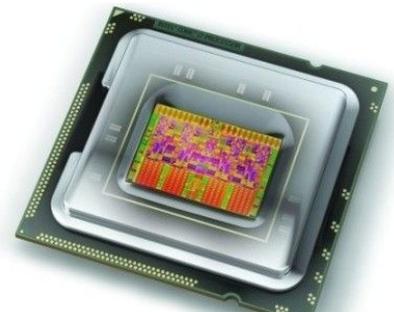
2. Устройство управления (УУ)

- формирует адреса ячеек памяти, используемых выполняемой операцией, и передает эти адреса в соответствующие блоки компьютера;
- получает от генератора тактовых импульсов обратную последовательность импульсов.

Упрощенная функциональная схема УУ

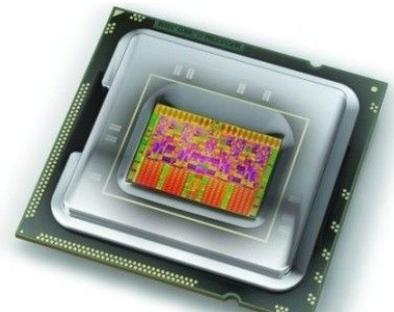


- **регистр команд** — запоминающий регистр, в котором хранится код команды: код выполняемой операции (КОП) и адреса операндов, участвующих в операции.
- Регистр команд расположен в интерфейсной части МП, в блоке регистров команд;

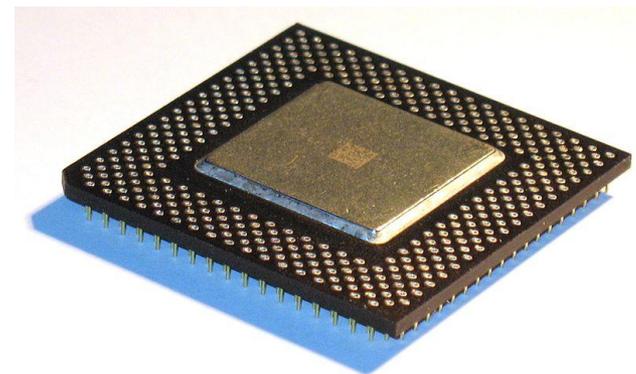


□ **дешифратор операций** — логический блок, выбирающий в соответствии с поступающим из регистра команд кодом операции (КОП) один из множества имеющихся у него выходов;

□ **постоянное запоминающее устройство (ПЗУ) микропрограмм** хранит в своих ячейках управляющие сигналы (импульсы), необходимые для выполнения в блоках ПК процедур обработки информации.



- ▣ **узел формирования адреса** (находится в интерфейсной части МП) — устройство, вычисляющее полный адрес ячейки памяти (регистра) по реквизитам, поступающим из регистра команд и регистров МПП;
- ▣ **кодовые шины данных, адреса и инструкций** — часть внутренней интерфейсной шины микропроцессора.



3. Микропроцессорная память

- **Микропроцессорная память** предназначена для кратковременного хранения, записи и выдачи информации, используемой в вычислениях непосредственно в ближайшие такты работы машины.

3. Микропроцессорная память

Микропроцессорная память строится на регистрах и используется для обеспечения высокого быстродействия компьютера, так как основная память не всегда обеспечивает скорость записи, поиска и считывания информации, необходимую для эффективной работы быстродействующего микропроцессора

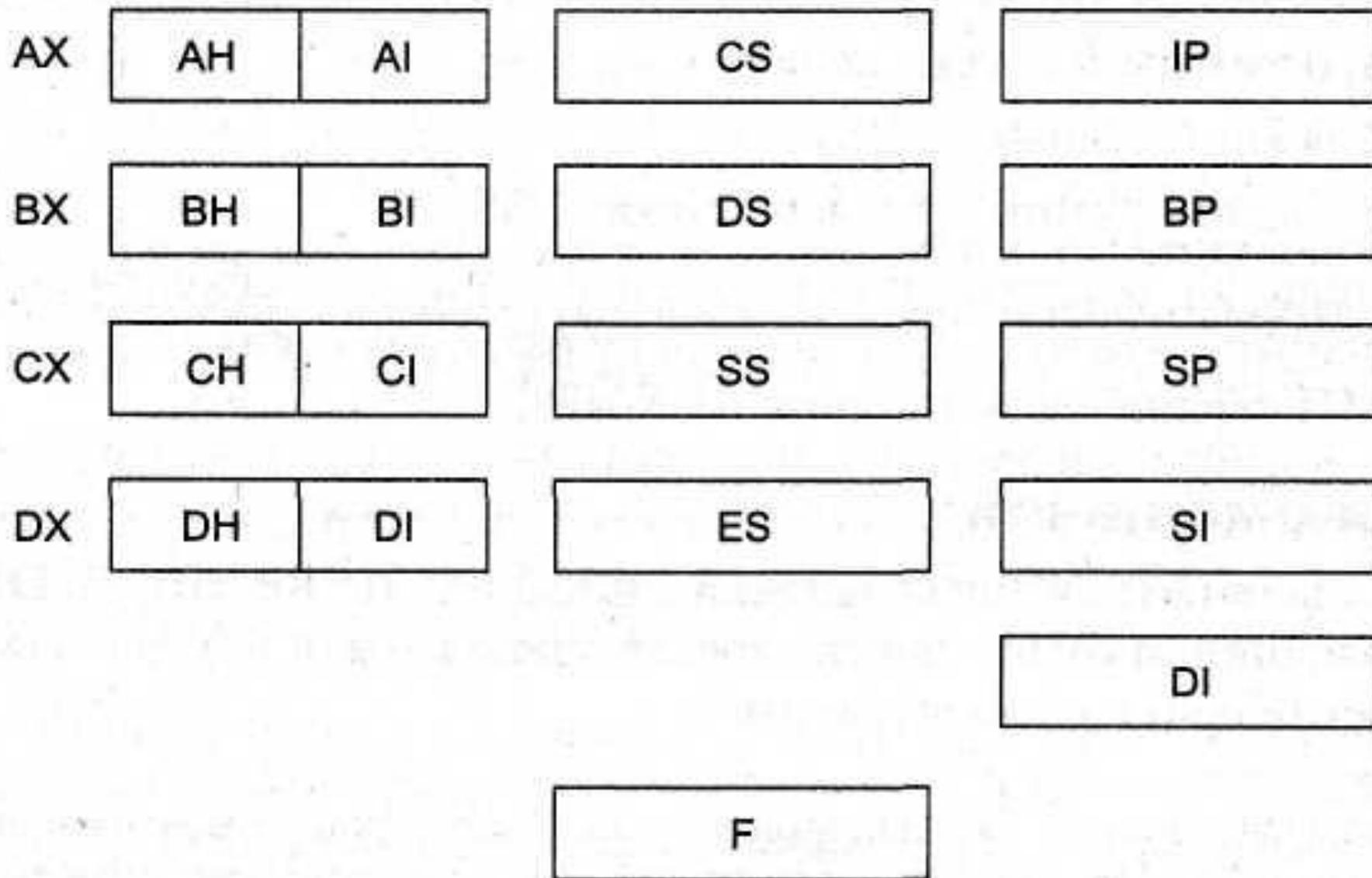
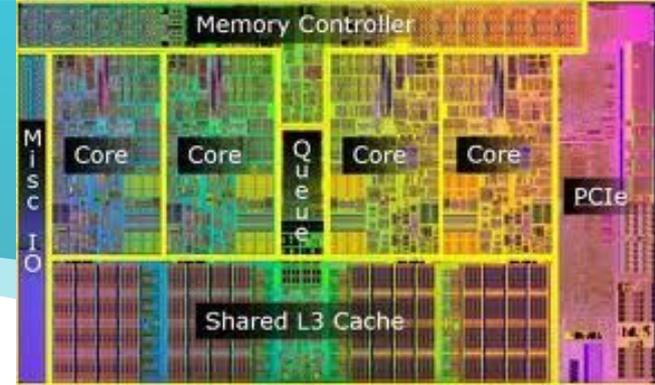


Рис. 8.3. Регистры МПП



Все регистры можно разделить на четыре группы:

1. **универсальные регистры**: AX, BX, CX, DX;
2. **сегментные регистры**: CS, DS, SS, ES;
3. **регистры смещения**: IP, SP, BP, SI, DI;
4. **регистр флагов**: FL.

Универсальные регистры

- Регистры АХ, ВХ, СХ и ДХ являются универсальными (их часто называют регистрами общего назначения — РОН);

Универсальные регистры

- каждый из них может использоваться для временного хранения любых данных, при этом позволено работать с каждым регистром целиком, а можно отдельно и с каждой его половиной

- 
- **регистр AX** — регистр-аккумулятор, через его порты осуществляется ввод-вывод данных в МП, а при выполнении операций умножения и деления AX используется для хранения первого числа, участвующего в операции (множимого, делимого), и результата операции (произведения, частного) после ее завершения;

- 
- **регистр ВХ** часто используется для хранения адреса базы в сегменте данных и начального адреса поля памяти при работе с массивами;

- 
- **регистр CX** — регистр-счетчик, используется как счетчик числа повторений при циклических операциях;

- 
- **регистр DX** используется как расширение регистра-аккумулятора при работе с 32-разрядными числами и при выполнении операций умножения и деления, используется для хранения номера порта при операциях ввода-вывода и т. д.

Сегментные регистры

Регистры сегментной адресации CS, DS, SS, ES используются для хранения начальных адресов полей памяти (сегментов), отведенных в программах для хранения:

- **команд программы** (сегмент кода — CS);
- **данных** (сегмент данных — DS);
- **стековой области памяти** (сегмент стека — SS);
- **дополнительной области памяти данных** при межсегментных пересылках (расширенный сегмент — ES), поскольку размер сегмента в реальном режиме работы МП ограничен величиной 64 Кбайт.

Регистры смещений

Регистры смещений (внутрисегментной адресации) IP, SP, BP, SI, DI предназначены для хранения относительных адресов ячеек памяти внутри сегментов (смещений относительно начала сегментов):

- **регистр IP** (Instruction Pointer) - смещение адреса текущей команды программы;

Регистры смещений

- **регистр SP** (Slack Pointer) смещение вершины стека (текущего адреса стека);
- **регистр BP** (Base Pointer) — смещение начального адреса поля памяти, непосредственно отведенного под стек;
- **регистры SI, DI** (Source Index и Destination Index соответственно) предназначены для хранения адресов индекса источника и приемника данных при операциях над строками и им подобных.

Регистр флагов

Регистр флагов **F** содержит условные одноразрядные признаки-маски, или флаги, управляющие прохождением программы в ПК; флаги работают независимо друг от друга, и лишь для удобства они помещены в единый регистр.

Регистр флагов

Всего в регистре содержится 9 флагов: 6 из них **статусные**, они отражают результаты операций, выполненных в компьютере

(их значения используются, например, при выполнении команд условной передачи управления — команд ветвления программы), а 3 других — **управляющие**, непосредственно определяют режим исполнения программы.

Статусные флаги:

- **CF (Carry Flag) — флаг переноса.** Содержит значение «переносов» (0 или 1) из старшего разряда при арифметических операциях и некоторых операциях сдвига и циклического сдвига;
- **PF (Parity Flag) — флаг четности.** Проверяет младшие восемь битов результатов операций над данными. Нечетное число единичных битов приводит к установке этого флага в 0, а четное — в 1;

Статусные флаги:

- **AF (Auxiliary Carry Flag) — флаг логического переноса** в двоично-десятичной арифметике.

Вспомогательный флаг переноса устанавливается в 1, если арифметическая операция приводит к переносу или заему четвертого справа бита однобайтового операнда.

Этот флаг используется при арифметических операциях над двоично-десятичными кодами и кодами ASCII;

- **ZF (Zero Flag) — флаг нуля.** Устанавливается в 1, если результат операции равен нулю; если результат не равен нулю, ZF обнуляется;

Статусные флаги:

- **SF (Sign Flag) — флаг знака.** Устанавливается в соответствии со знаком результата после арифметических операций: положительный результат устанавливает флаг в 0, отрицательный — в 1;
- **OF (Overflow Flag) — флаг переполнения.** Устанавливается в 1 при арифметическом переполнении: если возник перенос в знаковый разряд при выполнении знаковых арифметических операций, если частное от деления слишком велико и переполняет регистр результата и т. д.

Управляющие флаги:

- **TF (Trap Flag) — флаг системного прерывания** (трассировки). Единичное состояние этого флага переводит процессор в режим пошагового выполнения программы (режим трассировки);
- **IF (Interrupt Flag) флаг прерываний**. При нулевом состоянии этого флага прерывания запрещены, при единичном — разрешены;

Управляющие флаги:

- **DF (Direction Flag) — флаг направления.** Используется в строковых операциях для задания направления обработки данных. При нулевом состоянии флага команда увеличивает содержимое регистров SI и DI на единицу, обуславливая обработку строки «слева направо»; при единичном - «справа налево».

4. Интерфейсная система процессора

Интерфейсная часть МП предназначена для связи и согласования МП с системной шиной ПК, а также для приема, предварительного анализа команд выполняемой программы и формирования полных адресов операндов и команд.

Интерфейсная часть включает в свой состав:

- адресные регистры МПП;
- узел формирования адреса;
- блок регистров команд, являющийся буфером команд в МП;
- внутреннюю интерфейсную шину МП;
- схемы управления шиной и портами ввода-вывода.

- Порты ввода-вывода - это пункты системного интерфейса ПК, через которые МП обменивается информацией с другими устройствами.
- Всего портов у МП может быть 65 536 (равно количеству разных адресов, которые можно представить числом формата «слово»). Каждый порт имеет адрес — номер порта; по существу, это адрес ячейки памяти, являющейся частью устройства ввода-вывода, использующего этот порт, а не частью основной памяти компьютера.
- Порту устройства соответствуют аппаратура сопряжения и два регистра памяти - для обмена данными и управляющей информацией.
- Некоторые внешние устройства используют и основную память для хранения больших объемов информации, подлежащей обмену. Многие стандартные устройства (НЖМД, НГМД, клавиатура, принтер, сопроцессор и т. д.) имеют постоянно закрепленные за ними порты ввода-вывода.



Схема управления шиной и портами выполняет следующие функции:

- формирование адреса порта и управляющей информации для него (переключение порта на прием или передачу и т. д.);
- прием управляющей информации от порта, информации о готовности порта и его состоянии;
- организация сквозного канала в системном интерфейсе для передачи данных между портом устройства ввода-вывода и МП.

□ Все микропроцессоры можно разделить на группы:

- микропроцессоры типа **CISC** с полным набором системы команд;
- микропроцессоры типа **RISC** с усеченным набором системы команд;
- микропроцессоры типа **VLIW** со сверхбольшим командным словом;
- микропроцессоры типа **MISC** с минимальным набором системы команд и весьма высоким быстродействием и др.