

Технологии

повышения

производительности

процессоров.

КОНВЕЙЕРНАЯ ОБРАБОТКА КОМАНД (PIPELINING)

Каждая операция требует для своего выполнения времени, равного такту генератора процессора (tick of the internal clock). Отметим, что к длинным операциям (плавающая точка) это не имеет отношения. Все этапы команды задействуются только один раз и всегда в одном и том же порядке – одна за другой. Это, в частности, означает, что если логическая схема первой микрокоманды выполнила свою работу и передала результаты второй, то для выполнения текущей команды она больше не понадобится, и, следовательно, может приступить к выполнению следующей команды.

Такая технология обработки команд носит название *конвейерной (pipeline) обработки*. Каждая часть устройства называется ступенью (стадией) конвейера, а общее число ступеней – длиной линии конвейера.

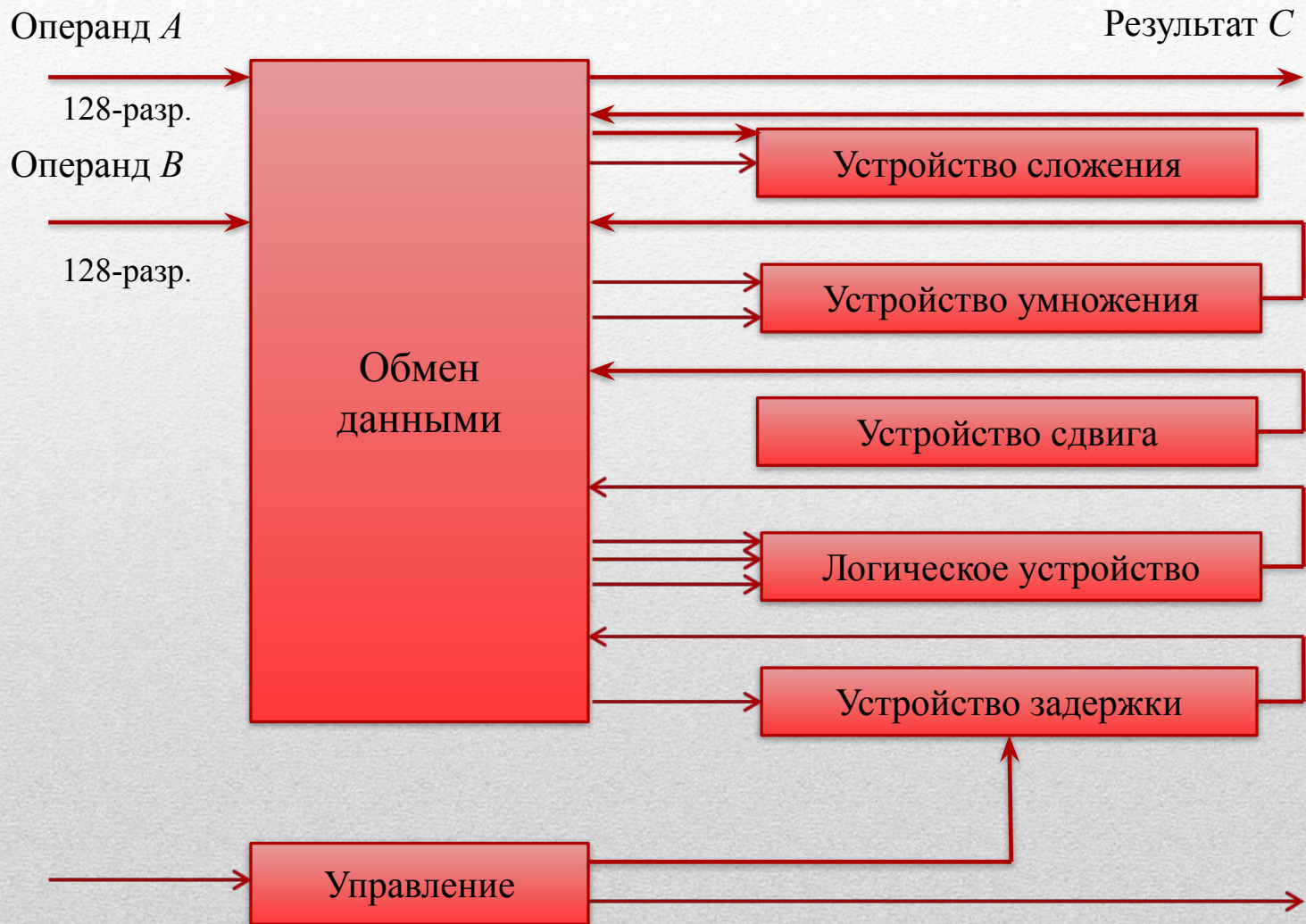
ХАРАКТЕРИСТИКИ КОНВЕЙЕРОВ ПРОЦЕССОРОВ INTEL

Характеристика	Процессор						
	i80486	Pentium	Pentium Pro	Pentium MMX	Pentium II	Pentium III	Pentium IV
Число линий	1	2	3	2	3	3	3
Длина линии	5	5	14	6	14	20	31 (HyperPipeline)

Матричные и векторные процессоры.

Матричный процессор имеет архитектуру, рассчитанную на обработку числовых массивов, например матриц. Архитектура процессора включает в себя матрицу процессорных элементов, например 64x64, работающих одновременно. Постпроцессор предназначен для реализации некоторых специальных функций, например управления базой данных.

Векторный процессор обеспечивает параллельное выполнение операции над массивами данных, векторами. Он характеризуется специальной архитектурой, построенной на группе параллельно работающих процессорных элементов. Максимальная скорость передачи данных в векторном формате может составлять 64 Гбайт/с, что на два порядка быстрее, чем в скалярных машинах



Векторный процессор Cyber-205

Динамическое исполнение (Dynamic execution technology)

Это совокупность технологий обработки данных в процессоре, обеспечивающая более эффективную работу процессора за счет манипулирования данными, а не простого исполнения списка инструкции.

Динамическое исполнение представляет собой комбинацию трех методов обработки данных:

- множественное предсказание ветвлений;
 - анализ потока данных;
 - спекулятивное (по предположению) исполнение.
-

Множественное предсказание ветвлений. Предсказывает прохождение программы по нескольким ветвям. Процессор может предвидеть разделение потока команд, используя алгоритм множественного предсказания ветвлений. С большой точностью (более 90 %) он предсказывает, в какой области памяти можно найти следующие команды. Это оказывается возможным, поскольку в процессе исполнения команды процессор просматривает программу на несколько шагов вперед. Этот метод позволяет увеличить загрузку процессора.

Анализ потока данных. Анализирует и составляет график исполнения команд в оптимальной последовательности, независимо от порядка их следования в тексте программы. Используя анализ потока данных, процессор просматривает декодированные команды и определяет, готовы ли они к непосредственному исполнению или зависят от результата других команд. Далее процессор определяет оптимальную последовательность выполнения и исполняет команды наиболее эффективным образом.

Спекулятивное выполнение. Повышает скорость выполнения, просматривая программу вперед и исполняя те команды, которые необходимы. Процессор выполняет команды (до пяти команд одновременно) по мере их поступления в оптимизированной последовательности (спекулятивно). Поскольку выполнение команд происходит на основе предсказания ветвлений, результаты сохраняются как «спекулятивные». На конечном этапе порядок команд восстанавливается.

Процессоры уровня IA-64 имеют мощные вычислительные ресурсы, включая 128 регистров целых чисел, 128 регистров действительных чисел, 64 предикационных регистра, а так же ряд специальных регистров. Возможности архитектуры IA-64:

- ✓ Предикация – одновременное исполнение двух ветвей программ, вместо предсказания переходов (выполнение наиболее вероятных)
- ✓ *Опережающее чтение данных*, т.е. Загрузка данных в регистры с опережением, до того, как определилось реальное ветвление программы (переход управление).

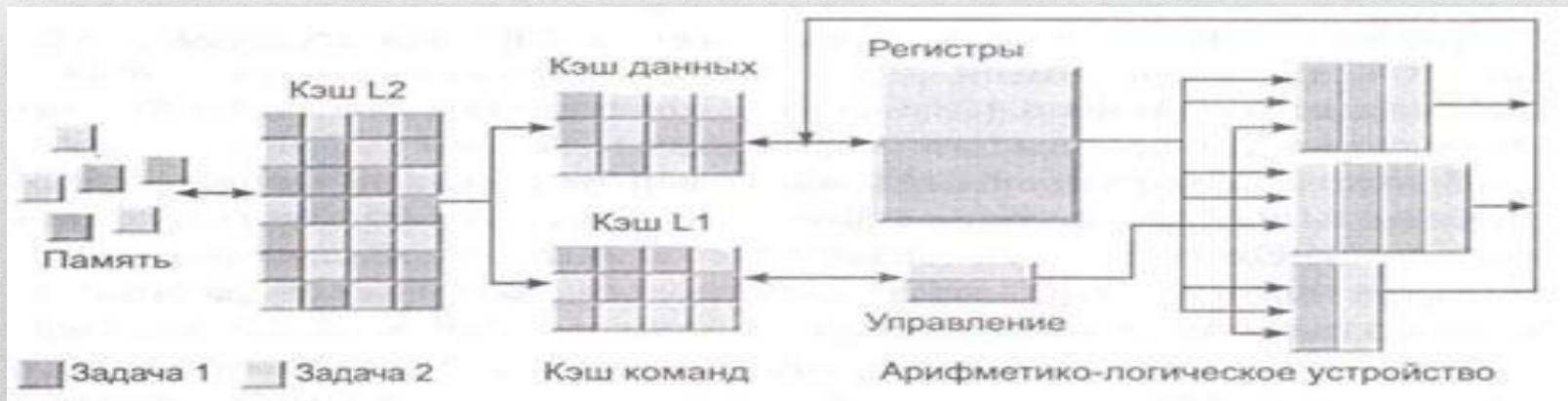
Эти возможности осуществляются комбинированно – при компиляции и выполнении программы .

Предикация - центральный метод планирования параллельной обработки.

Опережающее чтение – разделяет загрузку данных в регистре и их реальное использование, избегая ситуации, когда процессору приходится ожидать прихода данных, чтобы начать их обработку.

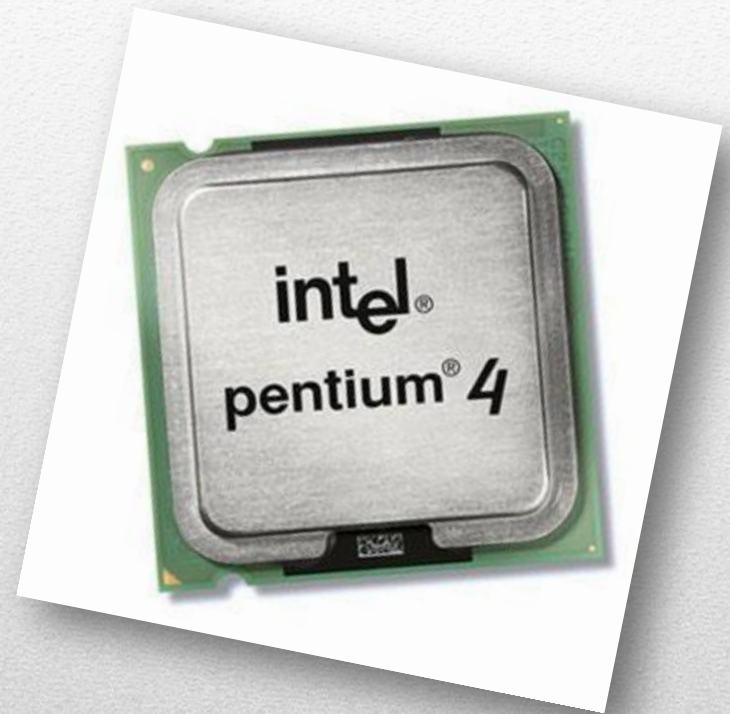
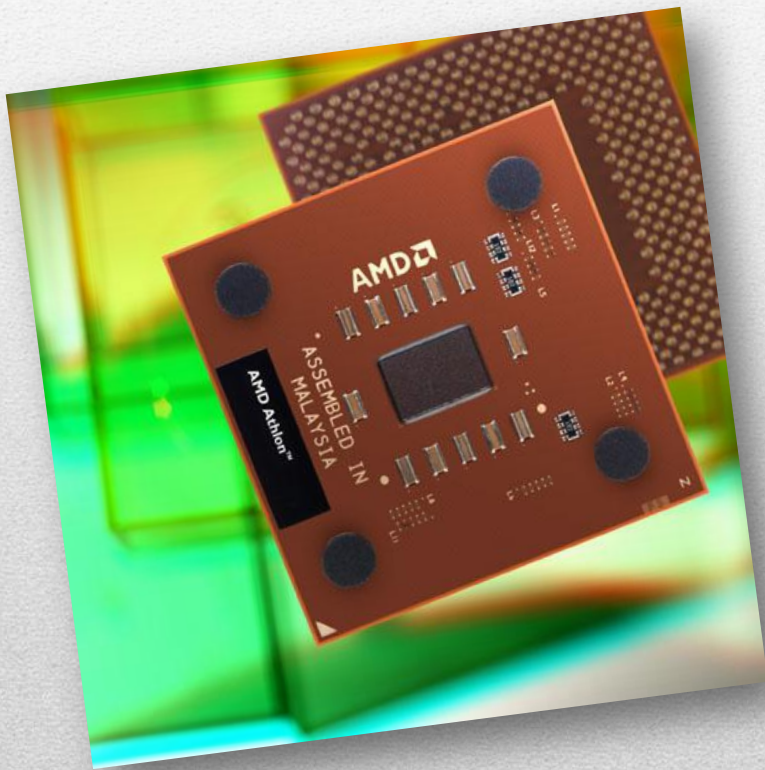
ТЕХНОЛОГИЯ HYPER-THREADING(SMT)

Здесь реализуется разделение времени на аппаратном уровне: физически процессор разбивается на два логических процессора, каждый из которых использует чипа-ядро, кэш-память, шины, исполнительное устройство.



Ядро процессора выполняется два процесса одновременно.

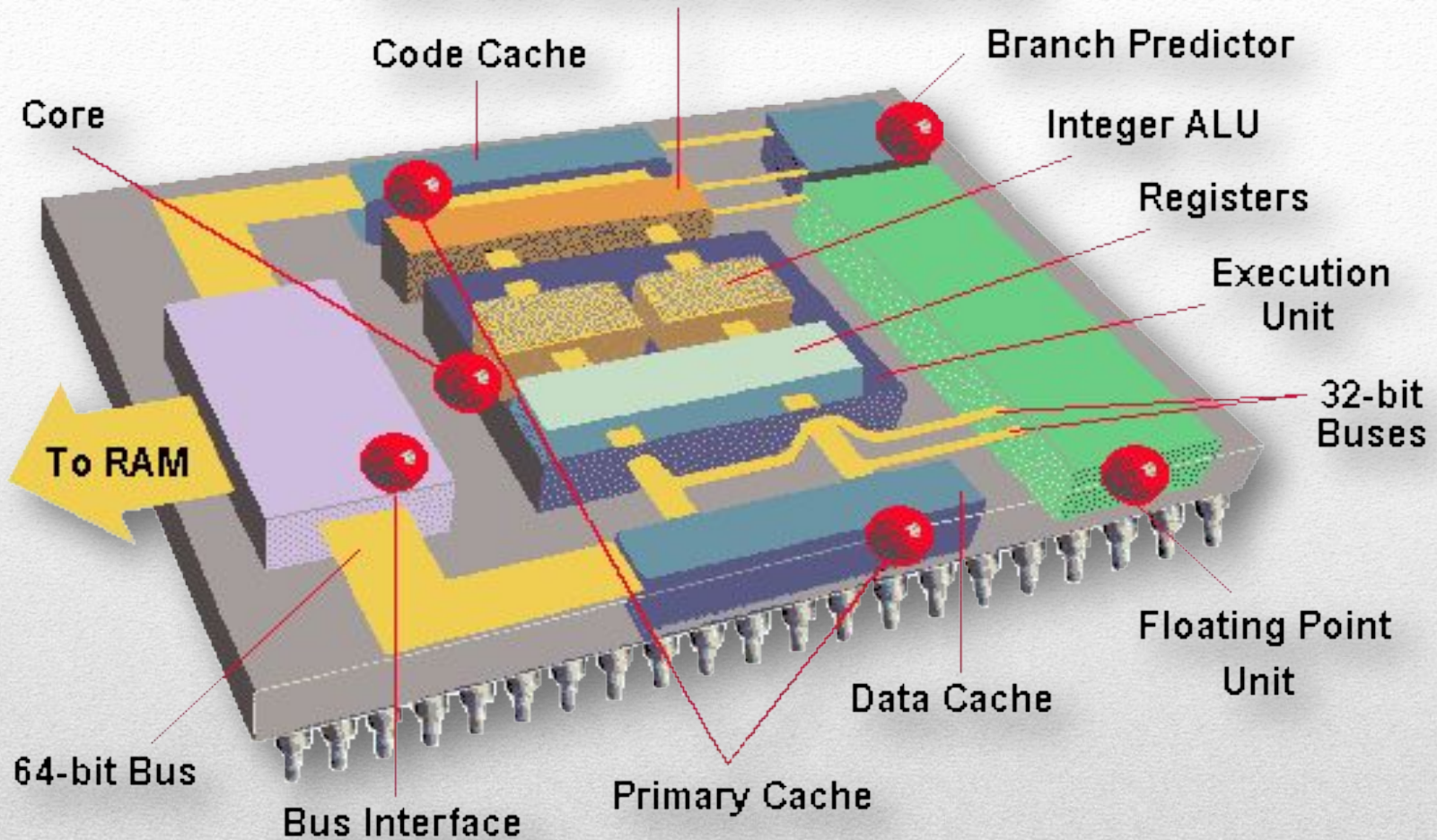
ПРОЦЕССОР PENTIUM



Процессор Pentium состоит из следующих блоков

- ✓ *Ядро.*
 - ✓ *Предсказатель переходов.* Пытается угадать направление ветвления программы и заранее загрузить информацию в блоки предвыборки и декодирования команд.
 - ✓ *Буфер адреса переходов.* Обеспечивает динамическое предсказание переходов.
 - ✓ *Блок плавающей точки.* Выполняет обработку чисел с плавающей точкой.
 - ✓ *Кэш-память 1-го уровня.* Процессор имеет два банка памяти по 8 Кбайт: 1-й-для команд, 2-й-для данных, которые обладают большим быстродействием, чем более емкая внешняя кэш память (L2 cache).
 - ✓ *Интерфейс шины.* Передает в ЦП поток команд и данных, а также передает данные в ЦП.
-

Instruction Decode and Prefetch Unit



Основные компоненты процессора Pentium