

Литература

- 1. Угрюмов Е.П.
- Цифровая схемотехника: учеб. Пособие для вузов.- 3 е издание., перераб. и доп.- СПб.: БХВ Петербург, 2010.- 816 с.: ил.
- 2. Хоровец П., Хилл У.
- Искусство схемотехники: Пер. с англ.- Изд.7-е.- М.: Мир, Бином,
 2011.-704 с.,ил.
- Амелина М.А., Амелин С.А.
- Программа схемотехнического моделирования Micro-Cap8.- М.: Горячая линия Телеком, 2007 464 с.,ил.
- Медведев Б.Л., Пирогов Л.Г.
- Практическое пособие по цифровой схемотехнике М.: Мир, 2004.- 408 с., ил.

Основные задачи схемотехники



Базовые функциональные блоки егу.сом

Преобразователи сигналов

Генераторы и формирователи

База для разработки цифровых устройств

Интерфейсные схемы

Запоминающие устройства

Последовательностные схемы

Комбинационные схемы

Триггеры

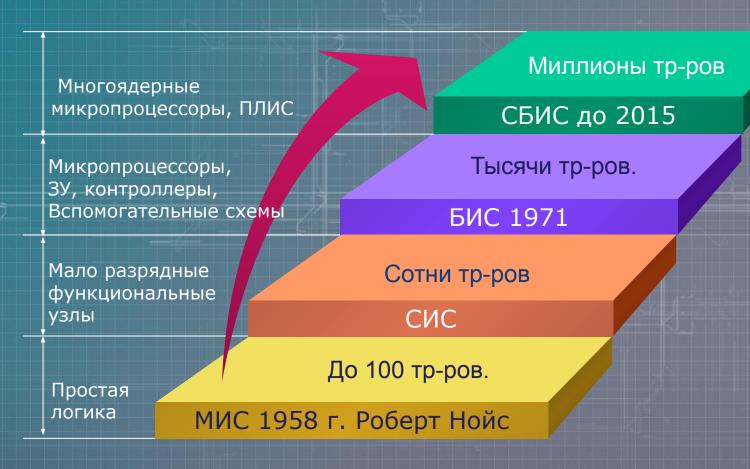
Базовые логические элементы

Транзистор

www.themegall ery.com

По уровню интеграции ИС°

Закон Мура – удвоение количества транзисторов на кристалле каждые 18 месяцев



По массовости изготовления

Серийные

Массовое производство, приборы конечного пользования, низкая стоимость

Заказные

Высокая стоимость разработки – от одного до десятков миллионов долларов. Нерентабельно для массового использования.

Полу заказные

ПЛМ, БМК программируемые изготовителем, ПЛИС

Большинство современных ИС изготавливается по технологии КМОП, ТТЛШ.

Лекция 1

Схемотехнические основы построения цифровых устройств

Условное обозначение ЛЭ



И, ИЛИ, НЕ – базис элементов нагляден для восприятия

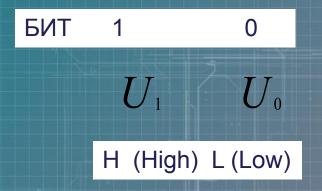
И-НЕ - функция Шефера ИЛИ-НЕ - функция Пирса

Основные рабочие базисы

Обозначения логических элементов

Логическая функция	Отечественное	Зарубежное
HE		
И	&	=D-
или		
и-не	- & -	
или-не		1
Сложение по модулю 2 (Исключающее ИЛИ)	=1	
Эквивалентность (Исключающее ИЛИ-НЕ)		

Сигналы отображающие логические переменные



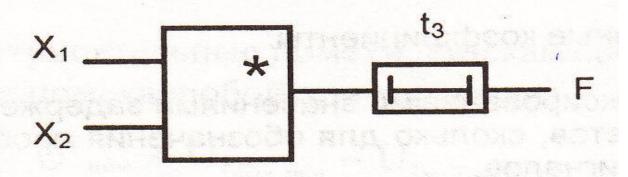
Положительная логика

При переходе от логических сигналов к электрическим необходимо установить правила соответствия:

- положительной логики;
- отрицательной логики

Учет задержек в логических схемах

 Быстродействие в ЛЭ напрямую связана с задержкой сигналов ЛЭ и связях между ними. Особенно это проявляется с уменьшением технологических норм. 70-80% от общей задержки - это задержки в ЛЭ и в линиях связи.



1.
$$t_3 = const$$
,
2. $t_3 = f(C_L, t_{BX}, U_{CC} и т. д.)$

Существуют грубые оценки задержки, и точные расчеты.

Статические параметры ЛЭ

Напряжение питания



С определенным допуском

Четыре значения напряжений, задающих границы зон переменных О или 1

U_{BX 0 MAX} U_{BX 1 MUH}



На входе

U BEIX 1 MUH U BEIX 0 MAX



На выходе ЛЭ

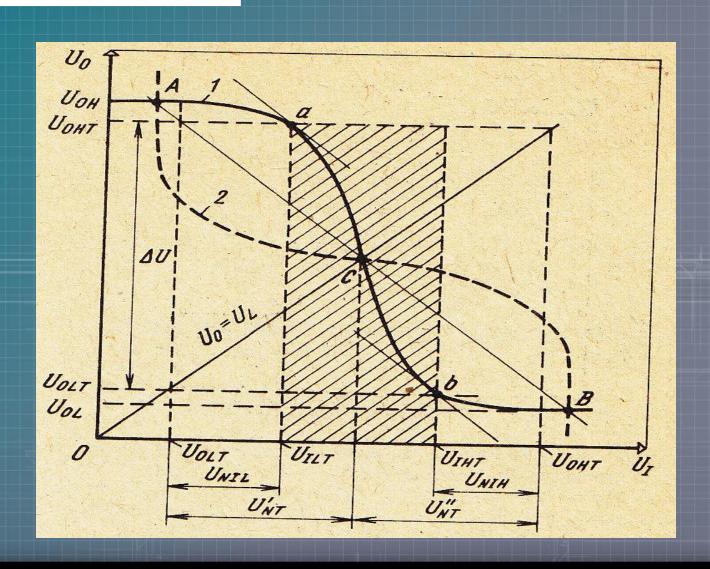
Статическая помехоустойчивость:

- Для уровня логической единицы допустимая
- Для уровня логического нуля допустимая

$$U_{\Pi}^- = U_{\text{вых 1 мин}} - U_{\text{вх 1 мин}}$$

$$U_{\Pi}^{+} = U_{\text{BMX } 0 \text{ MAX}} - U_{\text{BX } 0 \text{ MAX}}$$

Передаточная характеристика у Э



Токовые статические параметры 📆 💆 т

- Ток потребляемый по входу при вх=1
- Ток потребляемый по входу при вх=0
- Ток потребляемый по выходу при вых=1
- Ток потребляемый по выходу при вых=0

Например: для КМОП ЛЭ ток вых.1= току вых.0 для ТТЛШ ЛЭ ток вых.1 в 20 раз меньше тока вых.0

Нагрузочная способность ЛЭ е

- Это количество ЛЭ, которые можно подключить одному выходу ЛЭ.
- Иногда применяют термин:
- Разветвление по выходу
- Объединение по входу

Быстродействие цифровых схем

Скорость перехода из одного состояния в другое.
 Определяется задержками в элементе и цепях соединения.

$$t_3 = (t^{10} + t^{01})/2.$$



Коэффициент определяется серией микросхемы

$$t_3 = t_{3H} + \kappa \times \Delta C$$

$$\Delta C = C - C_L$$

Фактическая

Номинальная по справ.

Рис. 1.4. Временные диаграммы процессов переключения инвертирующего логического элемента

Мощность потребления ЛЭ

 В справочниках обычно указывается значение тока потребляемого микросхемой – I потр. * U пит.= Р

Мощность ЛЭ делят на статическую и динамическую

Рст. – мощность потребляемая в пассивном состоянии.

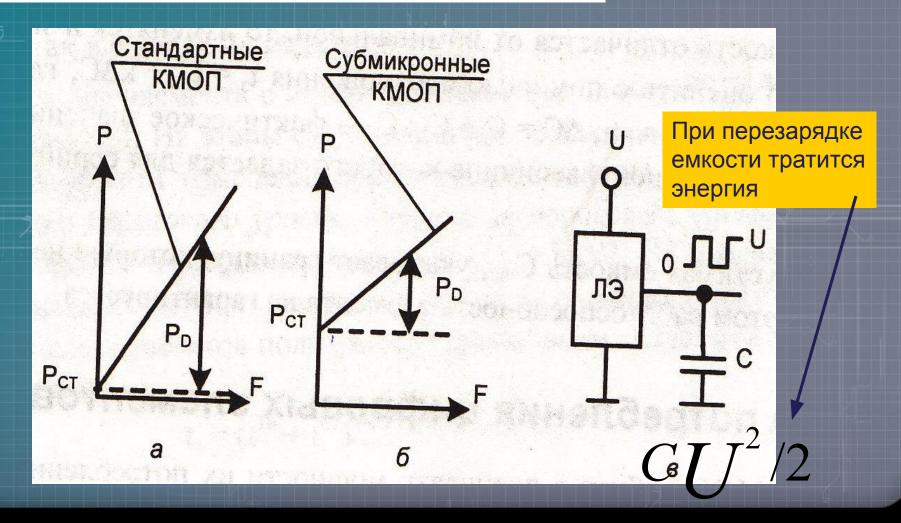
Рдин. – мощность потребляемая при переключении.

Рст. делится на Рст. 0 и Рст. 1 Рст. и расчитывается Рст. =(Pcт.0 + Pcт.1)/2

Р = Рст. + Рдин.

Мощность потребления ЛЭ при нанометровых технологиях

Статическая мощность соизмерима с динамической



Формула оценки динамической мощности

Перепад логического уровня

Частота сигналов на входе и выходе

$$P_d = U^2(C_{pd} \times F_1 + N \times C_l F_0)$$

Внутренняя емкость схемы

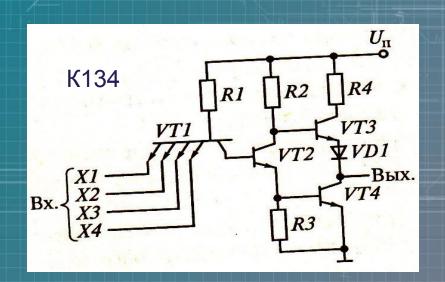
Емкость нагрузки

Число переключаемых выходов

Параметры ЛЭ ТТЛ в справочнике ery.com

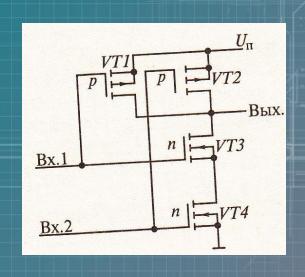
Режим	Серия						
	K130 K131	K133 K155	K134	K530 K531	K533 K555	KP1531	KP1533
U _{n max} , B	6	6	6	5,5	6	6	6
U _{BX max} , B	5,5	5,5	5,5	5	5,5	5,5	6
U _{BX min} , B	- 0,4	- 0,4	- 0,4	- 0,4	- 0,4	- 0,4	- 0,5
$C_{\text{н max}}$, пФ	200	200	200	150	150	150	200

Параметры ЛЭ ТТЛ



Параметр	K130 K131	K133 K155	K134	K530 K531	K533 K555	KP1531	KP1533
<i>I</i> _{вх} , мА, не более	-2,3 -2,0	-1,6	-0,18	-0,2	-0,4	-0,6	-0,1
<i>I</i> ¹ , мА, не более	0,07 0,05	0,04	0,012	0,05	0,02	0,02	0,02
<i>U</i> _{вых тах} , В, не более	0,35 0,4	0,4	0,3	0,5	0,5	0,5	0,5
U ¹ _{вых min} , В, не менее	2,4	2,4	2,3	2,7	2,7	2,7	2,5
<i>I</i> ⁰ _{пот} , мА, не более	11 10	6	0,61	10 9	2,2	2,6	0,75
<i>I</i> ¹ _{пот} , мА, не более	5 4,2	2	0,19	5 4	0,8	0,7	0,21
<i>К</i> _{раз} не более	10	10	10	10	10	20	30
<i>K</i> ₀₆ не более	8	8	8	8	8	8	8
t ^{1,0} (при C _н), нс, не более	10 (30 пФ)	15 (15 πΦ)	85 (40 πΦ)	5 (15πΦ)	20 (15 πΦ)	3,8 (15 пФ)	10 (50 пФ)
$t_{\rm 3д.\ p}^{0,1}$ (при $C_{\rm H}$), нс, не более	12 (30 пФ)	22 (15 πΦ)	45 (40 пФ)	4,5 (15 πΦ)	20 (15 πΦ)	3,9 (15πΦ)	11 (50 п Ф)
U _{пом} , В, не менее	0,4	0,4	0,35	0,5	0,7	0,8	0,8
f_{τ} , МГц, не более	60	20	6	100	30	500	.200

Параметры ЛЭ КМОП



			Серия		
Параметр	K176	K561	K564	KP1561	KP1564
Δt^0 , °C U_{Π} , B I_{BX}^0 , MKA I_{BX}^1 , MKA U_{BbIX}^0 , B	$ \begin{array}{l} -40+70 \\ 9 \pm 5 \% \\ \leq 1,0 \\ \leq 1,0 \\ \leq 0,03 (7, 12) \end{array} $	315 $\leq 1,0 (8, 11)$ $\leq 1,0 (8, 11)$ $\leq 0,01 (3, 11)$	$10 \pm 10\%$ $\leq -0, 5 $ $\leq 1,0$ $\leq 0,3 (8)$	$-45+85$ 315 $\leq -0, 3 (9)$ $\leq 0,3(9)$ $\leq 0,05(3, 18)$ $\leq 0,5(3, 17)$ $\leq 1(8, 19)$	
$U_{\text{вых}}^1, \mathbf{B}$	$\geq 8,2 (5, 12)$	$\geq 4,95 (3, 11)$ $\geq 9,95 (8, 11)$	≥ 9,7 (8)	$\geq 4,95 (3, 20)$ $\geq 9 (8, 21)$	
I_{Π} , MKA I_{Bbix}^{0} , MA	≤ 3 (6)		≤6	≤ 1 (3) ≤ 4 (9) ≥ 0.44 (3, 24) ≥ 1.1 (8, 25) ≥ 3 (9, 26)	≤ 2 (4) ≥ 4 (2, 10, 23)
I_{BMX}^{1} , MA	. 50	$\geq 0.21 (3, 10, 28)$ $\geq 0.45 (8, 10, 28)$ ≤ 50	The same of the sa	$\geq 0,44 (3, 28)$ $\geq 1,1 (8, 29)$ $\geq 3,3 (9, 30)$ ≤ 50	
K_{pa3} $t_{\text{3a. p}}^{1,0}$, HC	≤ 50 $\leq 200 (10, 13)$		≤ 110 (10, 13)	$ \le 120 (8, 13) $ $ \le 90 (9, 13) $	$ \leq 16(2, 10, 13)$ $ \leq 15(4, 10, 13)$
t ^{0,1} _{зд. р} , нс	≤ 200 (10, 13	$ \leq 260 \ (3, 10, 13) $ $ \leq 130 \ (8, 10, 13) $	≤ 160 (10, 13)	$\leq 250 (3, 13)$ $\leq 120 (8, 13)$	$ \le 90 (1, 10, 13) \le 18 (2, 10, 13) \le 15 (4, 10, 13) \le 6 (4, 13, 16) $
$I_{пот.дин},\ M$ $U_{пом},\ B$	A ≥ 2,5	≥ 1 (3) ≥ 2,8 (8)	≥ 2,6	≥ 1,5 (3) ≥ 3 (8)	≥ 2 (4)

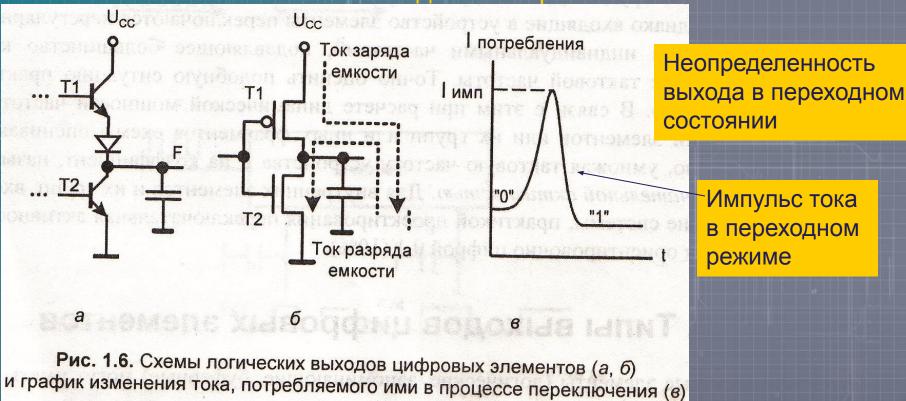
Типы выходов цифровых элементов

- Логические;
- С третьим состоянием;
- Открытые (с открытым стоком или коллектором).
- Программируемый выход

Применение объясняется различными условиями работы элементов в логических цепях, магистральных системах.

Обычный логический выход

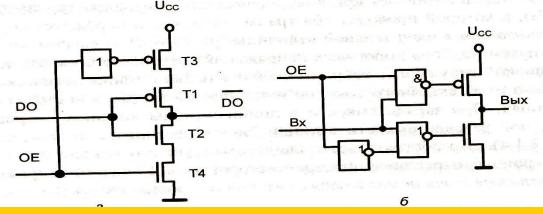
- Хорошо, когда он имеет малое сопротивление и способен развивать большие токи для перезарядки емкостных нагрузок.
- Особенность их нельзя соединять параллельно !!!



Выход с тремя состояниями

■ Позволяют использовать одну линию связи

несколькими ЛЭ, сохраняют достоинства обычных логических выходов: быстродействие и высокая нагрузочная способность.



Третье состояние выхода называют высокоимпедансным.

При этом фактически происходит отключение выхода от нагрузки.

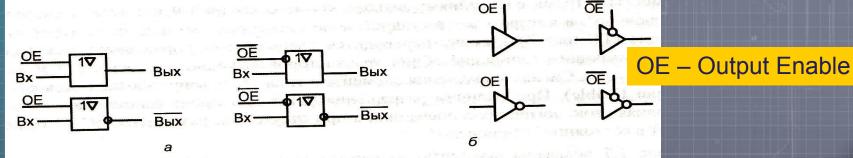
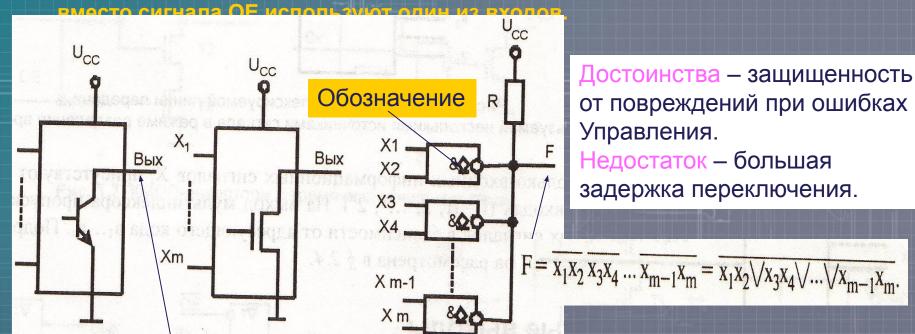


Рис. 1.8. Типы буферных каскадов с третьим состоянием (a, 6 -два варианта изображения)

Открытые выходы

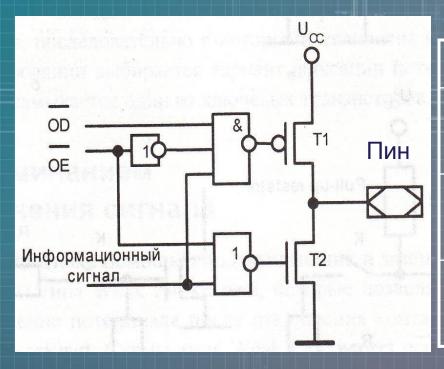
- Требуется подключение внешних резисторов для исключения плавающего состояния выхода.
- Реализуется схема монтажной логики высокое напряжение на выходе возникает только при запирании всех транзисторов.
- Может заменить схему с тремя состояниями при работе на магистраль –



При открытом транзисторе на выходе ноль, при закрытом – неопределенное состояние

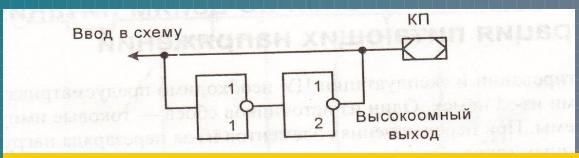
Программируемый выход

 Позволяет запрограммировать схему на два варианта: либо как каскад открытым коллектором, либо каскад с третьим состоянием.

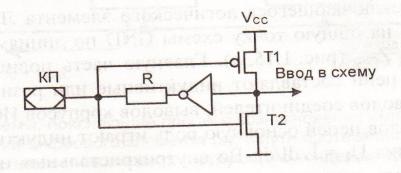


OE	OD	Режим
O	X	Отключе но
1	1	Обычны й
1	0	Открыты й сток

Выводы с запоминанием последнего ery.com сигнала



Чтобы выход второго инвертора не шунтировал информационный сигнал, он должен быть высокоомным (сотни кОм).

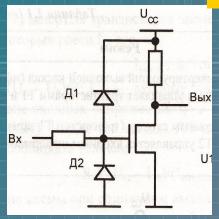


При отключении источника сигнала от контактной площадки КП, сигнал на выходе будет поддерживаться слабым сигналом с инвертора.

Особенности выводов КМОП-элементов

■ Высокоомные выводы КМОП — элементов нельзя оставлять разомкнутыми, так как на них могут наводится произвольные потенциалы, что придает схеме неопределенные состояния.

Схема с подтягивающим и заземляющим резисторами, которые фиксируют состояние разомкнутых выводов.



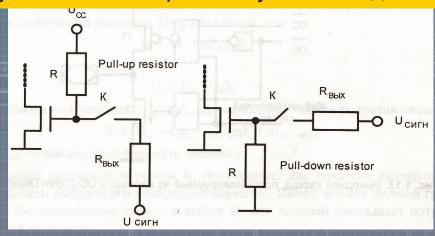


Схема защиты от перенапряжений по входу

