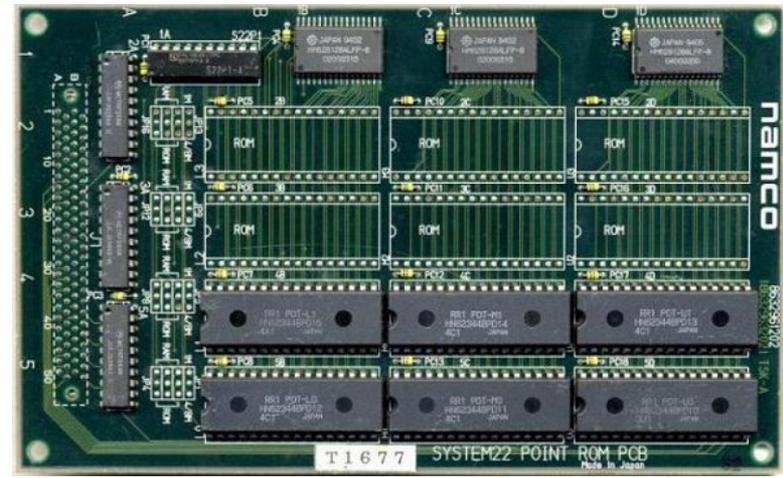
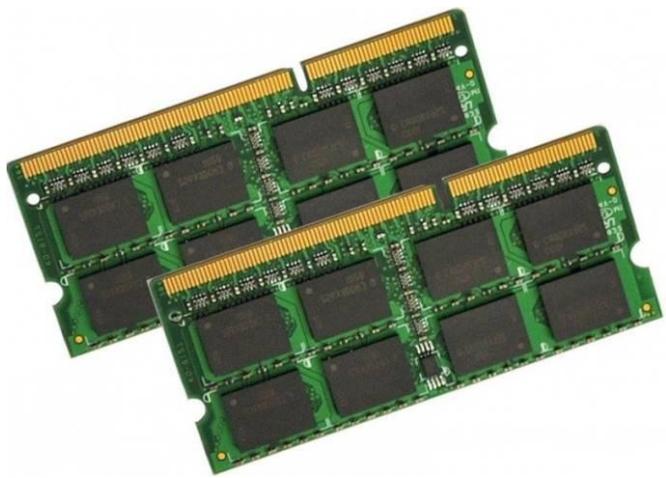


Запоминающие устройства

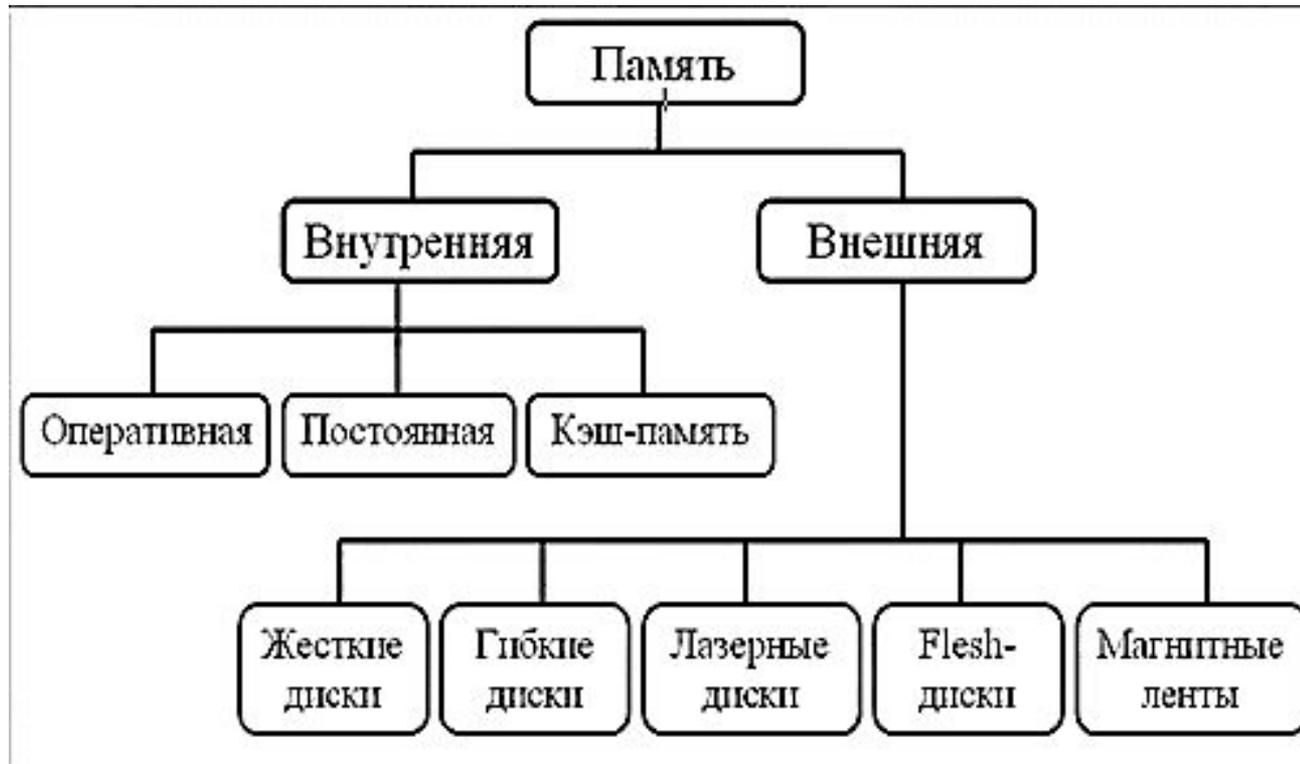
Для хранения информации в микропроцессорных системах используются **запоминающие устройства** на основе **полупроводниковых материалов**, а также **магнитные** и **оптические** внешние носители.



Внутренняя память компьютера представлена в виде отдельных интегральных микросхем (ИМС) собственно памяти и элементов, включенных в состав других ИМС, не выполняющих непосредственно функцию хранения программ и данных – это и **внутренняя память центрального процессора**, и **видеопамять**, и **контроллеры различных устройств**.



Для функционирования компьютерной системы необходимо наличие как **оперативного запоминающего устройства (ОЗУ)**, так и **постоянного запоминающего устройства (ПЗУ)**, обеспечивающего сохранение информации при выключении питания. ОЗУ может быть **статическим** и **динамическим**, а ПЗУ **однократно** или **многократно** программируемым.



Основные характеристики полупроводниковой памяти

1. Емкость памяти определяется числом бит хранимой информации. Емкость кристалла обычно выражается в битах и составляет, например: 1024 бита, 4 Кбит, 16 Кбит, 64 Кбит и т.п.

Важной характеристикой кристалла является **информационная организация кристалла** памяти **$M \times N$** , где **M** – число слов, **N** – разрядность слова.

Например, кристалл емкостью 16 Кбит может иметь различную организацию: $16K \times 1$, $4K \times 2$, $K \times 8$. **При одинаковом времени обращения память с большей шириной выборки обладает большей информационной емкостью.**

2. Временные характеристики памяти.

Время доступа – временной интервал, определяемый от момента, когда центральный процессор выставил на шину адреса адрес требуемой ячейки памяти и послал по шине управления приказ на чтение или запись данных, до момента осуществления связи адресуемой ячейки с шиной данных.

Время восстановления – это время, необходимое для приведения памяти в исходное состояние после того, как ЦП снял с **ША** – адрес, с **ШУ** – сигнал "чтение" или "запись" и с **ШД** – данные.

3. Удельная стоимость запоминающего устройства определяется отношением его стоимости к информационной емкости, т.е. определяется стоимостью бита хранимой информации.

4. Потребляемая энергия (или рассеиваемая мощность) приводится для двух режимов работы кристалла:

режим пассивного хранения информации

режим активного хранения информации, когда операции записи и считывания выполняются с номинальным быстродействием.

Кристаллы **динамической МОП-памяти** в резервном режиме потребляют примерно в десять раз меньше энергии, чем в активном режиме.

Наибольшее потребление энергии, не зависящее от режима работы, характерно для кристаллов **биполярной памяти**.

5. Плотность упаковки определяется площадью запоминаящего элемента и зависит от числа транзисторов в схеме элемента и используемой технологии. Наибольшая плотность упаковки достигнута в кристаллах динамической МОП-памяти.

6. Допустимая температура окружающей среды обычно указывается отдельно

для **активной** работы,

для **пассивного** хранения информации

для **нерабочего состояния** с отключенным питанием.

7. Конструктивные особенности. Указывается тип и чертеж корпуса с указанием всех размеров, маркировкой и нумерацией контактов. Приводятся также условия эксплуатации: рабочее положение, механические воздействия, допустимая влажность и другие.

Степень интеграции, быстродействие, электрические параметры ЗУ при записи и хранении информации, помехоустойчивость, долговременная стабильность, стабильность к внешним неблагоприятным факторам при функционировании и так далее зависят от физических принципов работы приборов, применяемых материалов при производстве ИМС и параметров технологических процессов при их изготовлении.

Постоянные запоминающие устройства

Основным свойством *постоянного запоминающего устройства* является его **энергонезависимость**, то есть возможность хранения данных при отсутствии питания.

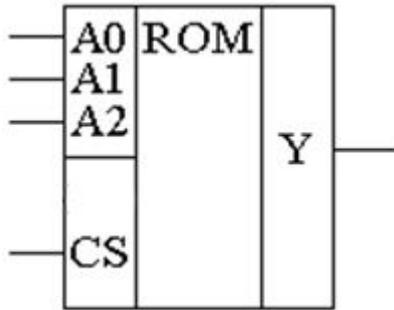


Рисунок 1 – Обозначение ПЗУ на принципиальных схемах

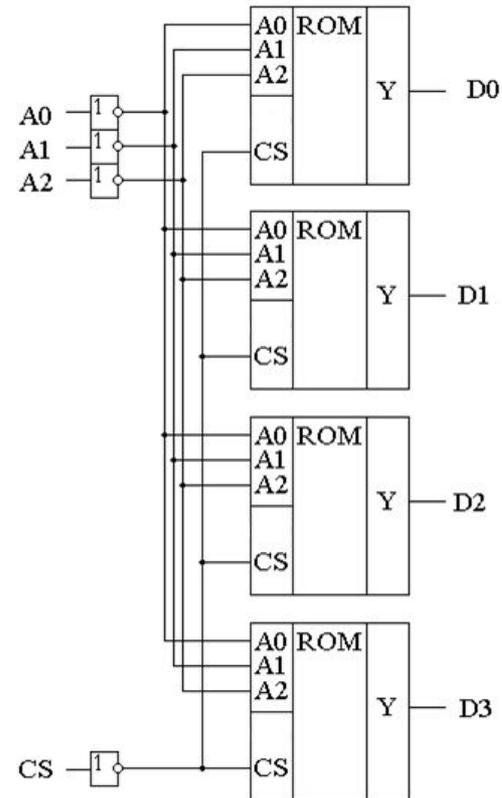


Рисунок 2 – Схема многоразрядного ПЗУ

С точки зрения пользователей различают несколько основных типов энергонезависимой памяти используемой в основном как **память программ**, (хранит коды программы и константы).

- **ПЗУ масочного типа — mask-ROM.** Содержимое ячеек ПЗУ этого типа заносится при ее изготовлении с помощью “масок” и не может быть впоследствии изменено или допрограммировано.

Недостаток.

Необходимость значительных затрат на создание нового комплекта фотошаблонов и их внедрение в производство. Является экономически выгодным только при выпуске десятков тысяч приборов.

Достоинство. ПЗУ масочного типа обеспечивают высокую надежность хранения информации по причине программирования в заводских условиях с последующим контролем результата.

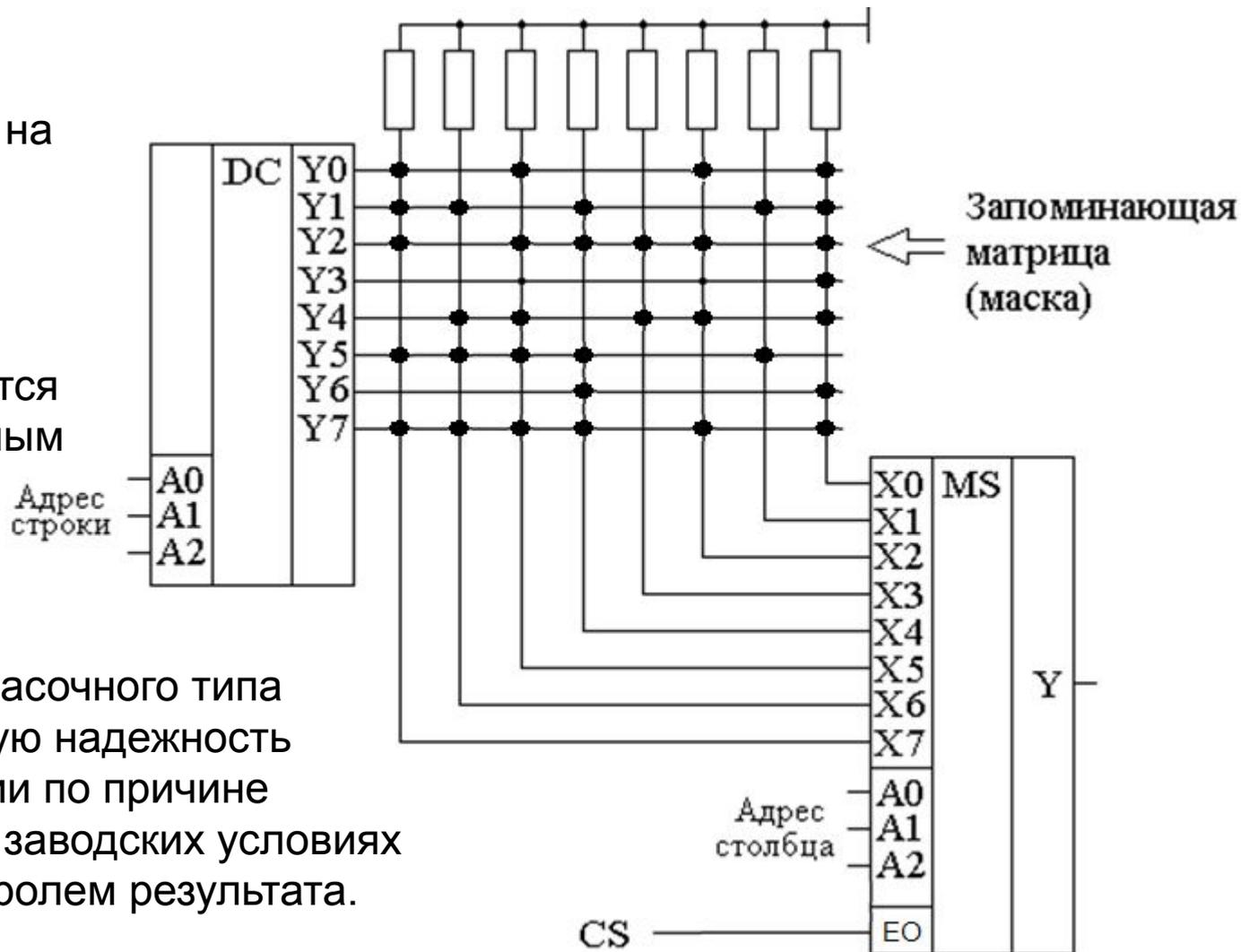


Рисунок 3 – Схема масочного постоянного запоминающего устройства

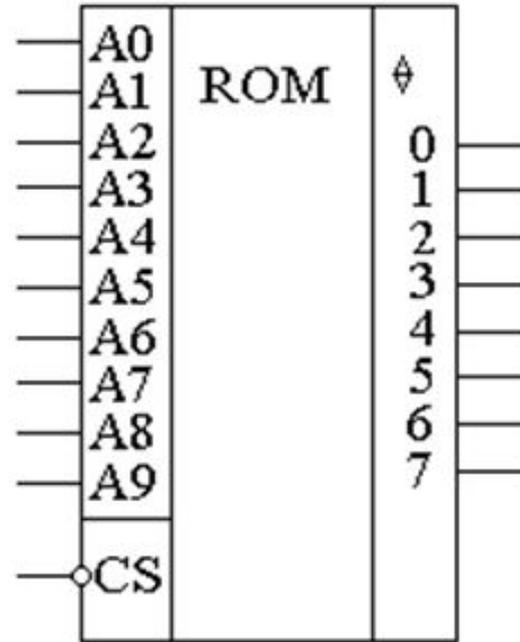


Рисунок 4 – Общий вид и обозначение масочного постоянного запоминающего устройства на принципиальных схемах

Адреса ячеек памяти в этой микросхеме подаются на выводы **A0 ... A9**. Микросхема выбирается сигналом **CS**. При помощи этого сигнала можно наращивать объем ПЗУ.

Для крупносерийного производства **масочные ПЗУ являются самым дешевым видом ПЗУ**, и поэтому широко применяются в настоящее время.

- **ПЗУ, однократно программируемые пользователем, — ОТПРОМ** (One-Time Programmable ROM). В этих микросхемах постоянное соединение проводников в запоминающей матрице заменяется плавкими перемычками, изготовленными из поликристаллического кремния. Такие микросхемы называются **программируемыми ПЗУ (ППЗУ)**. В качестве примера можно назвать микросхемы 155PE3, 556PT4, 556PT8 и другие.

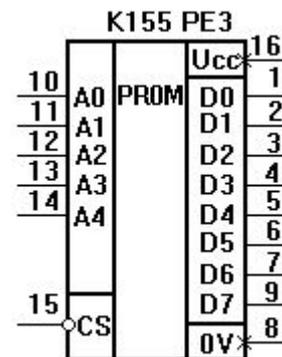


Рисунок 5 – Общий вид и обозначение однократно программируемого постоянного запоминающего устройства на принципиальных схемах

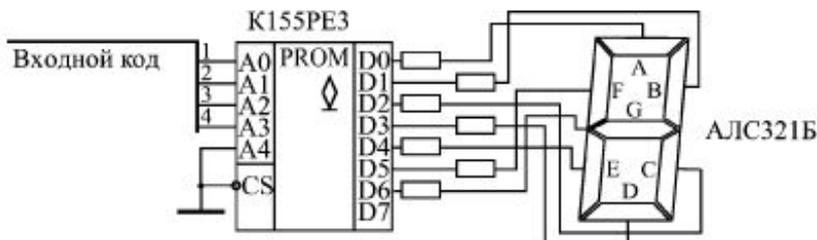


Рисунок 6 – Использование ППЗУ в качестве преобразователя двоичного кода в семисегментный

В процессе программирования на выводы питания и выходы микросхемы подаётся **повышенное питание**. При этом, если на выход микросхемы подаётся напряжение питания (логическая единица), то через переключку ток протекать не будет и переключка останется неповрежденной. Если же на выход микросхемы подать низкий уровень напряжения (присоединить к корпусу), то через переключку будет протекать ток, который испарит эту переключку и при последующем считывании информации из этой ячейки будет считываться логический ноль.

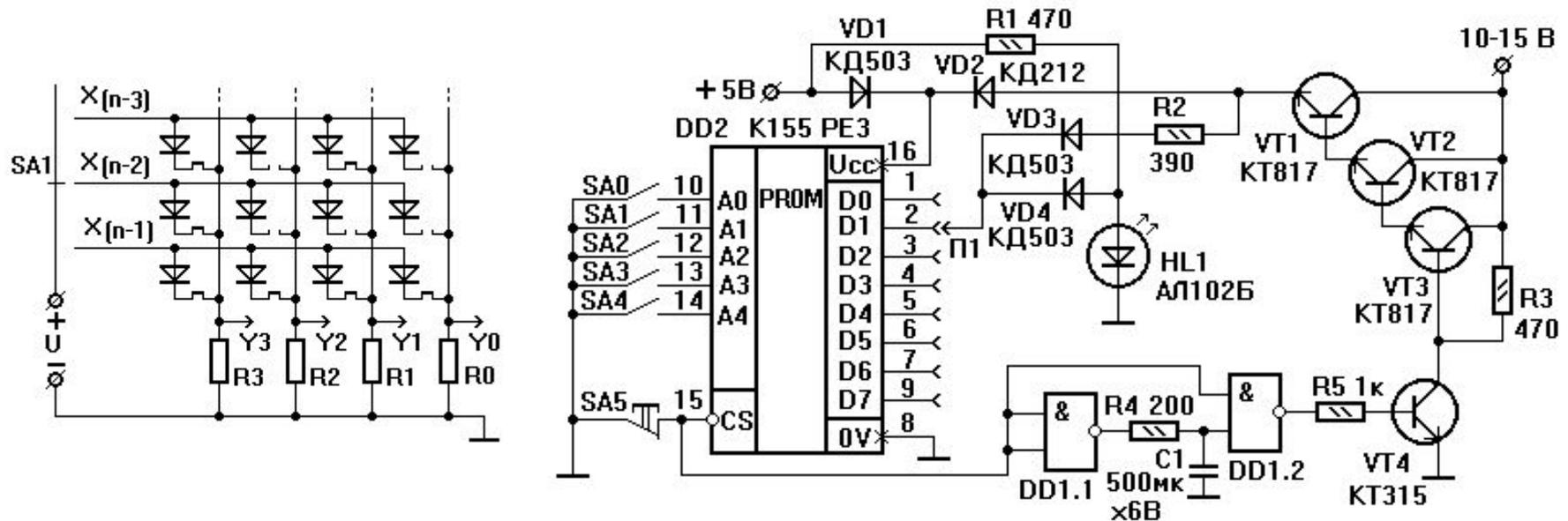


Рисунок 7 – Внутренняя структура ППЗУ и принципиальная схема программатора

ППЗУ невозможно использовать повторно, поэтому **раз записанное ПЗУ при ошибочной или промежуточной программе приходится выкидывать,**

- ПЗУ программируемые пользователем, с ультрафиолетовым стиранием — EPROM (Erasable Programmable ROM).

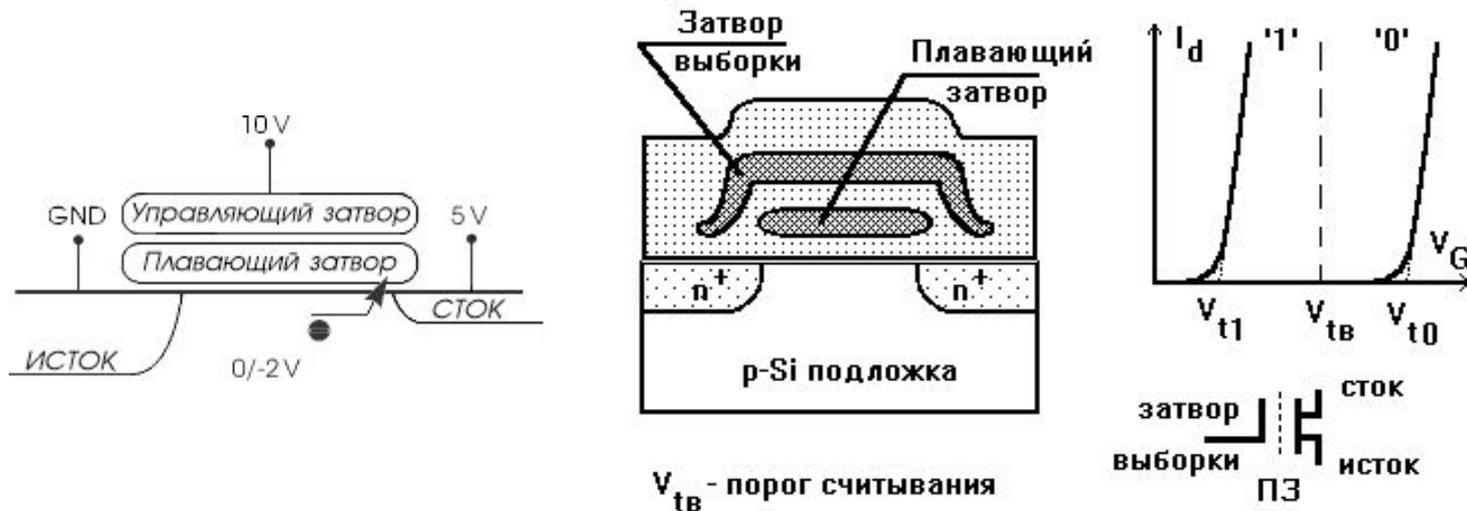


Рисунок 8 – МОП транзистор с плавающим затвором

Плавающий затвор электрически не связан с другими электродами и его потенциал "плавает". Толщина нижнего диэлектрического слоя очень мала. Это позволяет в сильном электрическом поле инжектировать электроны в плавающий затвор **сквозь потенциальный барьер Si-SiO_2** путем эффекта **квантовомеханического туннелирования**.

После снятия программирующего напряжения на плавающем затворе индуцированный заряд остаётся и, следовательно, транзистор остаётся в проводящем состоянии. **Заряд на плавающем затворе может храниться десятки лет.**

В **репрограммируемых ПЗУ** стирание ранее записанной информации осуществляется **ультрафиолетовым излучением**. Для того, чтобы это излучение могло беспрепятственно проходить к полупроводниковому кристаллу, в корпус микросхемы встраивается окошко из кварцевого стекла.

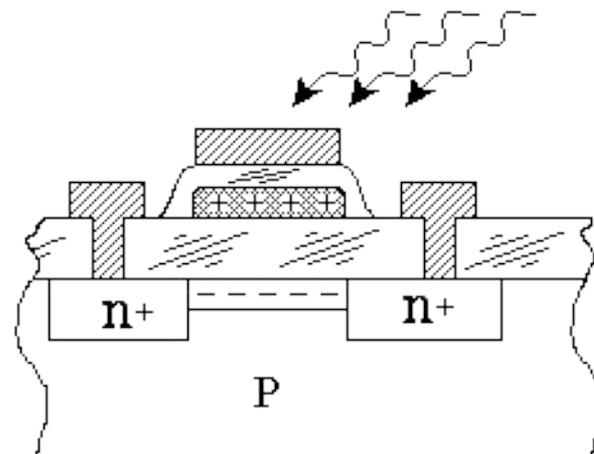
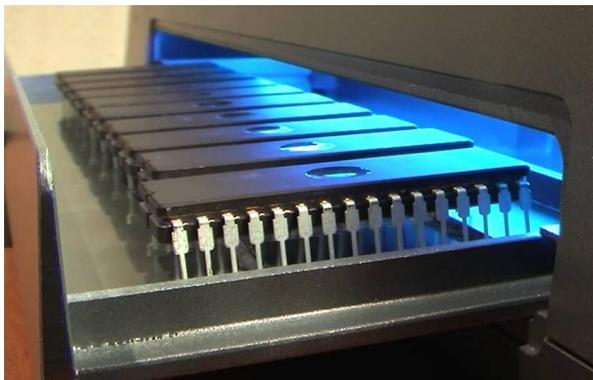


Рисунок 9 – Запоминающая ячейка ПЗУ с ультрафиолетовым стиранием

При облучении микросхемы, изолирующие свойства оксида кремния теряются и накопленный заряд из плавающего затвора стекает в объем полупроводника (подложку) и транзистор запоминающей ячейки переходит в закрытое состояние. Время стирания микросхемы колеблется в пределах 10 - 30 минут.

Количество циклов записи – стирания микросхем находится в диапазоне от 10 до 100 раз, после чего микросхема выходит из строя. Это связано с разрушающим воздействием ультрафиолетового излучения.

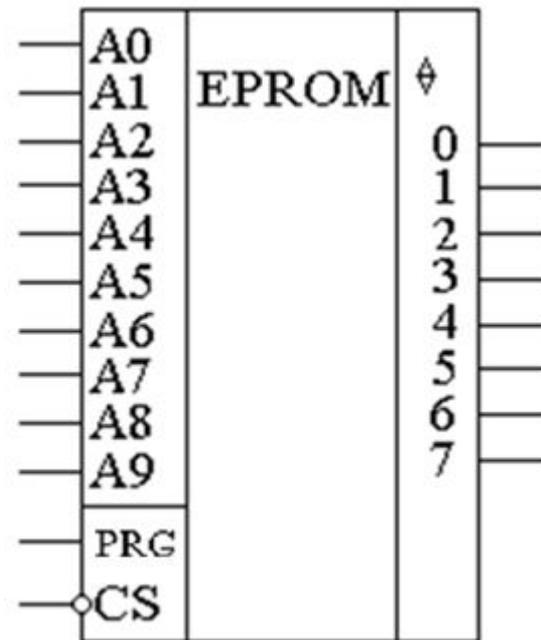


Рисунок 10 – Внешний вид и обозначение **репрограммируемого** постоянного запоминающего устройства на принципиальных схемах.

ГОСТом такие ИМС имеют в своем названии литеры **РФ**. Например, микросхемы **573** серии (K573PФ2, PФ5, PФ6) российского производства, микросхемы серий **27сXXX** (27C64, 27C256) зарубежного производства.

ПЗУ, программируемые пользователем, с электрическим стиранием — EEPROM (Electrically Erasable Programmable ROM).

ПЗУ данного типа это новое поколение EPROM. Стирание ячеек памяти производится также электрическими сигналами за счет использования туннельных механизмов. В качестве запоминающей ячейки в них используются такие же ячейки как и в РПЗУ, но они стираются электрическим потенциалом, поэтому количество циклов записи – стирания для этих микросхем достигает 1000000 раз. Время стирания ячейки памяти в таких микросхемах уменьшается до 10 мс

Применение EEPROM позволяет стирать и программировать не снимая её с платы.

По цене EEPROM занимают среднее положение между OTPROM и EPROM. Технология программирования памяти **EEPROM допускает произвольный доступ к каждой ячейке, её побайтовое стирание и программирование.**

Область применения электрически стираемых ПЗУ – хранение данных, которые не должны стираться при выключении питания.

ГОСТом такие ИМС имеют в своем названии литеры **PP**. Например, отечественные микросхемы **573PP3**, **558PP1** и зарубежные микросхемы серии **28сXX**.

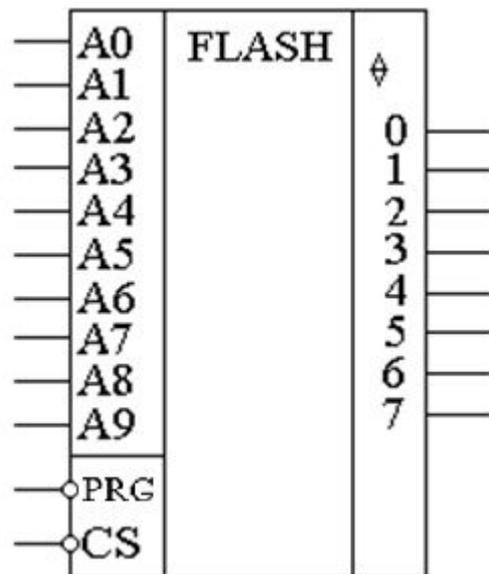


Рисунок 11 – Обозначение FLASH памяти на принципиальных схемах.

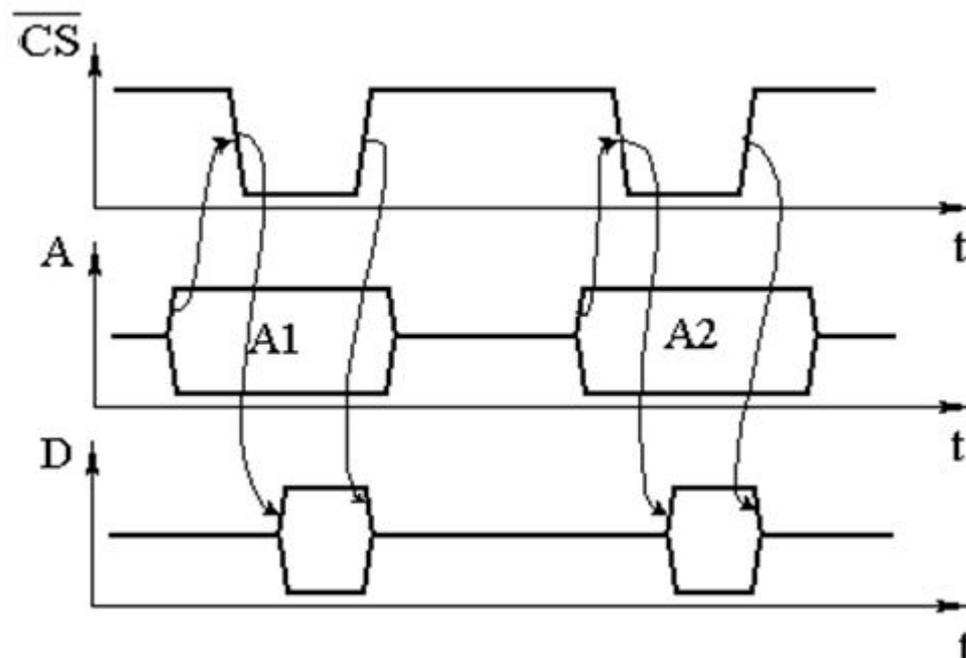


Рисунок 12 – Временная диаграмма чтения информации из ПЗУ

В последнее время наметилась тенденция **уменьшения габаритов ЭСППЗУ за счет уменьшения количества внешних ножек микросхем**. Для этого адрес и данные передаются в микросхему и из микросхемы через **последовательный порт**.

При этом используются два вида последовательных портов – **SPI** порт и **I²C** порт (микросхемы **93сXX** и **24сXX** серий соответственно). Зарубежной серии **24сXX** соответствует отечественная серия микросхем **558PPx**.

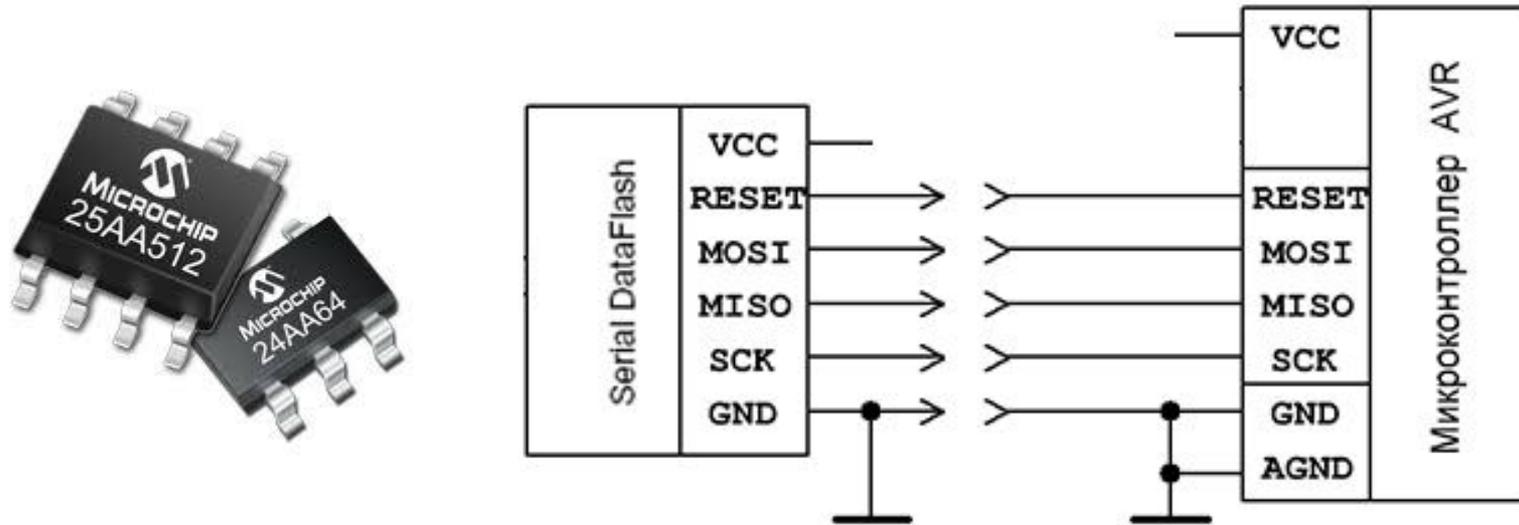
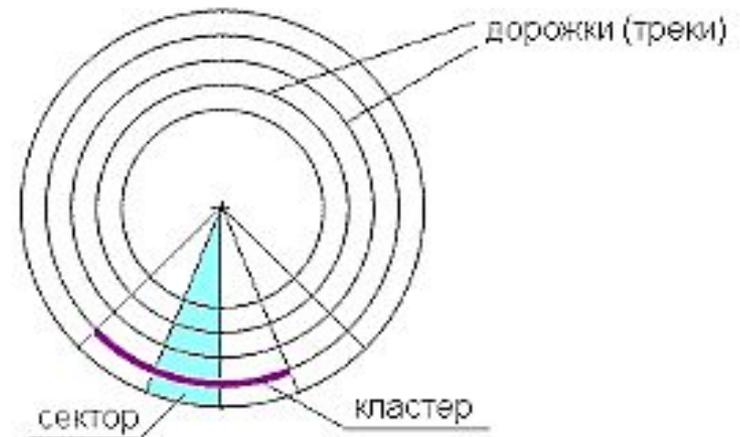
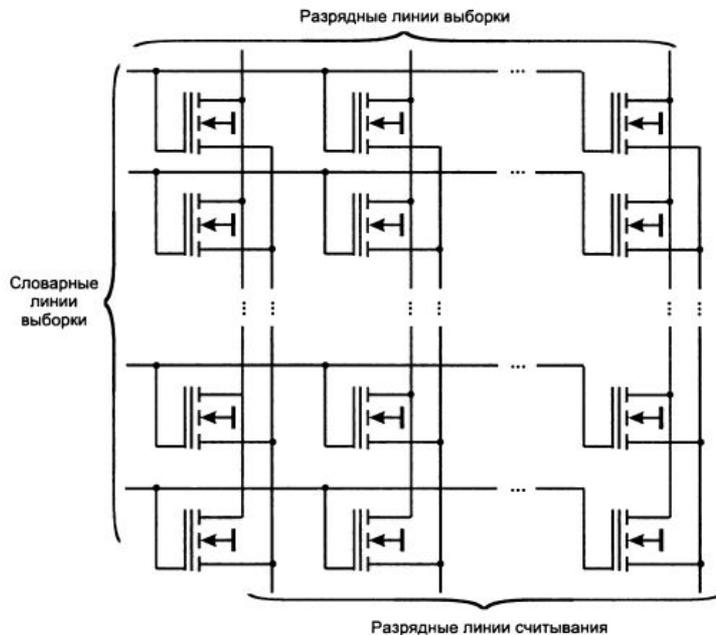


Рисунок 13 – Пример подключения внешней EEPROM по протоколу SPI

Схема управления EEPROM сложная, поэтому наметилось два направления развития этих микросхем:

- EEPROM (ЭСППЗУ);
- FLASH-ПЗУ.

FLASH-ПЗУ отличаются от ЭСППЗУ тем, что запись/стирание производится не каждой ячейки отдельно, а всей микросхемы в целом или блока запоминающей матрицы этой микросхемы, как это делалось в РПЗУ.



Структура матрицы накопителя флэш-памяти на основе ячеек ИЛИ-НЕ

Оперативные запоминающие устройства

Схемы, в которых в качестве **запоминающей ячейки** используется параллельный регистр называется **статической ОЗУ**, т.к. информация в ней сохраняется все время, пока к микросхеме подключено питание.

Полупроводниковые ЗУ подразделяются на

1. **ЗУ с произвольной выборкой** (ЗУПВ)
2. **ЗУ с последовательным доступом.**

ЗУПВ подразделяются на:

1. **статические** оперативные запоминающие устройства (СОЗУ);
2. **динамические** оперативные запоминающие устройства (ДОЗУ).

ЗУ с последовательным доступом подразделяются на:

1. **регистры сдвига;**
2. **приборы с зарядовой связью (ПЗС).**

Организация статической ОЗУ

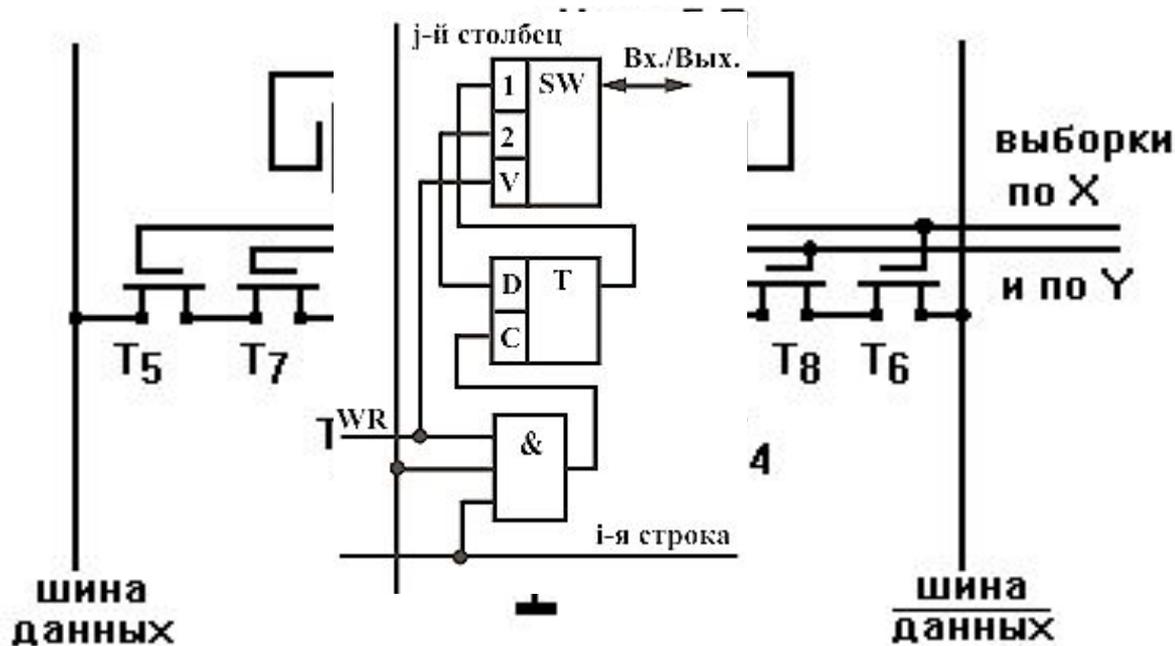


Рисунок 14 – Ячейка статического ОЗУ

Элементарной ячейкой статического ОЗУ с произвольной выборкой является триггер на транзисторах $T1 \div T4$ с ключами $T5 \div T8$ для доступа к шине данных. Причем $T1 \div T2$ – это нагрузки, а $T3 \div T4$ – нормально закрытые элементы. Количество транзисторов (6 или 8) на ячейку зависит от логической организации памяти микропроцессорной системы.

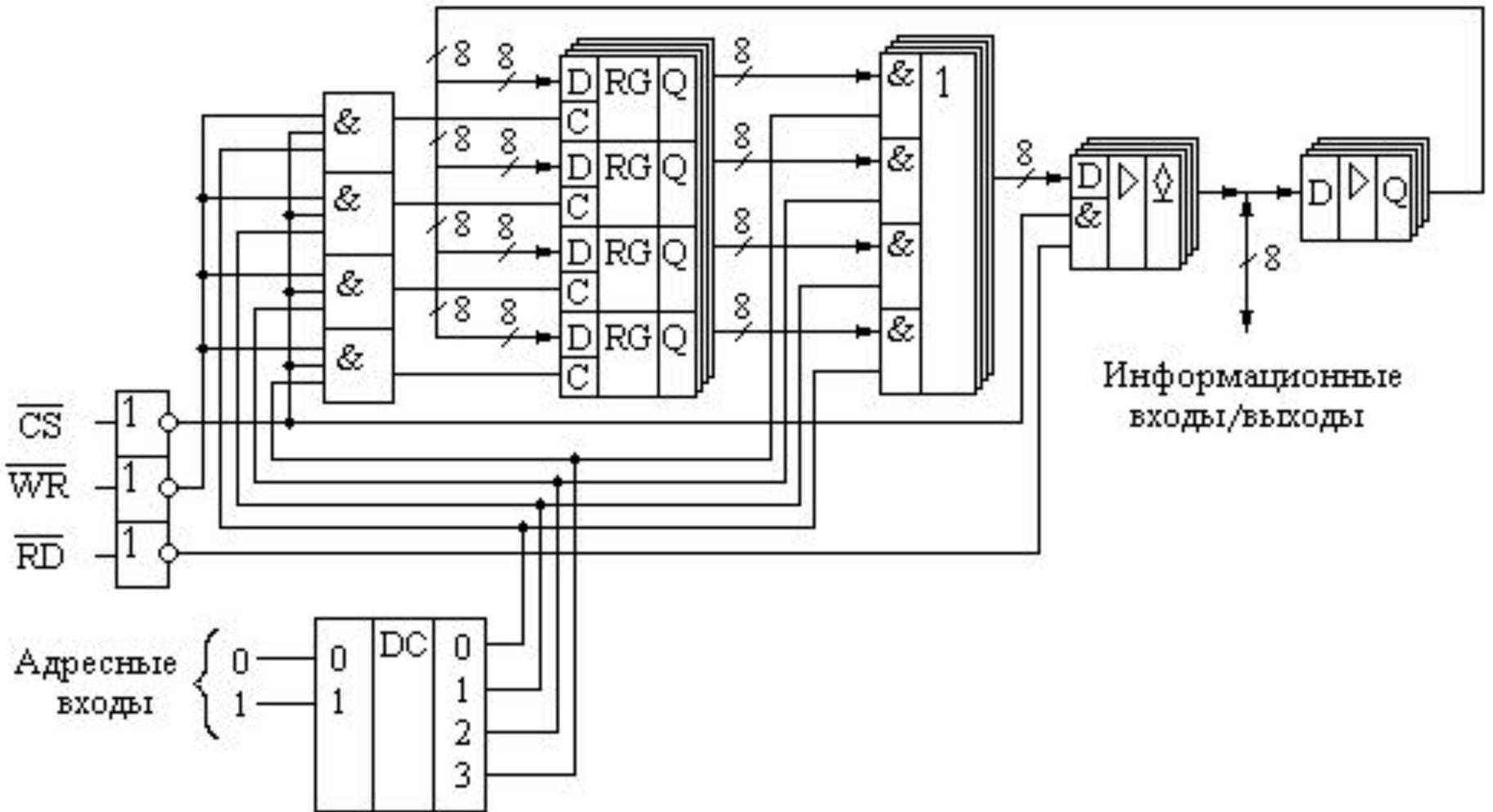


Рисунок 15 – Структурная схема ОЗУ

Вход и выход микросхемы в этой схеме объединены при помощи [шинного формирователя](#).

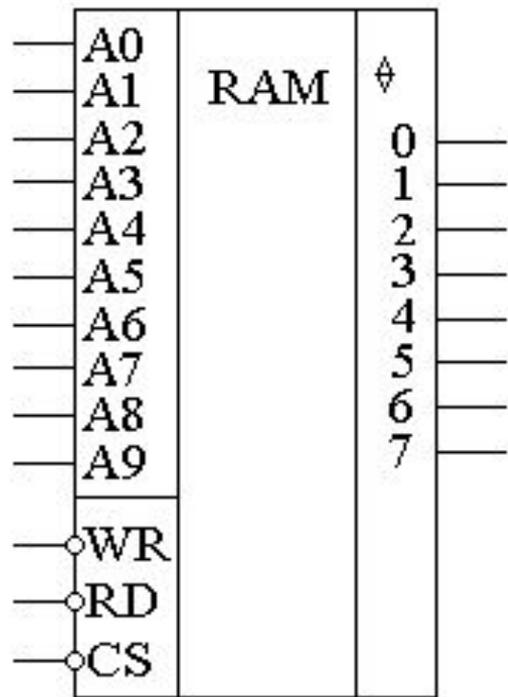


Рисунок 16 – Изображение ОЗУ на принципиальных схемах

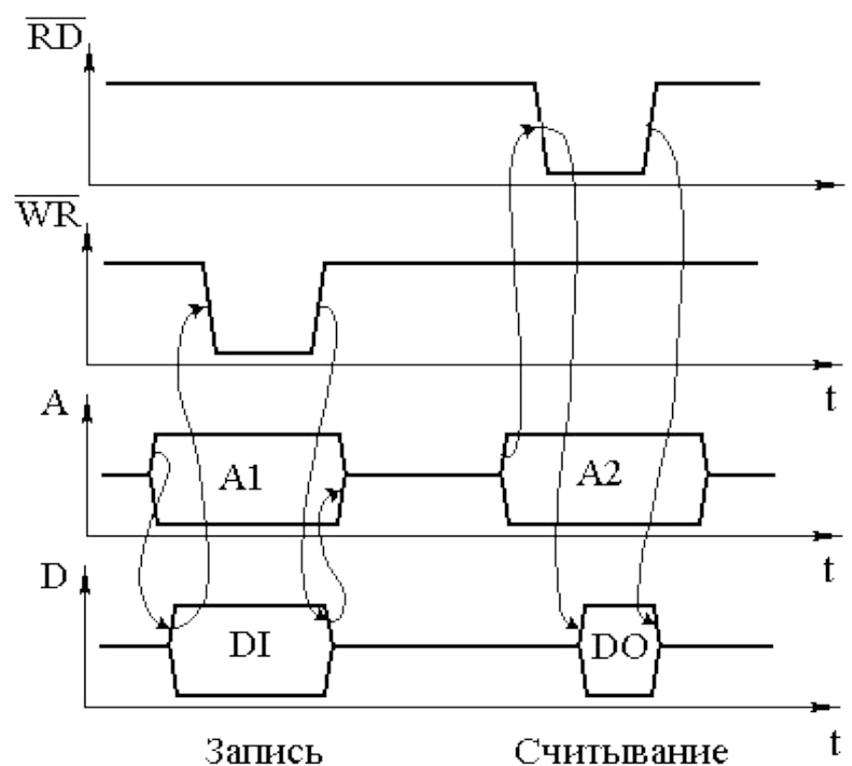


Рисунок 17 – Временная диаграмма обращения к ОЗУ принятая для схем, совместимых со стандартом фирмы INTEL

Сигнал записи WR позволяет **записать** логические уровни, присутствующие на информационных входах во внутреннюю ячейку ОЗУ. **Сигнал чтения RD** позволяет **выдать** содержимое внутренней ячейки памяти на информационные выходы микросхемы. Вывод **выбора кристалла CS** позволяет объединять несколько микросхем для увеличения объема памяти ОЗУ

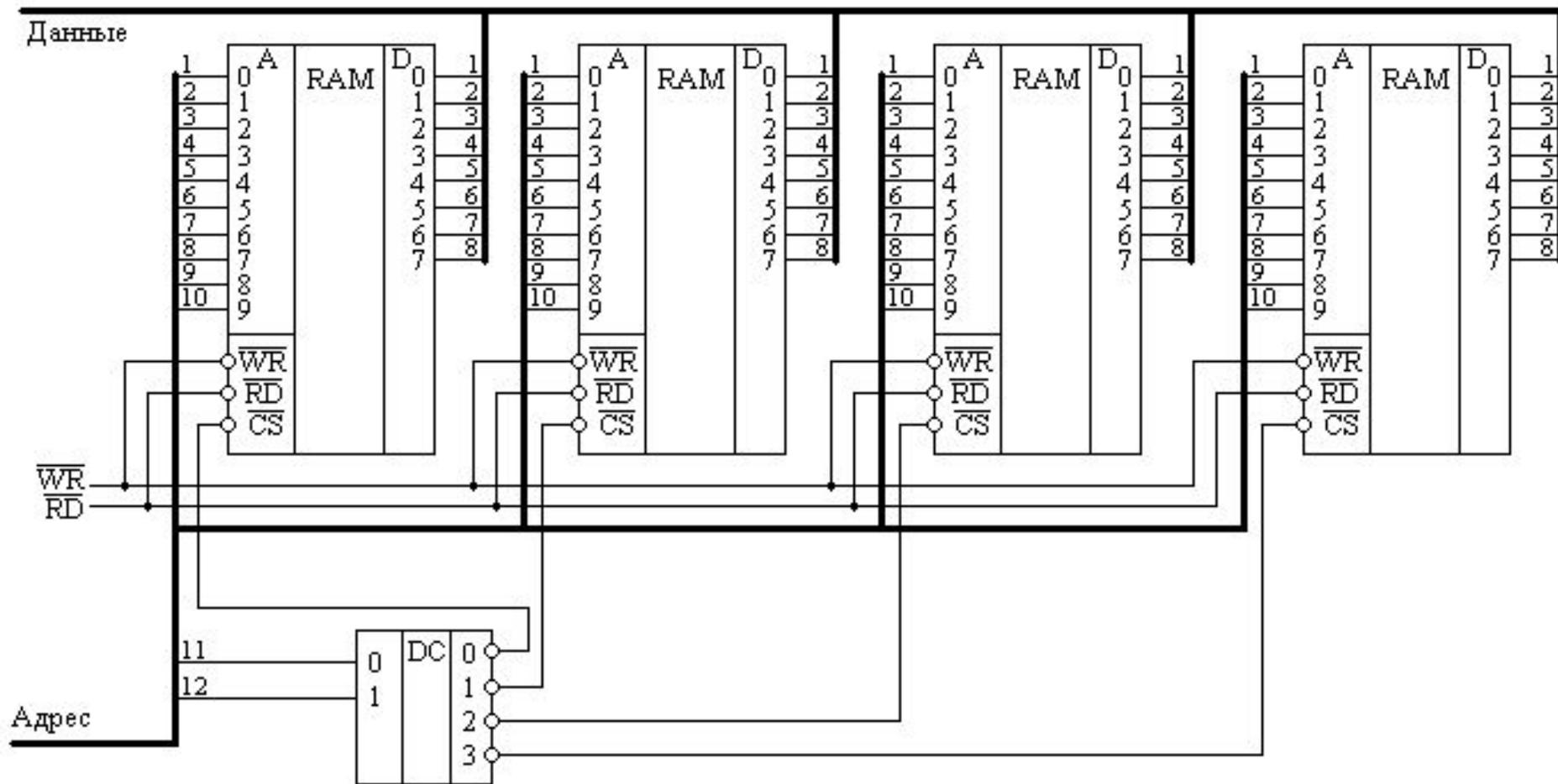


Рисунок 18 – Схема ОЗУ, построенного на нескольких микросхемах памяти.

Недостаток. Статические ОЗУ требуют для своего построения большой площади кристалла, поэтому их ёмкость относительно невелика.

Достоинство. Простота построения принципиальной схемы и возможности работать на сколь угодно низких частотах, вплоть до постоянного тока. Обладают высоким быстродействием.

Динамические запоминающие устройства

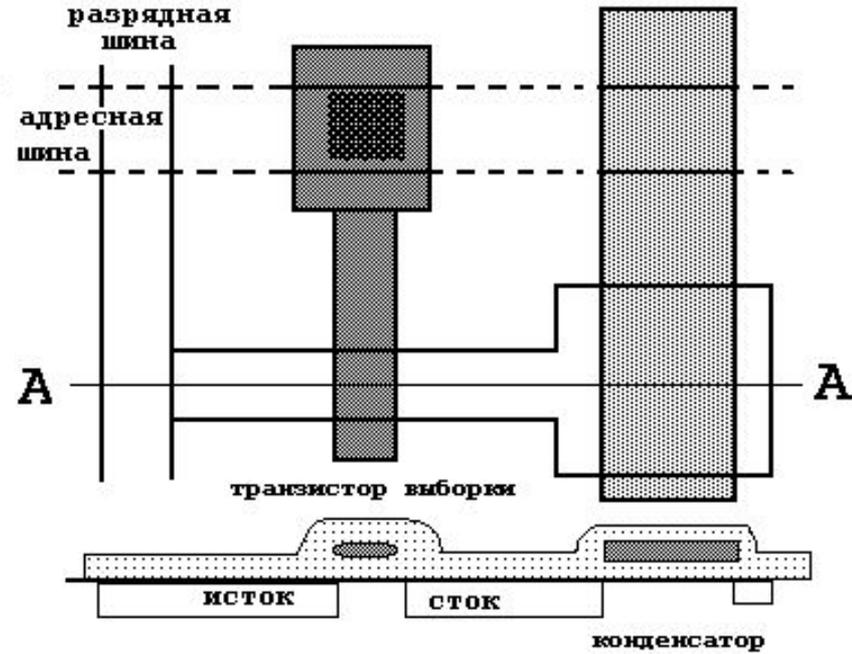
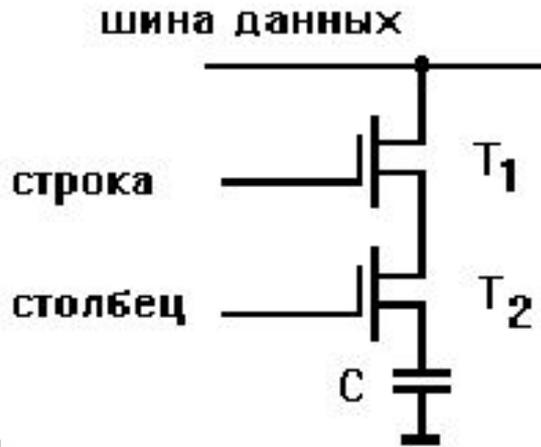
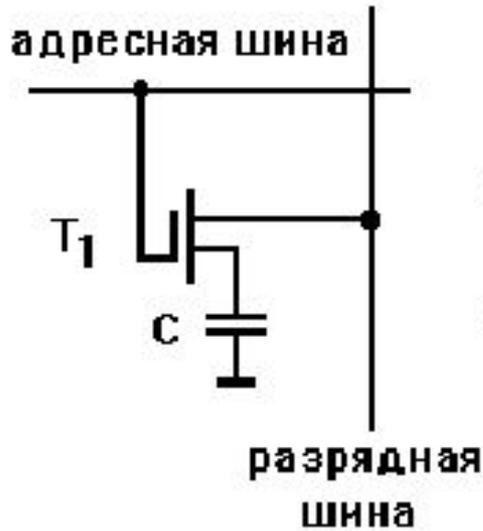


Рисунок 19 – Запоминающая ячейка динамического ОЗУ.

Рисунок 20 – Конструкция ячейки ДОЗУ
Разрез схемы по линии А-А.

В динамических ЗУ необходима постоянная регенерация информации, однако при этом для хранения одного бита в ДОЗУ нужны всего 1-2 транзистора и накопительный конденсатор. В микросхеме динамического ОЗУ есть один или несколько тактовых генераторов и логическая схема для восстановления информационного заряда, стекающего с конденсатора. Это несколько усложняет конструкцию ИМС.

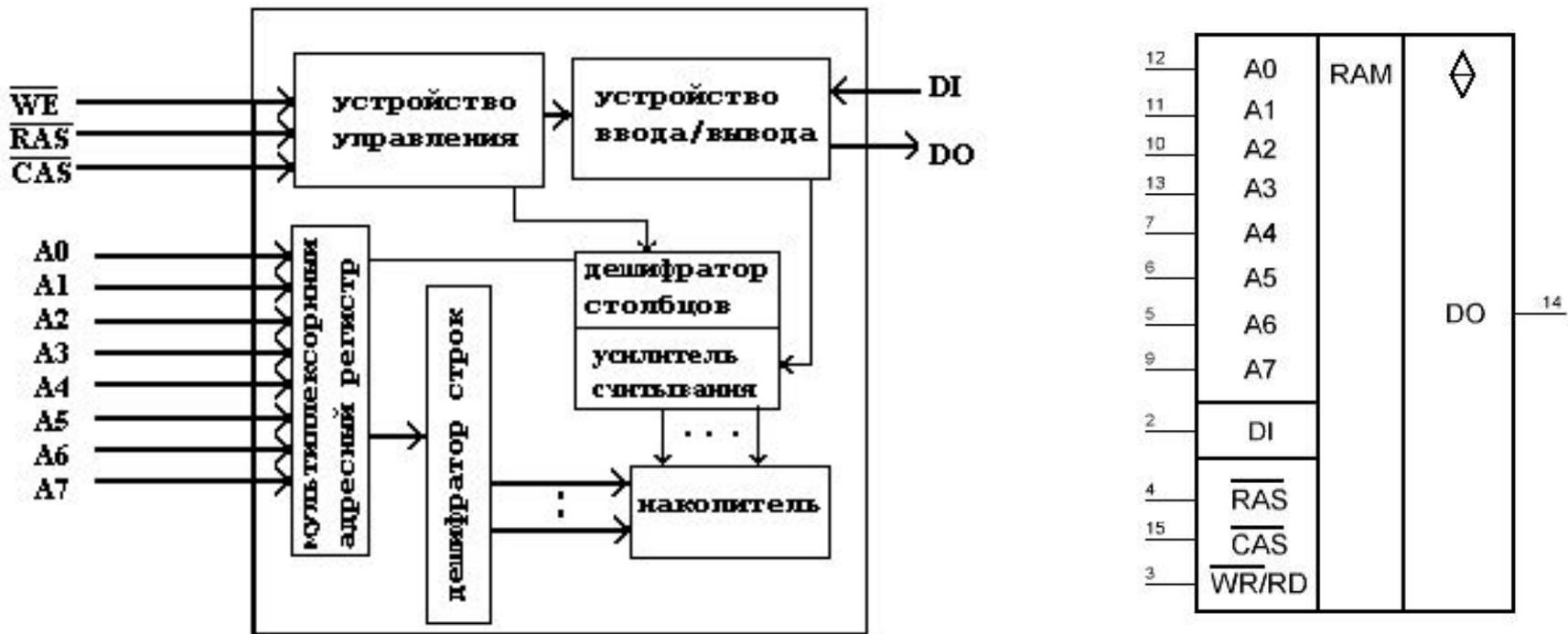


Рисунок 21 – ДОЗУ с произвольной выборкой 64Кх1 (KP565PY5)

Информационные – входы **DI**; – выходы **DO**; **A1...An** – адресные входы; **WE#** – запись/чтение; **CS#** (Chip Select) – выбор кристалла; **CAS#** (Column Address Strobe) и **RAS#** (Row Address Strobe) – сигнал выборки столбца и строки.

Накопительная матрица с одностранзисторными запоминающими элементами имеет размер 512x128. Для уменьшения количества задействованных ножек у ИМС применена **мультипликация адреса** (наличие отдельных дешифраторов строк и столбцов). Устройство управления включает два генератора тактовых сигналов и генератор сигналов записи и обеспечивает 4 режима работы: записи, считывания, регенерации и мультипликации адреса. Время регенерации – 2 мс.

Все персональные компьютеры используют оперативную память динамического типа (**DRAM** — *Dynamic Random Access Memory*), основным преимуществом которой перед статической оперативной памятью (**SRAM** — *Static RAM*) является низкая цена.

Основные **недостатки** динамической памяти: она **требует регенерации** (то есть постоянного возобновления заряда на разряжающемся конденсаторе) и имеет в несколько раз **меньшее быстродействие** по сравнению со статической памятью. К тому же во **время регенерации динамическая память недоступна** для обмена, что также снижает быстродействие компьютера. Сейчас обычно применяют встроенную регенерацию, не требующую внешнего обслуживания, но опять-таки занимающую время.

Второе поколение динамической памяти **EDO RAM** (*Extended Data Output RAM*) имело быстродействие примерно на 20—25% выше, чем у обычной памяти. Это достигается за счет того, что следующее обращение к памяти возможно еще до завершения предыдущего обращения.

Третье поколение динамической памяти — **SDRAM** (*Synchronous DRAM*) — еще на столько же быстрее (рабочая частота в настоящее время достигает 133 МГц). Еще более быстродействующая память — **DDR SDRAM** (частота до 400 МГц) и память **RDRAM** (частота до 1 ГГц и даже выше).

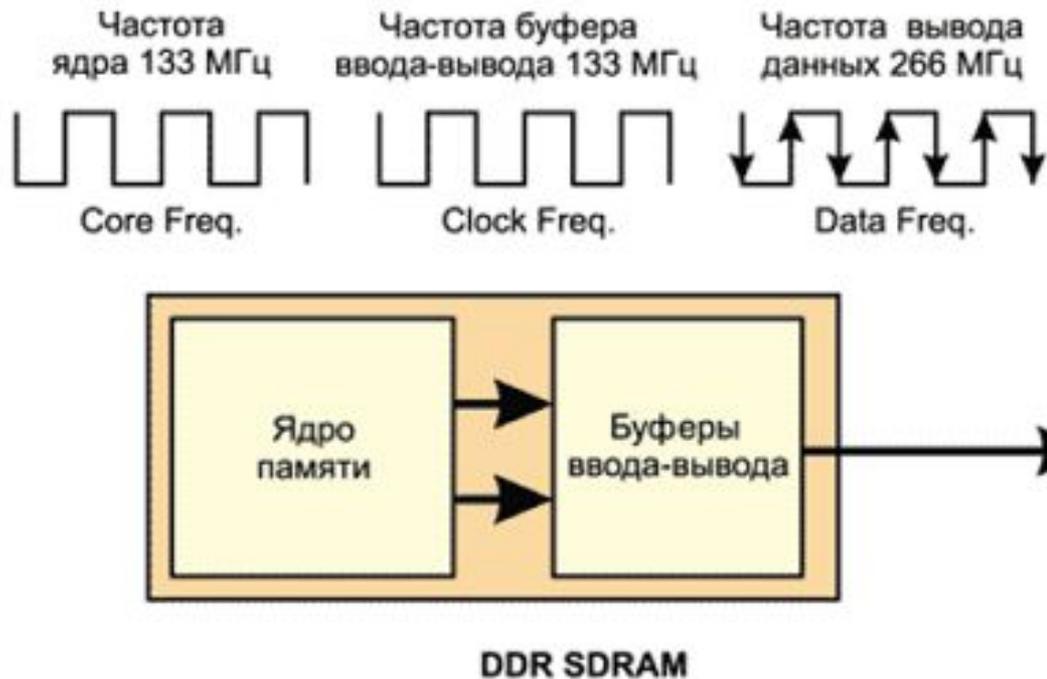


Рисунок 22 – Память DDR SDRAM, выборка данных по принципу предвыборки 2n бит

В стандарте **DDR** (double data rate) реализована схема **выборки 2-х битов за такт по внутренней шине данных** (за счет применения мультиплексора/демультиплексора типа 2-1), позволяющую **функционировать микросхемам памяти на частоте, вдвое меньшей относительно эффективной частоты внешней шины данных**. Так, микросхемы модулей DDR-400 функционируют на частоте 200 МГц. Модули DDR-памяти работают при напряжении питания 2,5 В.

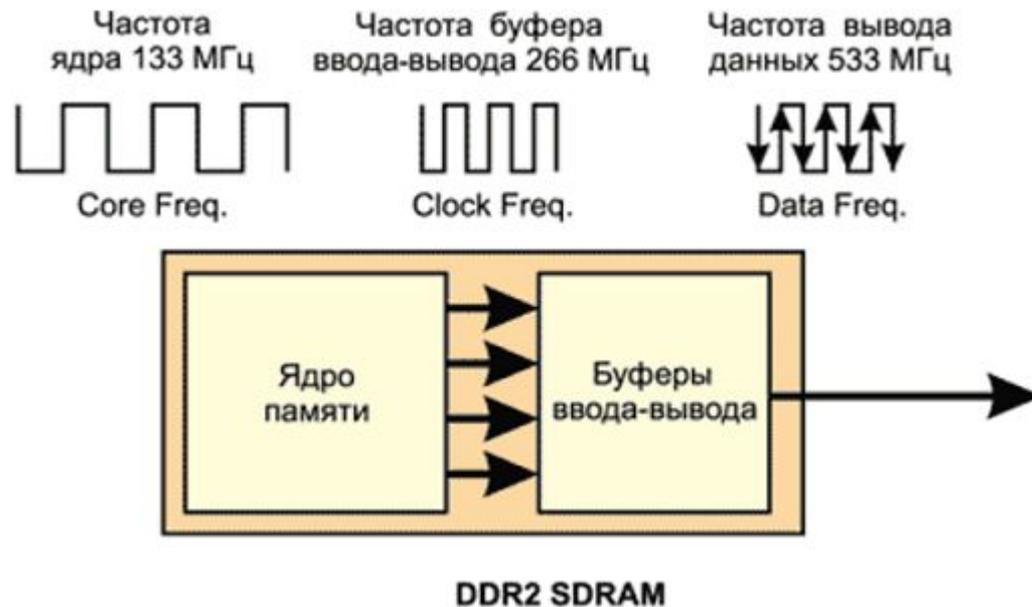


Рисунок 23 – Память DDR2, выборка данных по принципу предвыборки 4n бит

В стандарте **DDR2** реализована схема **выборки 4-х битов за такт** (т.е. вводится более сложный мультиплексор типа 4-1)

Преимущества – выборка 4-х битов за такт позволяет достигать пропускной способности, эквивалентной равной по частоте DDR при вдвое меньшей собственной частоте микросхем памяти (микросхемы модулей DDR2-400 функционируют на частоте 100 МГц), что способствует снижению энергопотребления модулей памяти. Модули памяти DDR2 работают при напряжении питания 1,8 В.

Недостаток – усложнение схемы преобразования данных непременно сопровождается возрастанием задержек,

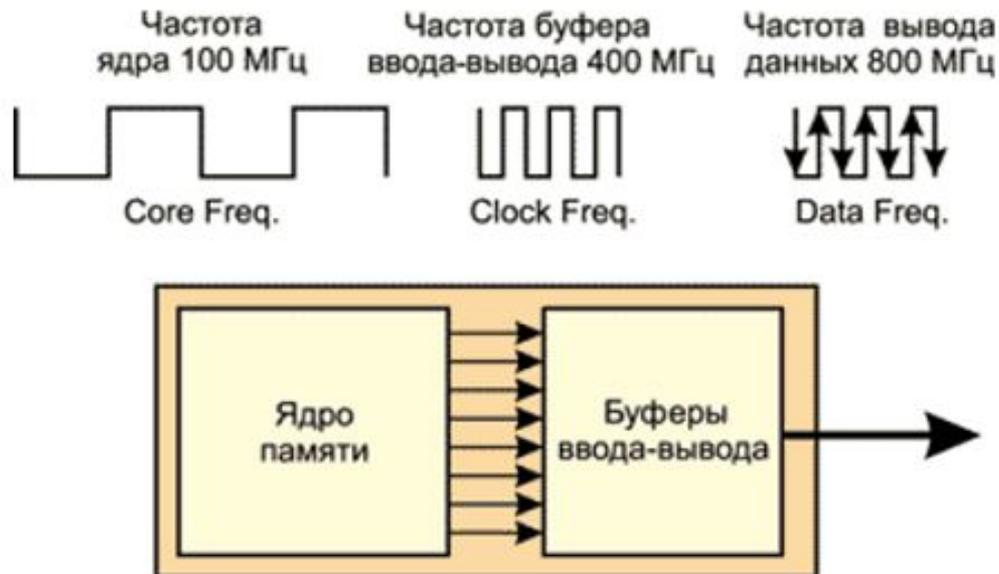


Рисунок 24 – Память DDR3, выборка данных по принципу предвыборки 8n бит

Для памяти DDR3 реализована 8-банковая логическая структура. Для организации данного режима работы памяти необходимо, чтобы буфер ввода-вывода (мультиплексор) работал на частоте в 8 раз большей по сравнению с частотой ядра памяти.

Принципиальное отличие памяти DDR3 от памяти DDR2 заключается в реализации механизма предвыборки $8n$ вместо $4n$.

Модули DDR3-памяти работают при напряжении питания 1,5 В (на 16,5% меньше, чем для памяти DDR2)