

Магистраль (шина FSB)

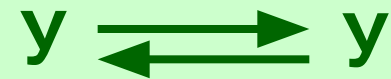
Передача данных
между устройствами

$N = 2^{64} = 18446744073709551616$ ячеек;
 $I_{\text{оп}} = I_{\text{яч}} * N \approx 17$ млрд. Гбайт

Разрядность определяет объём адресуемой памяти; $N = 2^I$,
где I – разрядность, а N – объём адресуемой памяти

64 бит

Шина данных

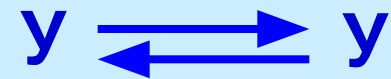


64 бит

Шина адреса



Шина управления



Разрядность равна разрядности процессора – количеству двоичных разрядов (бит), обрабатываемых процессором за один такт

ячейки памяти

AGP

) плата

Слоты для

PCI

PCI

PCI-Express x1

PCI-Express x16

19

модем