

Устройство управления вычислительной машины

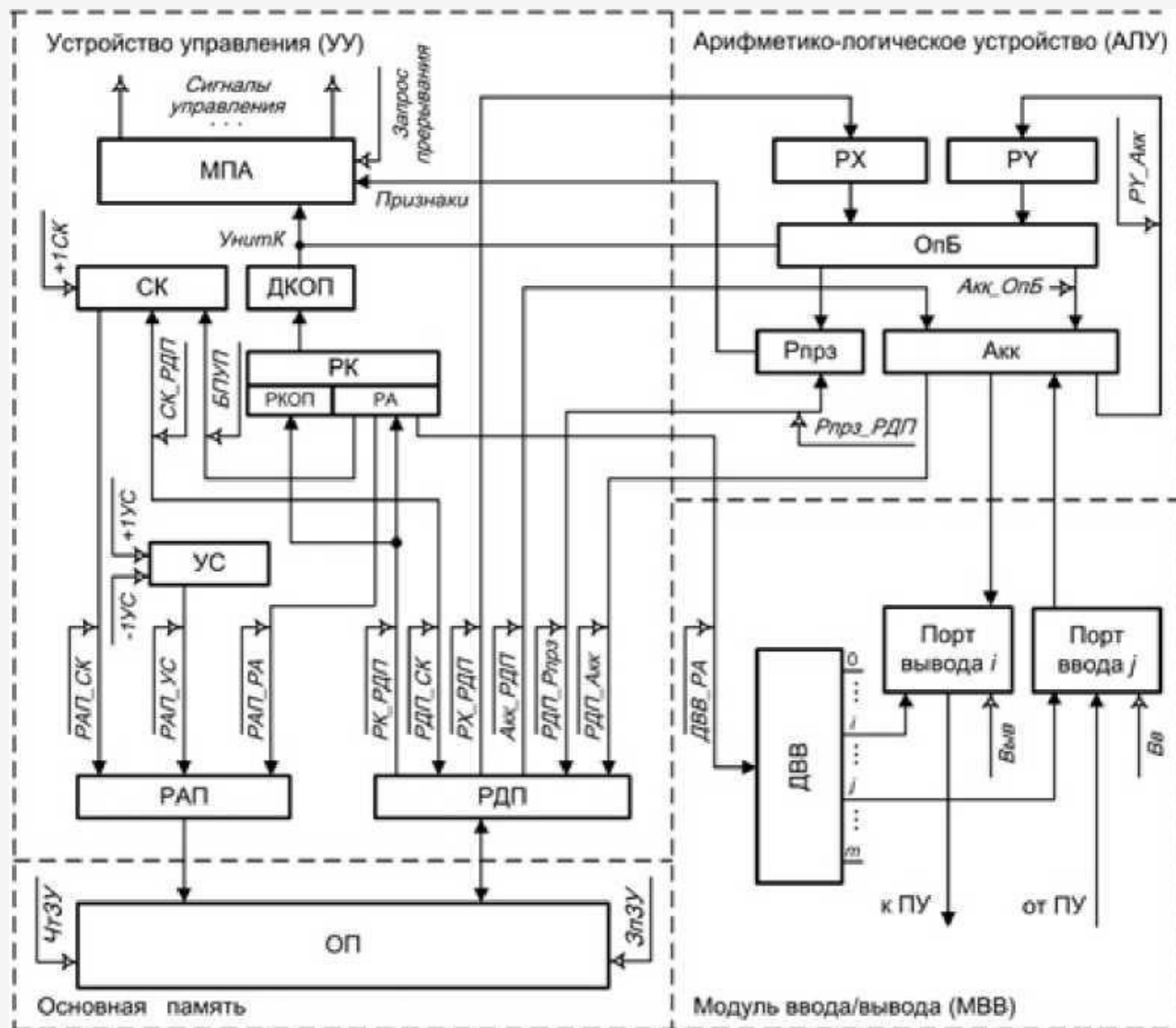


Рис. 1.1.1. Схема взаимодействий устройств компьютера согласно архитектуре фон Неймана
Обозначения: УУ – устройство управления;
АЛУ – арифметико-логическое устройство

Определения

1. Устройство управления (УУ) вычислительной машины реализует функции управления ходом вычислительного процесса, обеспечивая автоматическое выполнение команд программы.
2. Устройства управления (УУ) - эта часть ВМ предназначенная для организации автоматического выполнения программ и функционирования вычислительной машины как единой системы.

Функциональная схема гипотетической фон-неймановской ВМ



Гипотетическая вычислительная машина фон-неймановского типа

Гипотетическая ВМ имеет следующие особенности:

- **Одноадресные команды.** Адресная часть команды (АЧ) содержит только один адрес. При выполнении операций с двумя операндами предполагается, что операнд, адрес которого в команде не указан, находится в специальном регистре АЛУ — аккумуляторе, а также, что результат остается в аккумуляторе.
- **Единство форматов.** Длина команд и данных совпадает с разрядностью ячеек памяти, то есть *любая команда или операнд занимают только одну ячейку памяти*. В этом случае адрес очередной команды в памяти может быть получен путем прибавления единицы к адресу текущей команды, а *для извлечения из памяти любой команды или любого операнда достаточно одного обращения к памяти*.

Команды гипотетической вычислительной машины

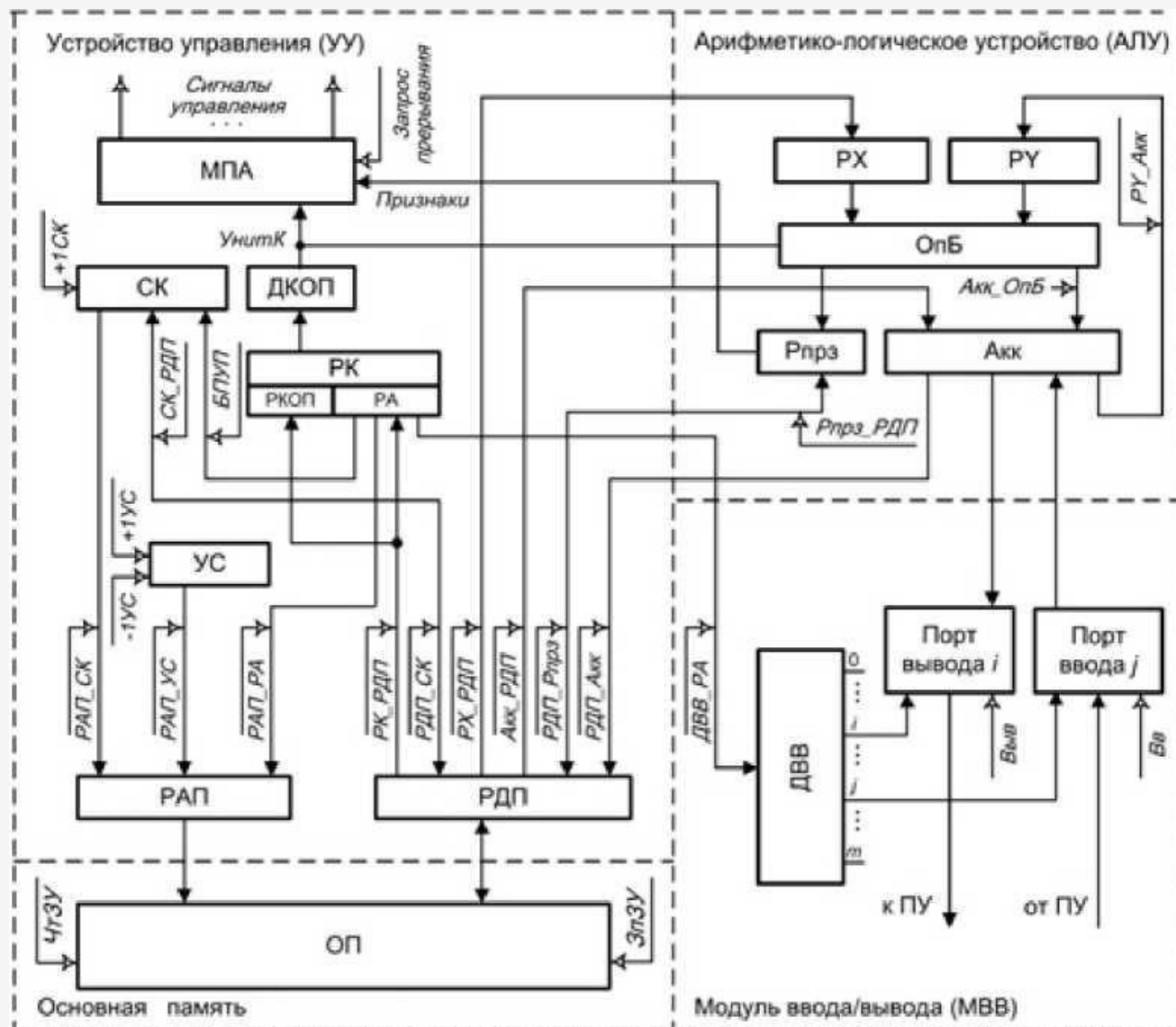
Мнемоническое обозначение	КОП	АЧ	Описание
LDA	1	ADR	Загрузка в аккумулятор содержимого ячейки основной памяти (ОП) с адресом ADR
STA	2	ADR	Запись содержимого аккумулятора в ячейку ОП с адресом ADR
ADD	3	ADR	Сложение содержимого аккумулятора и ячейки ОП, имеющей адрес ADR. Результат остается в аккумуляторе
SUB	4	ADR	Вычитание из содержимого аккумулятора числа, хранящегося в ячейке ОП, имеющей адрес ADR. Результат остается в аккумуляторе
INP	5	IPRT	Ввод в аккумулятор информации с периферийного устройства, подключенного к порту ввода с номером IPRT
OUT	6	OPRT	Вывод содержимого аккумулятора на периферийное устройство, подключенное к порту вывода с номером OPRT
JMP	7	ADR	Безусловный переход к команде, хранящейся по адресу ADR
BRZ	8	ADR	Переход к команде, хранящейся по адресу ADR, при условии, что результат предыдущей арифметической операции равен 0, иначе естественный порядок вычислений не нарушается
	9-E		Прочие возможные команды
HLT	F		Останов вычислений

Функции устройства управления

Основные целевые функции устройства управления в ходе выполнения команды:

- выборка и декодирование команды,
- вычисление исполнительных адресов и выборка операндов,
- исполнение операции,
- формирование адреса следующей команды.

Функциональная схема гипотетической фон-неймановской ВМ



Функции устройства управления (2)

Каждая функция (УУ) реализуется последовательностью элементарных действий в узлах. Такие элементарные действия, выполняемые в течение одного такта сигналов синхронизации, называются

микрооперациями (МО).

Совокупность сигналов управления, вызывающих одновременно выполняемые микрооперации, образует

Микрокоманду (МК).

Последовательность микрокоманд, определяющую содержание и порядок реализации цикла команды, принято называть

микропрограммой.

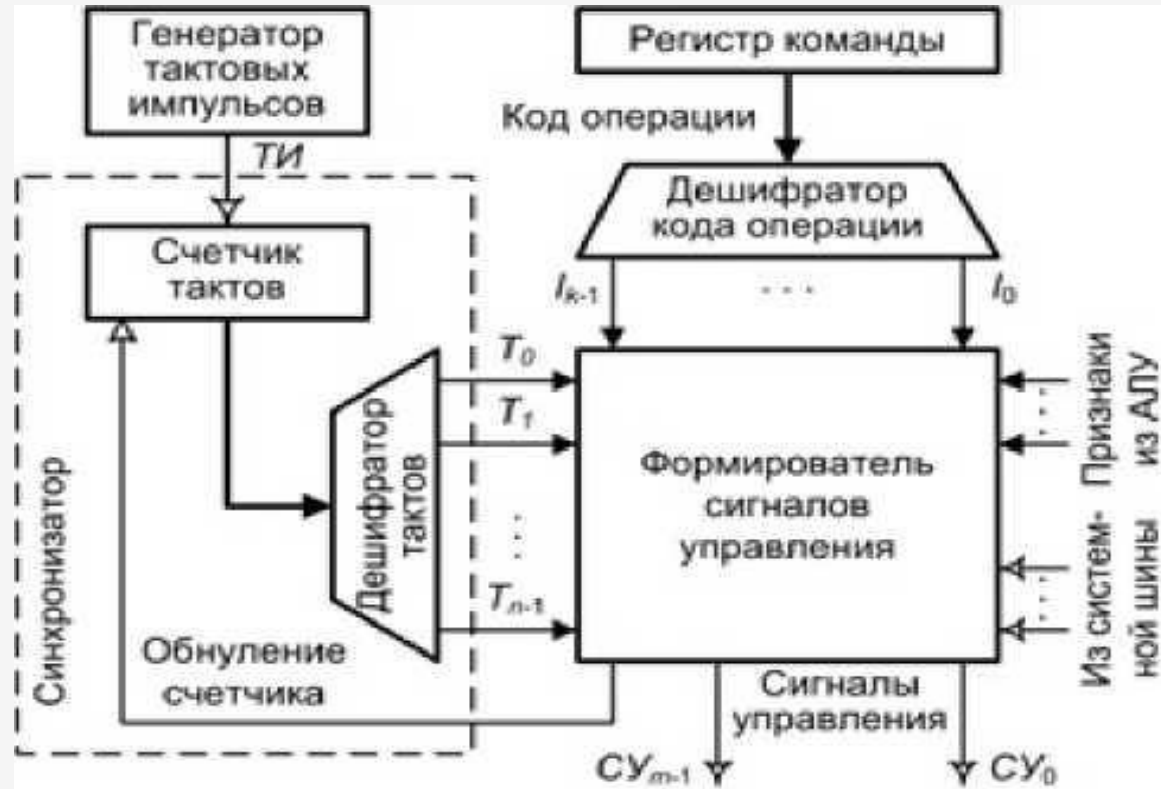
Сигналы управления генерируются центральным узлом устройством управления —

микропрограммным автоматом (МПА).

Микропрограммный автомат



Обобщенная структура микропрограммного автомата



- Сигналы управления (СУ) вырабатываются формирователем сигналов управления (ФСУ).
- Каждый СУ «привязан» к определенному периоду тактовых импульсов (ТИ).
- Отсчет периодов ведется от начала цикла команды с помощью синхронизатора, состоящего из счетчика тактов и дешифратора тактов. Очередной тактовый импульс увеличивает содержимое счетчика тактов на единицу.
- С выхода дешифратора тактов снимаются сигналы номеров тактовых периодов: T_0, \dots, T_{n-1} .
- СУ «обнуления счетчика» - обратная связь для окончания цикла команды. Нулевое состояние счетчика соответствует тактовому периоду T_0 , то есть началу цикла очередной команды.

Микропрограммный автомат

Наибольшее распространение получили два варианта микропрограммных автоматов:

- с аппаратной или «жесткой» логикой;
- с программируемой логикой (хранимой в памяти логикой).

Различие между данными вариантами сводится к способу реализации формирователя сигналов управления (ФСУ).

В обоих случаях при проектировании ФСУ сигналы управления представляются двоичными цифрами

1 = (активное состояние СУ) и

0 = (отсутствие СУ).

Микропрограммный автомат с аппаратной логикой

Каждый используемый в ВМ сигнал управления описывается логическим выражением. На основе этого выражения может быть синтезирована схема формирования сигнала управления.

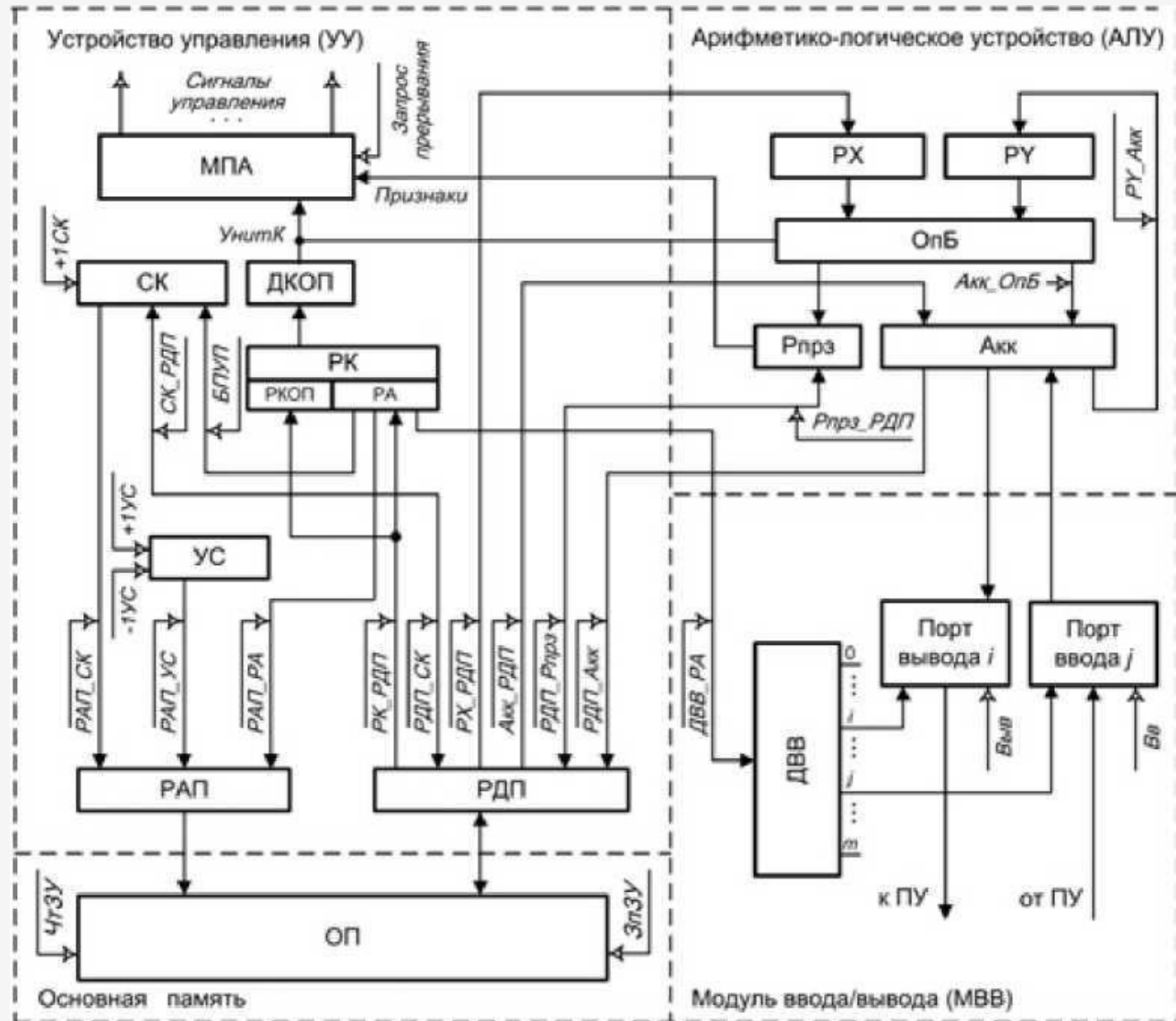
После *совместной* минимизации логических выражений для всех сигналов управления синтезируется *полная* комбинационная схема формирователя сигналов управления.

В качестве примера спроектируем возможную схему формирователя сигналов управления (ФСУ) для гипотетической ВМ

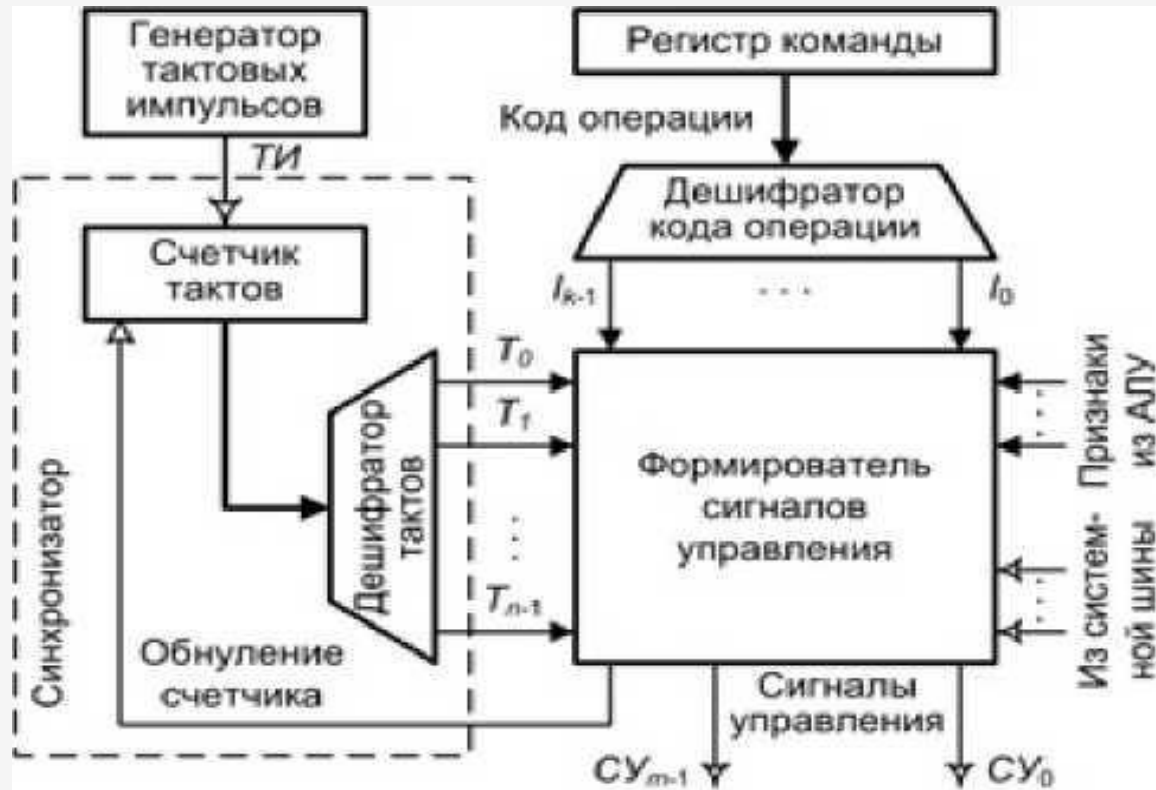
Команды гипотетической вычислительной машины

Мнемоническое обозначение	КОП	АЧ	Описание
LDA	1	ADR	Загрузка в аккумулятор содержимого ячейки основной памяти (ОП) с адресом ADR
STA	2	ADR	Запись содержимого аккумулятора в ячейку ОП с адресом ADR
ADD	3	ADR	Сложение содержимого аккумулятора и ячейки ОП, имеющей адрес ADR. Результат остается в аккумуляторе
SUB	4	ADR	Вычитание из содержимого аккумулятора числа, хранящегося в ячейке ОП, имеющей адрес ADR. Результат остается в аккумуляторе
INP	5	IPRT	Ввод в аккумулятор информации с периферийного устройства, подключенного к порту ввода с номером IPRT
OUT	6	OPRT	Вывод содержимого аккумулятора на периферийное устройство, подключенное к порту вывода с номером OPRT
JMP	7	ADR	Безусловный переход к команде, хранящейся по адресу ADR
BRZ	8	ADR	Переход к команде, хранящейся по адресу ADR, при условии, что результат предыдущей арифметической операции равен 0, иначе естественный порядок вычислений не нарушается
	9-E		Прочие возможные команды
HLT	F		Останов вычислений

Функциональная схема гипотетической фон-неймановской ВМ



Обобщенная структура микропрограммного автомата



На основе таблицы можно составить следующую систему логических выражений:

$$\text{РАП_СК} = \text{BK}^{\wedge}\text{T0}$$

$$\text{ЧТЗУ} = \text{BK}^{\wedge}\text{T0} \vee \text{LDA}^{\wedge}\text{T2} \vee (\text{ADD} \vee \text{SUB})^{\wedge}\text{T3}$$

$$\text{ЗпЗУ} = \text{STA}^{\wedge}\text{T3}$$

$$\text{Вв} = \text{INP}^{\wedge}\text{T3}$$

$$\text{Выв} = \text{OUT}^{\wedge}\text{T3}$$

$$\text{+1СК} = \text{BRZ}^{\wedge}\text{Z}^{\wedge}\text{T2} \vee \text{HLT}^{\wedge}\text{T3} \vee (\text{LDA} \vee \text{STA} \vee \text{INP} \vee \text{OUT})^{\wedge}\text{T4} \vee (\text{ADD} \vee \text{SUB})^{\wedge}\text{T5}$$

$$\text{БПУП} = (\text{JMP} \vee \text{BRZ}^{\wedge}\text{Z})^{\wedge}\text{T2}$$

$$\text{РАП_РА} = (\text{LDA} \vee \text{STA} \vee \text{ADD} \vee \text{SUB})^{\wedge}\text{T2}$$

$$\text{ДВВ_РА} = (\text{INP} \vee \text{OUT})^{\wedge}\text{T2}$$

$$\text{РДП_АКК} = \text{STA}^{\wedge}\text{T2}$$

$$\text{РК_РДП} = \text{BK}^{\wedge}\text{T1}$$

$$\text{АКК_РДП} = \text{LDA}^{\wedge}\text{T3}$$

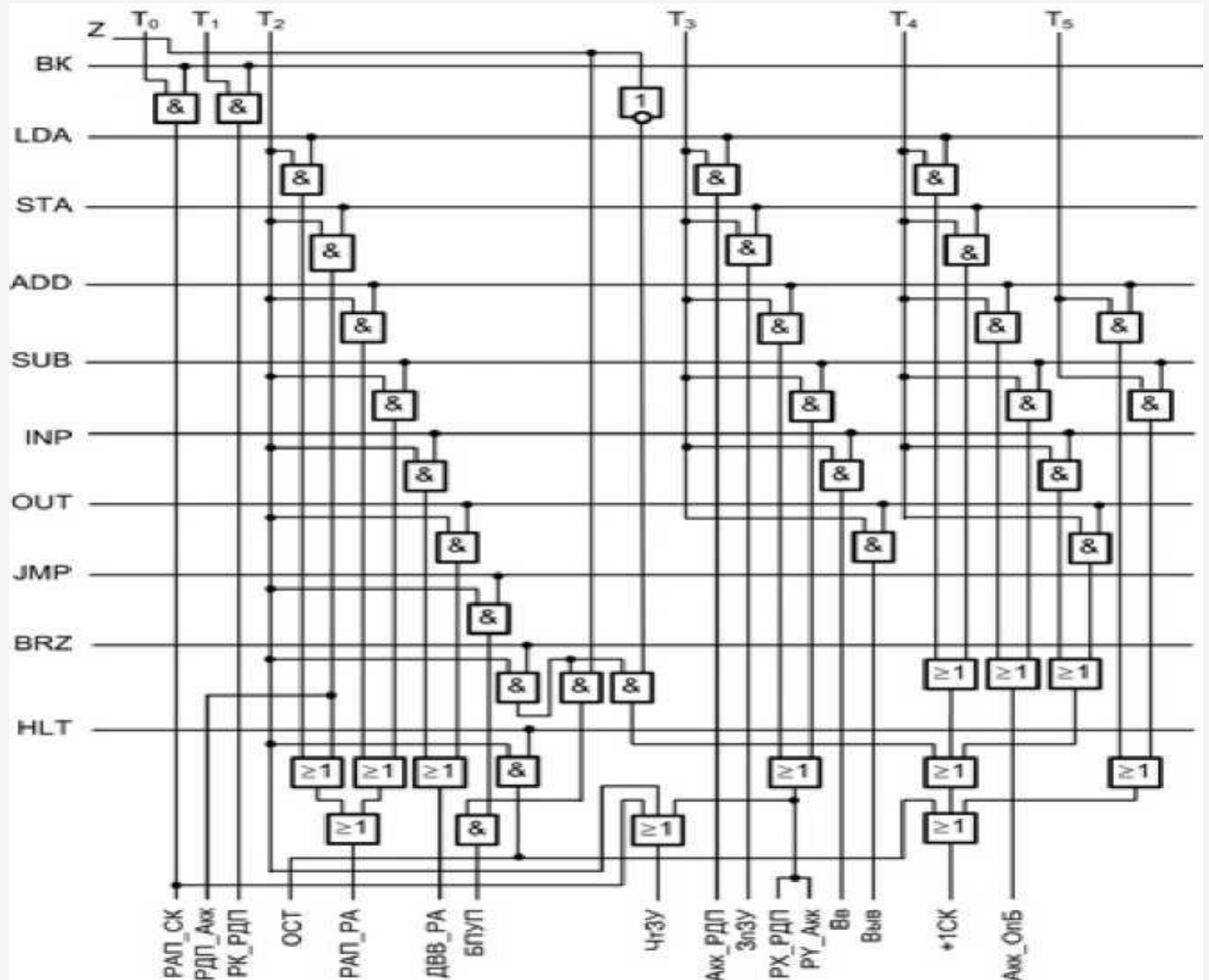
$$\text{РХ_РДП} = (\text{ADD} \vee \text{SUB})^{\wedge}\text{T3}$$

$$\text{РУ_АКК} = (\text{ADD} \vee \text{SUB})^{\wedge}\text{T3}$$

$$\text{АКК_ОпБ} = (\text{ADD} \vee \text{SUB})^{\wedge}\text{T4}$$

$$\text{ОСТ} = \text{HLT}^{\wedge}\text{T2}$$

Аппаратная реализация формирователя сигналов управления для гипотетической ВМ



Микропрограммный автомат с аппаратной логикой

Основное достоинством МПА с аппаратной логикой:

- комбинационная схема формирователя сигналов управления (ФСУ) позволяет обеспечить очень высокую частоту формирования сигналов управления.
- Оптимизация логических функций ФСУ позволяет минимизировать аппаратные затраты на изготовление ФСУ

Недостатки МПА с аппаратной логикой:

- *с возрастанием объема и сложности системы команд увеличивается количество сигналов управления и усложняется схема ФСУ, снижается быстродействие.* По этой причине построение МПА с аппаратной логикой применяется, главным образом, для вычислительных машин, со сравнительно простой системой команд и ограничениями на форматы команд и способы адресации
(микрокомпьютеры, некоторые микропроцессоры с RISC-архитектурой)

Микропрограммный автомат с программируемой логикой

Сигналы управления в МПА с программируемой логикой представляются с помощью управляющих слов — *микрокоманд* (МК). Последовательность МК, по тактам описывающая выполнение определенного этапа цикла команды, образует *микропрограмму* (МП).

Микропрограммы размещаются в специальном запоминающем устройстве, называемом управляющей памятью (УПМ) или памятью микропрограмм.

Процесс формирования сигналов управления сводится к последовательному (с каждым тактовым импульсом) извлечению из управляющей памяти очередной МК микропрограммы. Содержащаяся в МК информация интерпретируется как набор сигналов управления (СУ).

В терминологии на английском языке микропрограмму часто называют *firmware*,

подчеркивая тот факт, что это нечто среднее между аппаратурой (*hardware*) и программным обеспечением (*software*).

Микропрограммный автомат с программируемой логикой



Микропрограммный автомат с программируемой логикой

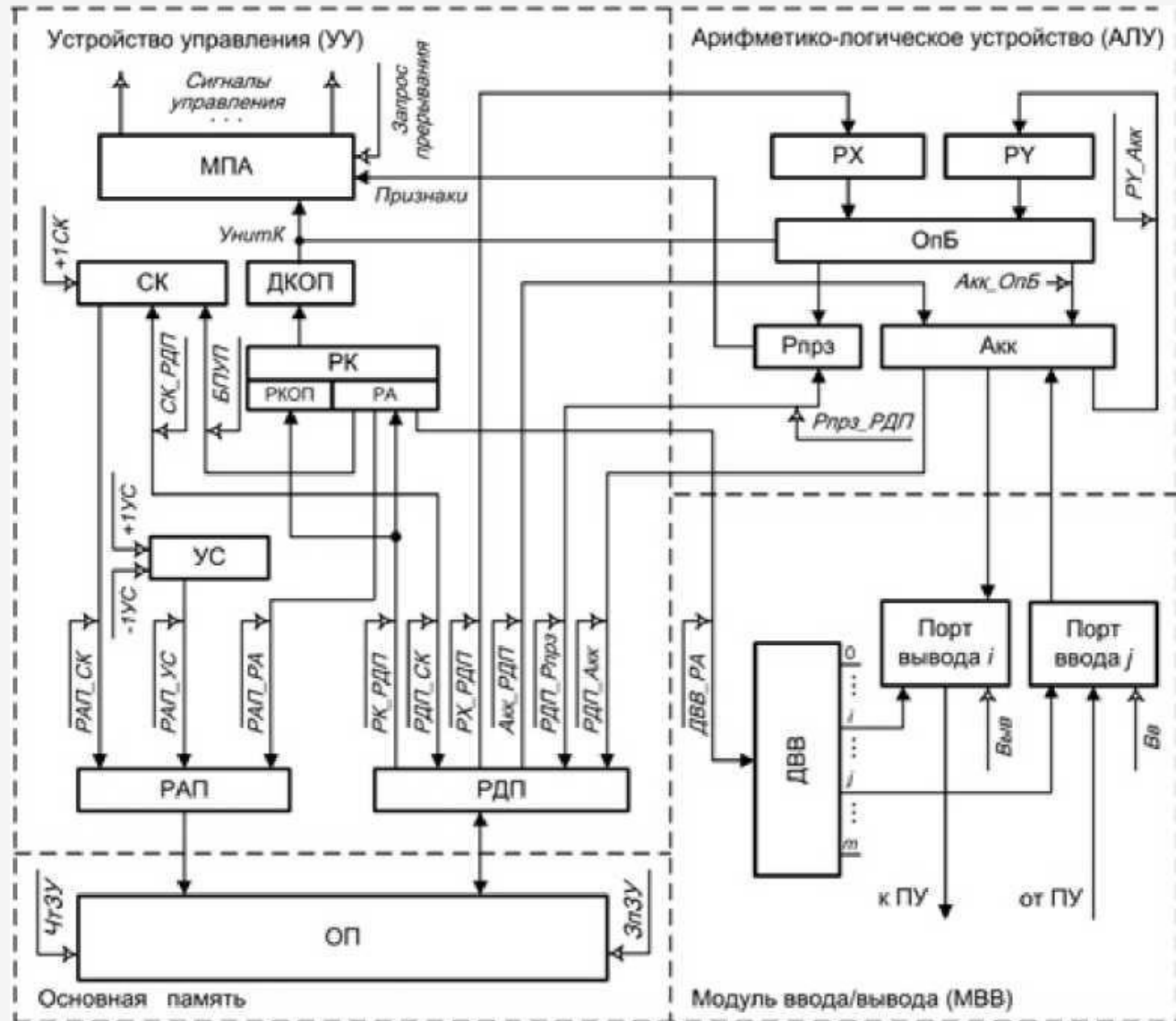
Микропрограммный автомат с программируемой логикой не является оптимальным с точки зрения аппаратных затрат.


Микропрограммный автомат с программируемой логикой обладает уникальными возможностями по модификации логики работы всего устройства управления.

Микропрограммный автомат с программируемой логикой



Функциональная схема гипотетической фон-неймановской ВМ





Наблюдается сходство структуры микропрограммного автомата с программируемой логикой и устройства управления (УУ) гипотетической фоннеймановской ВМ.

Отличие:

- Устройство управления фоннеймановской машины выполняет **команды программы**;
- Микропрограммный автомат формирует **сигналы управления (СУ)** для устройства управления машины.