

Презентация на тему: архитектура микропроцессора

Выполнила: Воробьева А.Г

г АТП-14

Руководитель: Акимкина О.П

Введение:

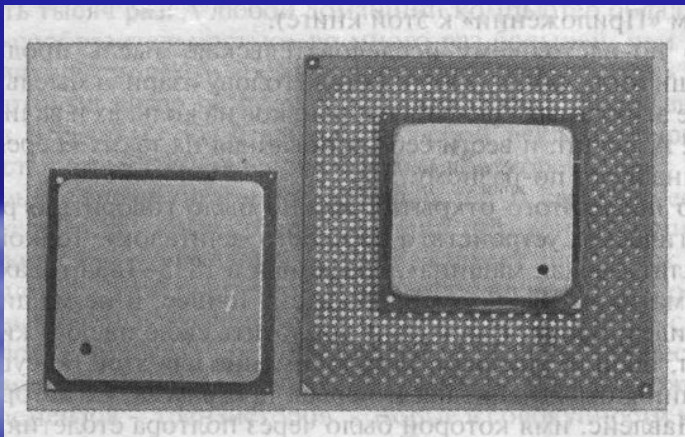
- За время существования электронная промышленность пережила немало потрясений и революций. Коренной перелом - создание электронных микросхем на кремниевых кристаллах, которые заменили транзисторы и которые называли интегральными схемами. Со времени своего появления интегральные схемы делились на: малые, средние, большие и ультрабольшие (МИС, СИС, БИС и УБИС соответственно). Все больше и больше транзисторов удавалось поместить на всё меньших и меньших по размерам кристаллах. Следовательно ультрабольшая интегральная схема оказывалась не такой уж большой по размеру и огромной по своим возможностям. Поэтому процессоры созданы именно на основе УБИС . Развитие микропроцессоров в электронной индустрии проходило настолько быстрыми темпами, что каждая модель микропроцессора становилась маломощной с момента появления новой модели, а ещё через 2-3 года считалась устаревшей и снималась с производства.

1. Основная часть

1.1 Микропроцессор

1.1.1 Про микропроцессор

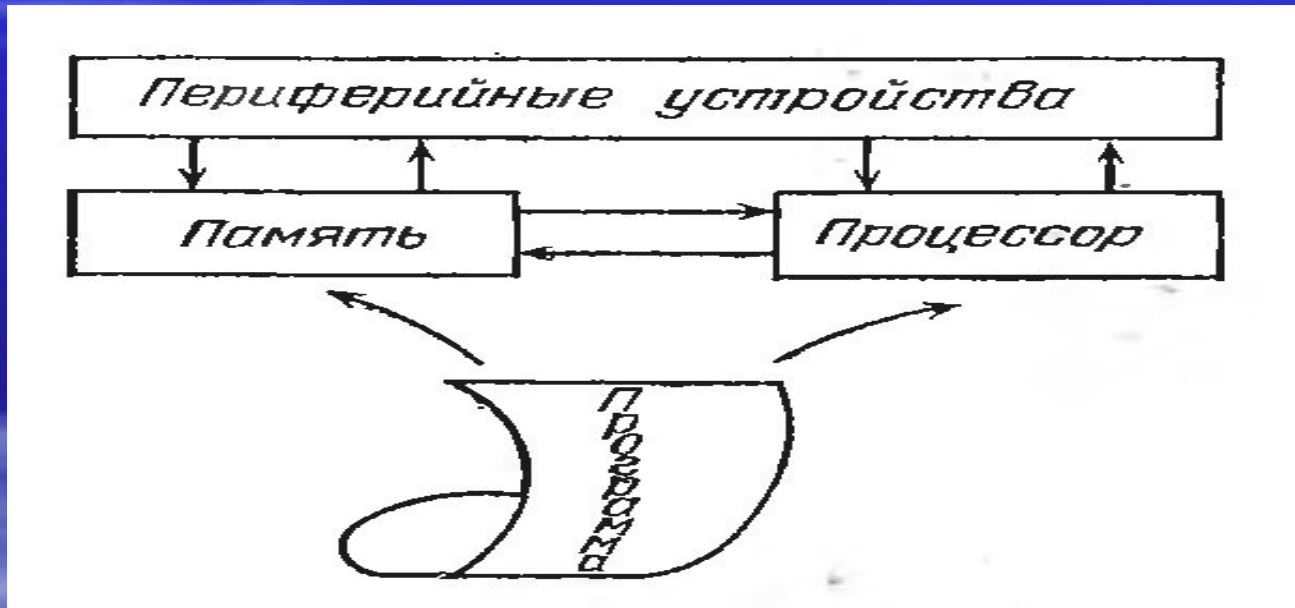
- Самым главным элементом в компьютере, его "мозгом", является микропроцессор (рис. 1) - небольшая (в несколько сантиметров) электронная схема, выполняющая все вычисления и обработку информации. МП умеет производить сотни различных операций и делает это со скоростью в несколько десятков или даже сотен миллионов операций в секунду. В компьютерах типа IBM PC используются МП фирмы INTEL, а также совместимые с ними МП других фирм.



■ Рис. 1 Микропроцессор

1.2 Функции и строение микропроцессора

- Функции процессора:
- обработка данных по заданной программе путем выполнения арифметических и логических операций;
- программное управление работой устройств компьютера.

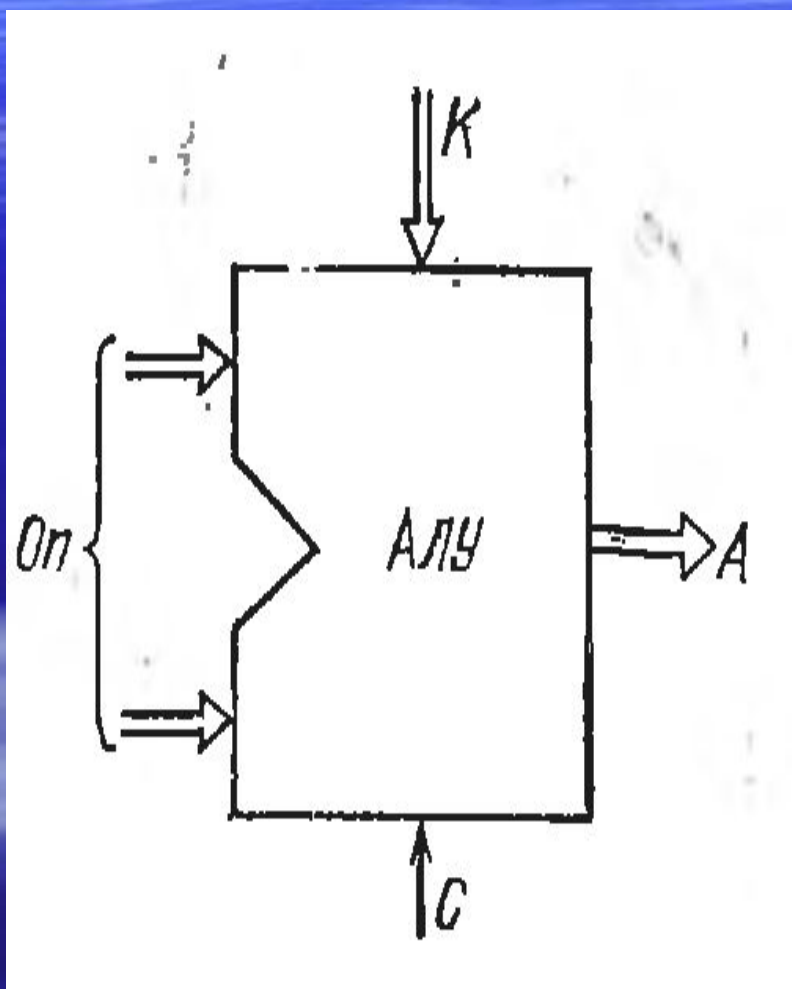


- Рис.1.2 Структурная схема микропроцессора

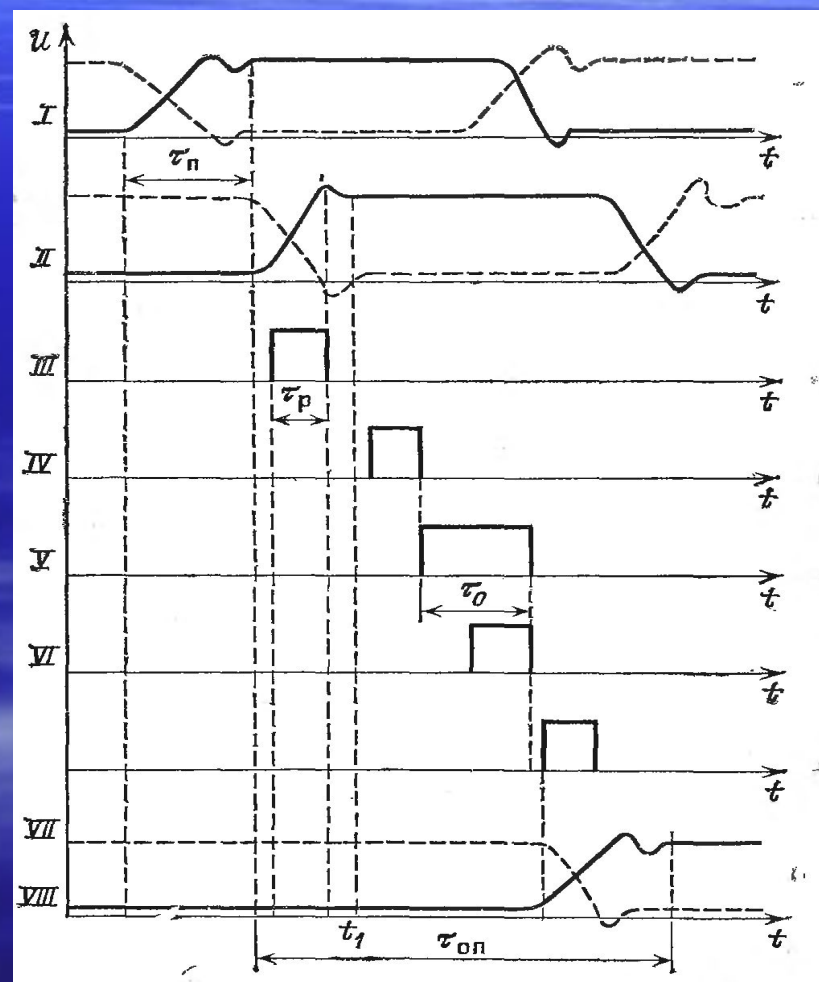
Модели процессоров включают следующие совместно работающие устройства:

- Модели процессоров включают следующие совместно работающие устройства:
- **Устройство управления (УУ).** Осуществляет координацию работы всех остальных устройств, выполняет функции управления устройствами, управляет вычислениями в компьютере.
- **Арифметико-логическое устройство (АЛУ).** Так называется устройство для целочисленных операций. Арифметические операции обрабатываются при помощи АЛУ. Все операции в АЛУ производятся в регистрах - специально отведенных ячейках АЛУ. В процессоре может быть несколько АЛУ. Каждое способно исполнять арифметические или логические операции независимо от других, что позволяет выполнять несколько операций одновременно. Арифметико-логическое устройство выполняет арифметические и логические действия. Логические операции делятся на две простые операции: "Да" и "Нет" ("1" и "0").

- Арифметико-логическое устройство (АЛУ)



- Временная диаграмма работы АЛУ



- **AGU (Address Generation Unit)** - устройство генерации адресов (оно отвечает за корректную адресацию при загрузке или сохранении данных).
- **Математический сопроцессор (FPU).** Процессор может содержать несколько математических сопроцессоров. Математический сопроцессор персонального компьютера IBM PC позволяет ему выполнять скоростные арифметические и логарифмические операции, а также тригонометрические функции с высокой точностью.
- **Дешифратор инструкций (команд).** Анализирует инструкции в целях выделения операндов и адресов, по которым размещаются результаты. Затем следует сообщение другому независимому устройству о том, что необходимо сделать для выполнения инструкции. Дешифратор допускает выполнение нескольких инструкций одновременно для загрузки всех исполняющих устройств.

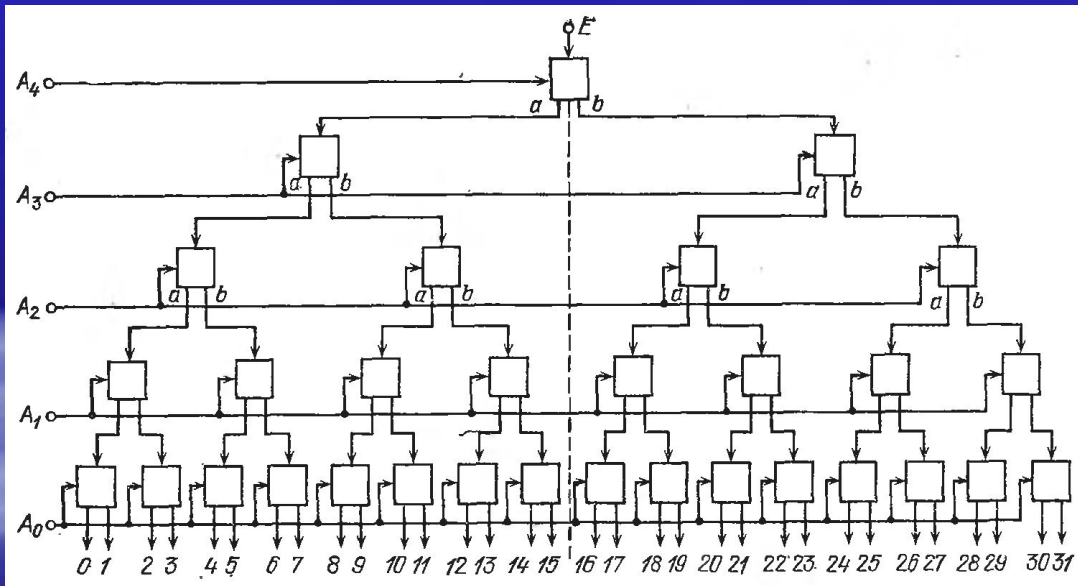
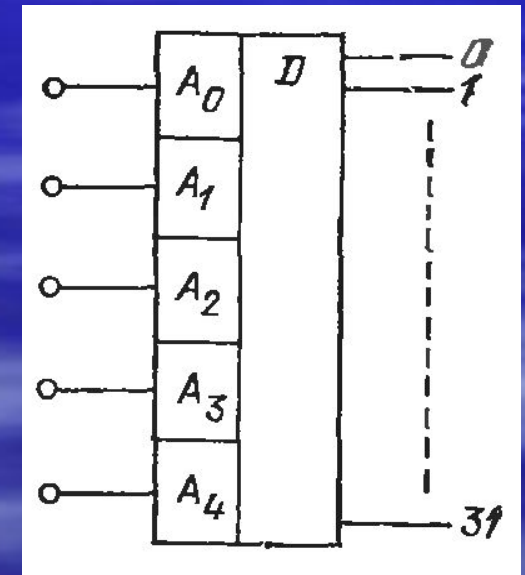


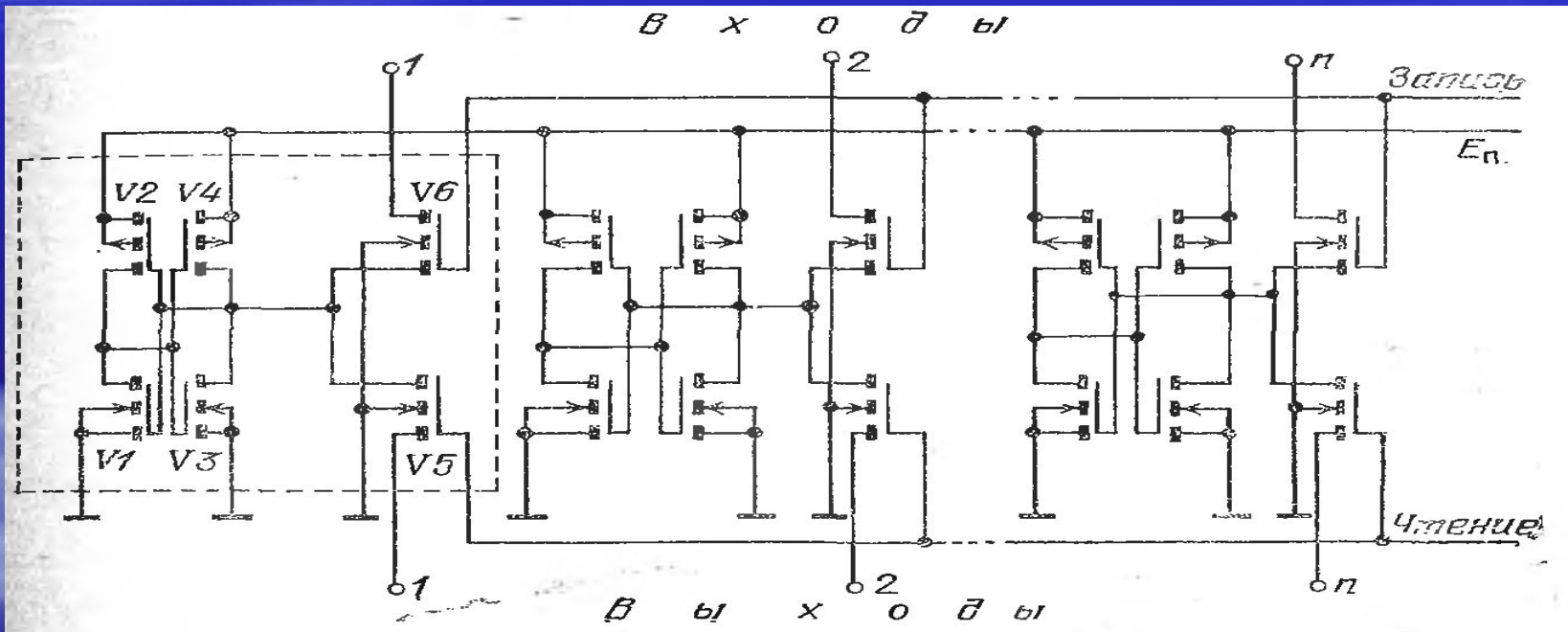
Схема дешифратора



Условное обозначение дешифратора

- **Кэш-память.** Особая высокоскоростная память процессора. Кэш используется в качестве буфера для ускорения обмена данными между процессором и оперативной памятью, а также для хранения копий инструкций и данных, которые недавно использовались процессором.
 - **Кэш первого уровня (L1 cache).** Кэш-память, находящаяся внутри процессора.
 - **Кэш второго уровня (L2 cache).** Также находится внутри процессора. Информация, хранящаяся в ней, но зато по объёму памяти он больше.
 - **Основная память.** Намного больше по объёму, чем кэш-память, и значительно менее быстродействующая.
- **Шина** - это канал пересылки данных, используемый совместно различными блоками системы. Информация передается по шине в виде групп битов. **Типы шин:**
 - **Шина данных.**
 - **Шина адресов.**
 - **Шина управления.**
- **ВТВ (Branch Target Buffer)** - буфер целей ветвления. В этой таблице находятся все адреса, куда будет или может быть сделан переход.

- **Регистры** - это внутренняя память процессора. Представляют собой ряд специализированных дополнительных ячеек памяти, а также внутренние носители информации микропроцессора. **Некоторые важные регистры имеют свои названия:**
 - **сумматор** — регистр АЛУ, участвующий в выполнении каждой операции.
 - **счетчик команд** — регистр УУ, содержимое которого соответствует адресу очередной выполняемой команды; служит для автоматической выборки программы из последовательных ячеек памяти.
 - **регистр команд** — регистр УУ для хранения кода команды на период времени, необходимый для ее выполнения.



- Схема регистра

МИКРОПРОЦЕССОР И ЕГО ХАРАКТЕРИСТИКИ.

Микропроцессор - это процессор, реализованный на полупроводниковом кристалле.

Основные характеристики микропроцессора.

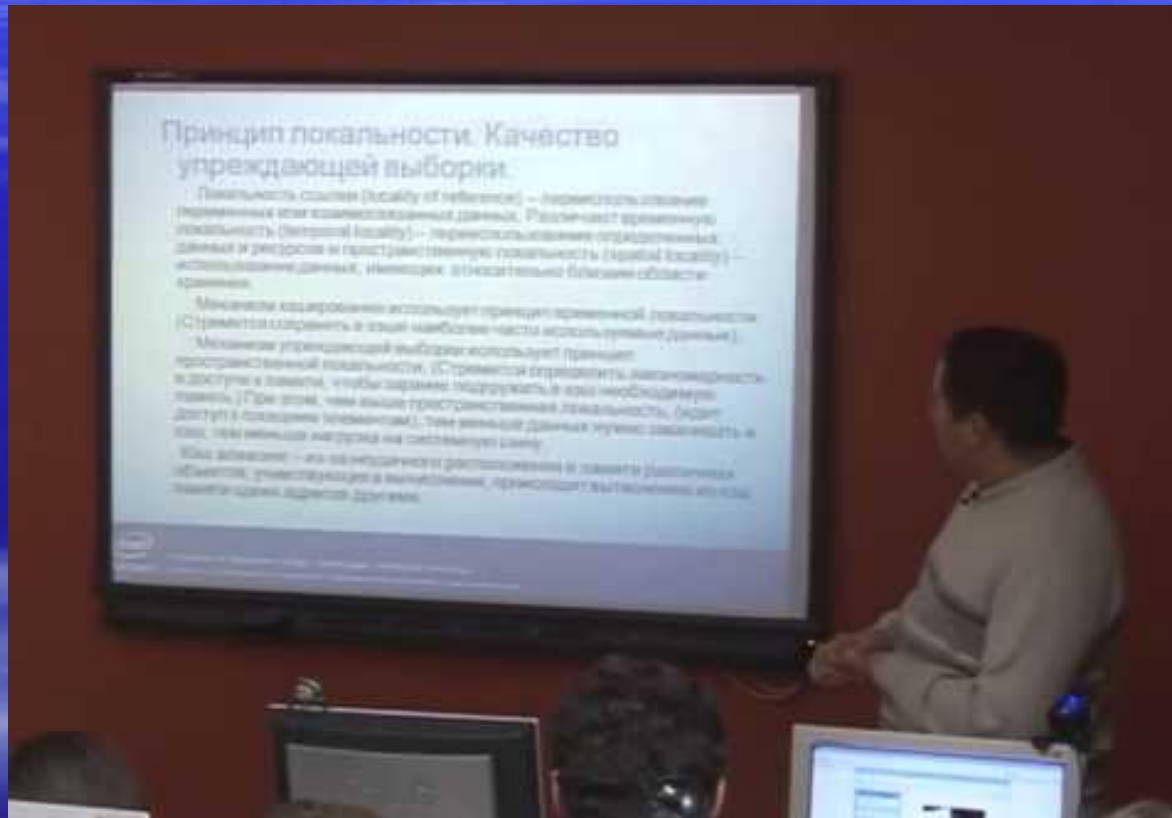
- 1. Тип микропроцессора.
- В зависимости от типа используемого микропроцессора и определенных им архитектурных особенностей компьютера различают пять классов ПК:
 - 1. Компьютеры класса XT;
 - 2. Компьютеры класса AT;
 - 3. Компьютеры класса 386;
 - 4. Компьютеры класса 486;
 - 5. Компьютеры класса Pentium.
- 2. Тактовая частота микропроцессора.
- Тактовая частота микропроцессора - количество импульсов, создаваемых генератором за 1 секунду.
- Влияет на скорость работы микропроцессора. Чем выше тактовая частота, тем выше его быстродействие.
- 3. Быстродействие микропроцессора.
- Быстродействие микропроцессора - это число элементарных операций, выполняемых микропроцессором в единицу времени (операции/секунда).

- 4. Разрядность процессора.
- Разрядность процессора - максимальное количество разрядов двоичного кода, которые могут обрабатываться или передаваться одновременно.
- 5. Архитектура микропроцессора.
- 1. Микропроцессоры с CISC архитектурой.
- CISC - Complex Instruction Set Computer - Компьютер со сложной системой команд. Все микропроцессоры фирмы INTEL относятся к категории CISC.
- 2. Микропроцессоры с RISC архитектурой.
- RISC - Reduced Instruction Set Computer - Компьютер с сокращенной системой команд.
- 3. Микропроцессоры с MISC архитектурой. MISC - Minimum Instruction Set Computer - Компьютер с минимальной системой команд.
- 6. Тип корпуса микропроцессора.
- Микросхемы современных микропроцессоров могут иметь пластмассовые или керамические корпуса.
- PQFP - Plastic Quad FlatPack Package
- - микропроцессоры в корпусах этого типа впаиваются в системную плату, в результате чего замена микропроцессора становится невозможна.
- ZIF - Zero Insertion Force - с нулевым усилием сочленения
- - такой тип корпуса имеет специальный зажим, с помощью которого они легко изымаются из системной платы с небольшим усилием.
- PGA - Pin Grid Array
- - корпус керамический и имеет позолоченные выводы, что и позволяет очень легко устанавливать его в специальное гнездо.

Наконец о микропроцессорах

- Познакомившись с конструкциями процессоров, мы снова приходим к выводу, что процессор есть не что иное, как универсальный  элемент автоматики, который находит применение каждый раз, когда необходима реализовать алгоритм.

- Процессор со сложным набором инструкций, англ. CISC — Complex Instruction Set Computer. Эту архитектуру характеризует большое количество сложных инструкций, и как следствие сложное устройство управления. В ранних вариантах CISC-процессоров и процессоров для встроенных приложений характерны большие времена исполнения инструкций (от нескольких тактов до сотни), определяемые микрокодом устройства управления. Для высокопроизводительных суперскалярных процессоров свойственны глубокий анализ программы, внеочередное исполнение операций.



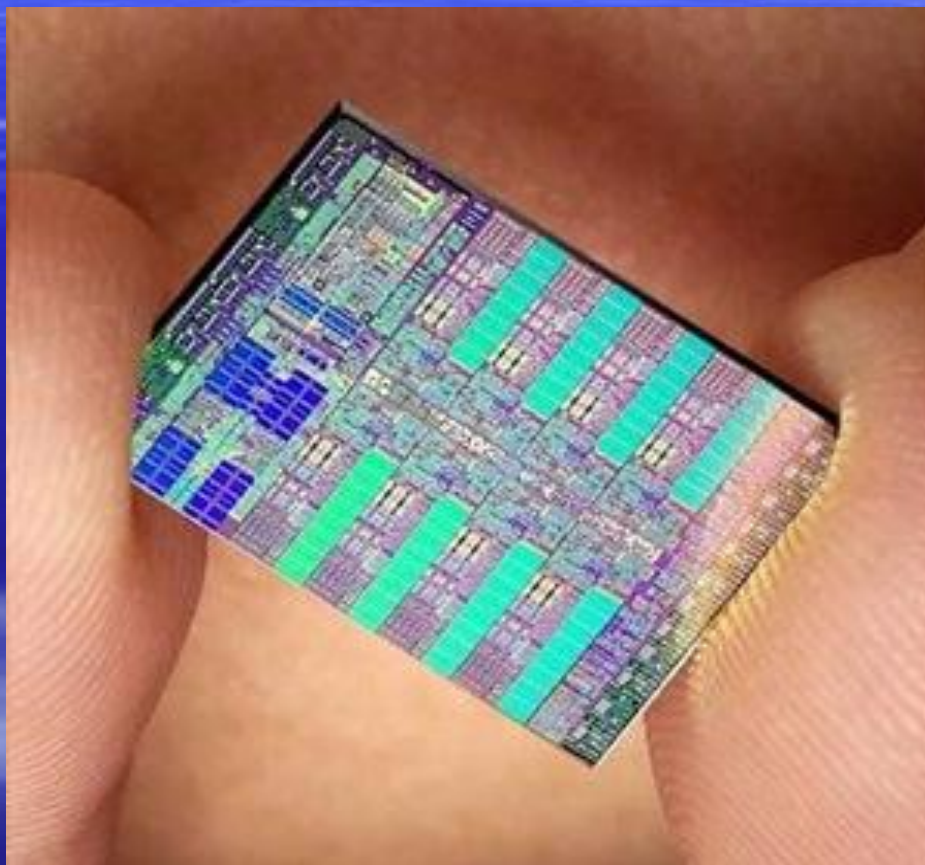
Процессор с упрощенным набором

- - Процессор с упрощённым набором инструкций, англ. RISC — Reduced Instruction Set Computer. В этой архитектуре значительно более простое устройство управления. Большинство инструкций RISC-процессора содержат одинаковое малое число операций (1, иногда 2-3), а сами командные слова в подавляющем числе случаев имеют одинаковую ширину (Power PC, ARM), хотя бывают исключения (Cold fire). У суперскалярных процессоров — простейшая группировка инструкций без изменения порядка исполнения.

Процессор с явным параллелизмом

- - Процессор с явным параллелизмом, англ. EPIC — Explicitly Parallel Instruction Computer (-ing, термин ® Intel, HP). Отличается от прочих прежде всего тем, что последовательность и параллельность исполнения операций и их распределение по функциональным устройствам явно определены программой. Такие процессоры могут обладать большим количеством функциональных устройств без особого усложнения устройства управления и потерь эффективности. Обычно такие процессоры используют широкое командное слово, состоящее из нескольких слогов, определяющих поведение каждого функционального устройства в течение такта.

- Процессор с изменяемым набором инструкций, англ. WISC — Writable Instruction Set Computer. Архитектура, позволяющая перепрограммировать себя, изменяя набор инструкций, подстраивая его под решаемую задачу.



Транспорт

- - Транспорт-управляемый процессор, англ. TTA — Transort Triggered Architecture. Архитектура изначально ответвилась от EPIC, но принципиально отличающаяся от остальных тем, что инструкции такого процессора кодируют функциональные операции, а так называемые транспорты — пересылки данных между функциональными устройствами и памятью в произвольном порядке.

Типы процессоров

- По организации регистрового файла ФУ можно выделить следующие типы процессоров.
- - Регистровая архитектура — характеризуется свободным доступом к регистрам для выборки всех аргументов и записи результата. Элементарны арифметико-логические операции в таких процессорах кодируются в двух-, или трёхоперандные инструкции (регистр+регистр→регистр, иногда регистр результата совпадает с источником одного из аргументов).
- - Аккумуляторная архитектура — из регистров выделяется один из несколько регистров-аккумуляторов. Регистр-аккумулятор является источником одного из аргументов и приёмником результата вычислений. Операции кодируются как правило в однооперандные инструкции (аккумулятор+операнд→аккумулятор). Такая архитектура характерная для многих CISC-процессоров (напр. Z80).
- - Стековая архитектура — определяется организацией регистрового файла в виде стека, и косвенной адресацией регистров через указатель стека, который определяет положение вершины стека, операции производятся над значениями на вершине стека и результат кладётся также на вершину. Арифметические операции кодируются в нуль-операндные инструкции. Стековая архитектура является неотъемлемой частью MISC-процессоров.

Подготовка

- 1. На этапе подготовки ВУ к очередному сеансу обмена процессор в режиме программно-управляемого обмена опрашивает состояние ВУ (проверяет его готовность к обмену) и посылает в ВУ команды, обеспечивающие подготовку ВУ к обмену. Такая подготовка может сводиться, например, к перемещению головок на требуемую дорожку в накопителе на жестком диске. Затем выполняется загрузка регистров контроллера ПДП. На этом подготовка к обмену в режиме ПДП завершается и процессор переключается на выполнение другой программы.

Подготовка №2

- 2. Обмен данными в режиме ПДП начинается после завершения подготовительных операций в ВУ по инициативе либо ВУ, как это было рассмотрено выше, либо процессора. В этом случае контроллер ПДП необходимо дополнить регистром состояния и управления, содержимое которого будет определять режим работы контроллера ПДП. Один из разрядов этого регистра будет инициировать обмен данными с ВУ. Загрузка информации в регистр состояния и управления контроллера ПДП производится программным путем.

Подготовка №3

- Наиболее распространенным является обмен в режиме прямого доступа к памяти с блокировкой процессора. Он отличается от ПДП с "захватом цикла" тем, что управление системным интерфейсом передается контроллеру ПДП не на время обмена одним байтом, а на время обмена блоком данных. Такой режим ПДП используется в тех случаях, когда время обмена одним байтом с ВУ сопоставимо с циклом системной шины.
- В микроЭВМ можно использовать несколько ВУ, работающих в режиме ПДП. Предоставление таким ВУ шин системного интерфейса для обмена данными производится на приоритетной основе. Приоритеты ВУ реализуются так же, как и при обмене данными в режиме прерывания, но вместо управляющих сигналов "Требование прерывания" и "Предоставление прерывания" (рис. 18 Организация прерываний в микроЭВМ) используются сигналы "Требование прямого доступа" и "Предоставление прямого доступа", соответственно