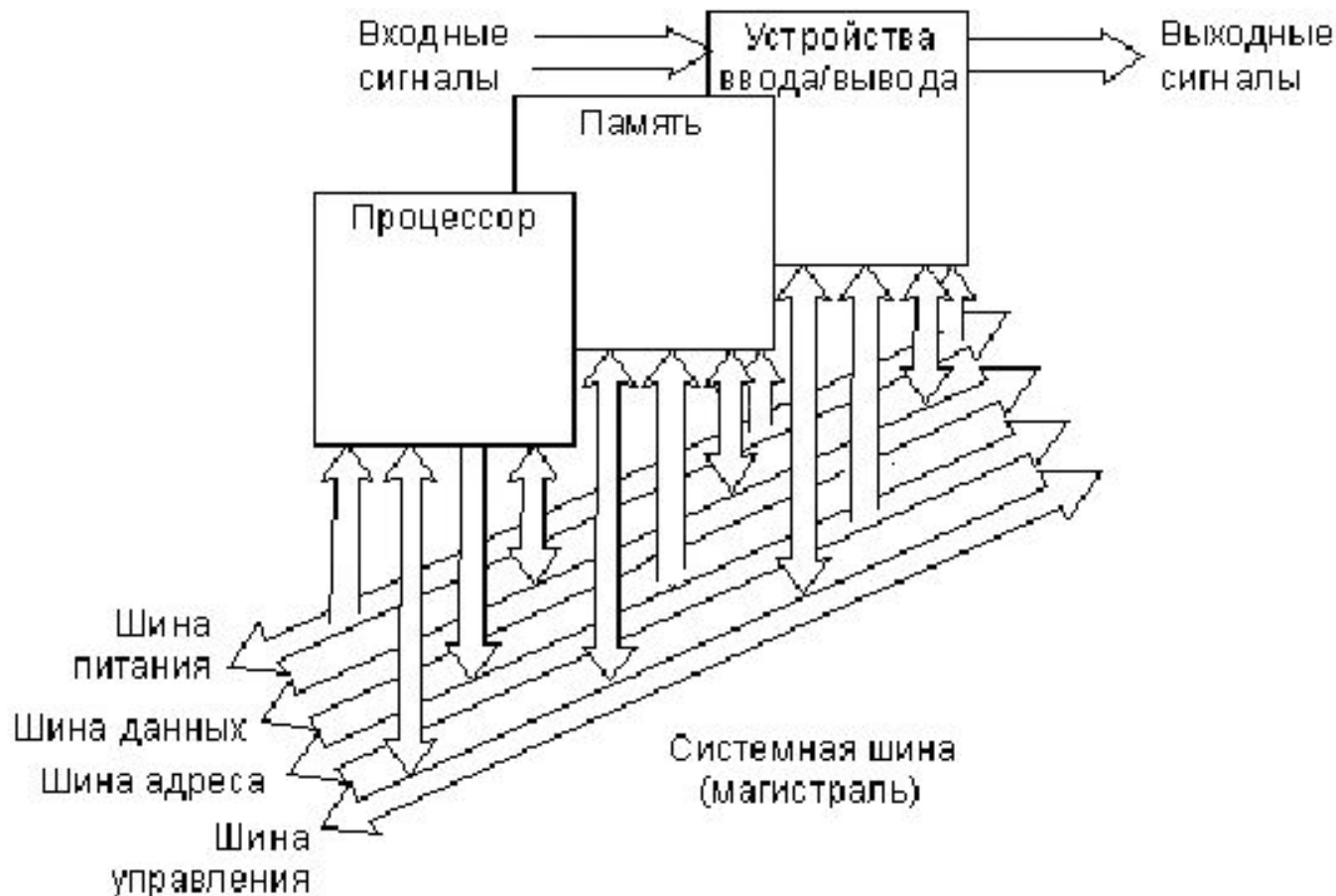


Организация ввода вывода

Типовая структура микропроцессорной системы



Все устройства микропроцессорной системы объединяются **общей системной шиной** (она же называется еще **системной магистралью** или **каналом**).

Шина адреса – служит для определения адреса (номера устройства) с которым микропроцессор обменивается в данный момент времени. **ША всегда однонаправлена от микропроцессора к устройству.** Источником адреса практически всегда является микропроцессор. Разрядность ША определяет количество возможных устройств подключённых к микропроцессору.

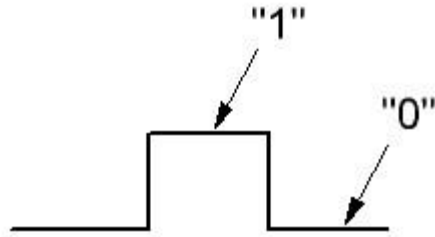
Шина данных – используется для передачи информационных кодов между всеми устройствами микропроцессорной системы. **ШД всегда двунаправлена.** Разрядность ШД определяет производительность микропроцессора. Чем больше разрядов в ШД тем больший объём информации может быть обработан за один такт синхронизации.

Шина управления – состоит из отдельных управляющих сигналов, каждый из которых во время обмена информацией выполняет свою функцию. Сигналы на ШУ определяют тип текущего цикла обмена и фиксируют моменты времени, соответствующие разным частям или стадиям цикла, а так же обеспечивают согласование работы процессора с работой памяти и устройств ввода/вывода, обслуживают запросы и предоставление прерываний, запросы и предоставление прямого доступа к памяти. Линии ШУ могут быть как одно так и двунаправленными.

Шина питания – служит для подвода питающих напряжений к отдельным элементам системы. Состоит из линий питания и общего провода. Может объединять несколько источников питания.

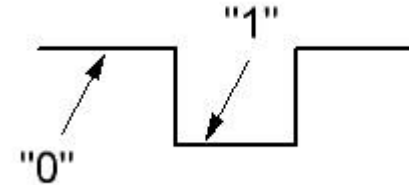
Физическое представление сигналов

1. Положительная логика



Сигналы на ША и ШД передаются в положительной логике

2. Отрицательная логика



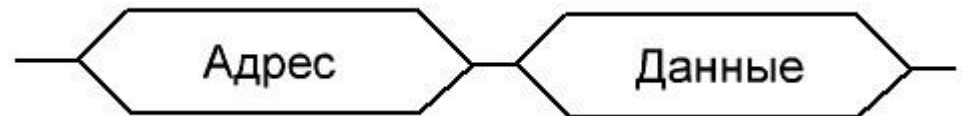
Сигналы на ШУ передаются в отрицательной логике

Немультиплексированная шина



Средний уровень обозначает, что состояние сигналов в данные временные интервалы не важны

Мультиплексированная шина



Недостаток: существенное замедление скорости обмена

Достоинство: сокращение количества выводов на корпусе микропроцессора

Иногда применяют **частичное мультиплексирование**

Самые главные сигналы на ШУ это **стробы обмена**.

Строб обмена формируется микропроцессором и определяет момент времени когда именно разрешена пересылка данных по ШД.

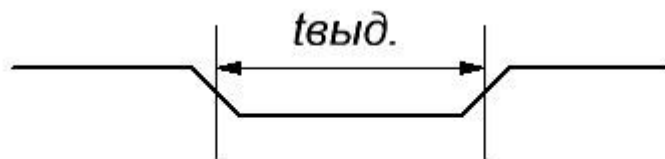
Типы стробов обмена:

1. **Строб записи** (вывода) – определяет момент времени, когда устройство исполнитель может принимать данные, выставленные микропроцессором на ШД
2. **Строб чтения** (ввода) – определяет моменты времени, когда устройство исполнитель должно выдать на ШД код данных, который будет прочитан микропроцессором.

Большое значение имеет процесс окончания обмена в пределах цикла обмена, момент **завершения строба**.

Типы обменов:

1. **Синхронный обмен.** Микропроцессор заканчивает обмен данными самостоятельно, через раз и навсегда установленный временной интервал выдержки $t_{\text{выд}}$, т.е. без учёта интересов устройства исполнителя.

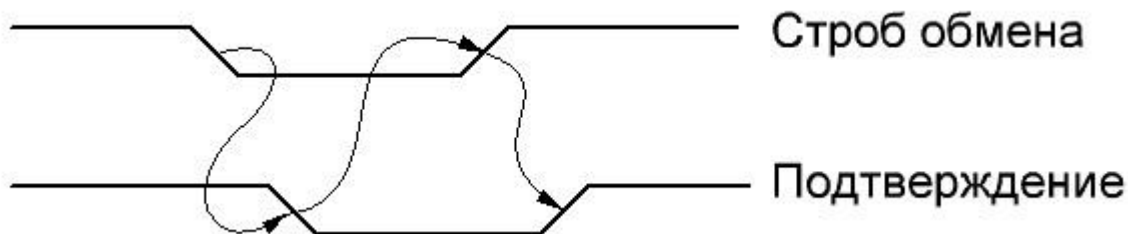


Строб обмена

Достоинства: Простой протокол обмена, малое количество управляющих сигналов.

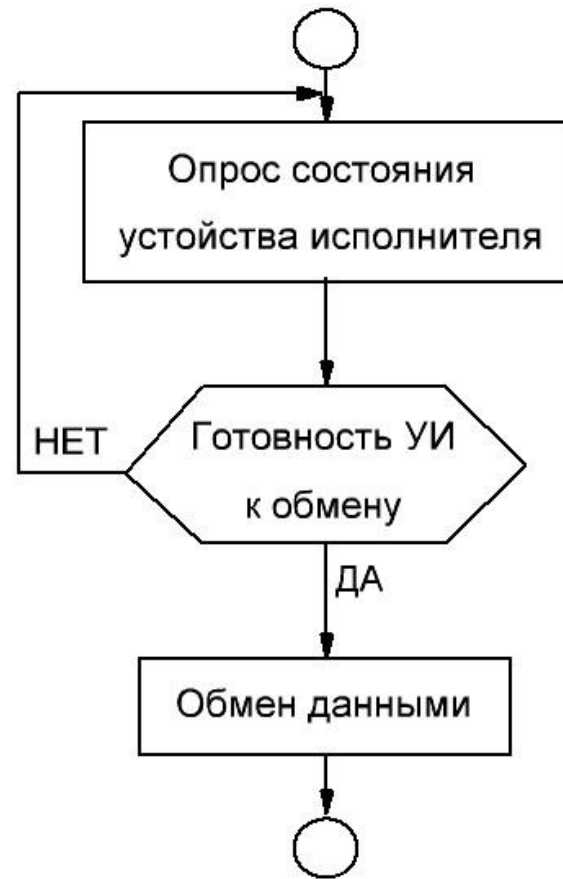
Недостаток: Высокие требования к быстродействию исполнительного устройства, его постоянная готовность к началу обмена. Нет гарантии, что устройство исполнитель успел выполнить требуемую операцию.

2. Асинхронный обмен. Микропроцессор начинает и заканчивает обмен только тогда, когда устройство исполнитель подтвердит свою готовность к обмену и выполнению операции обмена специальными сигналами (режим *handshake* – рукопожатие)



Достоинства: Надёжность пересылки данных. Возможность работы с разными по быстродействию устройствами исполнителями.

Недостаток: Необходимость формирования дополнительных сигналов, т.е. дополнительные аппаратные затраты.



Алгоритм асинхронного обмена между устройством исполнителя и ШД

Назначение параллельного порта

Параллельные порты предназначены для обмена информацией микропроцессора с внешними устройствами, при этом в качестве внешнего устройства может использоваться другой микропроцессор или компьютер.

Параллельные порты позволяют согласовывать низкую скорость работы внешнего устройства и высокую скорость работы системной шины микропроцессора.

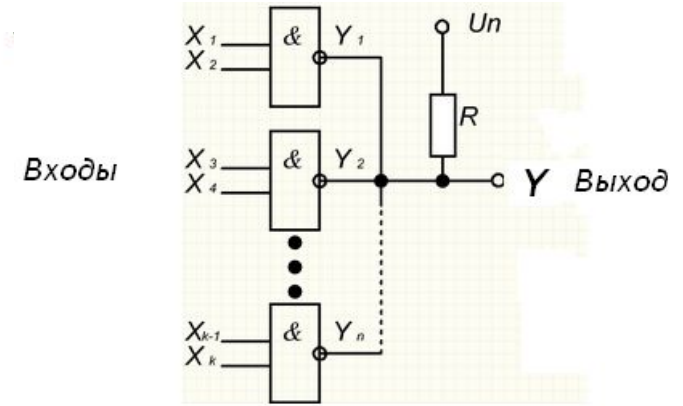
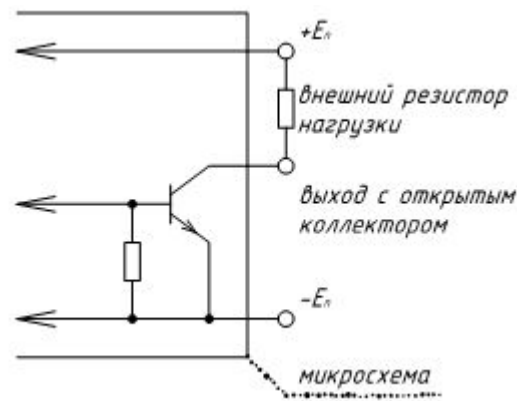
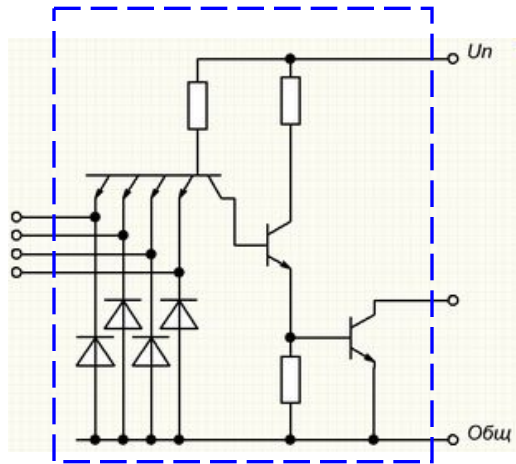
С точки зрения внешнего устройства порт представляет собой обычный источник или приемник информации со стандартными цифровыми логическими уровнями (обычно ТТЛ), а с точки зрения микропроцессора – это ячейка памяти, в которую можно записывать данные или в которой сама собой появляется информация.

В качестве внешнего устройства может служить любой объект управления или источник информации:

- различные кнопки и индикаторы,
- датчики,
- различные микросхемы:
 - Усилители-формирователи,
 - синтезаторы частот,
 - дополнительная память,
- исполнительные механизмы,
- двигатели, реле и т.д.

В зависимости от направления передачи данных параллельные порты называются портами ввода, **вывода** или портами ввода вывода.

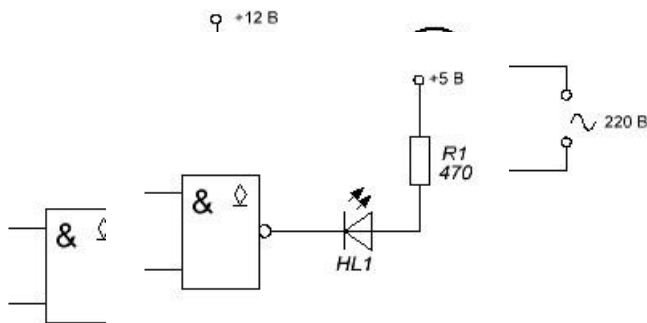
Выходной каскад с открытым коллектором



Элементы допускают параллельное подключения нескольких выходов к общей нагрузке. Такое объединение называют монтажной или проводной логикой.

Элементы с ОК используются для:

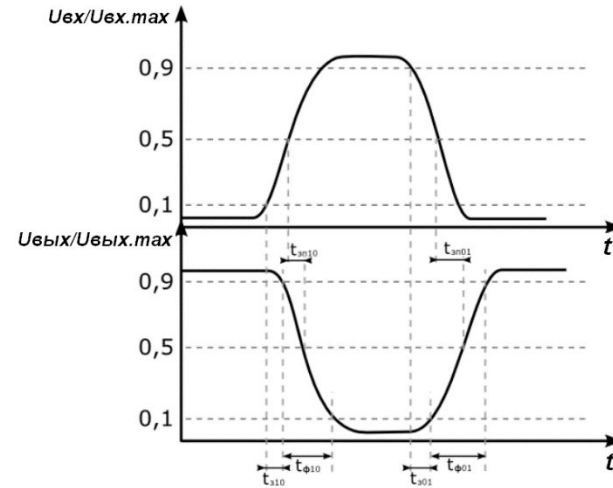
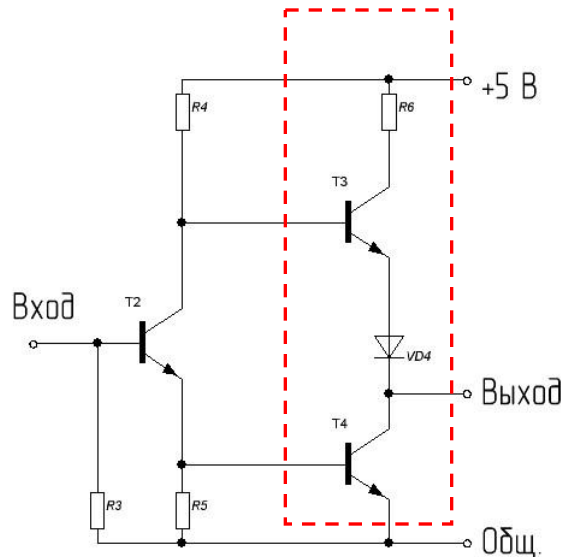
- Расширения логических возможностей базового набора элементов.
- Для согласования логических уровней, например с КМОП ($U_n = +15В$).
- Управления внешними устройствами (индикаторы, реле, интерфейсы).



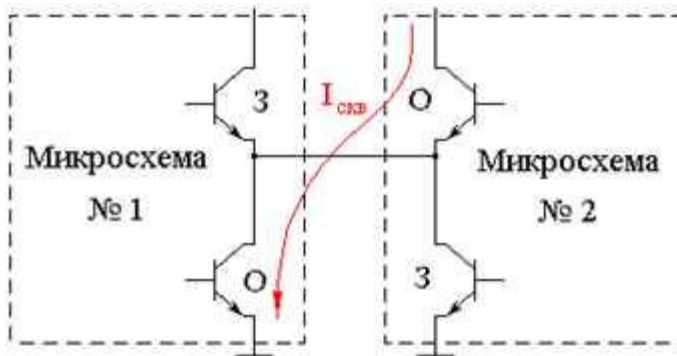
$$R_{огр} = \frac{U_R}{I_D} = \frac{U_{П} - U_D}{I_D} = \frac{5В - 1,1В}{10mA} = 0,489 \cdot 10^3 \text{ Ом}$$

Выходные каскады логических элементов

двухтактный (сложный) выходной каскад



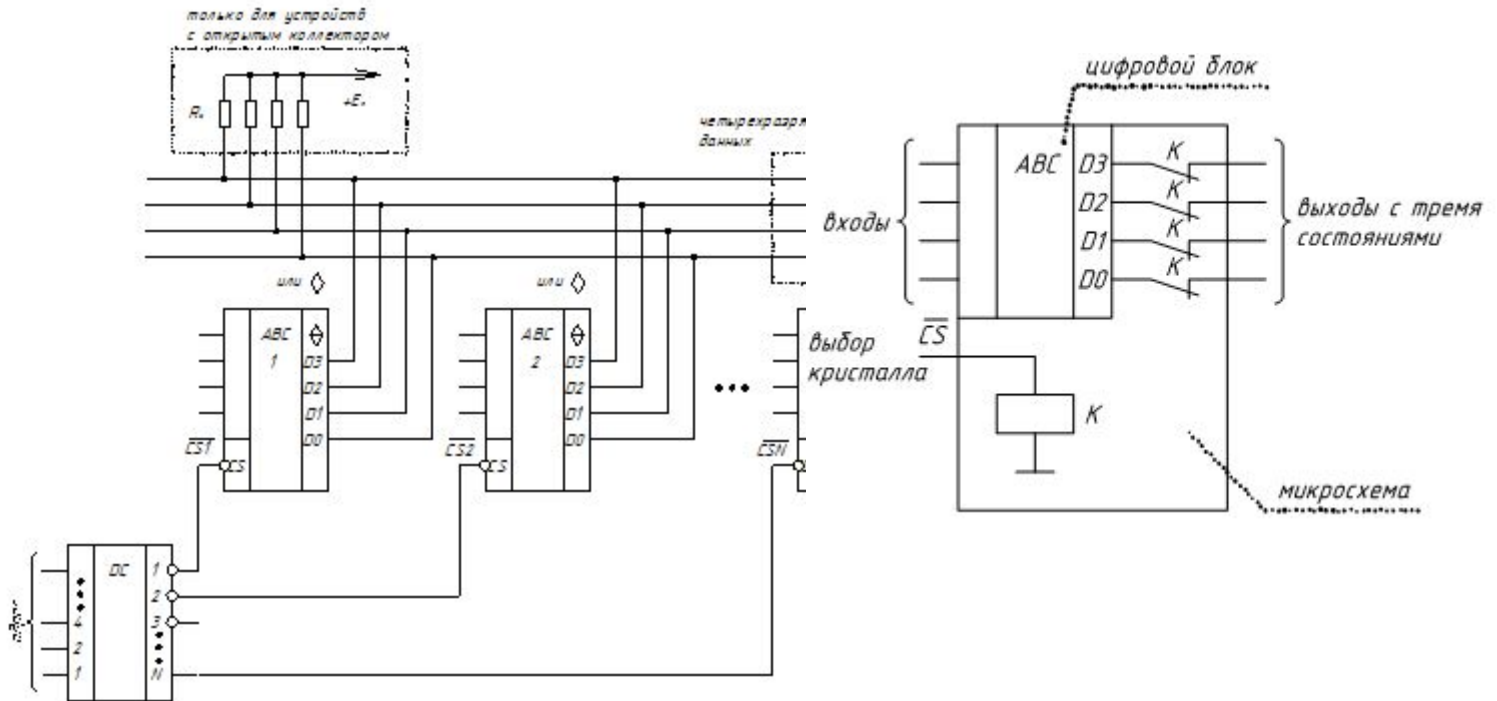
Сложный инвертор благодаря малым выходным сопротивлениям в обоих выходных состояниях обладает хорошими динамическими качествами в высокой нагрузочной способности



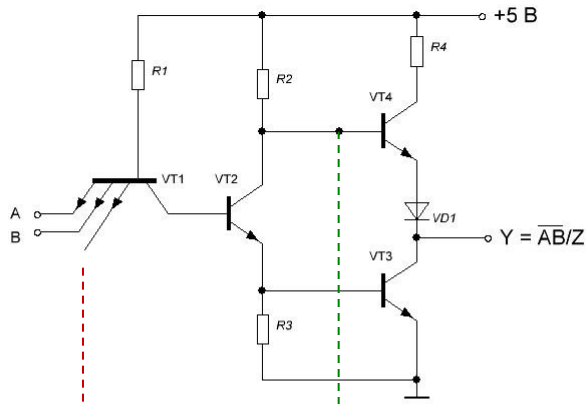
Опасное объединение выходных каскадов логических элементов ТТЛ

Выходной каскад с третьим состоянием (Z-состоянием)

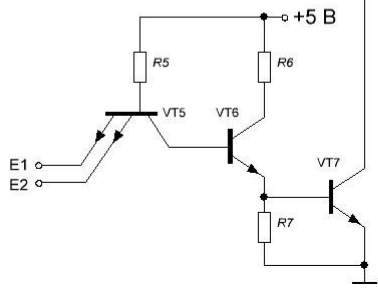
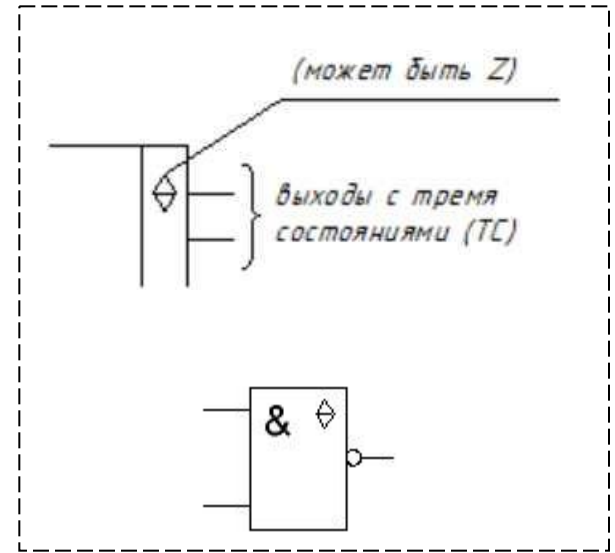
Z-состояние необходимо когда выходы нескольких логических элементов подключены к одной точке (информационной шине) и эти логические элементы работают поочередно.



Чтобы получить состояние Z достаточно закрыть оба выходных транзистора логического элемента.



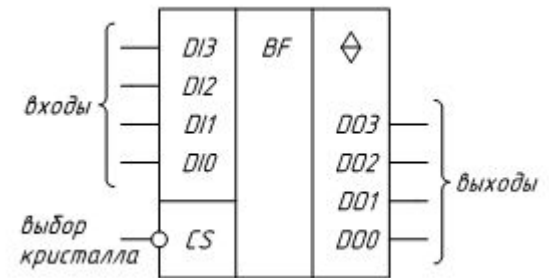
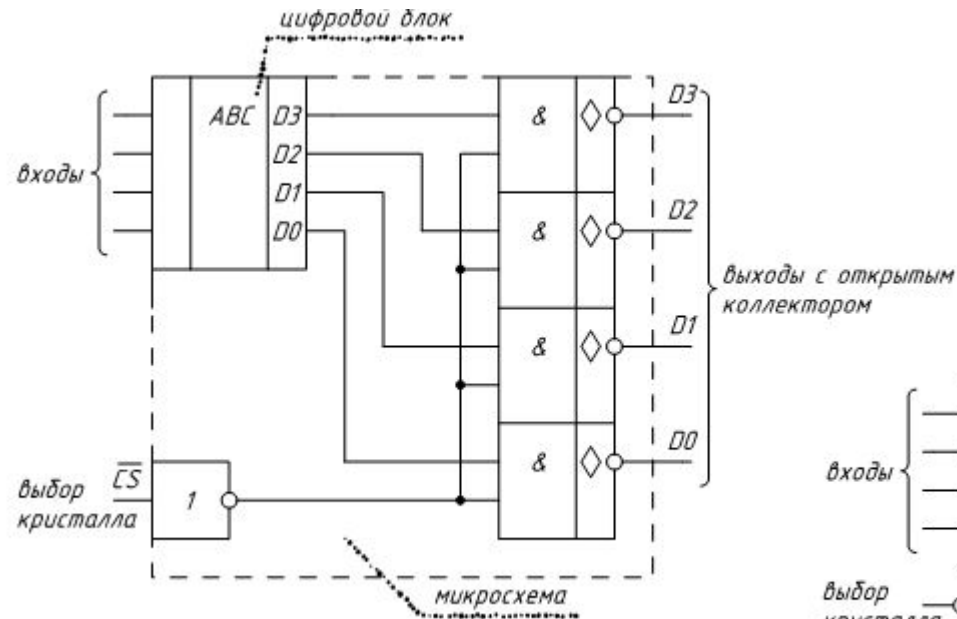
E1	E2	A	B	Y
0	0	0	0	1
0	0	0	1	1
0	0	1	0	1
0	0	1	1	0
0	1	X	X	Z
1	0	X	X	Z
1	1	X	X	Z



Входы E1 и E2 могут выполнять две функции

Разрешение выхода (EO – сокращение ENABLE OUTPUT)

Разрешение входа (EI – сокращение ENABLE INPUT)



Принципы построения параллельного порта

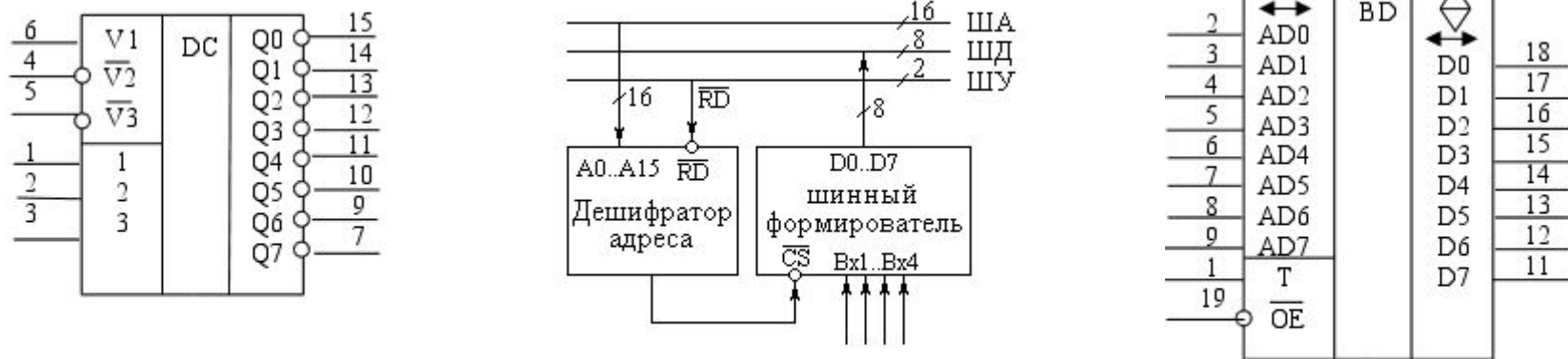


Рис. 1. Структурная схема порта ввода

В качестве порта ввода может быть использована схема буферного элемента с *открытым коллектором* или с *третьим (Z) состоянием выхода*.

В настоящее время обычно используются схемы с третьим состоянием.

Параллельное соединение таких схем называется шинным формирователем.

Из порта ввода возможно только чтение информации.

Выход шинного формирователя (D0...D7) подключается к внутренней шине данных (ШД). Значение сигнала с внешнего вывода порта считывается по сигналу "RD" - read.

Для отображения этого шинного формирователя только в одну ячейку памяти адресного пространства микропроцессорного устройства в составе порта ввода-вывода всегда присутствует *дешифратор адреса*.

Порта вывода

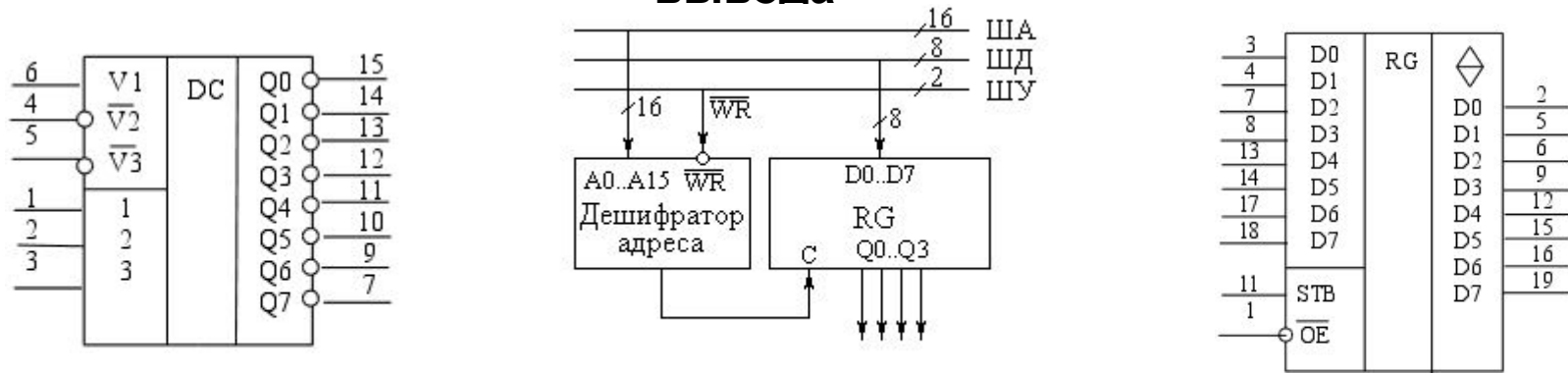


Рис. 2. Структурная схема порта
вывода.

В качестве порта вывода может быть использован *параллельный регистр*.
В порт вывода возможна только запись.

Данные с внутренней шины микроконтроллера записываются в регистр RG по сигналу "WR" – write. Выходы "Q" – quit регистра могут быть использованы как источники логических уровней для управления внешними устройствами.

Для отображения этого регистра только в одну ячейку памяти адресного пространства микропроцессорного устройства в составе порта ввода-вывода всегда присутствует *дешифратор адреса*. Этот регистр называется регистром данных порта вывода.

Порт ввода-вывода

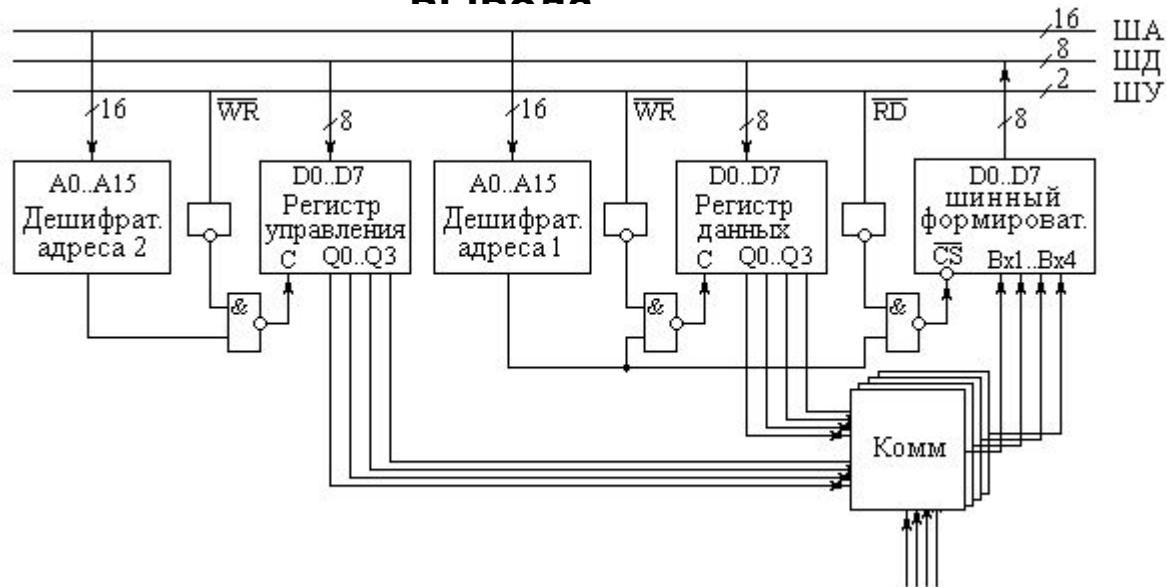


Рис. 3. Структурная схема параллельного порта ввода-вывода.

Порты ввода-вывода могут выпускаться в качестве универсальных микросхем. В одной универсальной микросхеме размещаются и порт ввода и порт вывода информации, а для подключения этих портов к внешним ножкам микросхемы используется *коммутатор*.

Для управления этим коммутатором используется еще один (внутренний) параллельный порт вывода, регистр данных которого называется регистром управления параллельного порта ввода-вывода, а сам порт называется портом ввода-вывода.

Адрес для регистра управления обычно назначается рядом с *адресом регистра данных* порта ввода-вывода.

Порты ввода-вывода MC AVR

1. **Каждый порт** микроконтроллеров состоит из определенного числа выводов, через которые микроконтроллер **может осуществлять прием и передачу цифровых сигналов**.
2. **Направления передачи** данных через любой контакт ввода/вывода **может быть задано/изменено программно в любой момент времени**.
3. **Выходные буферы** всех портов, имеют симметричные нагрузочные характеристики, что **обеспечивает высокую нагрузочную способность при любом уровне сигнала**. Нагрузочной способности **достаточно для** непосредственного **управления** светодиодными индикаторами.
4. **Нормализатор входных сигналов**. Входные буферы всех выводов построены по схеме триггера Шмитта.
5. **Для всех входов** имеется **возможность подключения внутреннего подтягивающего резистора между входом и шиной питания Vcc**.
6. **Реализация функции «чтение-модификация-запись»** (отличительная особенность портов микроконтроллеров AVR). Благодаря этому **можно выполнять операции над любым выводом не влияя на другие выводы порта**. Это относится к изменению режима работы контакта ввода/вывода, к изменению состояния выходного буфера (для выходов) и к изменению состояния внутреннего подтягивающего резистора (для входов).

Особенности порта ввода-вывода (I/O) AVR

Порты ввода/вывода AVR имеют:

- от 3 до 53 независимых линий "вход/выход".
- Каждая линия порта может быть запрограммирована на вход или на выход.
- **Мощные выходные драйверы обеспечивают высокую токовую нагрузочную способность 20 мА на линию порта (втекающий ток)** при максимальном значении **40 мА**, что позволяет, например, непосредственно подключать к микроконтроллеру светодиоды и биполярные транзисторы. **Общая токовая нагрузка на все линии одного порта не должна превышать 80 мА** (все значения приведены для напряжения питания 5 В).
- **Архитектурная особенность** построения портов ввода/вывода у AVR заключается в том, что **для каждого физического вывода (пина) существует 3 бита контроля/управления**, а не 2, как у распространенных 8-разрядных микроконтроллеров. Это повышает скорость работы микроконтроллера при работе с внешними устройствами, особенно в условиях внешних электрических помех.

Регистры портов ввода/вывода

Обращение к портам производится через регистры ввода/вывода.

Под каждый порт в адресном пространстве ввода/вывода зарезервировано по 3 адреса, по которым размещены следующие регистры:

- **регистр данных** порта **PORTx***
- **регистр направления** данных **DDRx** и
- **регистр выводов** (ножек) порта **PINx**.

* Букве «x» обозначает имя порта – A, B, C, D и т.д. в зависимости от типа контроллера, например, PORTA, DDRB, PINC.

Все регистры 8-и разрядные.

Регистры **PORTx** и **DDRx** **доступны и для чтения, и для записи**.

С помощью регистров **PINx** осуществляется доступ к физическим значениям сигналов на выводах порта, они **доступны только для чтения**.

DDRx – регистр направления порта. Порт в конкретный момент времени может быть либо входом либо выходом (но для состояния битов **PIN** это значения не имеет. Читать из регистра **PIN** реальное значение можно всегда).

$DDRx_y = 0$ – вывод работает как ВХОД, например $DDRA.0 = 0$.

$DDRx_y = 1$ – вывод работает на ВЫХОД, например $DDRC.4 = 1$.

Можно сразу указать направление работы для всех выводов

`DDRB = 0b00110101;`

PORTx - режим управления состоянием вывода. Когда вывод порта настраивается на вход, то от **PORT** зависит тип входа (**Hi-Z** (третье состояние) или **PullUp** (подтягивание к источнику питания)).

Когда ножка настроена на выход, то значение соответствующего бита в регистре **PORTx** определяет состояние вывода.

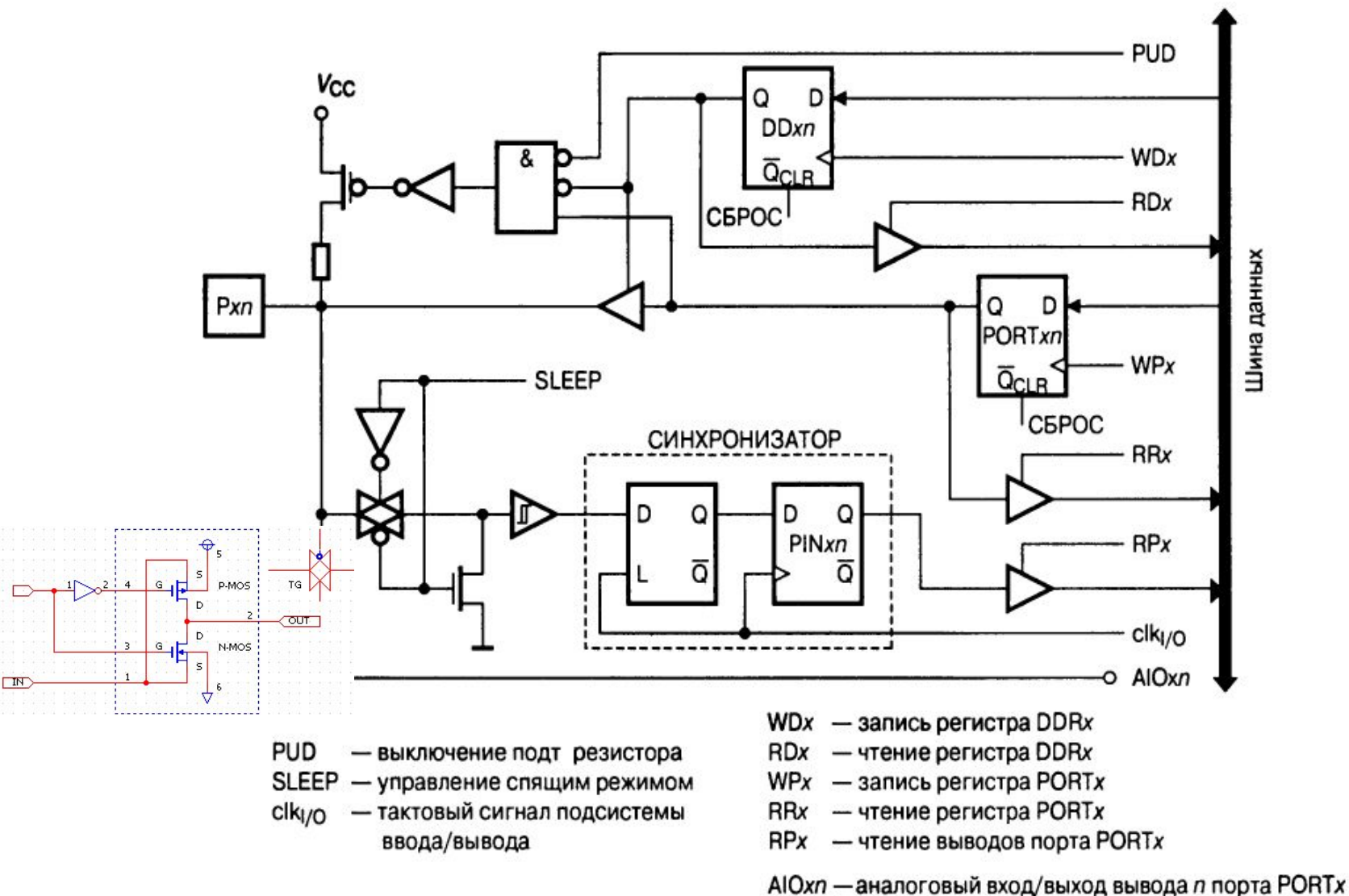
если $PORTx_y = 1$ то на выводе лог1,

если $PORTx_y = 0$ то на выводе лог0.

`PORTA = 0x25;`

Когда ножка настроена на вход, т.е. $DDRx_y = 0$, то

- если $PORTx_y = 0$, то вывод в режиме **Hi-Z**.
- если $PORTx_y = 1$, то вывод в режиме **PullUp**, т.е. подтянут к источнику питания через сопротивление 100 кОм.



Примечание. Сигналы WP_x WD_x RP_x RD_x являются общими для всех выводов одного порта
 сигналы clk_{I/O} SLEEP и PUD являются общими для всех портов микроконтроллера

Рис. 4. Структурная схема параллельного порта ввода-вывода MC AVR.

бит PUD (PullUp Disable) в регистре SFIOR он запрещает включение подтяжки сразу для всех портов.

	7	6	5	4	3	2	1	0	
	X	X	X	X	X	PUD	X	X	ATmega8515x/8535x ATmega8x/16x/32x ATmega64x/128x ATmega162x
Чтение (R)/Запись (W)	X	X	X	X	X	R/W	X	X	
Начальное значение	0	0	0	0	0	0	0	0	
а)									
	7	6	5	4	3	2	1	0	
	—	—	—	PUD	—	—	IVSEL	IVCE	ATmega48x/88x/168x
Чтение (R)/Запись (W)	R	R	R	R/W	R	R	R/W	R/W	
Начальное значение	0	0	0	0	0	0	0	0	
	7	6	5	4	3	2	1	0	
	JTD	—	—	PUD	—	—	IVSEL	IVCE	ATmega164x/324x/644x ATmega165x ATmega325x/3250x ATmega645x/6450x ATmega640x ATmega1280x/1281x ATmega2560x/2561x
Чтение (R)/Запись (W)	R/W	R	R	R/W	R	R	R/W	R/W	
Начальное значение	0	0	0	0	0	0	0	0	
б)									

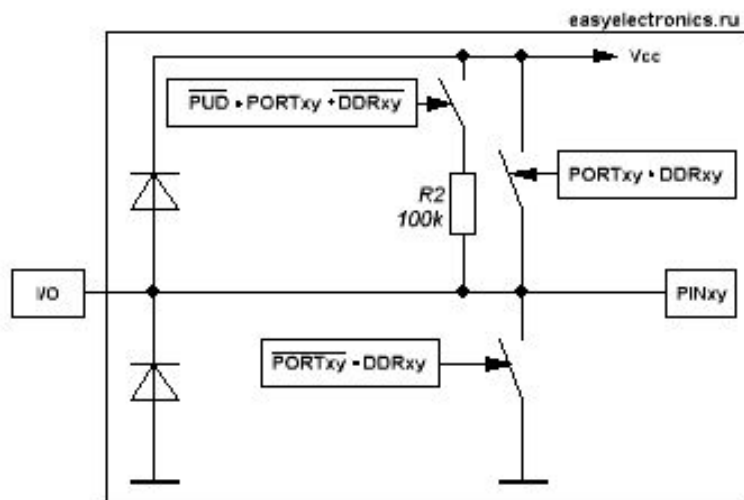
Регистры управления подтяжкой в SFIOR (а) или в MCUCR (б)

Конфигурации выводов портов

DDxn	PORTxn	PUD	Функция вывода	Резистор	Примечание
0	0	X	Вход	Отключен	Третье состояние (Hi-Z) ¹⁾
0	1	0	Вход	Подключен	При подключении нагрузки между выводом и общим проводом вывод является источником тока
0	1	1	Вход	Отключен	Третье состояние (Hi-Z)
1	0	X	Выход	Отключен	Выход установлен в 0
1	1	X	Выход	Отключен	Выход установлен в 1

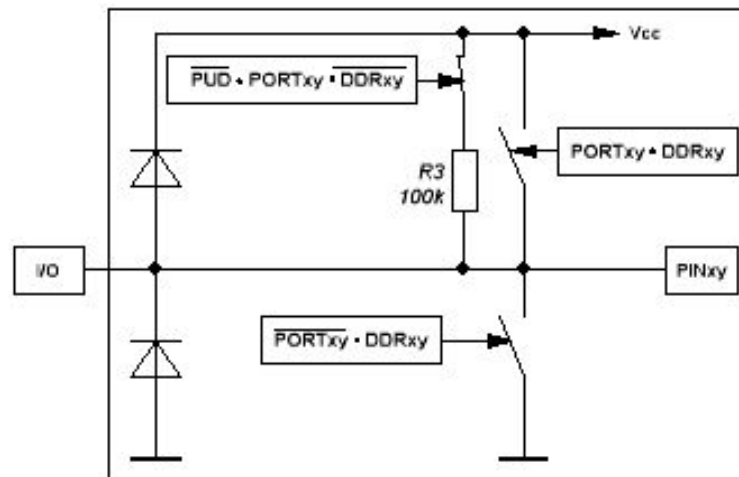
¹⁾ Состояние выводов портов при сбросе.

Вход



$PUD=0$ $DDR_{xy}=0$ $PORT_{xy}=0$

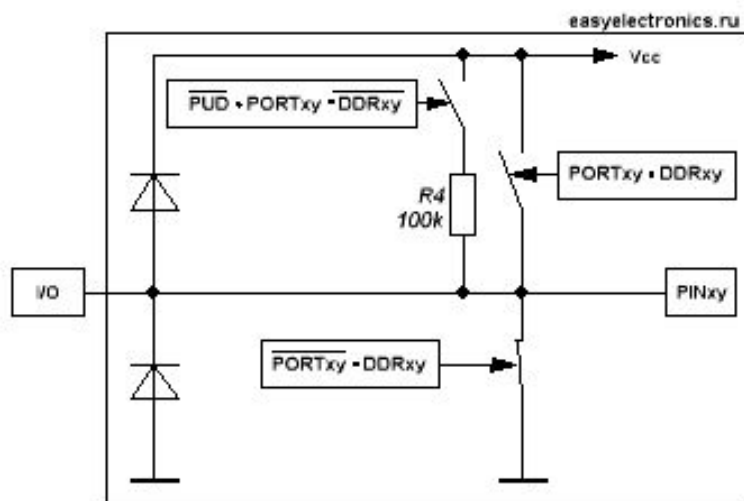
Режим: Hi-Z - высокоимпедансный вход



$PUD=0$ $DDR_{xy}=0$ $PORT_{xy}=1$

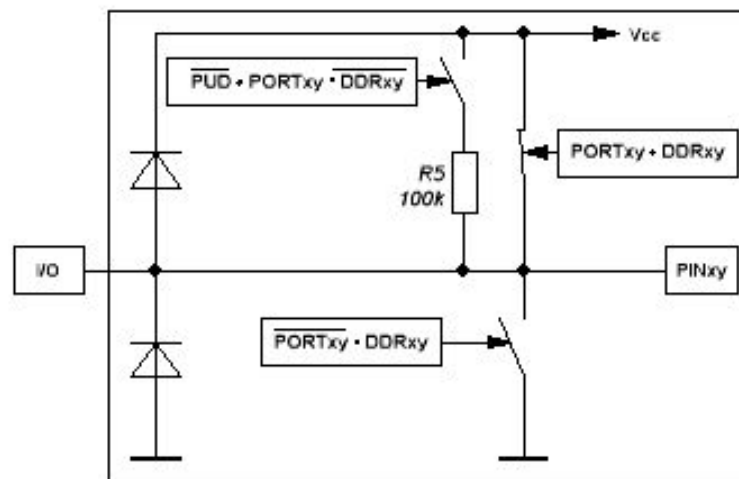
Режим: PullUp - вход с подтяжкой до лог1

Выход



$PUD=0$ $DDR_{xy}=1$ $PORT_{xy}=0$

Режим: выход -- логический ноль (почти GND)



$PUD=0$ $DDR_{xy}=1$ $PORT_{xy}=1$

Режим: выход -- логическая единица (почти Vcc)

Состояние вывода микроконтроллера (независимо от установок бита DDxn) может быть получено путем чтения бита PINxn регистра PINx.

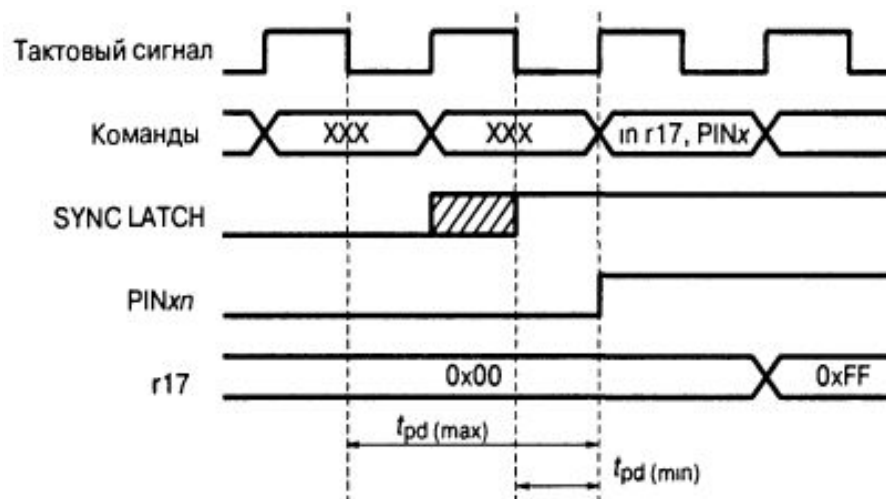


Рис. 5 Синхронизация при чтении состояния ножки (при считывании PINx)

При этом **следует помнить, что между действительным изменением сигнала на выводе и изменением бита PINxn существует задержка в 1 машинный цикл).**

Эта задержка вносится узлом синхронизации, состоящим, из бита PINxn и дополнительного триггера-защелки.

Значение сигнала на выводе микроконтроллера фиксируется триггером-защелкой при НИЗКОМ уровне тактового сигнала и переписывается затем в бит PINxn по нарастающему фронту тактового сигнала. Соответственно, **величина задержки может составлять от 0.5 до 1.5 периодов** системного тактового сигнала

Как запомнить режимы? Для этого надо понять логику работы контроллера.

- Самый безопасный для МК и схемы, ни на что не влияющий режим это **Hi-Z**. Очевидно что этот режим и должен быть *по умолчанию (default)*.
- Значения большинства портов I/O при включении питания/сбросе = **0x00**, **PORT** и **DDR** не исключение.
- Соответственно когда **DDR = 0** и **PORT = 0** это **High-Z** – самый безопасный режим, оптимальный при старте.
- **Hi-Z** это вход, значит при **DDR = 0** нога настроена на ввод данных.
- Если **DDR = 0** – вход, а **PORT = 1**, тогда режим ввода с функцией PullUp, т.е. подключен подтягивающий резистор и на входе появляется напряжение питания.
- Если **DDR = 1** – выход. Состояние выхода соответствует регистру **PORT**:
 - PORT = 1 – на ножке высокий уровень.
 - PORT = 0 – на ножке низкий уровень.
- Чтение производится из регистра **PIN**.