

*Ким Валерий Львович*  
*д.т.н., профессор ТПУ*

# **СХЕМОТЕХНИКА**

## **ВЫЧИСЛИТЕЛЬНЫХ СИСТЕМ**

Лекция 1

Логические элементы

## Логические функции. Способы задания

И, И-НЕ, ИЛИ, ИЛИ-НЕ, ИСКЛЮЧАЮЩЕЕ ИЛИ,  
ИСКЛЮЧАЮЩЕЕ ИЛИ-НЕ

### 1. ИЛИ, ИЛИ-НЕ

Таблица истинности

X2	X1	y	$\bar{y}$
0	0	0	1
0	1	1	0
1	0	1	0
1	1	1	0

Алгебраическая форма

$$Y = X1 + X2$$

$$Y = \overline{X1 + X2}$$

# Логические функции

## 2. И, И-НЕ

Таблица истинности

X2	X1	y	$\bar{y}$
0	0	0	1
0	1	0	1
1	0	0	1
1	1	1	0

Алгебраическая форма

$$Y = X1 \cdot X2$$

$$Y = \overline{X1 \cdot X2}$$

# Логические функции

## 3. ИСКЛЮЧАЮЩЕЕ ИЛИ, ИСКЛЮЧАЮЩЕЕ ИЛИ-НЕ

Таблица истинности

X <sub>2</sub>	X <sub>1</sub>	y	$\bar{y}$
0	0	0	1
0	1	1	0
1	0	1	0
1	1	0	1

Алгебраическая форма

$$Y = X_1 \cdot \bar{X}_2 + \bar{X}_1 \cdot X_2 = X_1 \oplus X_2$$

$$Y = \overline{X_1 \cdot \bar{X}_2 + \bar{X}_1 \cdot X_2} = X_1 \oplus X_2$$

## Представление логических функций

1. СДНФ-представление функции в виде суммы минтермов, для которых значение функции равно 1.

Минтерм – произведение переменных, в котором переменная, равная 1, записывается в прямом виде, иначе – в инверсном виде.

Пример: И-НЕ в виде СДНФ

$$y = \overline{x_1} \cdot \overline{x_2} + \overline{x_1} \cdot x_2 + x_1 \cdot \overline{x_2}$$

ИЛИ-НЕ в виде СДНФ

$$y = \overline{x_1} \cdot \overline{x_2}$$

## Представление логических функций

2. СКНФ-представление функции в виде произведения макстермов, для которых значение функции равно 0.

Макстерм – сумма переменных, в которой переменная, равная 0, записывается в прямом виде, иначе – в инверсном виде.

Пример: И-НЕ в виде СКНФ

$$y = \overline{x_1} + \overline{x_2}$$

ИЛИ-НЕ в виде СКНФ

$$y = (x_1 + \overline{x_2})(\overline{x_1} + x_2)(\overline{x_1} + \overline{x_2})$$

- Цифровые устройства, в том числе логические элементы (ЛЭ), работают с цифровыми сигналами, которые могут принимать только два значения: низкое (Low) и высокое (High). Например, для ЛЭ серии ТТЛ (транзисторно-транзисторная логика) для положительной логики низкое напряжение находится в диапазоне от 0 до 0,8 В (лог. 0) — уровень лог. нуля, а высокое напряжение – от 2,4 до 5 В (лог. 1) — уровень лог. единицы.
- В отличие от аналоговых, цифровые сигналы, имеющие только два разрешенных значения, защищены от действия шумов, наводок и помех. Небольшие отклонения от разрешенных значений не искажают цифровой сигнал, так как существуют зоны допустимых отклонений. Кроме того, цифровые устройства проще проектировать и отлаживать.
- Цифровой сигнал может быть потенциальным или импульсным.
- Элементами **потенциального** цифрового сигнала являются потенциалы двух уровней. Каждый уровень остаётся неизменным в течение так называемого тактового интервала; на его границе уровень потенциала изменяется, если следующая цифра двоичного числа отличается от предыдущей.

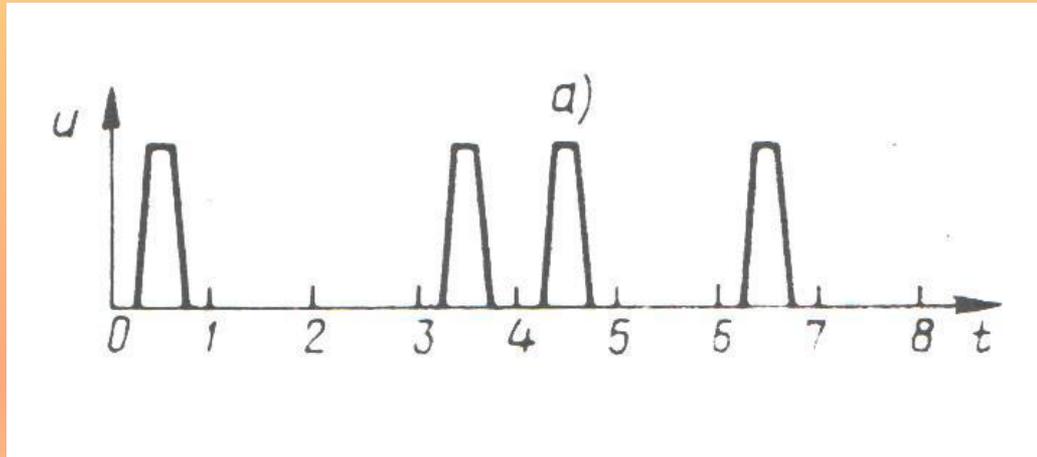
# Цифровые сигналы

- На рисунке изображён потенциальный цифровой сигнал, представляющий написанное сверху число; высоким потенциалом отображается 1, а низким — 0.



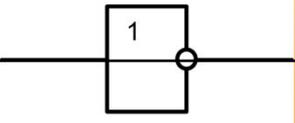
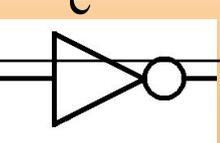
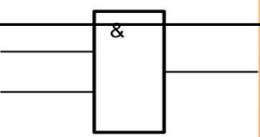
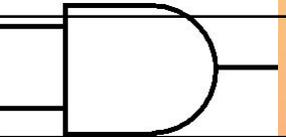
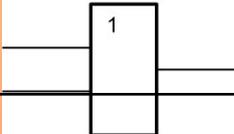
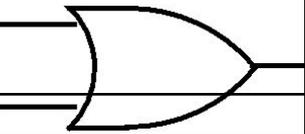
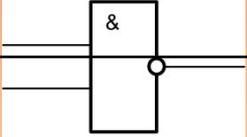
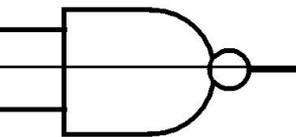
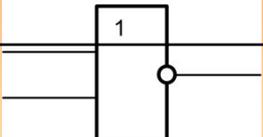
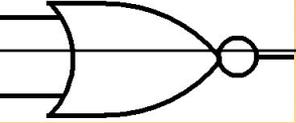
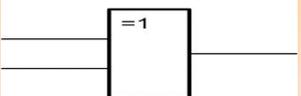
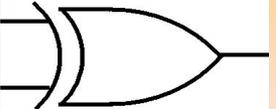
# Цифровые сигналы

- Элементами **импульсного** цифрового сигнала являются импульсы неизменной амплитуды и их отсутствие. На рисунке положительный импульс представляет 1, а отсутствие импульса представляет 0.



# условные графические обозначение (УГО) логических элементов

ЛЭ – цифровые устройства, посредством которых реализуются логические функции.

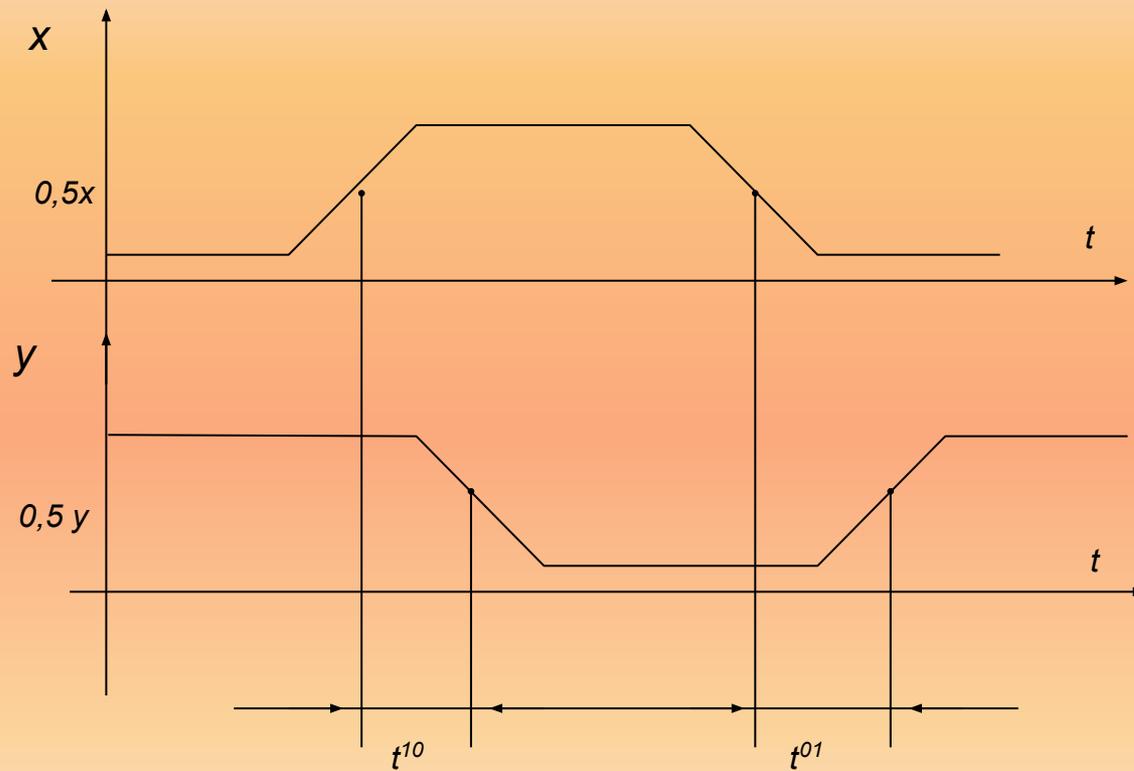
Логическая функция	Шифр функции в серии / международное обозначение	УГО	
		отечественное	международное
НЕ	ЛН / NOT		
И	ЛИ / AND		
ИЛИ	ЛЛ / OR		
И-НЕ	ЛА / NAND		
ИЛИ-НЕ	ЛЕ / NOR		
Исключающее ИЛИ	ЛП / XOR		

## Логические элементы

- **Классы логических элементов** – ДТЛ, ТТЛ, ЭСЛ, ТТЛШ, МОП, КМОП.
- **Основные параметры:**
- напряжение питания, ток потребления, уровни лог. 0 и лог. 1 , быстродействие, нагрузочная способность (коэффициенты объединения и разветвления)
- (САМОСТОЯТЕЛЬНО).
- Например, основные уровни питания
- 5В (ТТЛ/TTL; КМОП/CMOS).
- 3,3В (НВТТЛ/LVTTL; НВКМОП/LVCMOS).
- Рассмотрим важнейший параметр - быстродействие, которое определяется как **среднее время задержки**

# Логические элементы. Быстродействие

$$t_{3.ср} = 0,5(t_{01} + t_{10})$$



# Интегральные схемы (ИС)

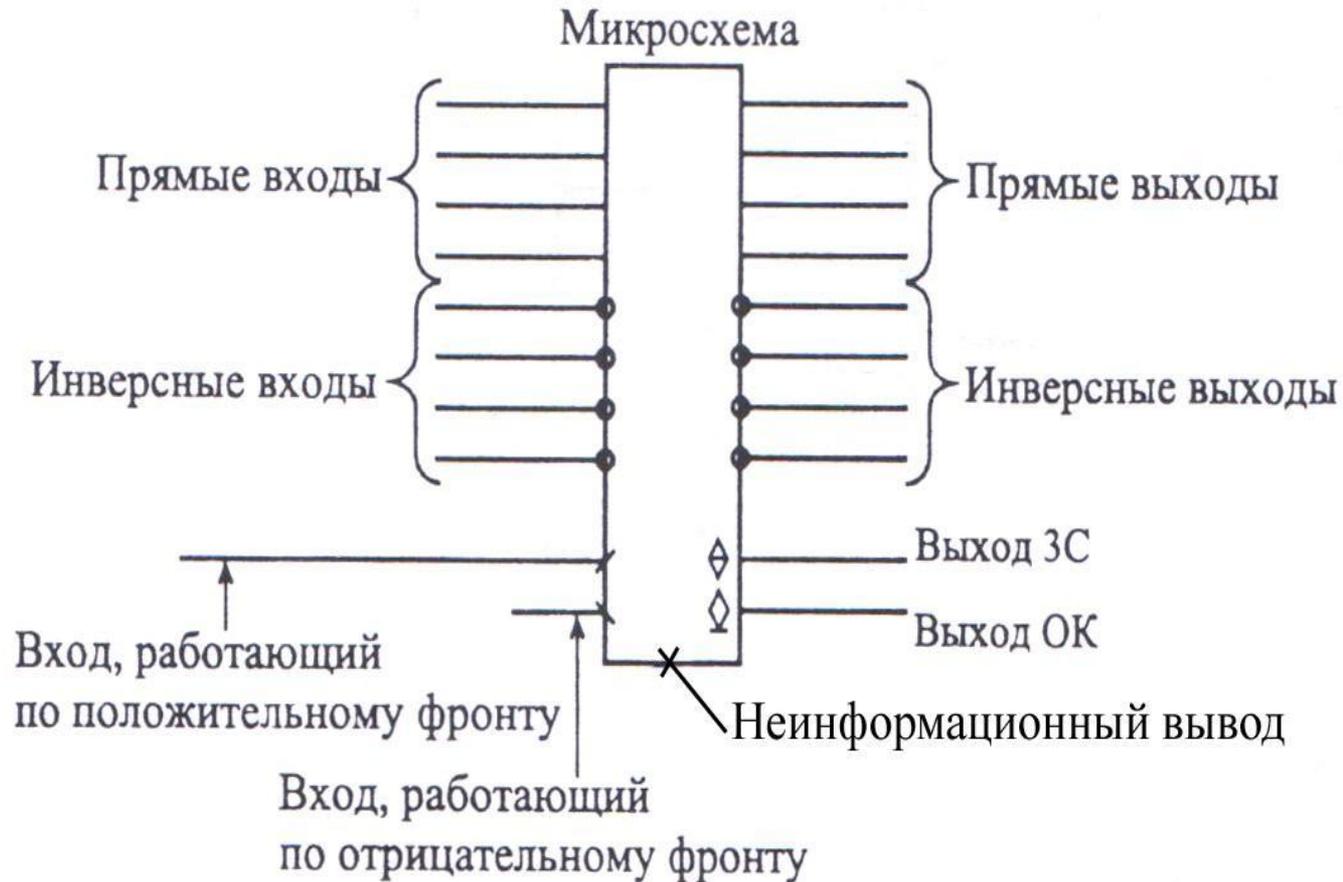
- Изобретены в США в 1959 г. (Integrated Circuit – IC).
- Составляют основу элементной базы цифровых устройств (ЦУ).
- ИС по уровню интеграции: МИС, СИС, БИС, СБИС.
- Степень интеграции:  $K = \lg N$ , где  $N$  – число транзисторов.
- МИС –  $K \leq 2$  (IC, Integrated Circuit, малой степени интеграции – SSI (small scale integration)).
- СИС –  $2 < K \leq 3$  (средней степени интеграции – MSI (medium scale integration)).
- БИС –  $3 < K \leq 5$  (большой степени интеграции – LSI (large scale integration) для аналоговых  $N > 500$ ).
- СБИС –  $5 < K$  (сверх большой степени интеграции – VLSI (very large scale integration)).

# Понятие серии ИС

- Серия ИС – совокупность типов ИС, обладающих конструктивной, электрической и при необходимости информационной и программной совместимостью, предназначенных для совместного применения.
- Тип ИС – ИС конкретного функционального назначения и определенного конструктивного технологического и схемотехнического решения, имеющая свое условное обозначение.
- Типономинал ИС – ИС определенного типа, различающиеся по 1 или более параметрами и требованиями к внешним воздействующим факторам.

## Входы и выходы ЛЭ и цифровых микросхем

Любую микросхему (м/сх) можно представить в виде «чёрного ящика» с входами и выходами.

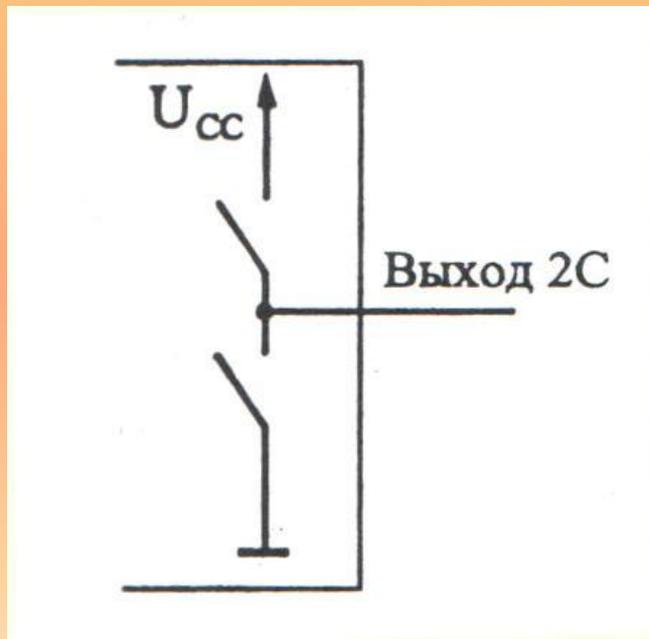


## Входы и выходы ЛЭ и цифровых микросхем

Тип выхода микросхемы указывается специальным значком около вывода: выход 3С (третье состояние, высокоимпедансное состояние, Z состояние) — перечёркнутым ромбом, а выход ОК (открытый коллектор) — подчёркнутым ромбом. Стандартный выход 2С (два состояния) никак около вывода не обозначается, т.е. не имеет спецсимвола. Иногда у микросхемы необходимо показать неинформационные выводы, то есть выводы, не являющиеся ни логическими входами, ни логическими выходами. Тогда такой вывод помечается косым крестом (две перпендикулярные линии под углом 45 градусов). Это могут быть, например, выводы для подключения внешних элементов (резисторов, конденсаторов) или выводы питания. Вход рассматривается как бесконечно большое сопротивление. Для правильной работы микросхемы уровень напряжения логических 0 и 1 должен соответствовать нормированным значениям. Если на вход не подаются сигналы (висящий вход), то его рекомендуется подключать или к источнику питания ( $U_{cc}$ ), или к земле (в зависимости от логики работы).

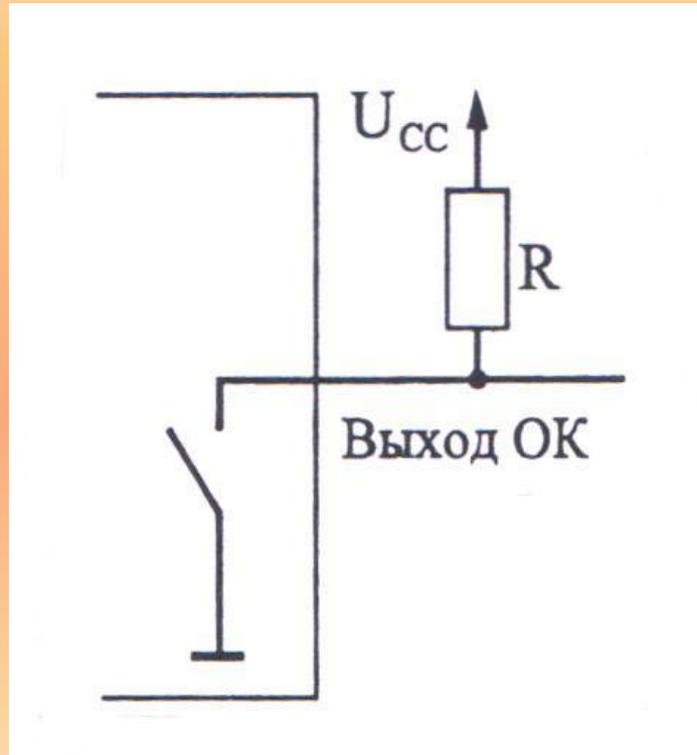
## Особенности выходов м/сх

Стандартный выход 2С имеет всего два состояния: логический нуль и логическую единицу, причём оба этих состояния активны, то есть выходные токи в обоих этих состояниях могут достигать заметных значений. Такой выход можно считать состоящим из двух выключателей, которые замыкаются по очереди. Замкнутому верхнему выключателю соответствует «1», а замкнутому нижнему — «0».



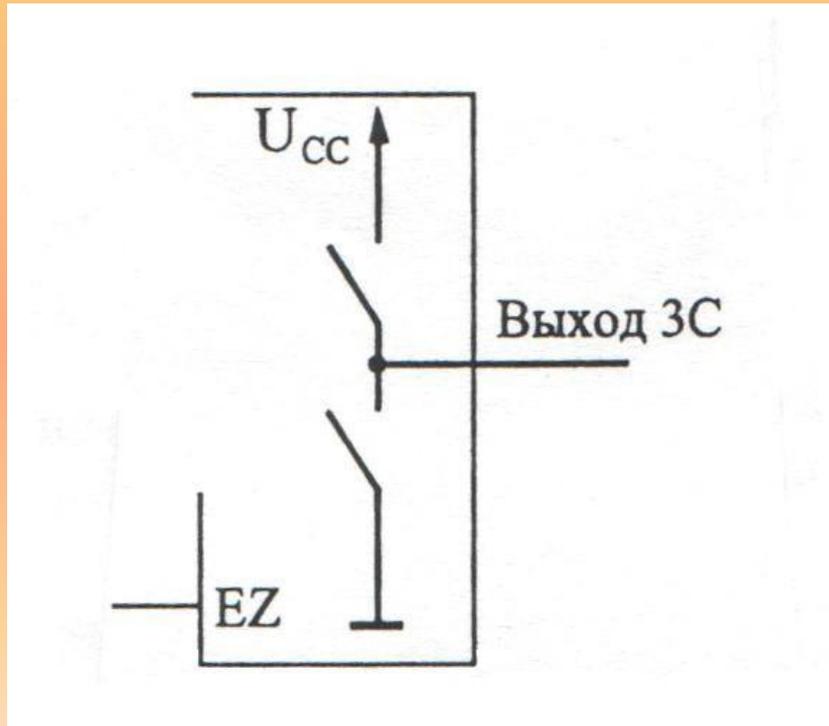
## Выход ОК

Выход ОК можно считать состоящим из одного выключателя, замкнутому состоянию которого соответствует «0», а разомкнутому — отключённое (пассивное) состояние (вывод «висит» в воздухе). Как правило к нему подключается нагрузка к шине питания.



## Выход с тремя состояниями

Выход с тремя состояниями 3С очень похож на стандартный выход, но к двум состояниям добавляется ещё и третье — пассивное, в котором выход можно считать отключённым от нагрузки, например, входа последующей схемы.



## Выход с тремя состояниями

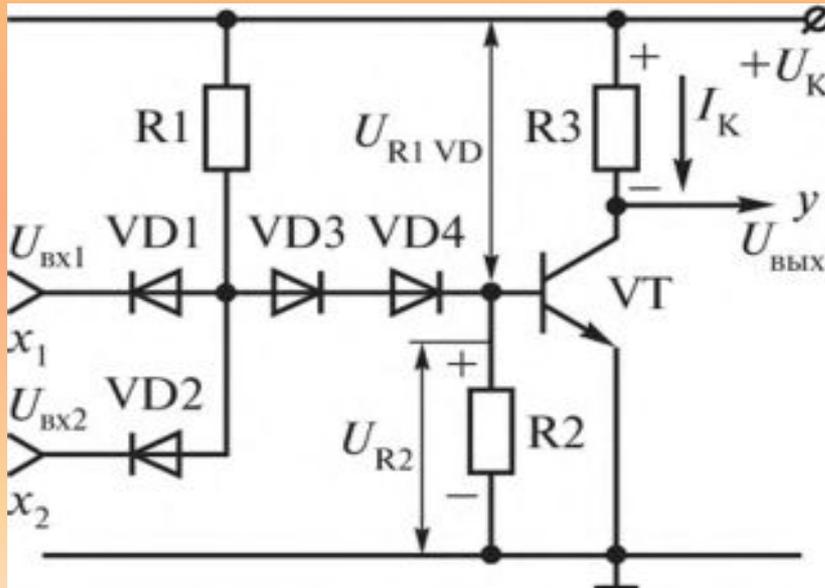
Выход 3С можно считать состоящим из двух переключателей, которые могут замыкаться по очереди, давая логический нуль и логическую единицу, но могут и размыкаться одновременно. Как отмечалось ранее, это третье состояние называется также высокоимпедансным или  $Z$  — состоянием. Для перевода выхода в третье  $Z$  — состояние используется специальный управляющий вход, обозначаемый OE (Output Enable — разрешение выхода) или EZ (Enable  $Z$  — state — разрешение  $Z$  — состояния, или третьего состояния).

Наличие трёх разновидностей выходов обеспечивает объединение выходов между собой при организации связей между цифровыми устройствами.

## Диодно-транзисторная логика

Схема базового логического элемента И-НЕ в ДТЛ состоит из двух каскадов – входного (R1, VD1, VD2, VD3, VD4), реализующего функцию И, и выходного (VT, R2, R3), реализующего функцию НЕ (Инверсия).

Принцип действия основан на переключении тока генератора  $U_K$ , R1 во входную цепь первого каскада или входную цепь второго каскада посредством комбинации входных сигналов  $U_{вх1}$ ,  $U_{вх2}$ .



X2	X1	y	$\bar{y}$
0	0	0	1
0	1	0	1
1	0	0	1
1	1	1	0

$$Y = X1 \cdot X2$$

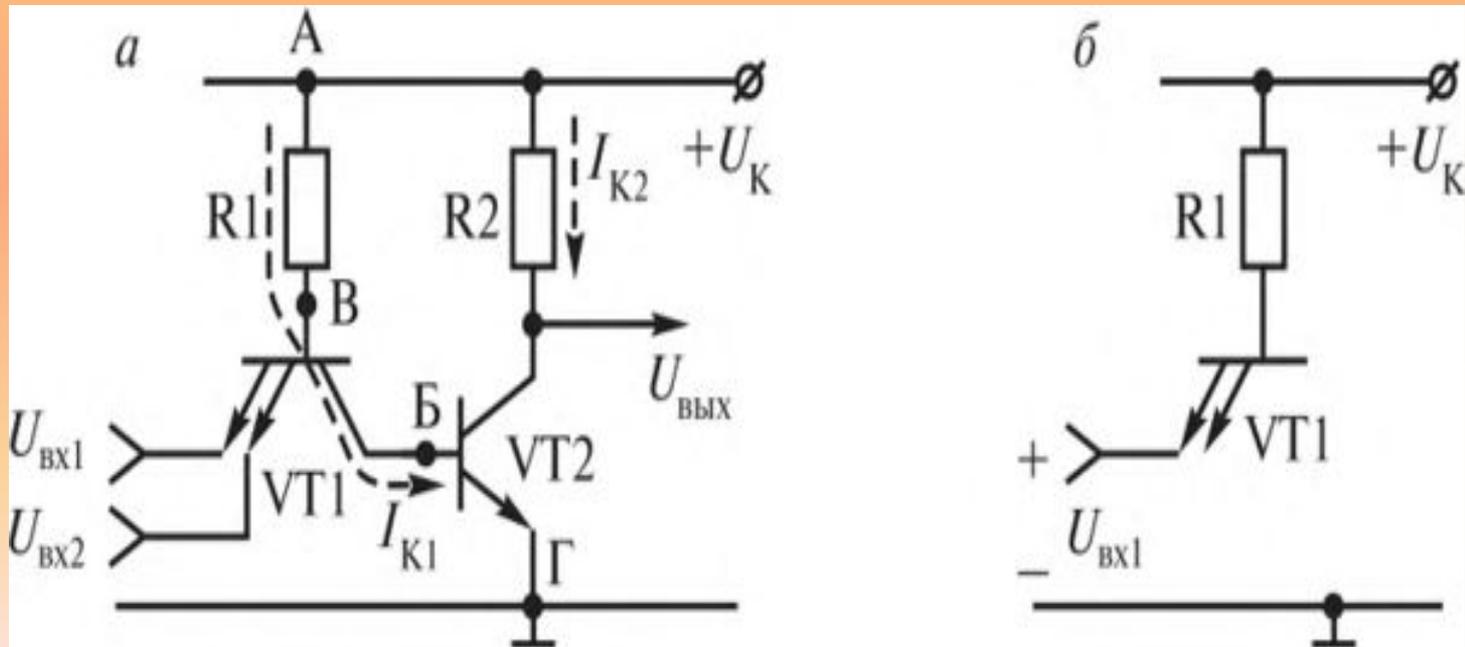
$$Y = \overline{X1 \cdot X2}$$

## От ДТЛ к МЭТ

При построении этих схемных решений в ДТЛ возникли трудности, связанные с созданием активных резисторов, которые достаточно сильно нагревали интегральные микросхемы и создавали широкий разброс параметров. Микросхемы, построенные по этим схемным решениям, имели малую степень интеграции, и для построения логического устройства требовалось большое количество м/сх, выполняющих поставленную задачу. Более высокая степень интеграции элементов на кристалле ИС была достигнута при замене входной диодной сборки многоэмиттерным транзистором (МЭТ) в элементах транзисторно-транзисторной логики (ТТЛ), которые в настоящее время вытеснили элементы логики ДТЛ.

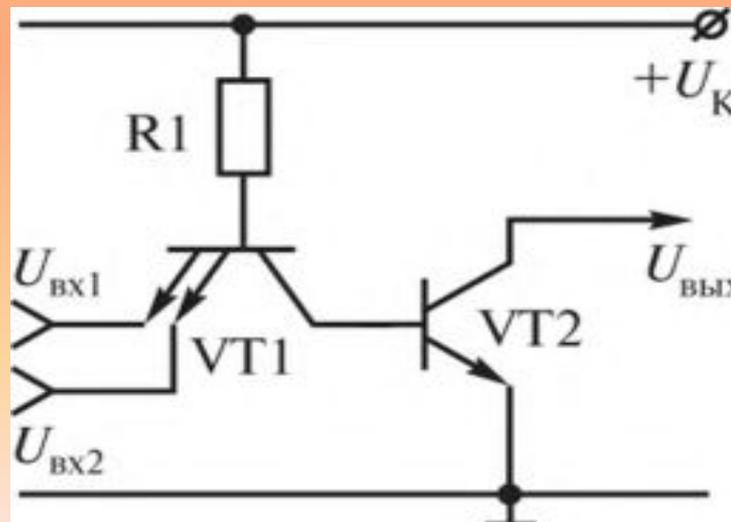
## Транзисторно-транзисторные логические схемы (ТТЛ)

На рис. *a*, приведена основная схема простейшего логического элемента ТТЛ, в принципе повторяющая структуру построения схемы ДТЛ. Входная часть схемы построена на МЭТ (VT1), выполняющем функцию элемента И совместно с резистором R1 и занимающим меньше места на кристалле, чем элементы VD1-VD4, R1 в схеме ДТЛ. Кроме того, эта схема обладает усилительными свойствами. Выходная часть схемы построена на инверторе, выполненном на транзисторе VT2 и выполняющем функцию логического элемента НЕ.



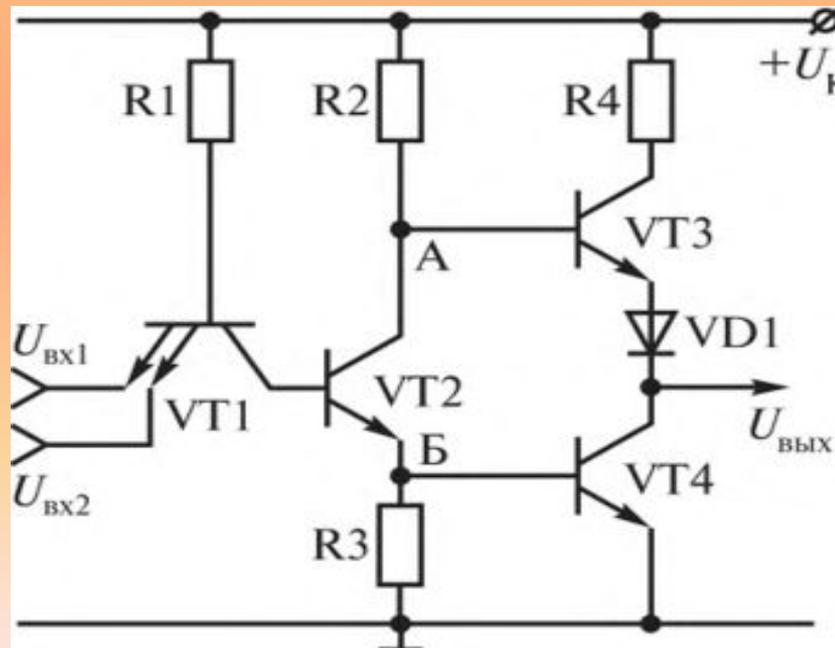
## ТТЛ с ОК

- Описанный выше базовый элемент ТТЛ, несмотря на упрощенную технологию изготовления, не нашел широкого применения из-за низкой помехоустойчивости, малой нагрузочной способности и малого быстродействия при работе на емкостную нагрузку, но является основой построения схем ТТЛ. Его целесообразно использовать при разработке ИМС с открытым коллектором, когда вместо коллекторной конструктивной нагрузки в инверторе включается реальная нагрузка (обмотка реле, светодиод, лампа накаливания и пр.), для которой не требуется высокая помехоустойчивость и большая нагрузочная способность.



## Базовый инвертор ТТЛ

- С развитием и совершенствованием технологии построения ИМС в схемотехнике ТТЛ базовым стал ключ со сложным выходным инвертором.
- Здесь уже используется трехкаскадная структура – входной каскад на МЭТ, промежуточный фазоинверсный каскад на  $VT2, R2, R3$ , выходной каскад-сложный инвертор на  $VT3, VT4, VD1, R4$ . Заметим, что диод  $VD1$  обеспечивает сдвиг уровня напряжения на эмиттерном переходе  $VT3$  и его надежное запираение при открытии и насыщении  $VT4$ , что также повышает нагрузочную способность схемы.



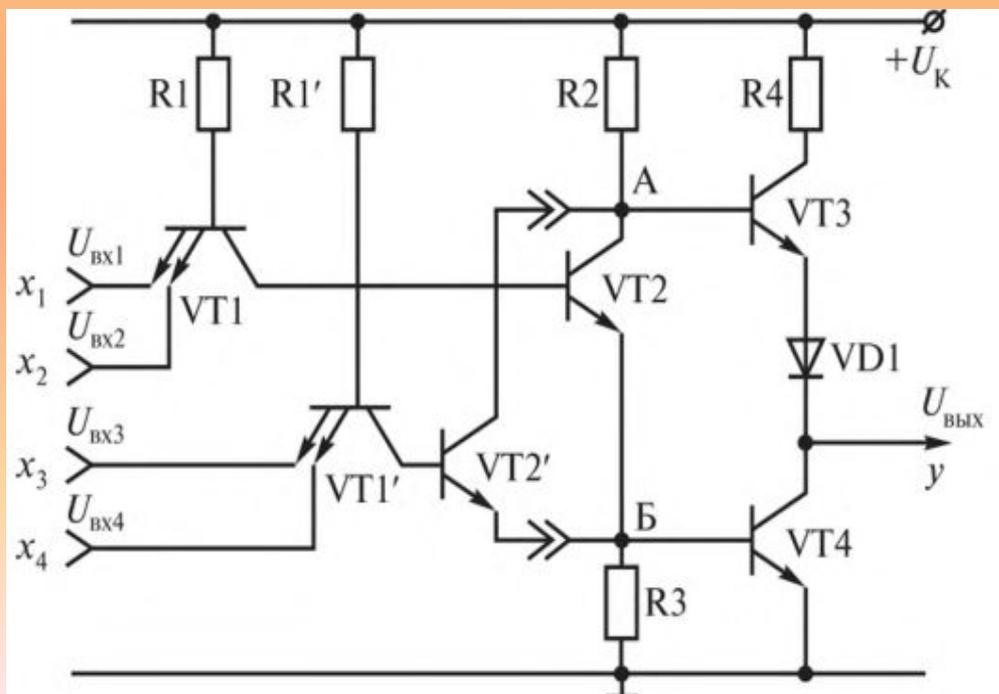
## Базовый инвертор ТТЛ

- Двухтактная схема позволяет повысить нагрузочную способность схемы ТТЛ за счет увеличения выходного тока. Кроме этого схема эмиттерного повторителя на VT3 позволяет произвести согласование сопротивления выхода схемы с любым сопротивлением нагрузки, что также повышает помехоустойчивость схемы ТТЛ. Заметим также, что возможность обеспечить на выходе схемы ТТЛ большие нагрузочные токи позволяет и повысить быстродействие за счет быстрого перезаряда емкости нагрузки
- $Q_c = C * U = I * t$
- Отсюда видно, что если  $Q_c = \text{const}$ , то чем больше ток заряда, тем меньше время заряда.

# Модификации ТТЛ

## 1. Расширитель ИЛИ

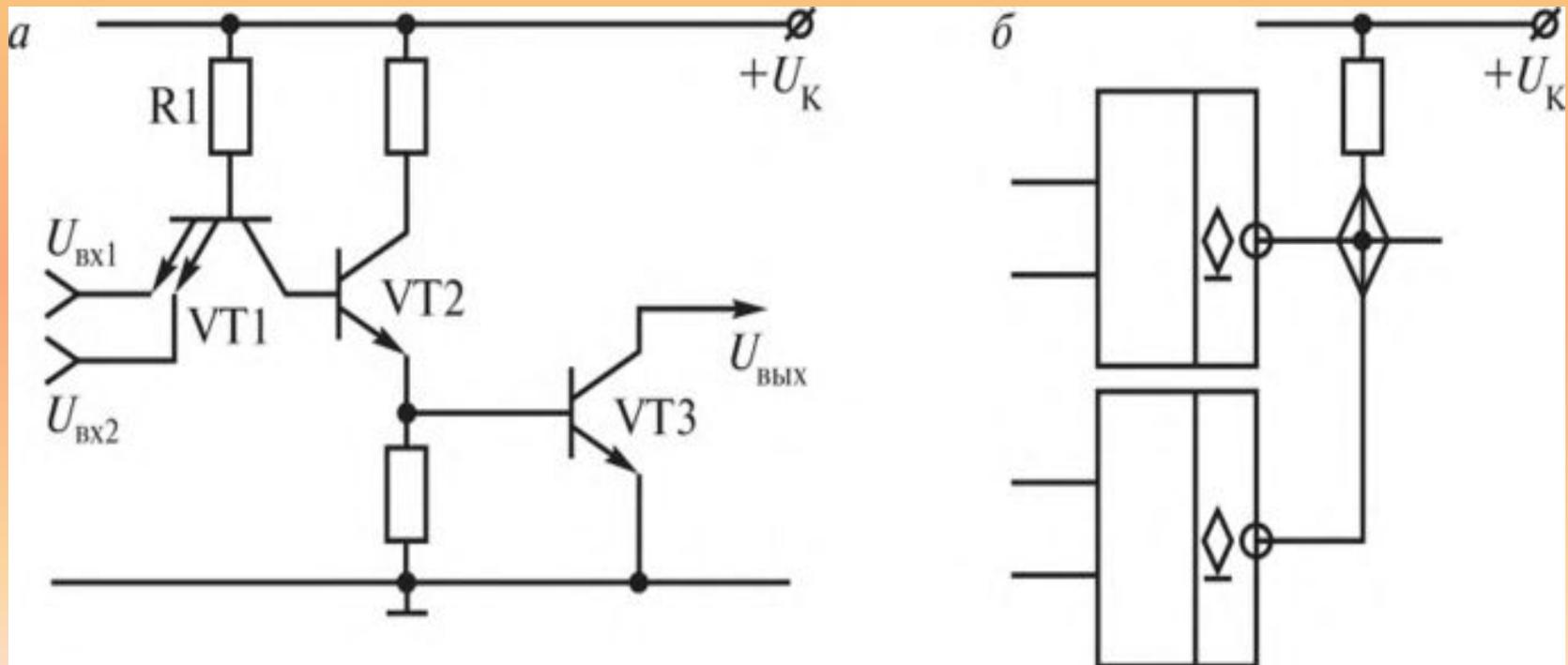
Схема базового логического элемента 2И-2ИЛИ-НЕ со сложным инвертором и расширителем ТТЛ приведена на рисунке. На выходе схемы устанавливается лог.0, если на все входы VT1 или на все входы VT1' поступают сигналы лог. 1. При всех остальных комбинациях сигналов на входах схемы выходное напряжение соответствует лог. 1



# Модификации ТТЛ

## 2. Схема с ОК

- В состав серии ТТЛ входит и базовый элемент схемы с открытым коллектором (рис. *а*). Логические элементы, построенные на основе схемного решения с открытым коллектором, позволяют непосредственно соединять выходы нескольких микросхем, работающих на одну общую нагрузку, для реализации дополнительной функции «МОНТАЖНОЕ ИЛИ» (рис. *б*).



## Схема с ОК

- Схемы с открытым коллектором применяются также для подключения в выходные каскады энергоемкой нагрузки, в качестве которой могут быть использованы лампы накаливания, светодиоды, обмотки реле и т.д., или для соединения вместе нескольких отдельных ЛЭ, работающих на одну нагрузку. Соединение выходов нескольких логических элементов, схемные решения которых были рассмотрены выше, т.е. имеющих индивидуальную нагрузку для каждого ЛЭ, невозможно. Это ограничение связано с низким выходным сопротивлением схем, которое станет еще меньше при параллельном соединении их выходов, что приведет к возрастанию тока через выходные транзисторы.
- Однако объединение схем с ОК по выходам снижает быстродействие всей схемы из-за большой постоянной времени в выходной цепи. Увеличение этой постоянной вызвано наличием емкости (реальной или паразитной) в нагрузке, подключенной к выходу
- Необходимо отметить, что открытым, или свободным выходом может быть не только коллектор, но и эмиттер в биполярных транзисторах, а также исток или сток в полевых транзисторах. Это зависит от схемы включения выходных транзисторов.

## Схемы с тремя состояниями

- **3. Схемы с тремя состояниями.** В связи с развитием информационной техники возникла потребность в широком применении метода соединения выходов отдельных элементов для расширения функциональных возможностей схемотехнических решений, в том числе для работы на одну нагрузку. Для этого были разработаны схемотехнические решения ЛЭ в логике ТТЛ с тремя устойчивыми состояниями. Такие ЛЭ в отличие от обычных ЛЭ, имеют третье состояние, в котором выходное сопротивление имеет бесконечно большое значение. Это состояние ЛЭ называют *высокоимпедансным*, при котором выход схемы практически полностью отключен от источника питания схемы и общего провода (GND). Выходы ЛЭ с тремя устойчивыми состояниями можно подключать к одной нагрузке. Управление микросхемами организуется так, чтобы в любой момент времени все микросхемы, кроме одной, находились в высокоимпедансном состоянии.
- Одна из схем трехстабильного ЛЭ приведена на рис. 14.22, а, в которой создан вход включения схемы в третье состояние, имеющий специальную метку EZ, а выход, имеющий состояние высокого импеданса, обозначается буквой Z или меткой (значок ромба с малой диагональю), причем управление EZ-входом может быть прямым или инверсным.

## Схемы с тремя состояниями

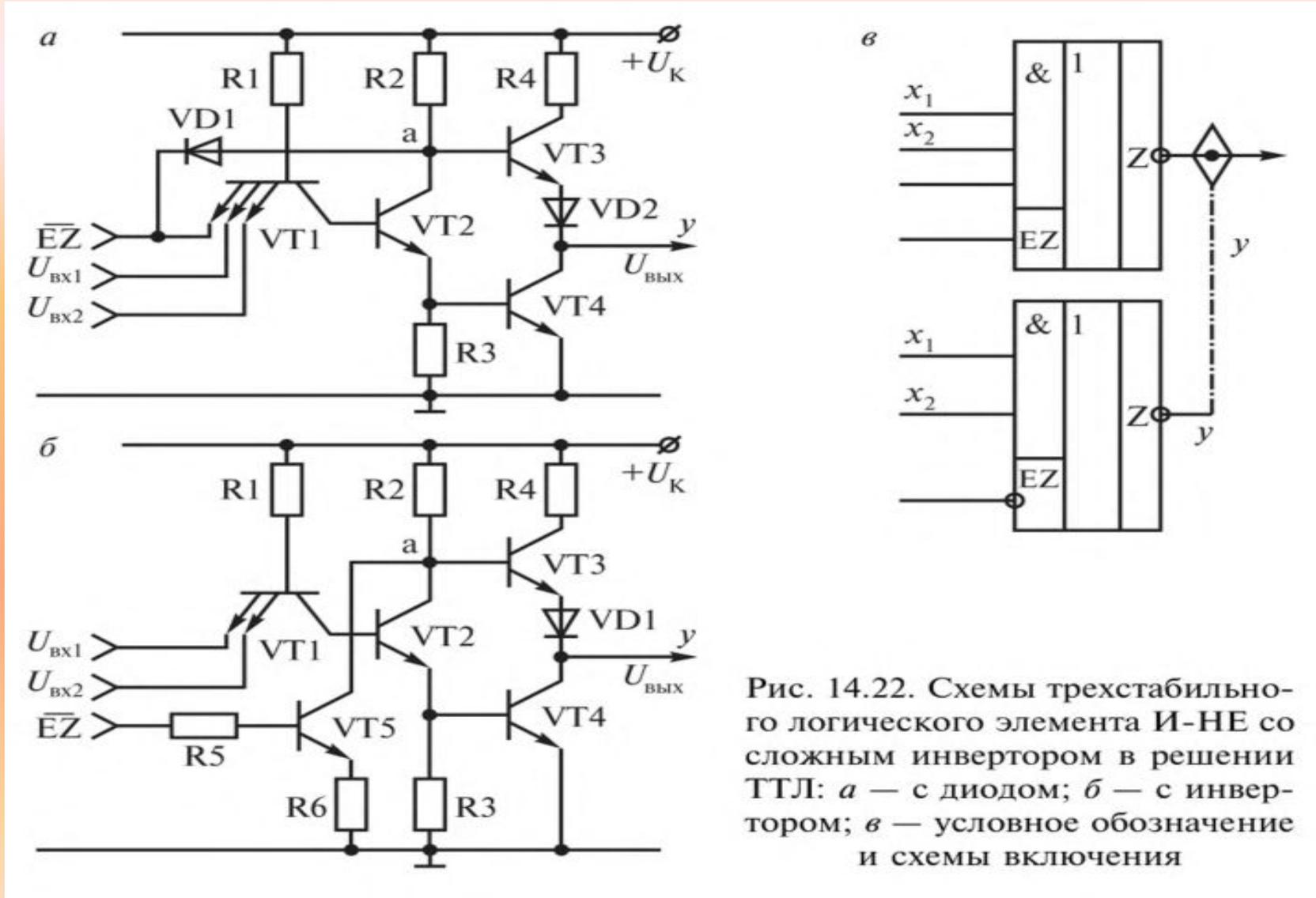
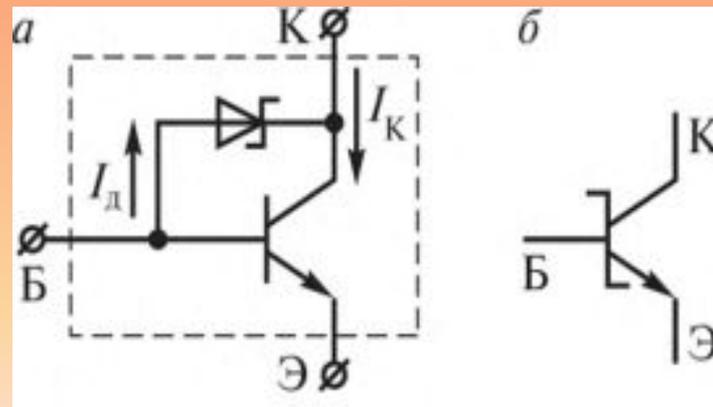


Рис. 14.22. Схемы трехстабильного логического элемента И-НЕ со сложным инвертором в решении ТТЛ: *а* — с диодом; *б* — с инвертором; *в* — условное обозначение и схемы включения

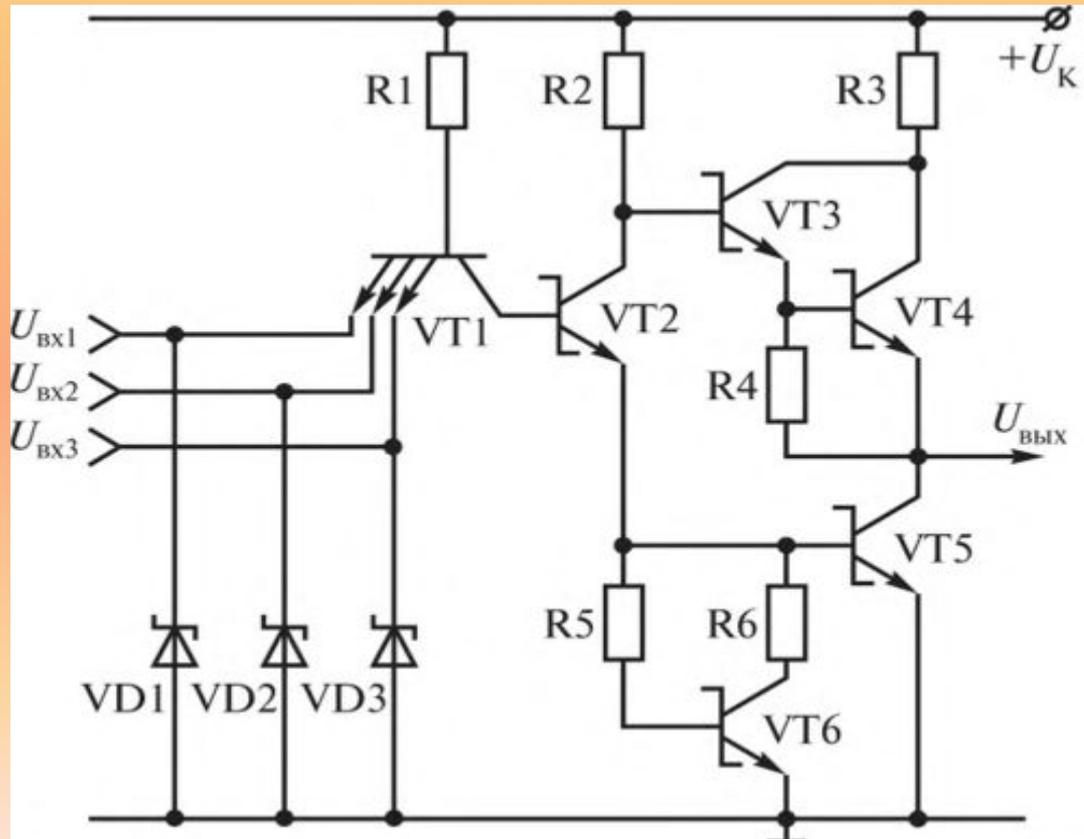
## ТТЛШ

- При соответствующем сигнале на входе EZ Оба выходных транзистора (VT3 и VT4) находятся в режиме отсечки, т.е. закрыты и электрическая цепь через них разомкнута. Таким образом, выходной провод у как бы «висит» в воздухе. Выходное сопротивление схемы очень большое.
- **4. ТТЛШ.** Для повышения быстродействия ЛЭ схемы ТТЛ применяются транзисторы с переходом Шоттки — схемы ТТЛШ.
- **транзистор Шоттки** — это обычный транзистор в интегральном исполнении *n-p-n*- типа с нелинейной обратной связью, образованной диодом Шоттки (рис. а). Его условно-графическое обозначение показано на рис. б.



## ТТЛШ

- На рис. показана практическая схема базового элемента схемотехнического решения в логике ТТЛШ, в которой все транзисторы имеют коллекторные переходы Шоттки. Генератор стабильного тока (ГСТ), построенный на транзисторе VT6, позволяет улучшить форму выходного импульса за счет повышения помехозащищенности схемы.

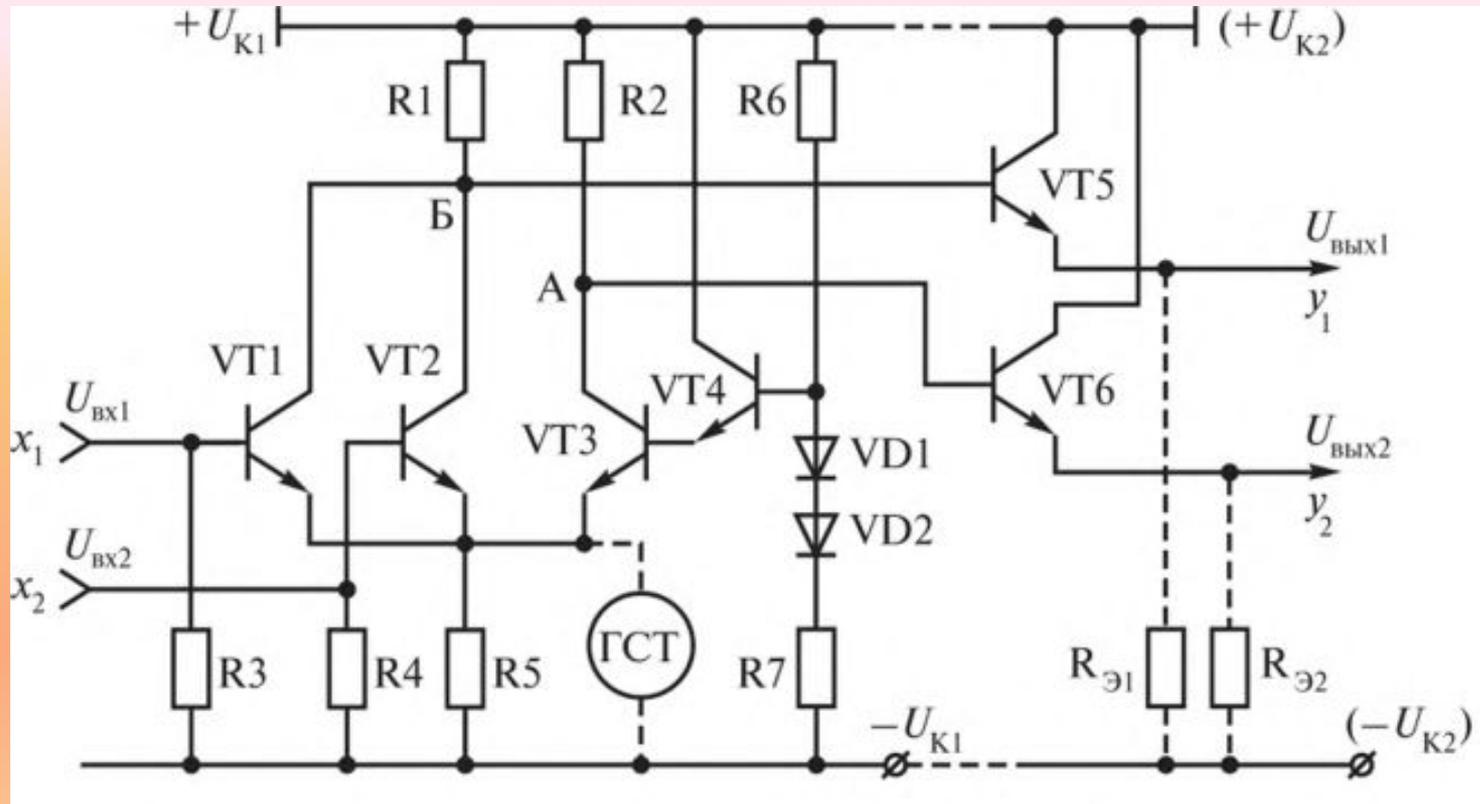


## ЭСЛ

- **Эмиттерно-связанные логические схемы (ЭСЛ).** Логические элементы с эмиттерной связью (ЭСЛ) относятся к числу наиболее быстродействующих схемных решений. Используя их, создают сверхбыстродействующие цифровые устройства различного назначения. Для ЛЭ этой группы характерны: большая нагрузочная способность; независимость тока потребления от частоты переключения; небольшая энергия переключения.
- Типовая схема базового элемента ЭСЛ построена на основе интегрального дифференциального усилителя (ДУ), источника (генератор) опорного напряжения и эмиттерных повторителей. ДУ построен на транзисторах VT2 и VT3 и является переключателем тока, в задачу которого входит переключение эмиттерного тока, протекающего через транзистор VT2 или через транзистор VT3. Поэтому схему ЭСЛ часто называют **токовым переключателем (ТП)**. Для реализации логических зависимостей в плечи ДУ включены дополнительные компоненты.

## ЭСЛ

- **Схема базового логического элемента ИЛИ-НЕ, ИЛИ в ЭСЛ**



- Особенность микросхем ЭСЛ состоит в том, что напряжение питания подключено положительным полюсом на общую шину (корпус). Транзисторы в ТП работают без насыщения, т.е. на границе активного режима и режима насыщения. Это обеспечивает быстрое действие ЭСЛ.

## ЭСЛ

- Быстродействие при переключении ТП достигается также тем, что уровень перепада напряжения от лог.1 (-0,8 В) к лог.0 (-1,6 В) на входах схемы равен 0,8 В. Но это является и недостатком, так как ухудшается помехоустойчивость схемы. При уровне помехи 0,8 В она может быть воспринята за логический перепад, т.е. за сигнал управления.
- Для повышения помехоустойчивости схемы при нестабильности источника питания в качестве эмиттерной нагрузки (вместо резистора R5) включают схему генератора стабильного тока.

## КМОП логика

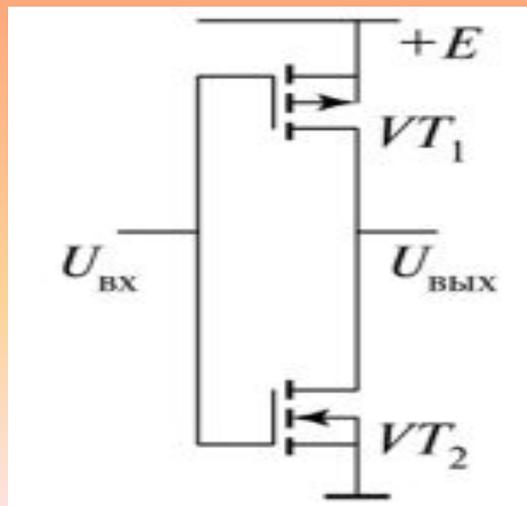
В последние годы широкое применение получили схемные решения МОП-структур, содержащие как  $n$ -, так и  $p$ -канальные МОП-транзисторы, т.е. схемы строятся на дополняющих друг друга транзисторах, которые называют также элементами КМОП (КМОПТЛ — элементы на комплементарных МОП-транзисторных структурах (от англ, complementary — дополнительный).

Особенностью интегральных схем, выполненных на полевых транзисторах, является малая потребляемая мощность, высокая помехоустойчивость, возможность работы в широких интервалах питающих напряжений.

Микросхемы на полевых транзисторах обеспечивают высокую технологичность изготовления. Полевые транзисторы, в сравнении с биполярными, имеют меньшие размеры и проще в изготовлении, что позволяет разместить на единице площади кристалла больше элементов. Это важно при построении функционально сложных устройств с малым потреблением мощности.

## Инвертор КМОП

- В схеме КМОП инвертора нижний транзистор  $VT_2$  имеет тип проводимости канала  $n$ , а верхний  $VT_1$  —  $p$ .
- Применение полевых транзисторов с изолированным затвором обеспечивает высокое входное сопротивление микросхем КМОП. Вследствие высокого входного сопротивления микросхемы КМОП чувствительны к статическому электричеству. Пробой изоляции под затвором, в результате которого транзистор выходит из строя, происходит при напряжении около 30 В. Современные элементы типа КМОП имеют защиту входов от статического электричества, которая осуществляется с помощью диодов или стабилитронов, соединяющих входы с проводниками питания микросхемы.



## Основные схемы КМОП

- В данной схеме один транзистор всегда открыт, а другой закрыт. В результате элемент в статическом режиме практически не потребляет ток. Только во время переключения потребляется ток от источника питания. При переключениях элемента из одного логического состояния в другое происходят процессы заряда и разряда межэлектродных емкостей транзисторов, которые сопровождаются потреблением тока от источника питания. Энергопотребление КМОП-элементов крайне низко. Оно зависит в основном от частоты переключения.
- Последовательное и параллельное соединение полевых транзисторов позволяет построить схемы для реализации логических функций.
- Схема И-НЕ

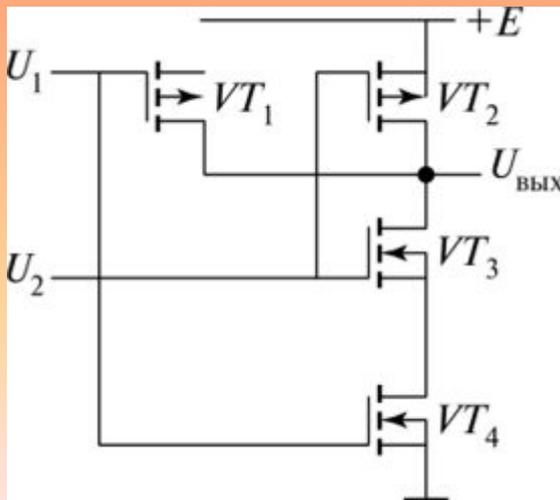
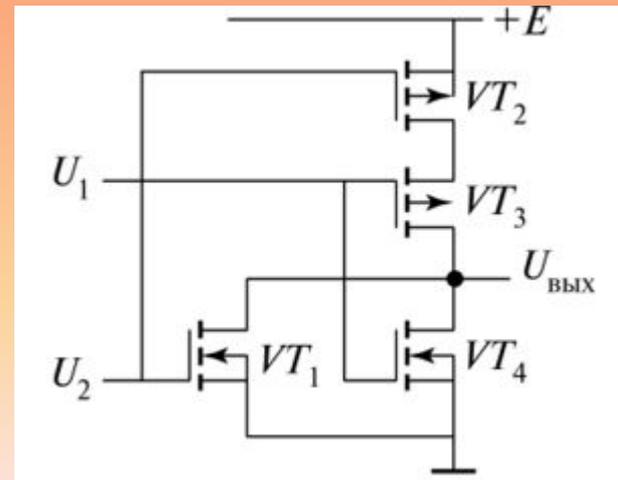


Схема ИЛИ-НЕ



**Спасибо за внимание!**  
**[vlkim@tpu.ru](mailto:vlkim@tpu.ru)**