

КОМБИНАЦИОННЫЕ УСТРОЙСТВА

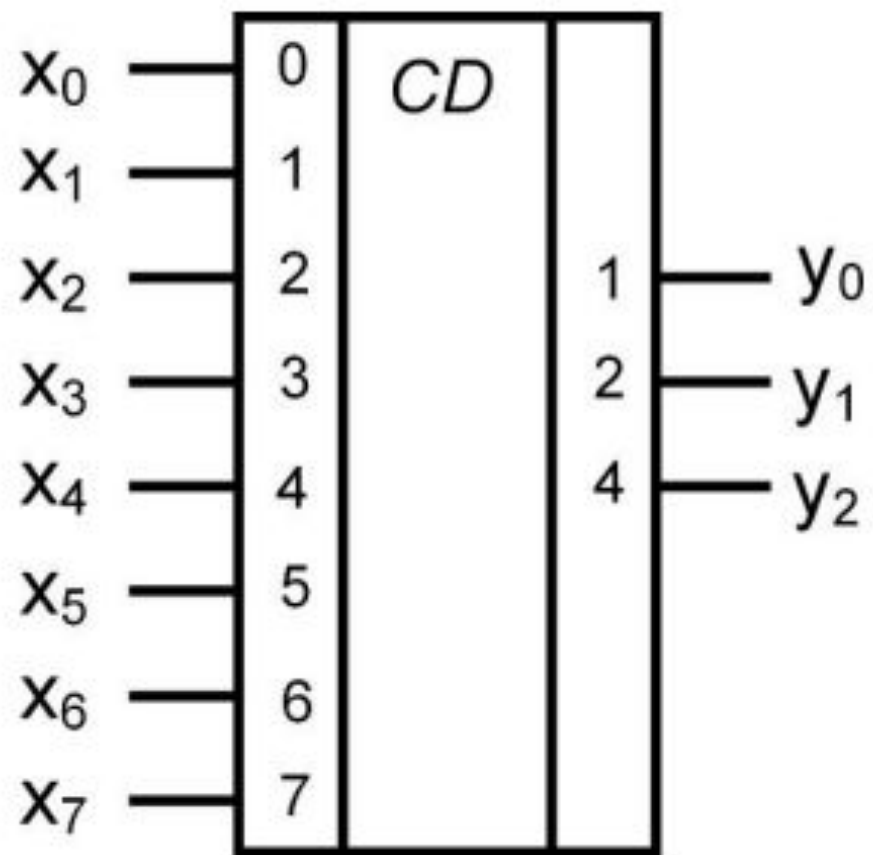
Шифраторы



- ▶ Комбинационные устройства – электронные схемы, выходной сигнал которых зависит от комбинации входных сигналов. Любое изменение входного сигнала влечет изменение сигнала на выходе. К ним относятся: шифраторы, дешифраторы, мультиплексоры, демультимплексоры, сумматоры, вычитатели, АЛУ, преобразователи кодов и т.п.
- ▶ Шифраторы – устройства, преобразующие позиционный код в двоичный. (также называют «кодером» от англ. coder)

КОМБИНАЦИОННЫЕ УСТРОЙСТВА

ШИФРАТОРЫ



*Условное графическое
обозначение шифратора*

X	Y_2	Y_1	Y_0
X_0	0	0	0
X_1	0	0	1
X_2	0	1	0
X_3	0	1	1
X_4	1	0	0
X_5	1	0	1
X_6	1	1	0
X_7	1	1	1

ШИФРАТОРЫ

Таблица устанавливает соответствие между номером входа, на который подается сигнал и двоичным кодом на выходе шифратора.

Лог. 1 должна появляться на выходе y_0 в тех случаях, когда лог. 1 подается на входы x_1 , x_3 , x_5 , x_7 , тогда можно записать:

$$y_0 = x_1 + x_3 + x_5 + x_7,$$

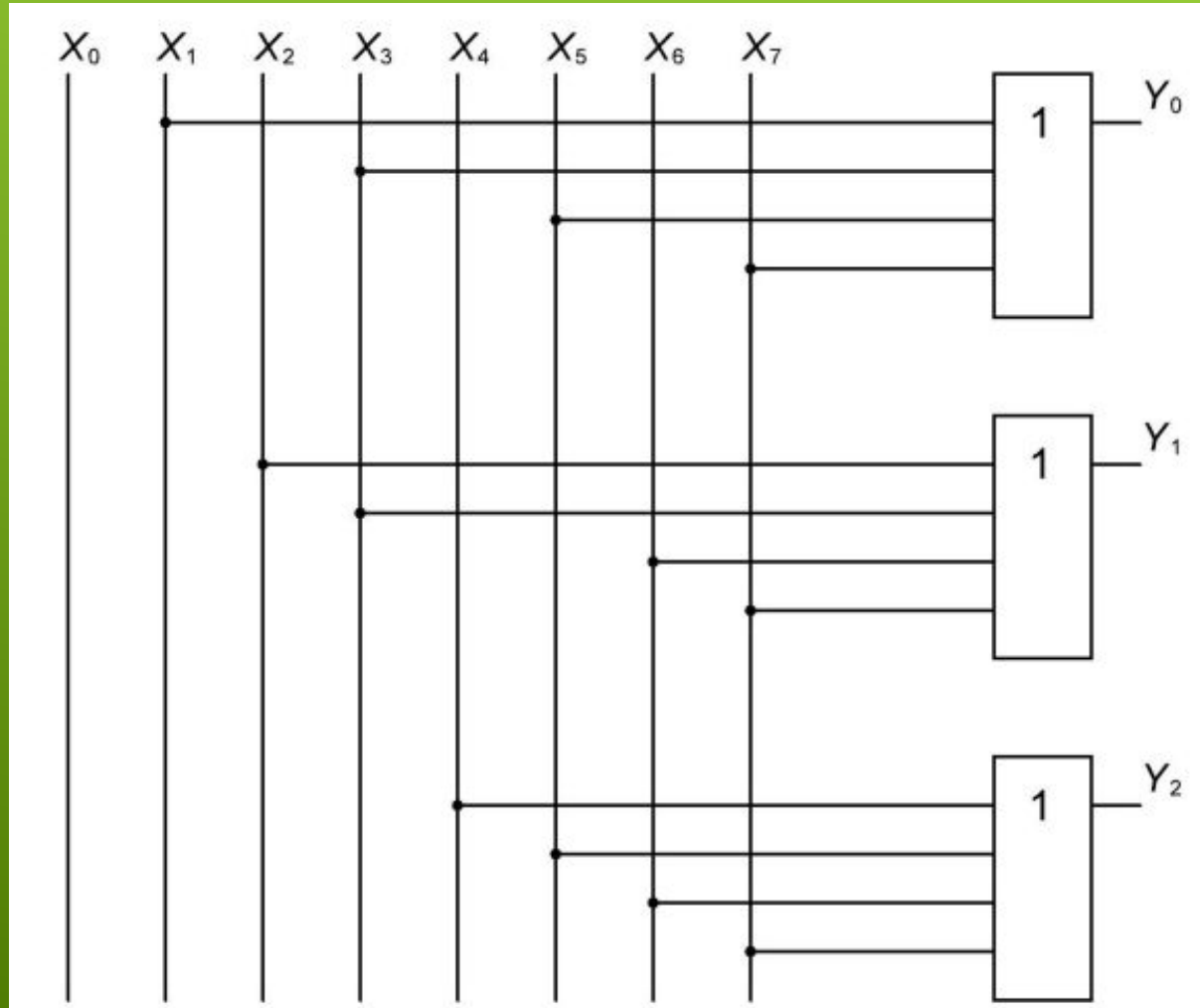
$$y_1 = x_2 + x_3 + x_6 + x_7,$$

$$y_2 = x_4 + x_5 + x_6 + x_7.$$

ШИФРАТОРЫ

Схема шифратора, построенного на элементах ИЛИ будет иметь

ВИД:



Вход X	Y ₂	Y ₁	Y ₀
X ₀	0	0	0
X ₁	0	0	1
X ₂	0	1	0
X ₃	0	1	1
X ₄	1	0	0
X ₅	1	0	1
X ₆	1	1	0
X ₇	1	1	1

Упрощенная схема (неприоритетного) шифратора

ШИФРАТОРЫ

На практике чаще используется приоритетный шифратор, отличающийся тем, что в нем допускается подача лог. 1 на несколько входов одновременно. Однако на выходе будет присутствовать двоичный код, соответствующий наибольшему (старшему) номеру одного из входов, на которые подана единица. Т.о. шифратор работает обычно, как будто сигнал подается на один вход.

Другими словами, вход с большим номером имеет приоритет.

Приоритетный шифратор используется в телефонной клавиатуре. Пример приоритетного шифратора – микросхема КМ555ИВ1,

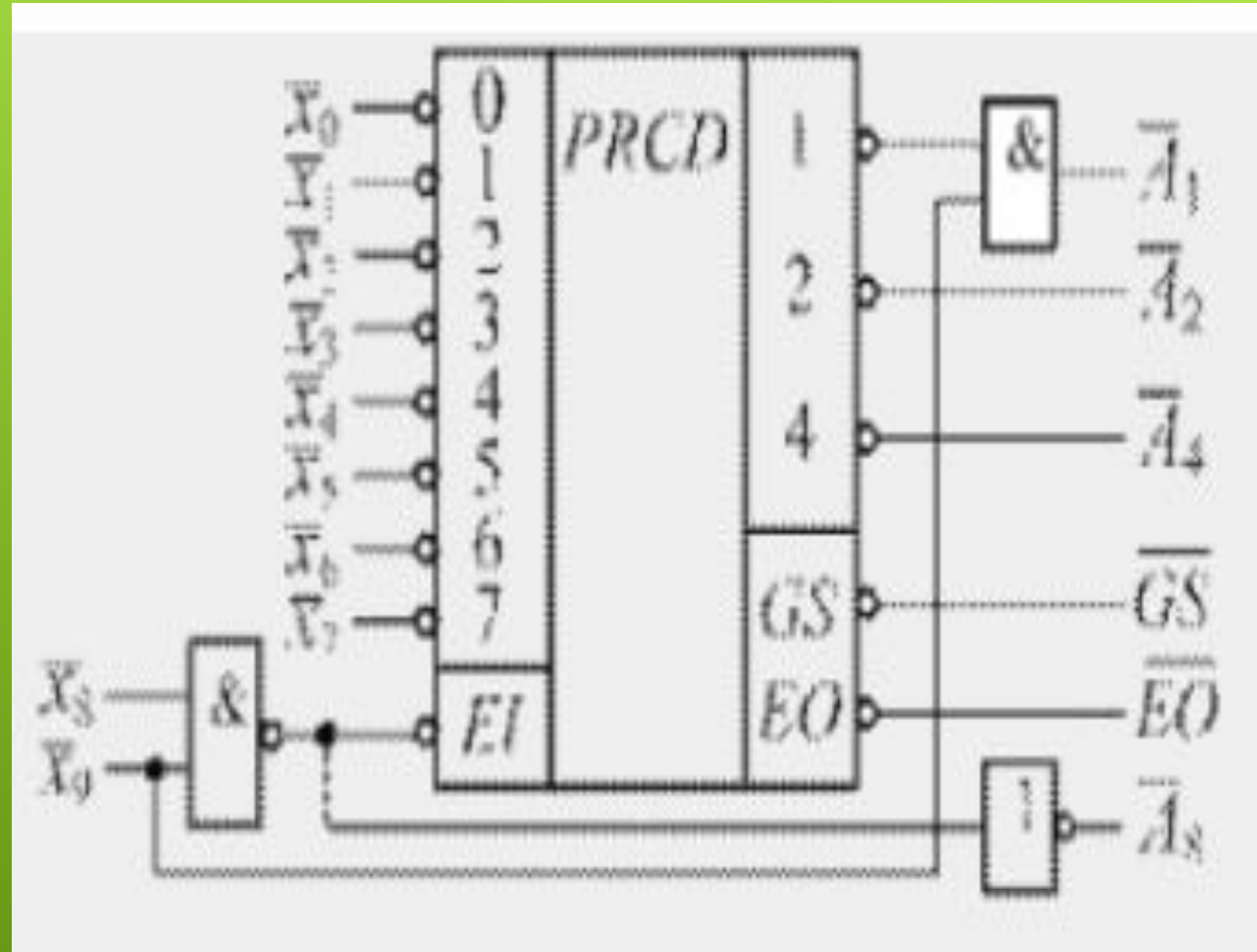
Буквы ИВ – обозначение шифраторов

x0	x1	x2	x3	x4	x5	x6	x7	y2	y1	y0
1	0	0	0	0	0	0	0	0	0	0
*	1	0	0	0	0	0	0	0	0	1
*	*	1	0	0	0	0	0	0	1	0
*	*	*	1	0	0	0	0	0	1	1
*	*	*	*	1	0	0	0	1	0	0
*	*	*	*	*	1	0	0	1	0	1
*	*	*	*	*	*	1	0	1	1	0
*	*	*	*	*	*	*	1	1	1	1

НАРАЩИВАНИЕ РАЗРЯДНОСТИ ШИФРАТОРОВ

В качестве примера на рисунке показан принцип увеличения разрядности 8-входового шифратора до 10-входового.

- ▶ Сигналы $\overline{x_8}$ и $\overline{x_9}$ блокируют входы младших разрядов $\overline{x_0} - \overline{x_7}$ шифратора, устанавливая высокий уровень сигнала на входе \overline{EI} МСХ. Также сигналы $\overline{x_8}$



НАРАЩИВАНИЕ РАЗРЯДНОСТИ ШИФРАТОРОВ

На следующем рисунке представлен вариант наращивания разрядности шифраторов, позволяющий удвоить число входов.

Выход $\overline{E0}$ ИС, обрабатывающей сигналы, имеющие больший приоритет, соединяется со входом EI ИС, обрабатывающей сигналы с меньшим приоритетом. Если на входы ИС, обрабатывающей сигналы с большим приоритетом, не поступает ни одного активного сигнала, то значение выхода $\overline{E0}$ устанавливается равным 0 и тем самым разрешается обработка входных сигналов с меньшим приоритетом,

▶ поступающих на соответствующие сигналы с большим приоритетом, автоматически запирает все ИС, обрабатывающие сигналы с меньшим приоритетом.



НАРАЩИВАНИЕ РАЗРЯДНОСТИ ШИФРАТОРОВ

Старший выходной разряд шифратора берется с выхода $\overline{E0}$ шифратора с меньшим приоритетом, поскольку высокий уровень на нём устанавливается при наличии входных сигналов на входах предыдущего (старшего) шифратора. ИС.

На приведённом рисунке управляющий вход $\overline{E1}$ старшей по приоритету МСХ (D1) заземлён, чем обеспечено её активное состояние.

Разрешающий сигнал по выходу этой же МСХ $\overline{E0}$ соединён со входом $\overline{E1}$ МСХ (D2), обрабатывающей сигналы с низким приоритетом. Выходные разряды одинаковых весов обеих микросхем $A_1 - A_4$ попарно объединены через логическое ИЛИ, например:

$$\overline{A_1} = \overline{A_{11}} \& \overline{A_{12}} = \overline{A_{11} + A_{12}}$$

Старший разряд $\overline{A_8}$ берётся с выхода $\overline{E0}$ МСХ (D2), поскольку при наличии сигналов с высоким приоритетом на входах D1 на её выходе $\overline{E0} = 1$, вследствие чего на выходе МСХ (D2) $\overline{E0}$ – высокий уровень.

НАРАЩИВАНИЕ РАЗРЯДНОСТИ ШИФРАТОРОВ

Таблица истинности шифратора К555ИВ1.

Входы									Выходы				
EI	0	1	2	3	4	5	6	7	GS	4	2	1	EO
1	X	X	X	X	X	X	X	X	1	1	1	1	1
0	1	1	1	1	1	1	1	1	1	1	1	1	0
0	X	X	X	X	X	X	X	0	0	0	0	0	1
0	X	X	X	X	X	X	0	1	0	0	0	1	1
0	X	X	X	X	X	0	1	1	0	0	1	0	1
0	X	X	X	X	0	1	1	1	0	0	1	1	1
0	X	X	X	0	1	1	1	1	0	1	0	0	1
0	X	X	0	1	1	1	1	1	0	1	0	1	1
0	X	0	1	1	1	1	1	1	0	1	1	0	1
0	0	1	1	1	1	1	1	1	0	1	1	1	1

НАРАЩИВАНИЕ РАЗРЯДНОСТИ ШИФРАТОРОВ

Шифраторы применяются гораздо реже, чем дешифраторы. Это связано с более специфической областью их применения.

Значительно меньше и выбор микросхем в стандартных сериях.

- ▶ Наиболее часто шифраторы применяют для сокращения количества сигнальных линий, что очень удобно при передачи сигналов на большие расстояния, но при этом, входные сигналы не должны приходить одновременно на все входы.
- ▶ Шифраторы широко применяют в устройствах ввода информации в цифровые системы.

Такие устройства часто снабжают клавиатурой, каждая клавиша которой связана с определенным входом шифратора, и на его выходе воспроизводится двоичное число, соответствующее написанному на клавише символу.

НАРАЩИВАНИЕ РАЗРЯДНОСТИ ШИФРАТОРОВ

Во всех устройствах управления, которые работают на двоичной логике, но для удобства оператора имеют десятичную клавиатуру, используются шифраторы.

Рассмотрим на примере клавиатуры калькулятора. Поскольку все действия в калькуляторе выполняются с двоичными числами, то после клавиатуры стоит шифратор, который преобразует вводимые числа в двоичную форму.

Все кнопки калькулятора соединяются с общим проводом и, нажав, к примеру, кнопку 5 на входе шифратора, мы тут же получим двоичную форму данного числа на его выходе.

Конечно же, шифратор калькулятора имеет большее число входов, так как помимо цифр в него нужно ввести ещё какие-то символы арифметических действий, поэтому с выходов шифратора снимаются не только числа в двоичной форме, но и команды.