

УЧЕБНАЯ ДИСЦИПЛИНА
«АРХИТЕКТУРА АППАРАТНЫХ СРЕДСТВ»

ПРЕПОДАВАТЕЛЬ:
ИГНАТЬЕВ
ЕВГЕНИЙ АЛЕКСАНДРОВИЧ

Лекция 3. Логические элементы, узлы, блоки и устройства компьютера. Последовательностные логические устройства (цифровые автоматы): триггеры, регистры, счетчики.

Учебные вопросы:

1. Логические элементы, узлы, блоки и устройства компьютера.
2. Последовательностные логические устройства (цифровые автоматы): триггеры, регистры, счетчики.

Вопрос 1.

Логические элементы, узлы, блоки и устройства компьютера

Для составления полного представления о структуре ЭВМ необходимо рассмотреть ее элементную базу.

Обычно при детализации структуры ЭВМ выделяют следующие структурные функциональные единицы – *элементы, узлы, блоки и устройства*. Каждая такая единица соответствует строго определенной операции, выполняемой ЭВМ при преобразовании информации.



Элемент предназначен для обработки единичных электрических сигналов, соответствующих битам информации. Находится на самом нижнем уровне обработки информации.

Элементы бывают **формирующие** и **запоминающие**.

Узлы обеспечивают одновременную обработку группы электрических сигналов – информационных слов.

Блоки выполняют некоторую последовательность в обработки информационных слов – функционально обособленную часть машинных операций.

Устройства предназначаются для выполнения отдельных машинных операций и их последовательностей.

В основу построения всех современных ЭВМ положена **технология интегральных микросхем**.

Интегральная схема (ИС) – это электронная микросхема, все компоненты которой, а также связи между ними выполнены на едином основании с помощью одного технологического цикла и имеют общую герметизацию и защиту от механических повреждений.

Микропроцессор – это интегральная микросхема, в состав которой входят АЛУ и УУ, а также аккумулятор (регистр, в который помещается результат выполнения инструкции).

Каждый бит информации суть электрический сигнал. В ЭВМ применяют два способа представления сигналов — **импульсный** и **потенциальный**.

При **импульсном** способе двоичной единице ставится в соответствие наличие импульса (импульс электрического тока или напряжения), а отсутствие импульса принимается за ноль.

При **потенциальном** способе, единица соответствует высокому уровню напряжения, а ноль — низкому.

Различают также коды представления и передачи информации. При **последовательном коде** информация передается по единичной шине, а разряды информационных слов разделены по времени. При **параллельном коде** все разряды передаются одновременно, что ускоряет обработку информации, но требует дополнительных затрат на аппаратные средства. Существует также **параллельно-последовательный код**, сочетающий достоинства предыдущих кодов. В этом коде данные на обработку поступают в последовательном коде, а обрабатываются в параллельном.

Вопрос 2.

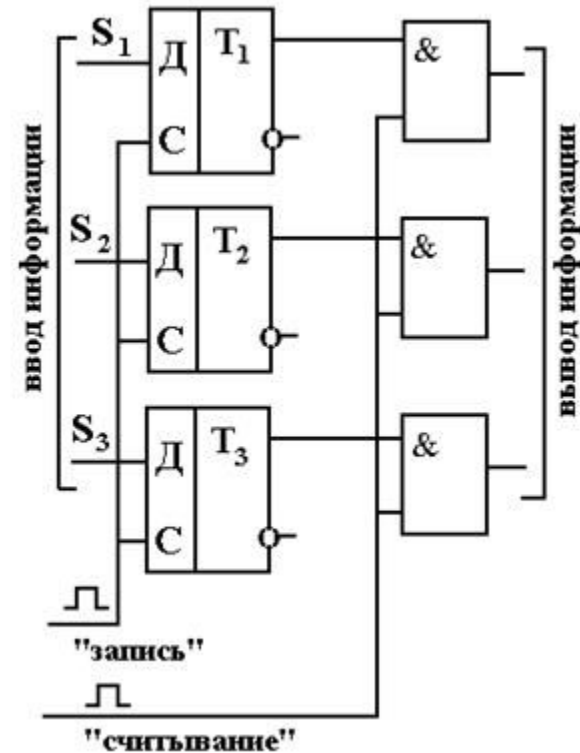
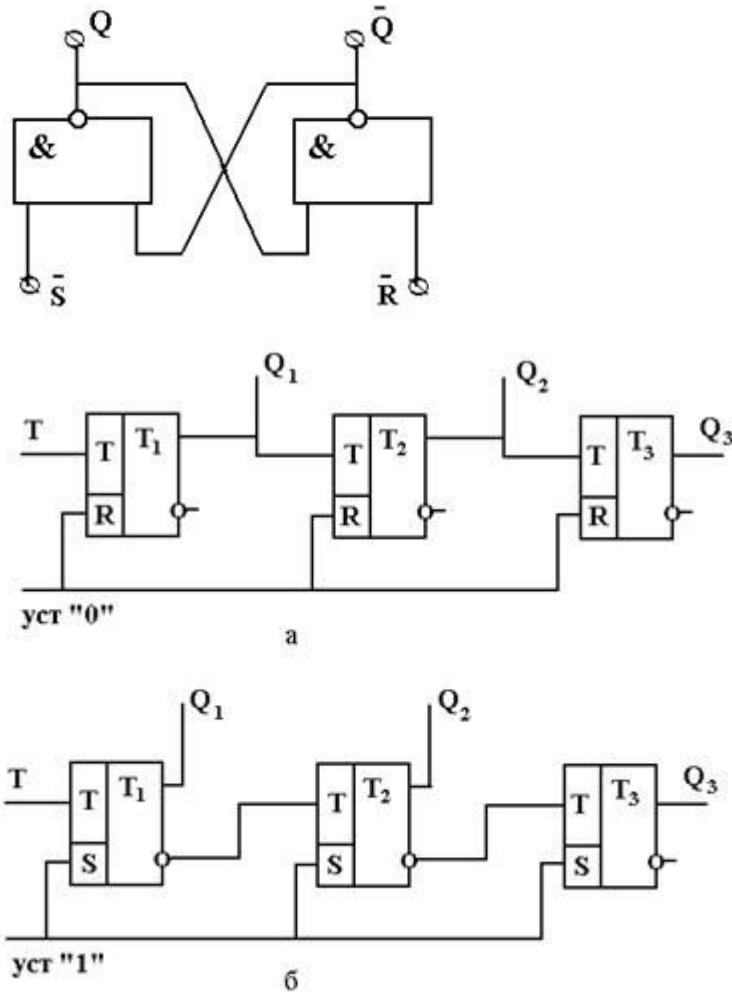
Последовательностные логические устройства (ПЛУ)

Из логических элементов составляются схемы, называемые **логическими устройствами**. Типовые функциональные узлы этих устройств выпускаются в виде отдельных интегральных микросхем.

Если на выходе логического устройства информация определяется не только действующей в настоящий момент на входе комбинацией логических переменных, но и всей последовательностью переменных, действующей в предшествующие моменты времени, то такое устройство является **последовательностным**.

Такие устройства частот называют **цифровыми автоматами** или **автоматами с памятью**.

К числу функциональных узлов последовательных логических устройств относятся **триггеры, счетчики импульсов и регистры.**



Триггеры

Триггер – устройство, имеющие два устойчивых состояния и способное под действием управляющих сигналов скачком переходить из одного устойчивого состояния в другое.

Триггер – простейший цифровой автомат, т.е. устройство с памятью. При наличии электропитания способен на длительное время запоминать одно из двух устойчивых состояний (0 или 1) и может переключаться между ними под управлением внешних сигналов.

Классификация триггеров:

По типу синхронизации триггеры могут быть **асинхронными** и **синхронными**.

Триггер называют **асинхронным**, если сам сигнал, несущий информацию, вызывает его переключение.

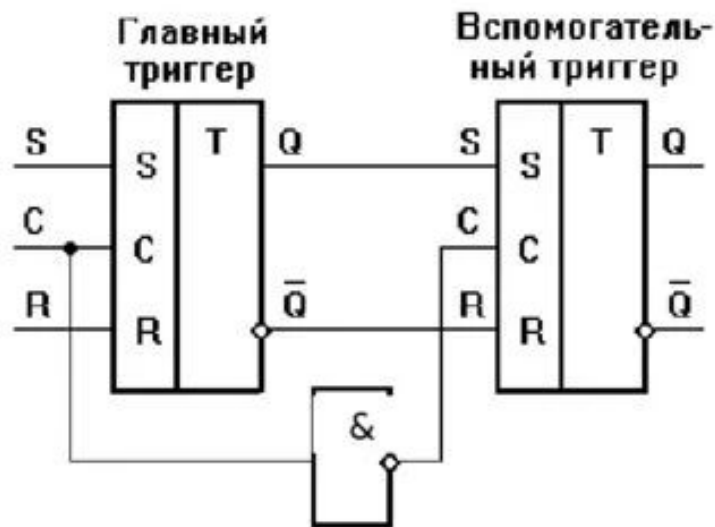
В **синхронных** (тактируемых) триггерах информация записывается при одновременном воздействии информационного сигнала и синхронизирующего (разрешающего) импульса.

Сигналы синхронизации:

- синхронизация по высокому уровню сигнала (1);
- синхронизация по низкому уровню сигнала (0);
- синхронизация по переднему фронту (0→1);
- синхронизация по заднему фронту (1→0).

По внутренней организации:

- одноступенчатый триггер (однотактный);
- двухступенчатый триггер (двухтактный).



По функциональному признаку:

- RS-триггеры (триггеры с двумя установочными входами R(etset), S(et));
- JK-триггеры (универсальные триггеры);
- T-триггеры (триггеры с 1 счетным входом);
- D-триггеры (триггеры с задержкой и 1 входом).

RS-триггеры

RS-триггер асинхронный

RS-триггер или SR-триггер (от англ. Set/Reset – установить/сбросить) – асинхронный триггер, который сохраняет своё предыдущее состояние при неактивном состоянии обоих входов ($S=0$ $R=0$) и изменяет своё состояние при подаче на один из его входов активного уровня (или $R=1$, или $S=1$).

Принцип работы RS-триггера.

При $S, R=0$; $Q=Q_{пр}$ (режим хранения)

При подаче 1 на R, 0 на S выходное значение триггера становится нулем (режим сброса)

При подаче 0 на R, 1 на S выходное значение триггера становится единицей (режим установки 1).

При подаче двух единиц на R и S триггер переходит в запрещенный режим.

Асинхронный RS-триггер на элементах ИЛИ-НЕ

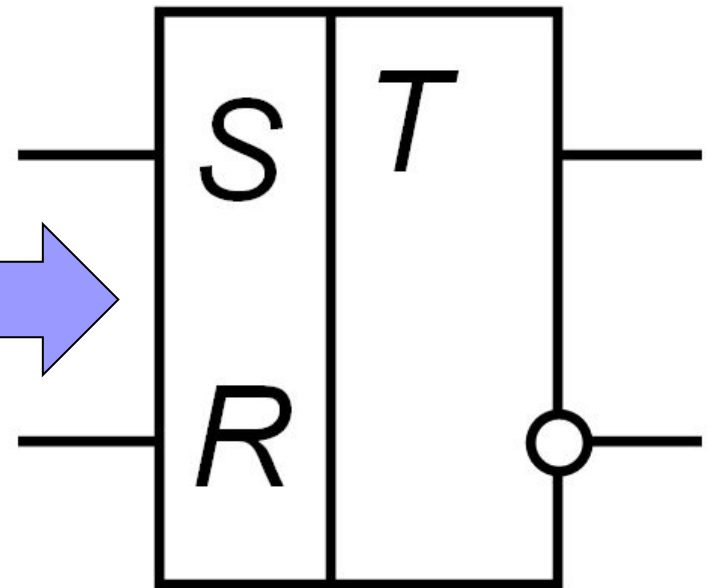
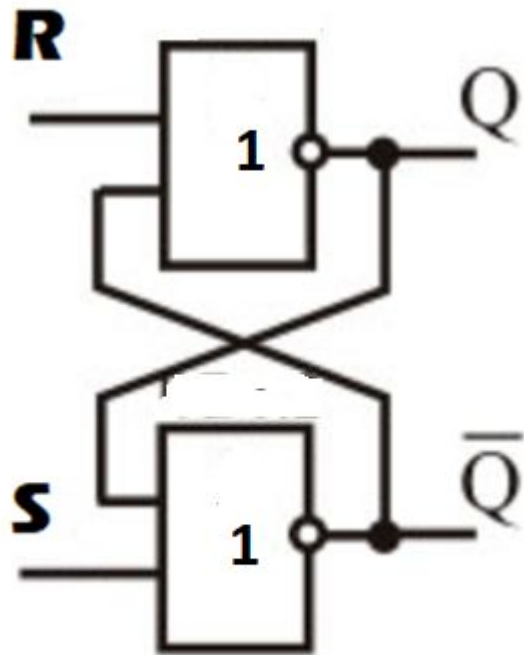


Таблица истинности RS-триггера

R	S	$Q_{\text{пред}}$	Q	Режимы
0	0	0	0	хранение
0	0	1	1	
0	1	0	1	установка 1
0	1	1	1	
1	0	0	0	установка 0
1	0	1	0	
1	1	0	*	запрет
1	1	1	*	

* — неопределенное состояние

RS-триггер синхронный

Существенным недостатком RS-триггера является то, что если один из сигналов на вход придет раньше другого, триггер примет неправильное состояние. Для того, чтобы избежать этой проблемы, вводится еще один входной сигнал – **сигнал синхронизации**. Синхронный RS-триггер будет как-либо реагировать на входные сигналы только в том случае, когда на **вход С подана единица**. В остальном синхронный RS-триггер не отличается от обычного RS-триггера.

Синхронный RS-триггер со статическим управлением

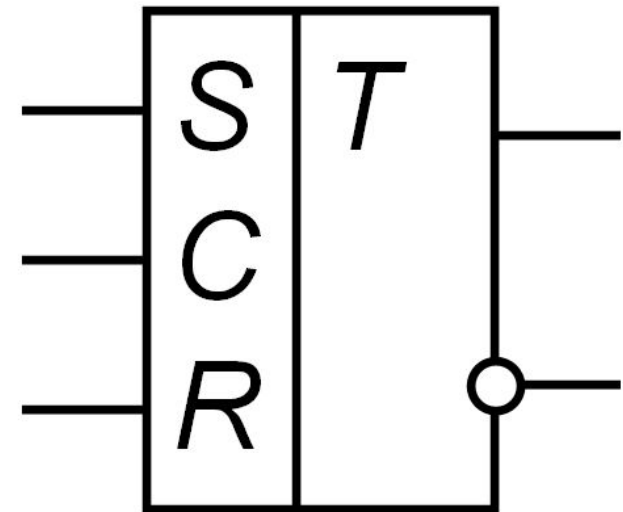
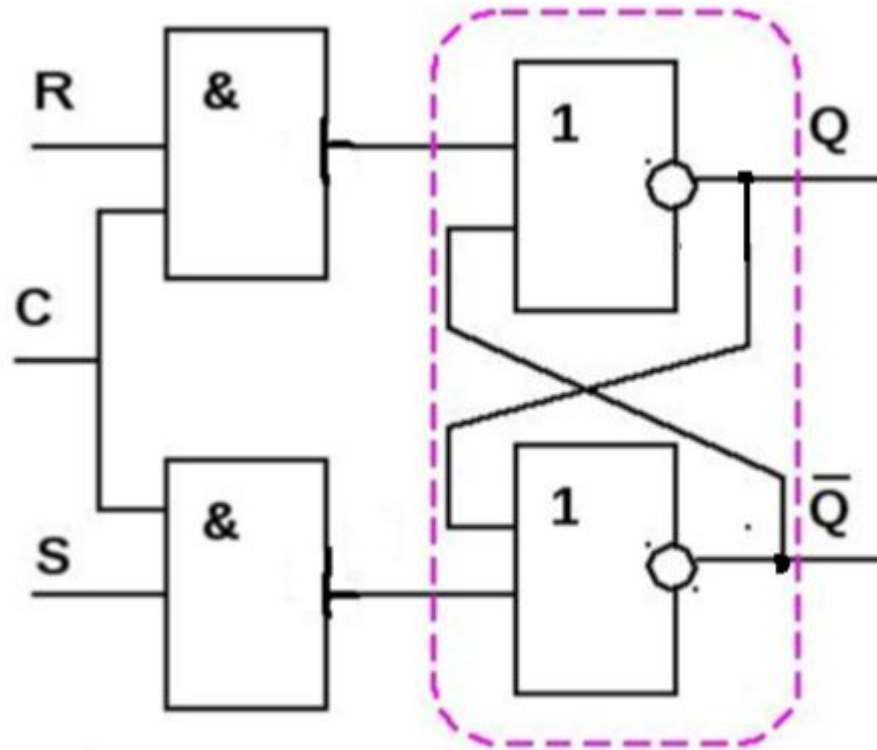


Таблица истинности синхронного RS-триггера

R	S	C	Q	$\overline{Q}$	Режимы
$\sim$	$\sim$	0	$Q_{\text{пред.}}$	$\overline{Q}_{\text{пред.}}$	
0	0	1	$Q_{\text{пред.}}$	$\overline{Q}_{\text{пред.}}$	хранение
1	0	1	0	1	запись 0
0	1	1	1	0	запись 1
1	1	1	0	0	запрет

D-триггеры

D-триггеры также называют триггерами задержки (от англ. Delay).

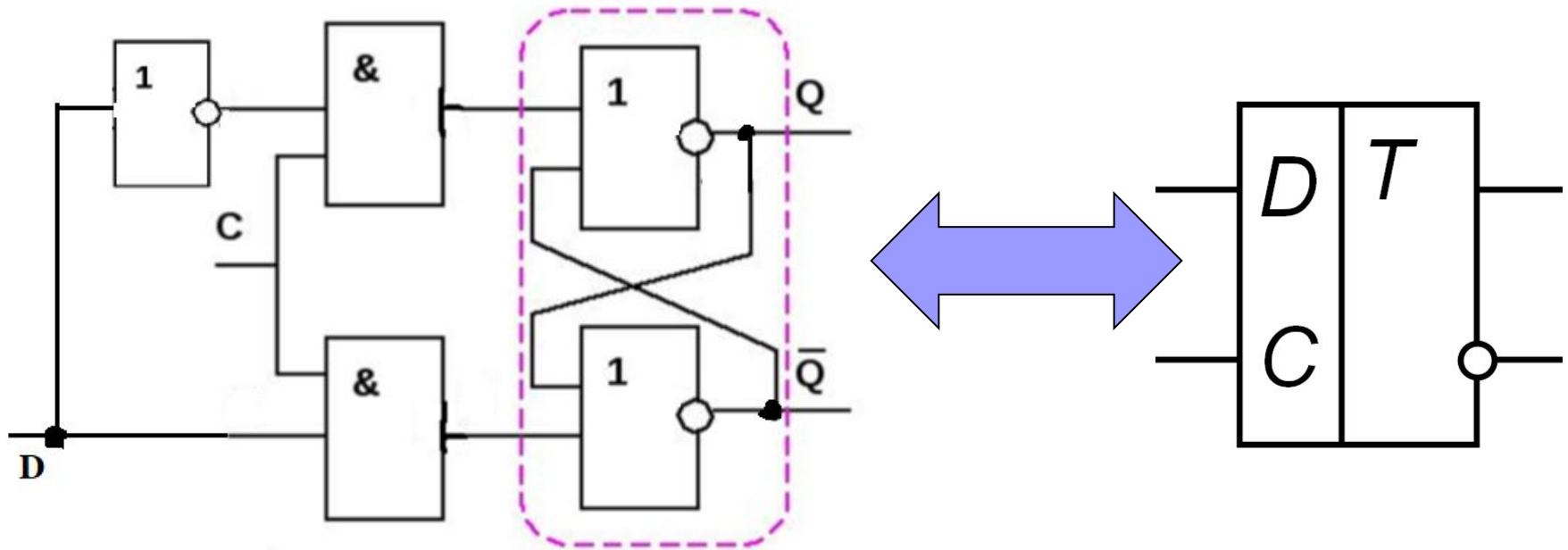
D-триггер, также как и другие типы триггеров имеют два устойчивых состояния. D-триггеры имеют в своем составе два входа: **информационный – D** и **вход синхронизации C**.

Принцип работы D-триггера заключается в том, что при поступлении синхросигнала в триггер записывается значение, которое в этот момент установлено на информационном входе D.

В другое время (при отсутствии синхросигнала) изменение значений на входе D никакого воздействия на состояние триггера не оказывает.

При состоянии входа синхронизации $C=0$ сигнал на выходе не зависит от сигналов, поступающих на информационный вход. При $C=1$ на прямом выходе информация будет точно повторять ту, что поступает на вход D.

D-триггер



D-триггер

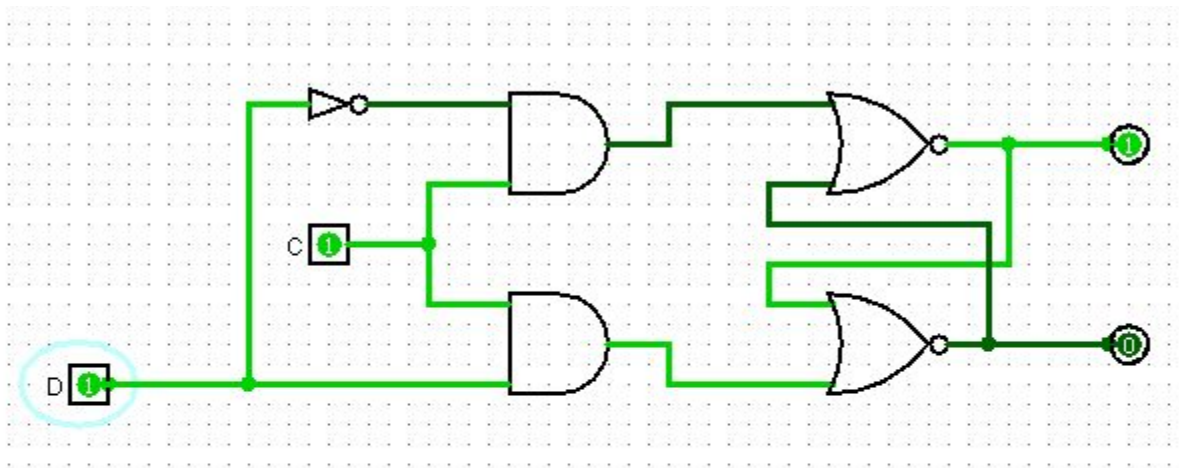
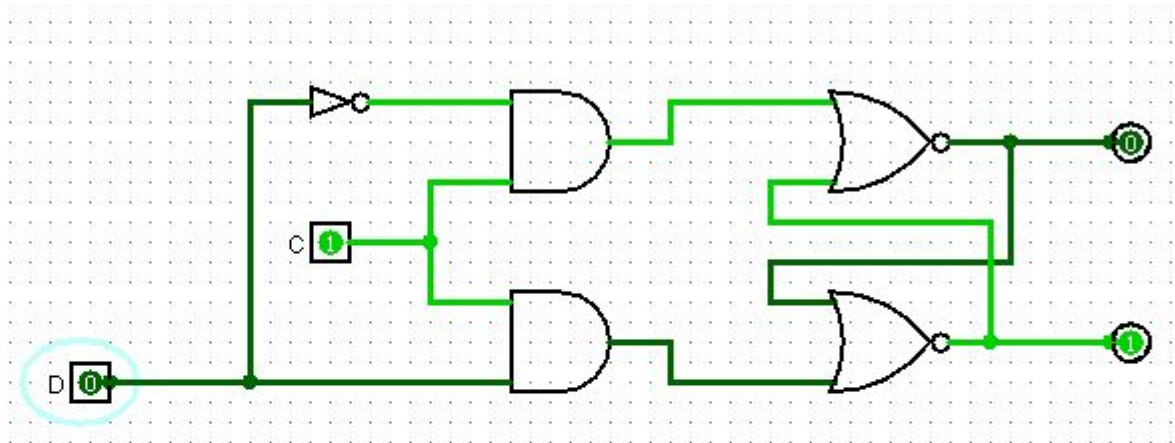


Таблица истинности синхронного D-триггера

C	D	$Q_{\text{пред}}$	Q	режим
0	~	$Q_{\text{пред}}$	$Q_{\text{пред}}$	хранение
1	1	~	1	запись 1
1	0	~	0	запись 0

Триггер-задержка – хранит предыдущее состояние до прихода очередного синхроимпульса.

~ – неопределенное состояние

Т-триггеры

Т-триггер (от англ. Toggle – переключатель) часто называют счётным триггером, так как он является простейшим счётчиком по модулю 2.

Т(toggle)-триггер является триггером, изменяющим свое выходное значение на противоположное на каждом такте, когда на **входы Т и С** поданы единицы. На основе нескольких Т-триггеров можно построить счетчик.

T-триггер

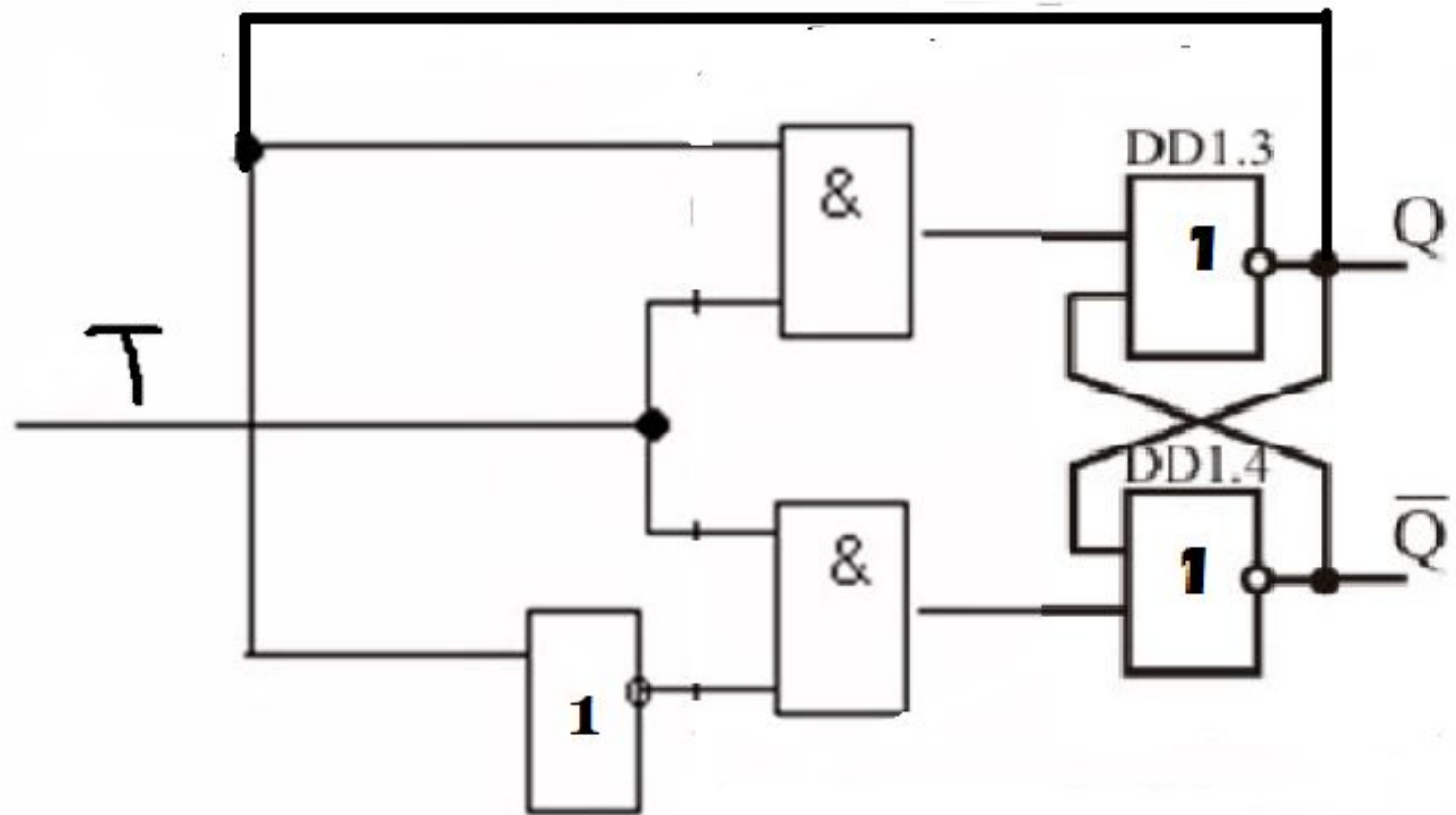


Таблица истинности синхронного Т-триггера

T	$Q_{\text{пред}}$	Q	режим
0	1	1	хранение
0	0	0	
1	1	0	переброс
1	0	1	

Триггер-счетчик — с приходом очередного счетного импульса меняет свое состояние на противоположенное.

JK-триггеры

JK-триггер работает так же как RS-триггер, с одним лишь исключением: **при подаче логической единицы на оба входа J и K состояние выхода триггера изменяется на противоположное**, то есть выполняется операция инверсии.

Универсальный триггер – отличается от RS-триггера тем, что не имеет запрещенных состояний.

J – аналогичен сигналу S (переводит триггер в единицу).

K – аналогичен сигналу R (переводит триггер в ноль).

При J и K одновременно равных единице JK-триггер работает как T-триггер, меняя свое состояние на противоположенное.

Синхронный JK-триггер

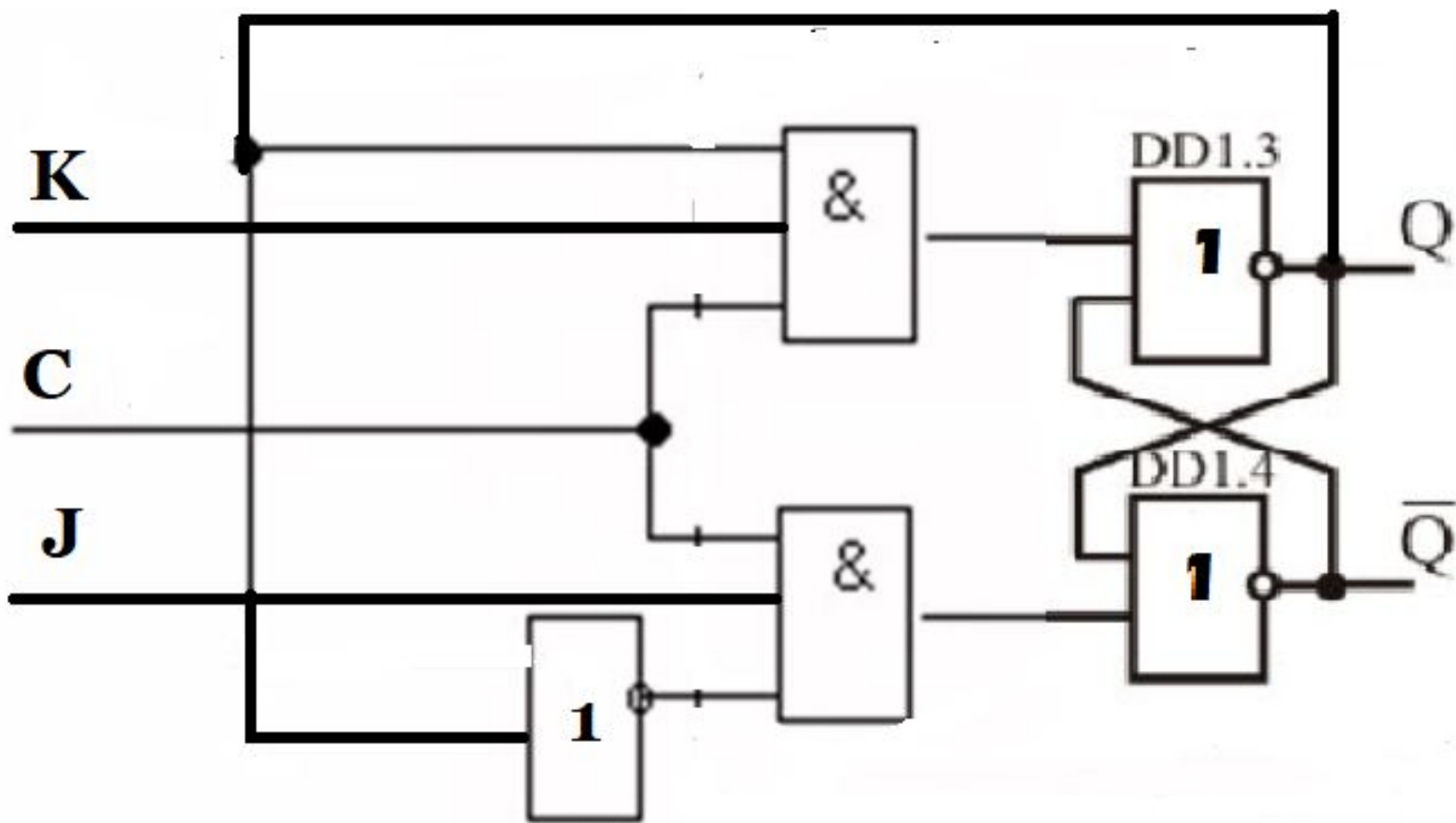


Таблица истинности синхронного JK-триггера

С	J	K	Q _{пред}	Q	Режимы
0	~	~	0	0	хранение
0	~	~	1	1	
1	0	0	0	0	
1	0	0	1	1	
1	1	0	~	1	запись 1
1	0	1	~	0	запись 0
1	1	1	0	1	счетный режим
1	1	1	1	0	

~ – неопределенное состояние

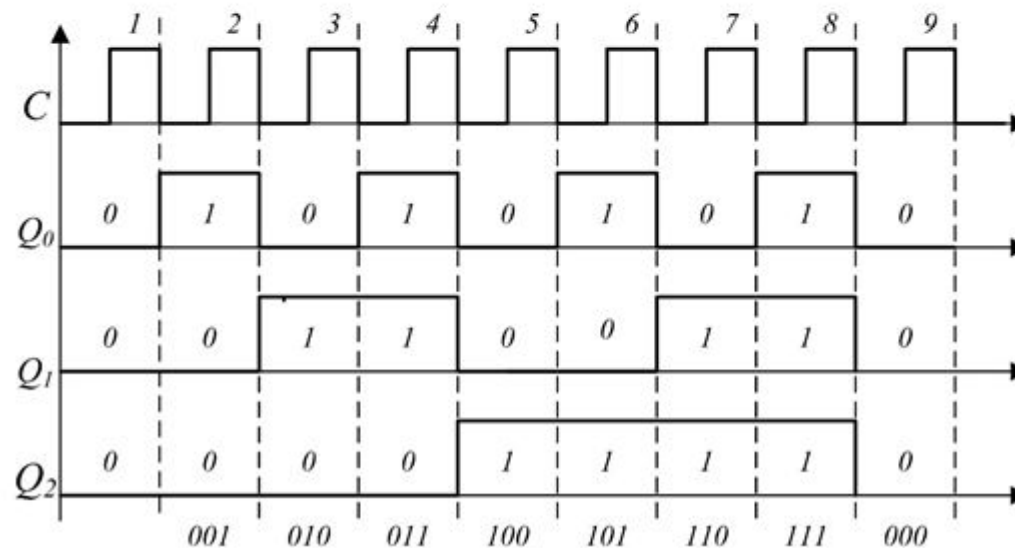
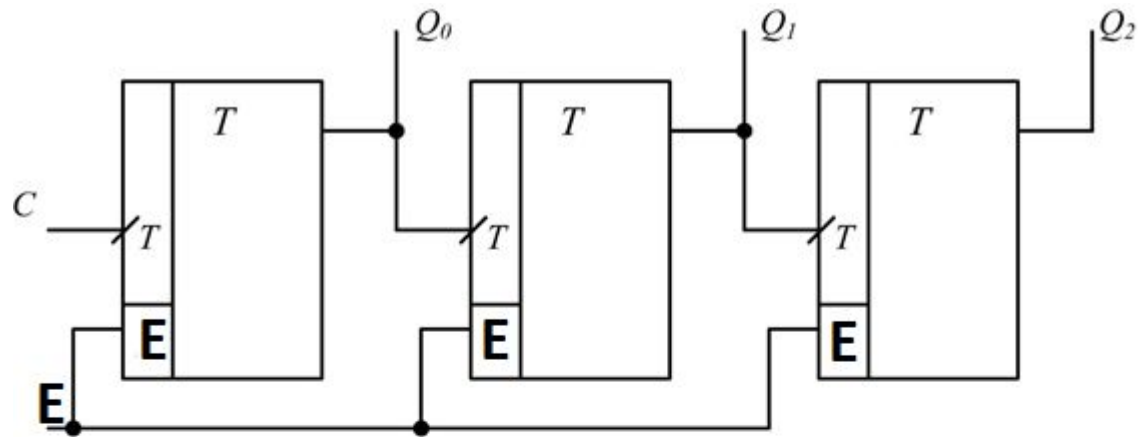
Счетчики импульсов

Счётчик числа импульсов – устройство, на выходах которого получается двоичный (двоично-десятичный) код, определяемый числом поступивших импульсов.

Счётчики могут строиться на двухступенчатых D-триггерах, Т-триггерах и JK-триггерах.

Основной параметр счётчика – **модуль счёта** – максимальное число единичных сигналов, которое может быть сосчитано счётчиком. Счётчики обозначают через СТ (от англ. counter).

Счетчики с последовательным переносом на Т-триггерах:



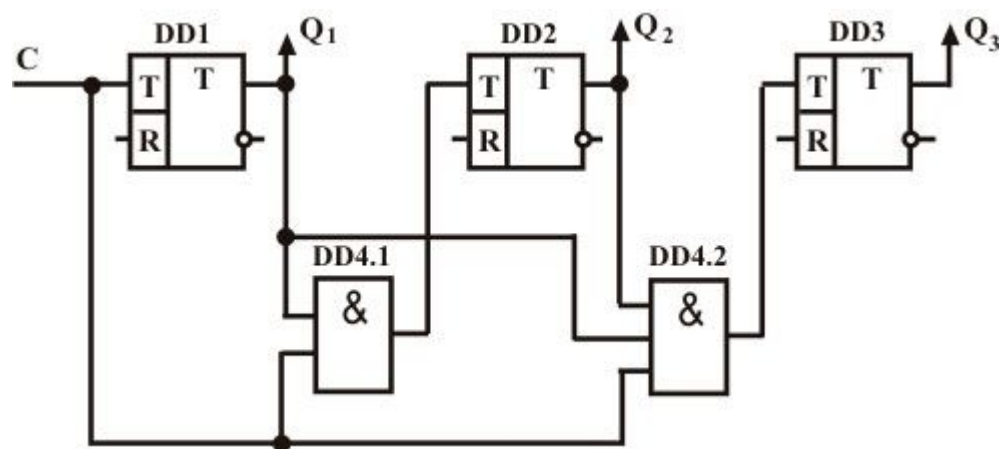
Счетчики с последовательным переносом на Т-триггерах:

Подачей нулевого значения на вход Е счетчик приводится в исходное состояние, когда на выходах Q0-Q2 – уровень логического нуля.

Принцип работы

На вход С подаются импульсы для счета. С приходом заднего фронта первого импульса первый (левый) по схеме триггер устанавливается в «1». Если читать код справа налево, то он соответствует единице. Для нашего трехразрядного счетчика это код 001. С приходом второго импульса в «1» переключается второй триггер, а первый переключается в «0». Таким образом, код на выходах счетчика будет 010, что соответствует десятичной цифре 2. Следующий импульс установит код 011, то есть 3. Трехразрядный счетчик может досчитать до кода 111, что соответствует десятичной цифре 7. При этом наступает так называемое переполнение счетчика, и с приходом следующего импульса счетчик обнулится.

Счетчики с параллельным переносом на Т-триггерах:



Принцип работы

Происходит подача входных импульсов на входы всех триггеров счетчика. Это реализуется с помощью введения в схему логических элементов И.

Из схемы видно, что на вход второго триггера счетный импульс поступит только тогда, когда на выходе первого триггера будет «1», а на третий – когда «1» будет на выходах и первого, и второго триггеров.

Регистры

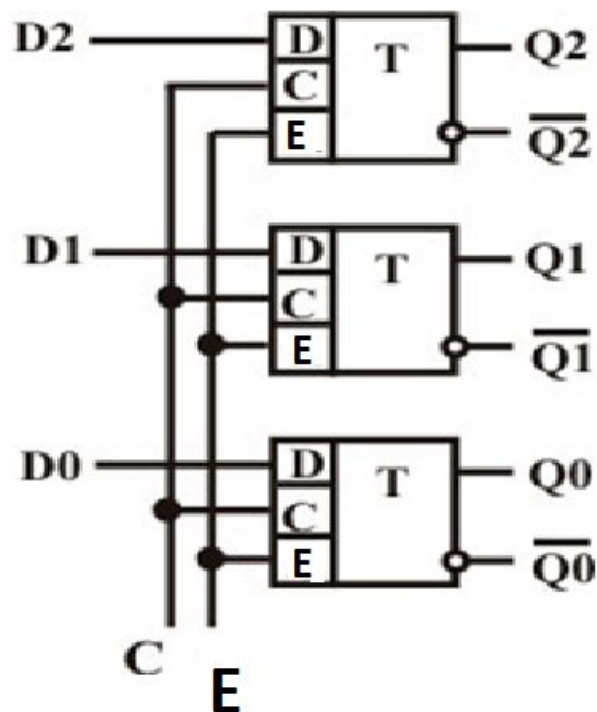
Регистр – устройство для записи, хранения и считывания n -разрядных двоичных данных и выполнения других операций над ними.

Регистр представляет собой упорядоченный набор триггеров, обычно D-триггеров, число которых соответствует числу разрядов в слове.

Основой построения регистров являются: D-триггеры, RS-триггеры, JK-триггеры.

Регистр хранения

3х разрядный регистр хранения
на D-триггерах:

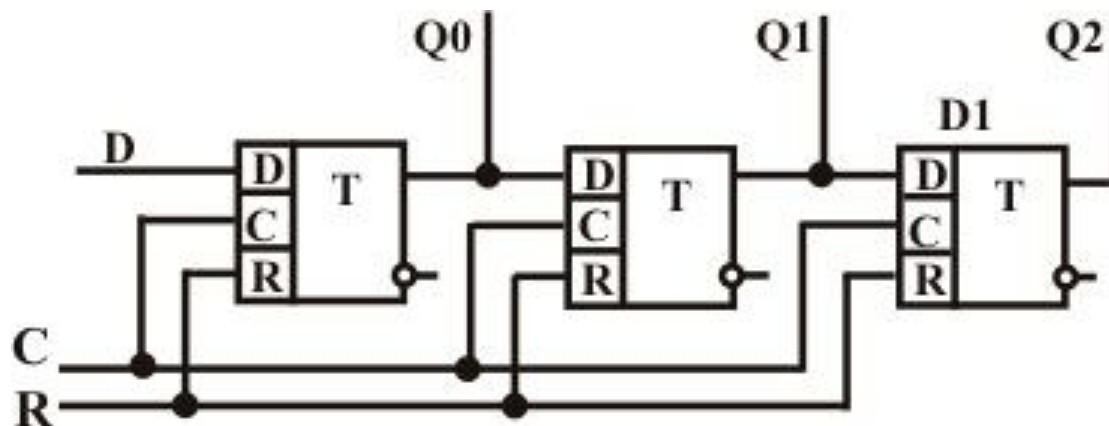


Каждый триггер может хранить один разряд (бит) числа. Вход E служит для установки выходов всех триггеров в нулевое (исходное) состояние перед записью числа (при $E=0$), которое подается на входы D0, D1 и D2. При подаче импульса на вход C производится запись информации с этих входов. Информация может храниться сколь угодно долго, пока на вход C не подаются импульсы и подается питание.

Регистр сдвига

Он предназначен для преобразования информации путем ее побитного сдвига в ту или иную сторону.

Схема регистра сдвига информации вправо:



Информация в виде логического уровня подается на вход первого (крайнего слева) триггера. При воздействии импульса на входе С присутствующая на входе D информация записывается в первый триггер. При подаче второго импульса информация из первого триггера переписывается во второй триггер, а в первый записывается информация, которая в этот момент присутствует на входе D, и так далее. Таким образом, с подачей каждого синхроимпульса информация в регистре сдвигается вправо на 1 разряд.

Регистр сдвига

