

Микропроцессорная техника в приборах, системах и комплексах

Лекция 6

Цифро-аналоговые преобразователи (ЦАП)



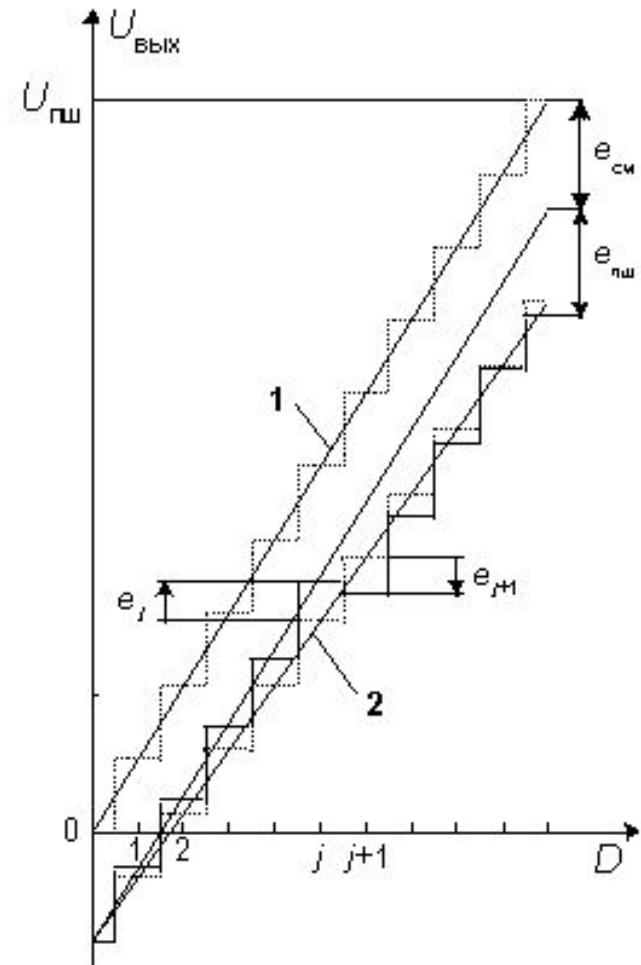
Ушаков Андрей Николаевич, старший преподаватель кафедры
303

Определение ЦАП

Цифро-аналоговый преобразователь (ЦАП) – устройство, предназначенное для преобразования числа, определенного, как правило, в виде двоичного кода, в напряжение или ток, пропорциональные значению цифрового кода.

Статическая характеристика преобразования ЦАП

1 – идеальная характеристика;
2 – оптимальная характеристика;
Реальная характеристика – ступенчатая характеристика (сплошная линия) «вокруг» оптимальной характеристики.



Статические параметры ЦАП

К статическим параметрам ЦАП относятся:

- Разрешающая способность
- Погрешность полной шкалы
- Погрешность смещения нуля
- Нелинейность
- Дифференциальная нелинейность
- Монотонность характеристики преобразования
- Температурная нестабильность

Разрешающая способность

● Разрешающая способность – приращение $U_{\text{ВЫХ}}$ при преобразовании смежных значений D_j , т.е. отличающихся на ЕМР. Это приращение является шагом квантования. Для двоичных кодов преобразования номинальное значение шага квантования

$$h = \frac{U_{\text{ПШ}}}{2^N - 1},$$

где $U_{\text{пш}}$ – номинальное максимальное выходное напряжение ЦАП (напряжение полной шкалы), N – разрядность входного кода ЦАП.

Чем больше разрядность преобразователя, тем выше его разрешающая способность.

Погрешность полной шкалы

● *Погрешность полной шкалы* – относительная разность между реальным и идеальным значениями предела шкалы преобразования при отсутствии смещения нуля.

$$\delta_{\text{ПШ}} = \frac{\varepsilon_{\text{ПШ}}}{U_{\text{ПШ}}} \cdot 100\%$$

Является мультипликативной составляющей полной погрешности. Иногда указывается соответствующим числом ЕМР.

Погрешность смещения нуля

● *Погрешность смещения нуля* – значение $U_{\text{ВЫХ}}$ когда входной код ЦАП равен нулю.

Является аддитивной составляющей полной погрешности. Обычно указывается в милливольтках или в процентах от полной шкалы:

$$\delta_{\text{см}} = \frac{\varepsilon_{\text{см}}}{U_{\text{ПШ}}} \cdot 100\%$$

Нелинейность характеристики

● *Нелинейность* – максимальное отклонение реальной характеристики преобразования $U_{\text{вых}}(D)$ от *оптимальной* (линия 2 на статической характеристике ЦАП). Оптимальная характеристика находится эмпирически так, чтобы минимизировать значение погрешности нелинейности. Нелинейность обычно определяется в относительных единицах, но в справочных данных приводится также и в ЕМР.

$$\delta_{\text{л}} = \frac{\max(\varepsilon_j)}{U_{\text{пш}}} \cdot 100\%$$

Дифференциальная нелинейность характеристики

● *Дифференциальная нелинейность* – максимальное изменение (с учетом знака) отклонения реальной характеристики преобразования $U_{\text{ВЫХ}}(D)$ от оптимальной при переходе от одного значения входного кода к другому смежному значению. Обычно определяется в относительных единицах или в ЕМР.

$$\delta_{\text{ДЛ}} = \frac{\max(\varepsilon_j + \varepsilon_{j+1})}{U_{\text{ПШ}}} \cdot 100\%$$

Монотонность и температурная нестабильность характеристики

Монотонность характеристики преобразования – возрастание (уменьшение) выходного напряжения ЦАП $U_{\text{вых}}$ при возрастании (уменьшении) входного кода D .

Если дифференциальная нелинейность больше относительного шага квантования $h/U_{\text{пш}}$, то характеристика преобразователя немонотонна.

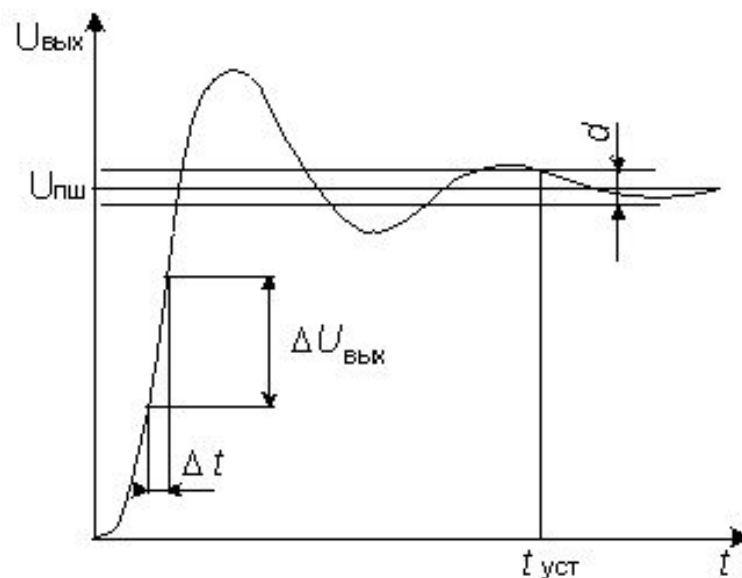
Температурная нестабильность ЦАП характеризуется температурными коэффициентами погрешности полной шкалы и погрешности смещения нуля.

Динамические параметры ЦАП

Динамические параметры ЦАП определяются по переходной характеристике при скачкообразном изменении входного сигнала от «всех нулей» до «всех единиц».

К динамическим параметрам относятся:

- время установления;
- скорость нарастания.



Переходная характеристика ЦАП

Время установления

- *Время установления* – интервал времени от момента изменения входного кода до момента, когда в последний раз выполняется равенство

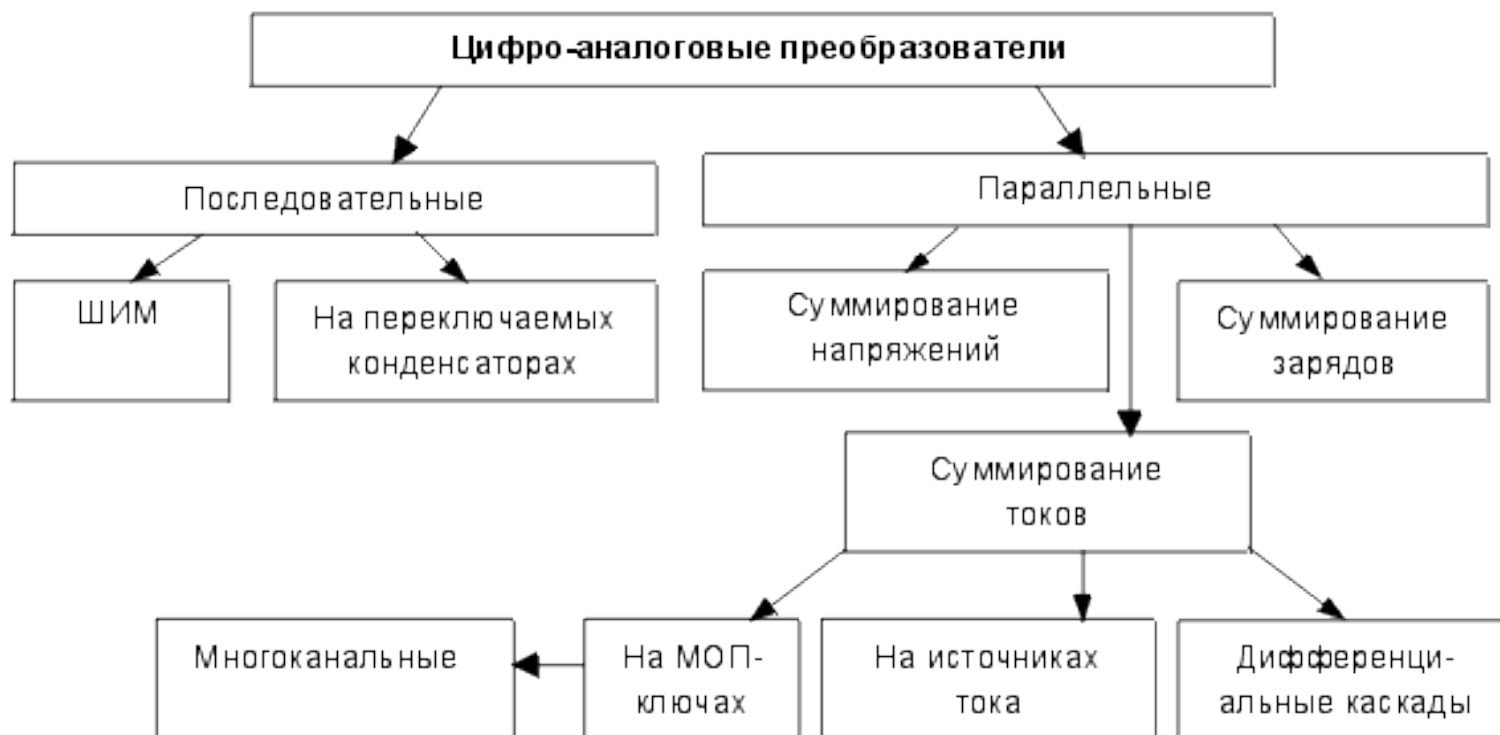
$$|U_{\text{ВЫХ}} - U_{\text{ПШ}}| = \frac{d}{2},$$

причем $d/2$ обычно соответствует ЕМР.

Скорость нарастания

Скорость нарастания – максимальная скорость изменения $U_{\text{ВЫХ}}(t)$ во время переходного процесса. Определяется как отношение приращения $\Delta U_{\text{ВЫХ}}$ ко времени Δt , за которое произошло это приращение. Обычно указывается в технических характеристиках ЦАП с выходным сигналом в виде напряжения. У ЦАП с токовым выходом этот параметр в большой степени зависит от типа выходного ОУ.

Классификация ЦАП (по схемотехническому признаку)



Классификация ЦАП (другие признаки)

ЦАП классифицируются по следующим признакам:

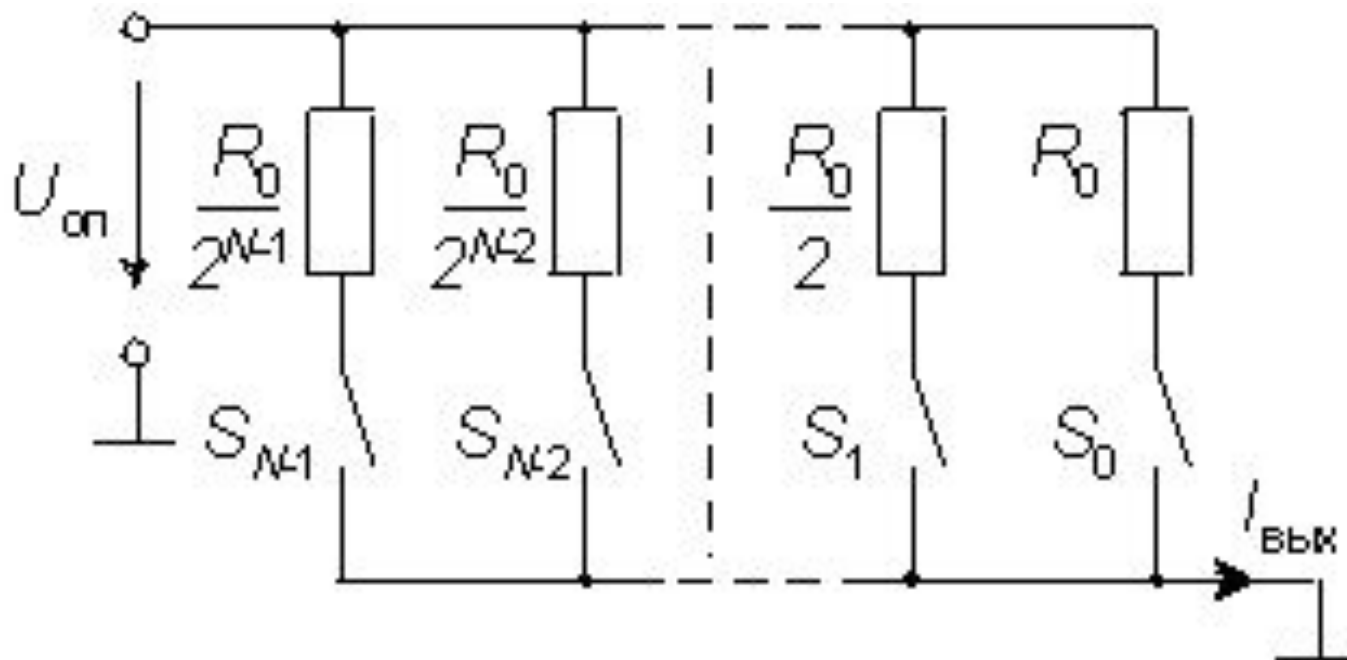
- *По виду выходного сигнала:*
 - с токовым выходом;
 - с выходом в виде напряжения.
- *По типу цифрового интерфейса:*
 - с последовательным вводом входного кода;
 - с параллельным вводом входного кода.
- *По числу ЦАП на кристалле:*
 - одноканальные;
 - многоканальные.
- *По быстродействию:*
 - низкого быстродействия;
 - среднего быстродействия;
 - высокого быстродействия.

ЦАП с суммированием весовых ТОКОВ

Большинство схем параллельных ЦАП основано на суммировании токов, сила каждого из которых пропорциональна весу цифрового двоичного разряда, причем должны суммироваться только токи разрядов, значения которых равны 1.

Следовательно, требуется построить схему, обеспечивающую генерацию и коммутацию по заданным законам точных весовых токов.

Схема ЦАП с суммированием весовых токов (простая)



Простейшая схема ЦАП с суммированием весовых токов

Выходной ток ЦАП

- Сопротивления резисторов выбирают так, чтобы при замкнутых ключах через них протекал ток, соответствующий весу разряда. Ключ должен быть замкнут тогда, когда соответствующий ему бит входного слова равен единице. Выходной ток определяется соотношением:

$$I_{\text{ВЫХ}} = \frac{U_{\text{оп}}}{R_0} \sum_{k=0}^{N-1} d_k 2^k = \frac{U_{\text{оп}}}{R_0} D.$$

Точность

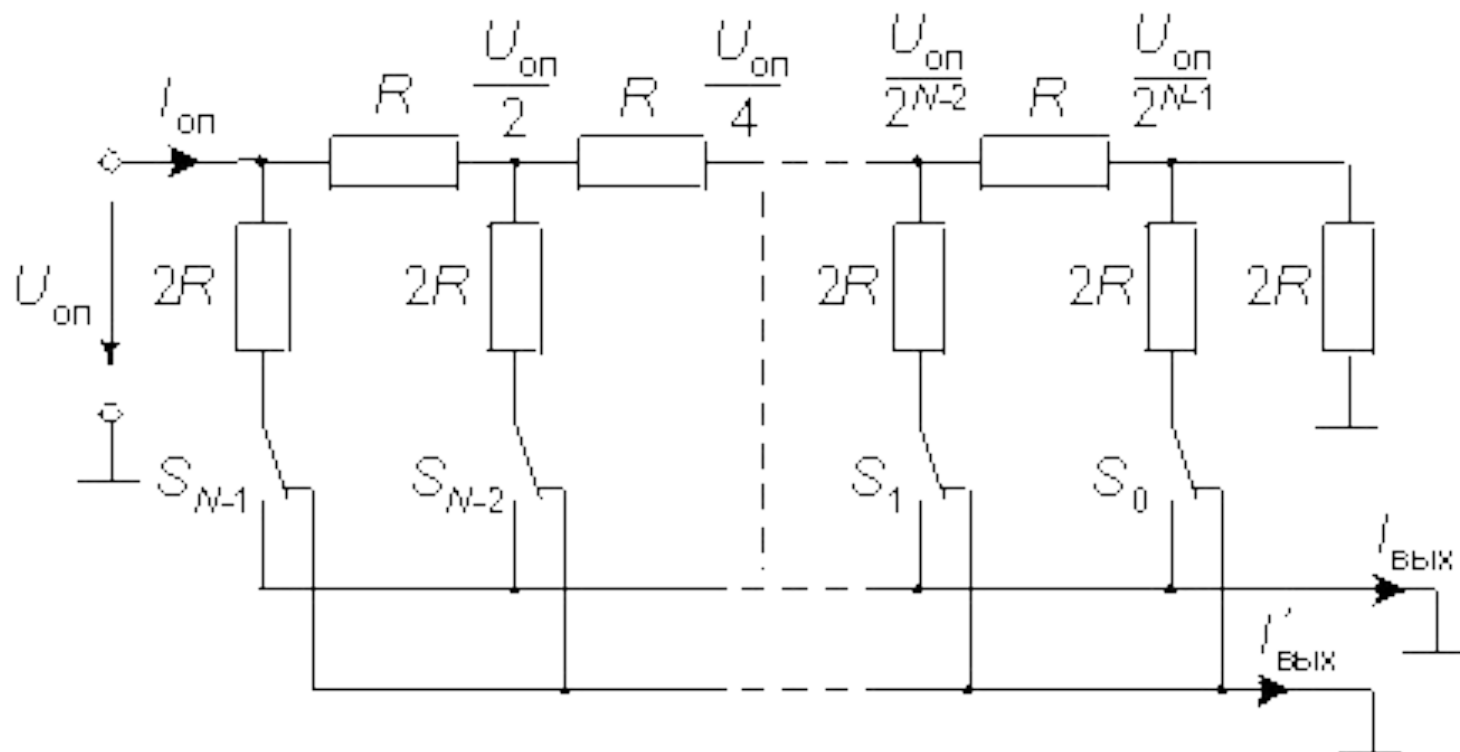
● При высокой разрядности ЦАП токозадающие резисторы должны быть согласованы с высокой точностью. Наиболее жесткие требования по точности предъявляются к резисторам старших разрядов, поскольку разброс токов в них не должен превышать тока младшего разряда. Поэтому разброс сопротивления в k -м разряде должен быть меньше, чем

$$\frac{\Delta R}{R} = 2^{-k}.$$

Недостатки схемы

1. При различных входных кодах ток, потребляемый от источника опорного напряжения (ИОН), будет различным, а это повлияет на величину выходного напряжения ИОН.
2. Значения сопротивлений весовых резисторов могут различаться в тысячи раз, а это делает весьма затруднительной реализацию этих резисторов в полупроводниковых ИМС.
3. В этой схеме к разомкнутым ключам прикладывается значительное напряжение, что усложняет их построение.

ЦАП с МОП-ключами и матрицей постоянного импеданса



Матрица постоянного импеданса

В этой схеме задание весовых коэффициентов ступеней преобразователя осуществляют посредством последовательного деления опорного напряжения с помощью резистивной матрицы постоянного импеданса.

Основной элемент такой матрицы представляет собой делитель напряжения, который должен удовлетворять следующему условию: если он нагружен на сопротивление R_n , то его входное сопротивление $R_{вх}$ также должно принимать значение R_n . Коэффициент ослабления цепи $\alpha = U_2/U_1$ при этой нагрузке должен иметь заданное значение.

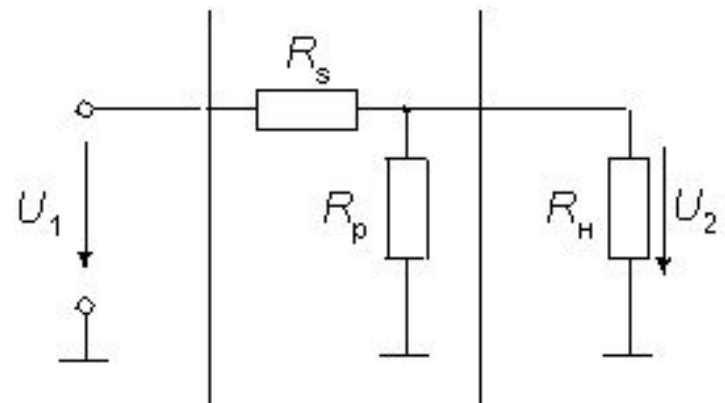
Построение матрицы постоянного импеданса

Решая систему уравнений Кирхгофа для одной ступени матрицы, при выполнении указанных условий получаем:

$$R_p = \frac{\alpha}{1 - \alpha} R_H, R_s = (1 - \alpha) R_H$$

При двоичном кодировании $\alpha=0,5$. Если положить $R_H=2R$, то

$$R_s = R, R_p = 2R$$



Построение ступени
матрицы постоянного импеданса

Входной и выходные токи

● Выходные токи схемы определяются соотношениями:

$$I_{\text{ВЫХ}} = \frac{U_{\text{оп}}}{R \cdot 2^N} \sum_{k=0}^{N-1} d_k 2^k = \frac{U_{\text{оп}}}{R \cdot 2^N} D$$
$$I'_{\text{ВЫХ}} = \frac{U_{\text{оп}}}{R \cdot 2^N} \sum_{k=0}^{N-1} \bar{d}_k 2^k = \frac{U_{\text{оп}}}{R \cdot 2^N} \bar{D}$$

Входной ток определяется соотношением:

$$I_{\text{ВХ}} = I_{\text{ВЫХ}} + I'_{\text{ВЫХ}} + \frac{U_{\text{оп}}}{R \cdot 2^N} = \frac{U_{\text{оп}}}{R}$$

Перемножающие ЦАП

Поскольку нижние выводы резисторов $2R$ матрицы при любом состоянии переключателей S_k соединены с общей шиной схемы через низкое сопротивление замкнутых ключей, напряжения на ключах всегда небольшие, в пределах нескольких мВ.

Это упрощает построение ключей и схем управления ими и позволяет использовать опорное напряжение из широкого диапазона, в том числе и различной полярности. Поскольку выходной ток ЦАП зависит от $U_{оп}$ линейно, преобразователи такого типа можно использовать для умножения аналогового сигнала (подавая его на вход опорного напряжения) на цифровой код. Такие ЦАП называют *перемножающими*.

Точность и быстродействие

Точность этой схемы снижает то обстоятельство, что для ЦАП, имеющих высокую разрядность, необходимо согласовывать сопротивления R_0 ключей с разрядными токами. Особенно это важно для ключей старших разрядов.

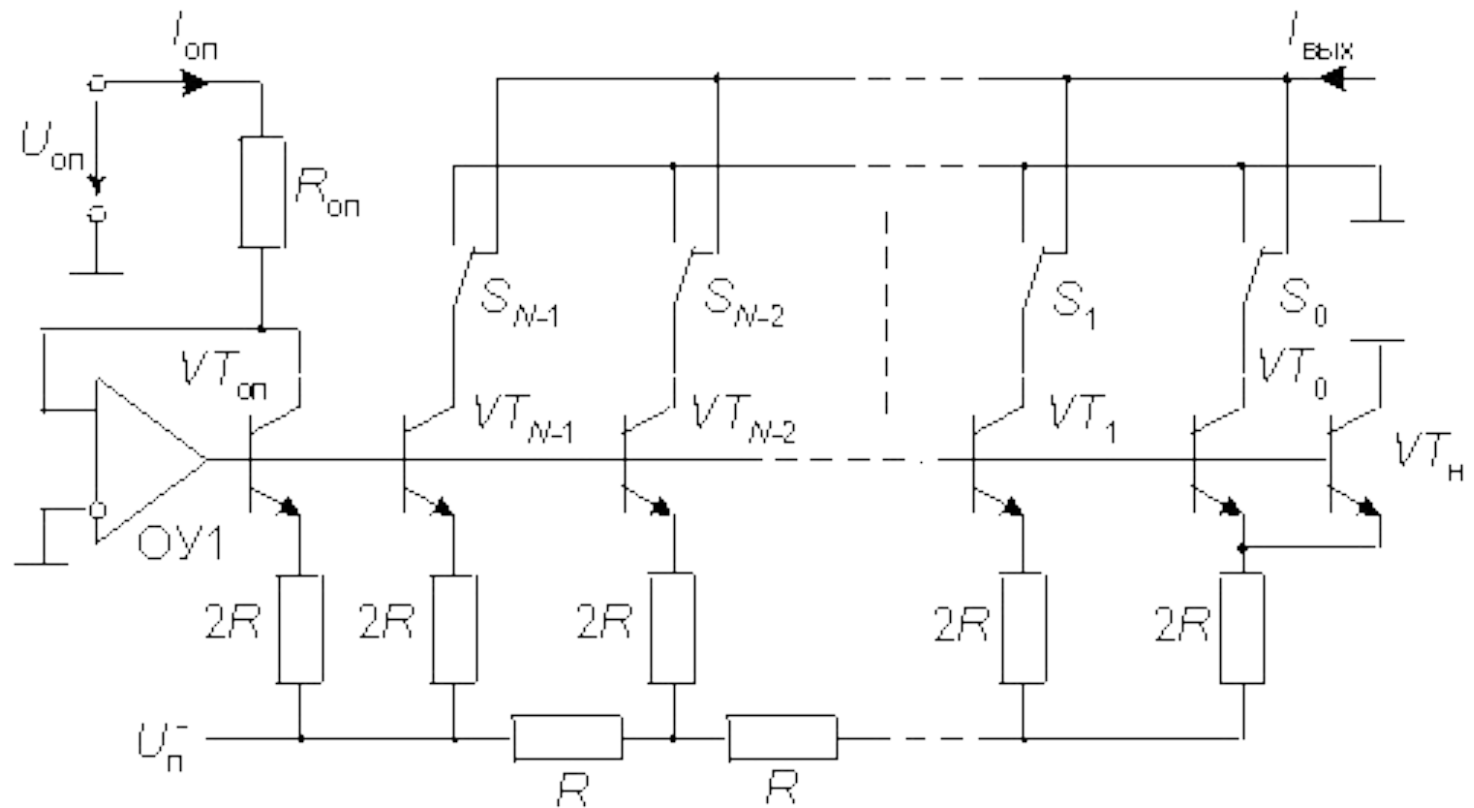
ЦАП на МОП-ключах имеют относительно низкое быстродействие из-за большой входной емкости МОП-ключей

ЦАП на источниках тока

ЦАП на источниках тока обладают более высокой точностью.

В отличие от предыдущего варианта, в котором весовые токи формируются резисторами сравнительно небольшого сопротивления и, как следствие, зависят от сопротивления ключей и нагрузки, в данном случае весовые токи обеспечиваются транзисторными источниками тока, имеющими высокое динамическое сопротивление.

Схема ЦАП на источниках тока



Выходной ток

• Весовые токи формируются с помощью резистивной матрицы. Потенциалы баз транзисторов одинаковы, а чтобы были равны и потенциалы эмиттеров всех транзисторов, площади их эмиттеров делают различными в соответствии с весовыми коэффициентами.

Входное напряжение для резистивной матрицы создается с помощью опорного транзистора $VT_{оп}$ и операционного усилителя ОУ₁, выходное напряжение которого устанавливается таким, что коллекторный ток транзистора $VT_{оп}$ принимает значение $I_{оп}$. Выходной ток для N -разрядного ЦАП:

$$I_{ВЫХ} = \frac{I_{оп}}{2^N} D$$

Формирование выходного сигнала в виде напряжения

Существует несколько способов формирования выходного напряжения для ЦАП с суммированием весовых ТОКОВ.

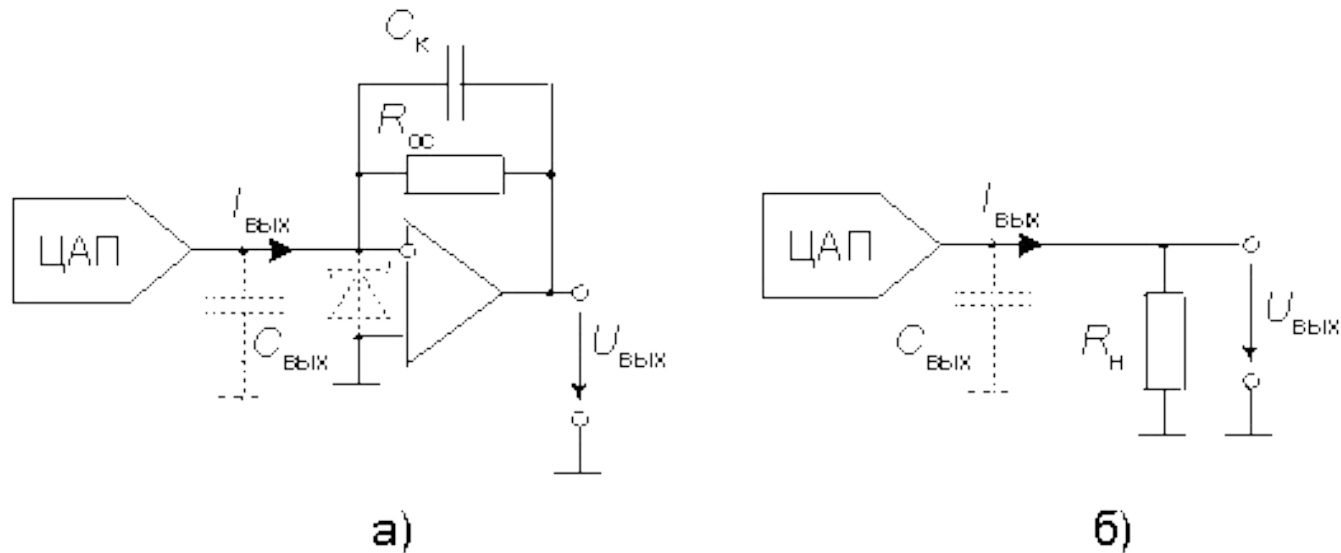


Схема на основе операционного усилителя

На рисунке (а) приведена схема с преобразователем тока в напряжение на операционном усилителе (ОУ). **Эта схема пригодна для всех ЦАП с токовым выходом.**

Поскольку пленочные резисторы, определяющие весовые токи ЦАП, имеют значительный температурный коэффициент сопротивления, резистор обратной связи R_{oc} следует изготавливать на кристалле ЦАП и в том же технологическом процессе, что обычно и делается. Это позволяет снизить температурную нестабильность преобразователя в 300:400 раз.

Выходное напряжение схемы

- Для ЦАП на МОП-ключах выходное напряжение схемы на рисунке (а):

$$U_{\text{ВЫХ}} = -R_{\text{ос}} I_{\text{ВЫХ}} = -\frac{R_{\text{ос}}}{R \cdot 2^N} U_{\text{ос}} D.$$

Обычно сопротивление резистора обратной связи $R_{\text{ос}} = R$. В таком случае:

$$U_{\text{ВЫХ}} = -\frac{1}{2^N} U_{\text{оп}} D$$

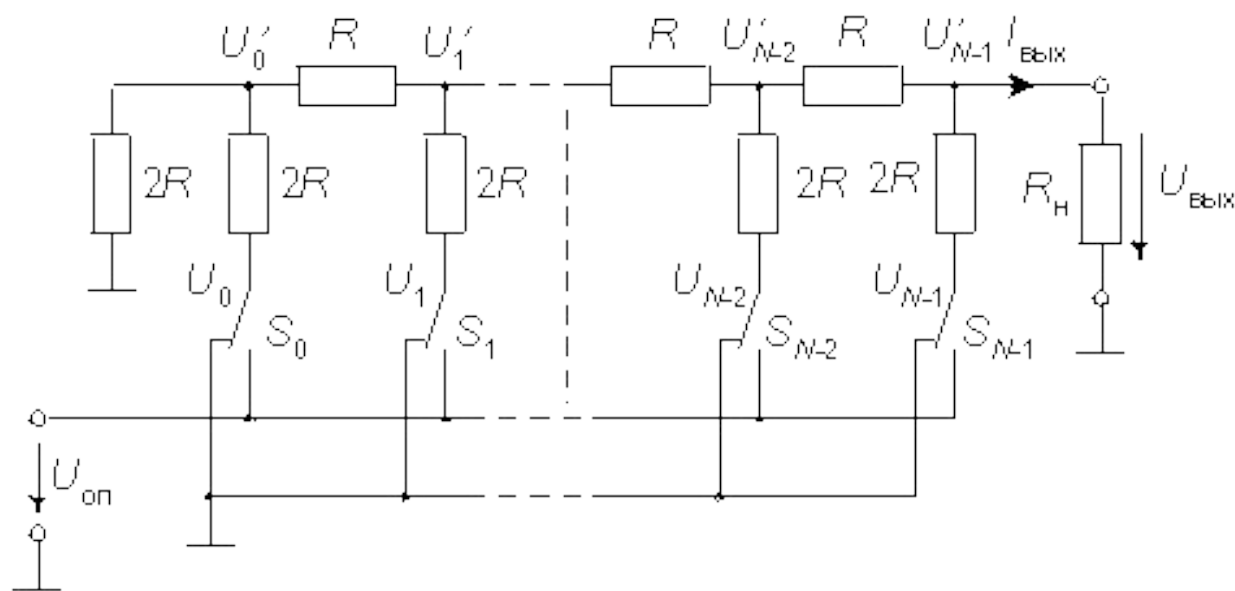
Получение напряжения на выходе ЦАП с помощью резистора

Для ЦАП на источниках тока преобразование выходного тока в напряжение может быть произведено с помощью резистора (рисунок (б)). В этой схеме невозможно самовозбуждение и сохранено быстродействие, однако амплитуда выходного напряжения должна быть небольшой. В противном случае транзисторы источников тока могут выйти из линейного режима. Такой режим обеспечивается

при низких значениях сопротивления нагрузки: $R_H > 1 \text{ кОм}$. Для увеличения амплитуды выходного сигнала ЦАП в этой схеме к её выходу можно подключить неинвертирующий усилитель на ОУ.

Схема с инверсным включением резистивной матрицы

Для ЦАП с МОП-ключами, чтобы получить выходной сигнал в виде напряжения, можно использовать инверсное включение резистивной матрицы.



Выходное напряжение схемы

- Пусть все напряжения на ключах схемы равны 0, кроме U_i на ключе S_i . По методу двух узлов находим, что узловое напряжение U'_i при $R_H = 2R$ равно:

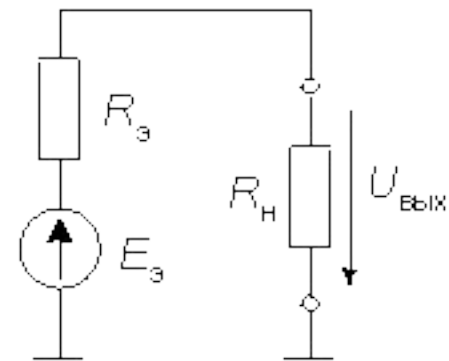
$$U'_i = \frac{U_i / 2R}{\frac{1}{2R} + \frac{1}{2R} + \frac{1}{2R}} = \frac{U_i}{3}$$

Выходное напряжение:

$$U_{\text{ВЫХ}} = \frac{1}{3 \cdot 2^{N-1}} \sum_{k=0}^{N-1} U_k 2^k = \frac{U_{\text{оп}}}{3 \cdot 2^{N-1}} D.$$

Эквивалентная схема ЦАП

- При произвольной нагрузке воспользуемся теоремой об эквивалентном генераторе.



Из эквивалентной схемы ЦАП получаем:

$$U_{\text{ВЫХ}} = \frac{E_э \cdot R_н}{R_э + R_н} \Rightarrow E_э = U_{\text{ВЫХ}} \left(1 + \frac{R_э}{R_н} \right).$$

При $R_э = R$ и $R_н = 2R$, используя выражение для $U_{\text{ВЫХ}}$, получаем:

$$E_э = \frac{U_{\text{оп}}}{2^N} D.$$

Выходное напряжение схемы при произвольной нагрузке

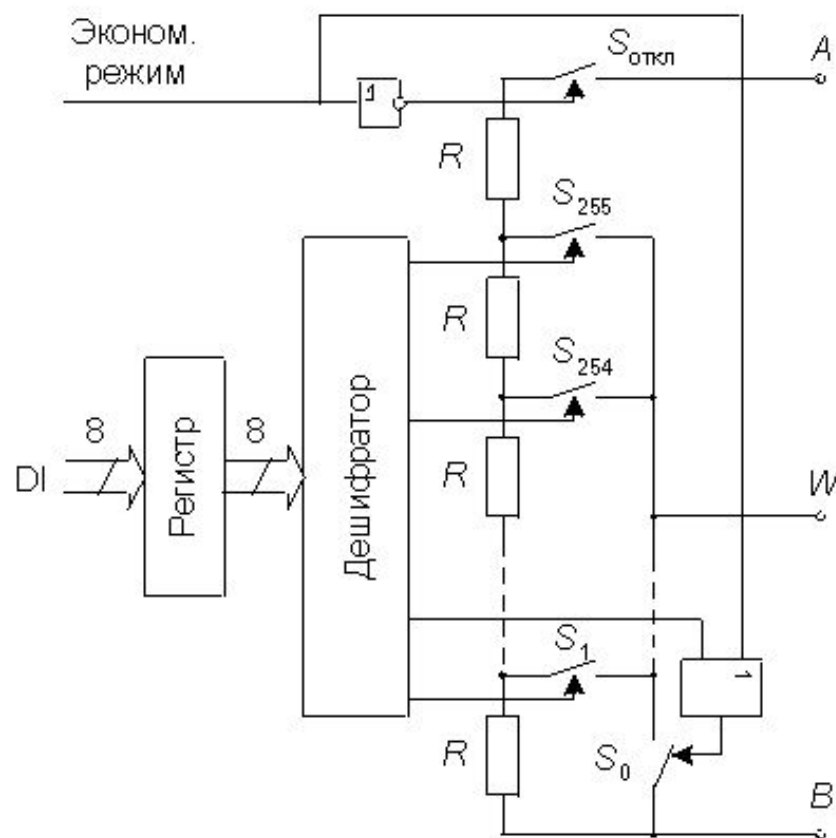
- Подставляя E_3 в формулу для $U_{\text{ВЫХ}}$ для произвольной нагрузки получаем:

$$U_{\text{ВЫХ}} = \frac{R_{\text{Н}}}{R + R_{\text{Н}}} \cdot \frac{U_{\text{оп}}}{2^N} D.$$

При $R_{\text{Н}} = \infty$ получаем:

$$U_{\text{ВЫХ}} = \frac{U_{\text{оп}}}{2^N} D.$$

ЦАП с суммированием напряжений



Блок-схема ЦАП с суммированием напряжений

Устройство ЦАП с суммированием напряжений

На рисунке представлена схема восьмиразрядного ЦАП с суммированием напряжений.

Основу преобразователя составляет цепь из 256 резисторов равного сопротивления, соединенных последовательно.

Вывод W через ключи $S_0:S_{255}$ может подключаться к любой точке этой цепи в зависимости от входного числа.

Выходное напряжение ЦАП

- Входной двоичный код D преобразуется дешифратором 8×256 в унитарный позиционный код, непосредственно управляющий ключами.

Если приложить напряжение U_{AB} между выводами A и B , то напряжение между выводами W и B составит:

$$U_{\text{ВЫХ}} = U_{WB} = U_{AB}D = U_{\text{оп}}D.$$

Достоинство и недостаток схемы

Достоинством данной схемы является малая дифференциальная нелинейность и гарантированная монотонность характеристики преобразования. Ее можно использовать в качестве резистора, подстраиваемого цифровым кодом.

Недостаток схемы – необходимость изготавливать на кристалле большое количество (2^N) согласованных резисторов. Тем не менее, в настоящее время выпускаются 8-ми, 10-ти и 12-ти разрядные ЦАП данного типа с буферными усилителями на выходе.

Интерфейсы ЦАП

Структура цифрового интерфейса определяет способ подключения ЦАП к источнику входного кода, например, МП или МК.

Свойства цифрового интерфейса влияют непосредственно на форму кривой сигнала на выходе ЦАП. Так, неодновременность поступления битов входного слова на управляющие входы ключей преобразователя приводит к появлению узких выбросов, "иголок", в выходном сигнале при смене кода.

Особенности ЦАП в устройствах «жесткой» логики и микропроцессорных системах

При управлении ЦАП от цифровых устройств с «жесткой» логикой управляющие входы ключей ЦАП могут быть непосредственно подключены к выходам цифровых устройств.

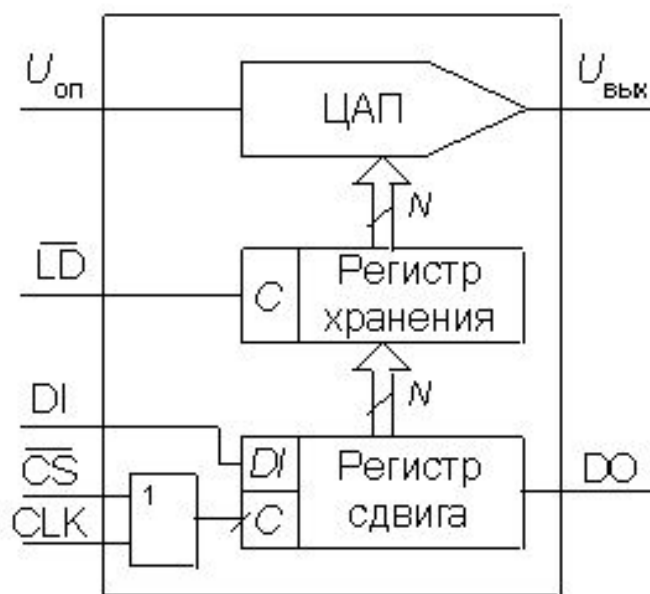
Если же ЦАП входит в состав микропроцессорной системы и получает входной код от шины данных, то он должен быть снабжен устройствами, позволяющими принимать входное слово от шины данных, коммутировать в соответствии с этим словом ключи ЦАП и хранить его до получения другого слова.

Типы интерфейсов ЦАП

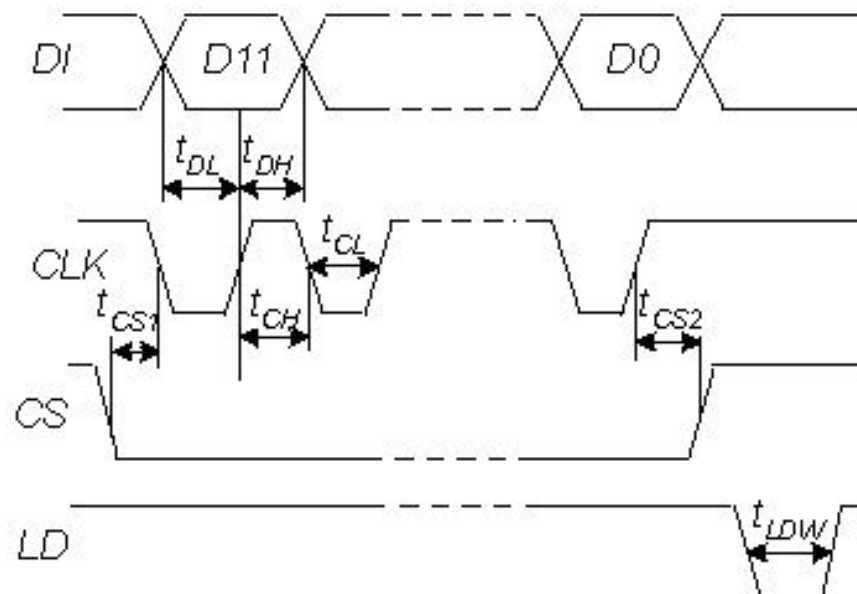
Для управления процессом загрузки входного слова ЦАП должен иметь соответствующие управляющие входы и схему управления.

В зависимости от способа загрузки входного слова в ЦАП различают преобразователи с последовательным и параллельным интерфейсами входных данных.

ЦАП с последовательным интерфейсом выходных данных



а)



б)

Устройство последовательного интерфейса

Такой преобразователь содержит на кристалле помимо собственно ЦАП дополнительно также последовательный регистр загрузки, параллельный регистр хранения и управляющую логику.

Чаще всего используется трехпроводный интерфейс, который обеспечивает управление ЦА-преобразователем от SPI, QSPI, MICROWIRE интерфейсов процессоров.

Принцип работы интерфейса

При активном уровне сигнала CS (в данном случае - нулевом) входное слово длины N (равной разрядности ЦАП) загружается по линии DI в регистр сдвига под управлением тактовой последовательности CLK .

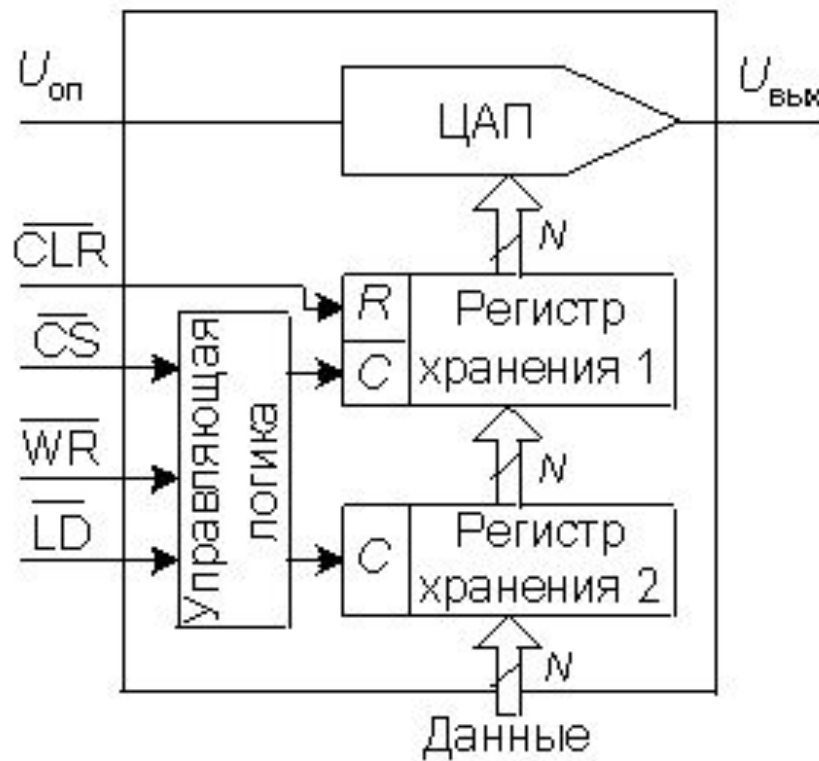
После окончания загрузки, выставив активный уровень на линию LD , входное слово записывают в регистр хранения, выходы которого непосредственно управляют ключами ЦАП.

ЦАП с параллельным интерфейсом

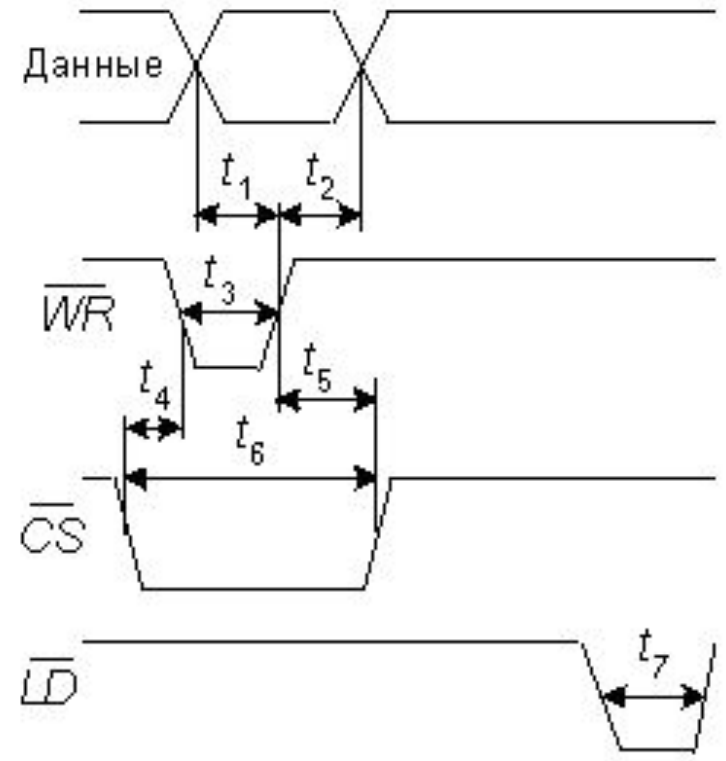
Существует два основных варианта структуры параллельного интерфейса.

В первом варианте на N входов данных N -разрядного ЦАП подается всё входное слово целиком. Интерфейс такого ЦАП включает два регистра хранения и схему управления.

Структура и временные диаграммы ЦАП с параллельным интерфейсом



а)



б)

Принцип работы параллельного интерфейса

Два регистра хранения нужны, если пересылка входного кода в ЦАП и установка выходного аналогового сигнала, соответствующего этому коду, должны быть разделены во времени.

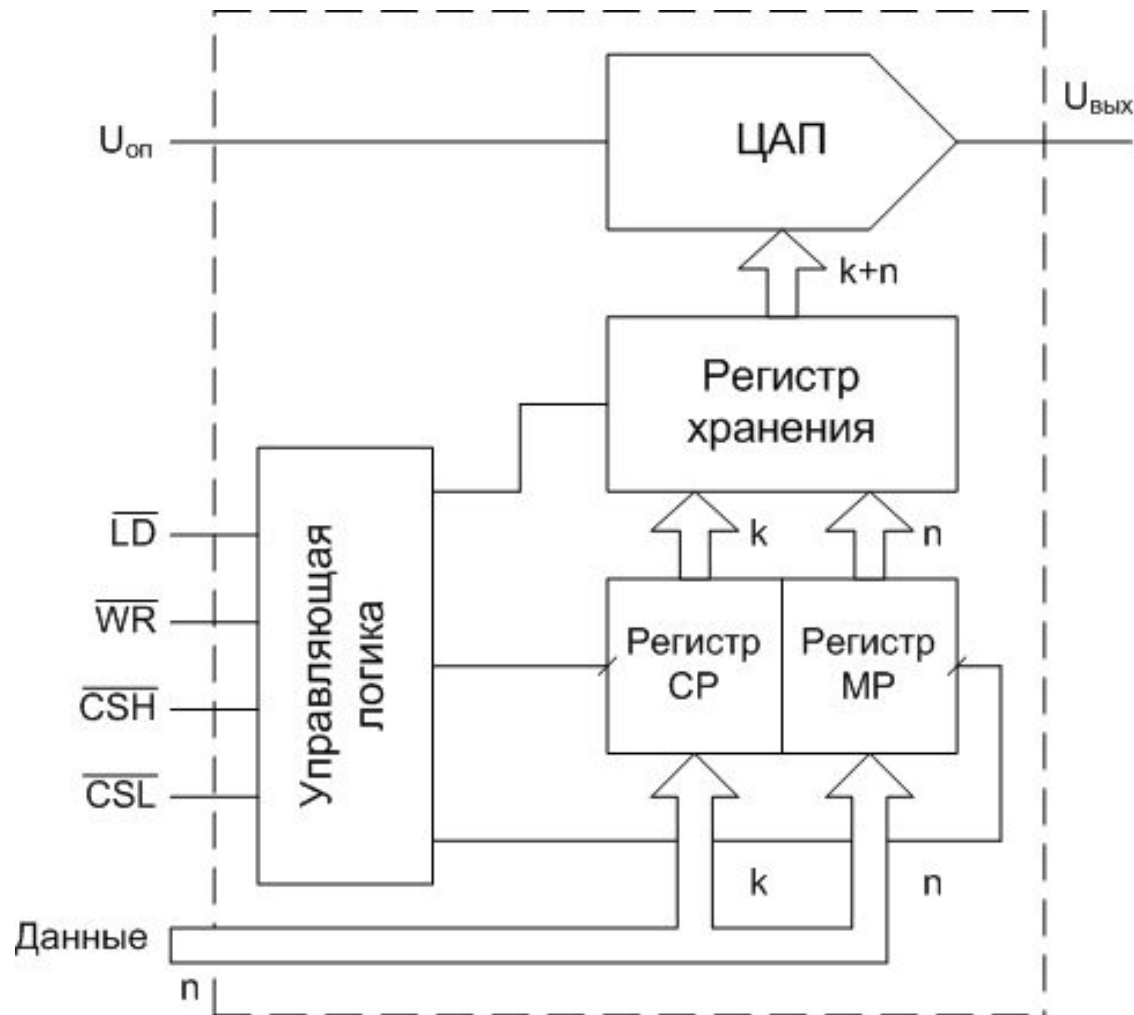
Подача на вход асинхронного сброса CLR сигнал низкого уровня приводит к обнулению первого регистра и, соответственно, $U_{\text{ВЫХ}}$ ЦАП.

Второй тип параллельного интерфейса ЦАП

Для подключения многоразрядных ЦАП к устройствам с меньшей, чем у таких ЦАП, разрядностью используется второй вариант параллельного интерфейса.

Он предусматривает наличие двух параллельных загрузочных регистров для приёма младшего байта входного слова МБ и старшего байта – СБ. Пересылка байтов входного слова в загрузочные регистры может происходить в любой последовательности.

Схема параллельного интерфейса по второму варианту



Обработка чисел со знаком

Обработка целых чисел (биполярных) имеет определенные особенности. Обычно двоичные целые числа представляются с использованием дополнительного кода. Таким путем с помощью восьми разрядов можно представить числа в диапазоне от -128 до $+127$. При вводе чисел в ЦАП этот диапазон чисел сдвигают до $0...255$ путем прибавления 128 . Числа, большие 128 , при этом считаются положительными, а числа, меньшие 128 , – отрицательными. Среднее число 128 соответствует нулю. Такое представление чисел со знаком, называется смещенным кодом. Прибавление числа, составляющего половину полной шкалы данной разрядности (в нашем примере это 128), делается путем инверсии старшего (знакового) разряда.

Связь между цифровыми и аналоговыми величинами

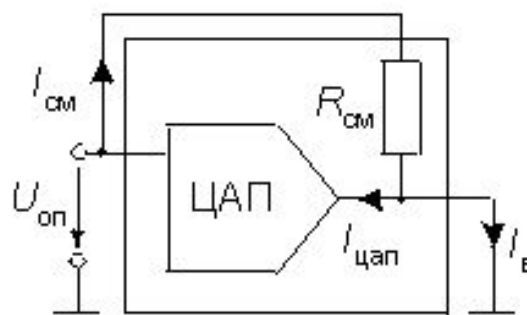
Десятичное число	Дополнительный код	Смещённый код	Аналоговый сигнал $I/I_{\text{макс}}$
127	01111111	11111111	127/255
...
1	00000001	10000001	1/255
0	00000000	10000000	0
-1	11111111	01111111	-1/255
...
-127	10000001	00000001	-127/255
-128	10000000	00000000	-128/255

Обработка чисел со знаком (2)

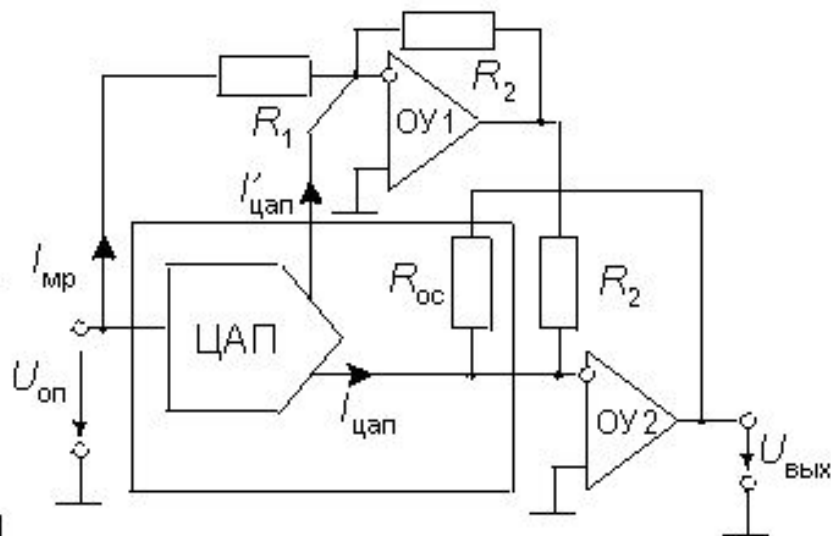
Чтобы получить выходной сигнал с правильным знаком, необходимо осуществить обратный сдвиг путем вычитания тока или напряжения, составляющего половину шкалы преобразователя.

Для различных типов ЦАП это можно сделать разными способами.

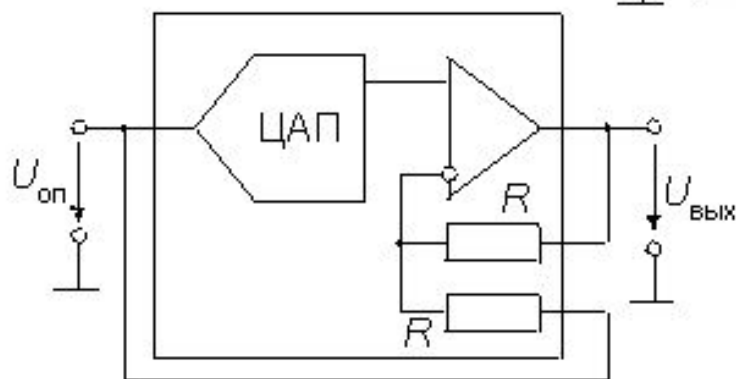
Схемы биполярного включения ЦАП



а)



б)



в)

Схемы биполярного
включения ЦАП

Обработка чисел со знаком (3)

Например, у ЦАП на источниках тока, диапазон изменения $U_{\text{оп}}$ ограничен, причем $U_{\text{вых}}$ имеет полярность обратную полярности $U_{\text{оп}}$. В этом случае биполярный режим наиболее просто реализуется включением дополнительного резистора смещения $R_{\text{см}}$ между выходом ЦАП и входом $U_{\text{оп}}$ (рисунок (а)).

Резистор $R_{\text{см}}$ изготавливается на кристалле ИМС. Его сопротивление выбрано таким, чтобы ток $I_{\text{см}}$ составлял половину максимального значения $I_{\text{вых}}$ ЦАП.

Обработка чисел со знаком (4)

Для ЦАП на МОП-ключах в целях сохранения температурной стабильности лучше обеспечить формирование $I_{\text{см}}$ непосредственно в ЦАП. Для этого в схему такого ЦАП вводят второй операционный усилитель и второй выход ЦАП подключают ко входу этого ОУ (рисунок (б)).

Обработка чисел со знаком (5)

Второй выходной ток ЦАП

$$I'_{\text{ВЫХ}} = I_{\text{ВХ}} - I_{\text{ВЫХ}} - \frac{U_{\text{ОП}}}{R \cdot 2^N} = \frac{U_{\text{ОП}}(2^N - 1)}{R \cdot 2^N} - I_{\text{ВЫХ}}$$

На входе ОУ1 ток $I'_{\text{ВЫХ}}$ суммируется с током $I_{\text{мр}}$, соответствующим единице младшего разряда входного кода. Суммарный ток инвертируется. Ток, протекающий через резистор обратной связи $R_{\text{ос}}$ ОУ2, составляет

$$I_{\text{ос}} = I_{\text{ВЫХ}} - I'_{\text{ВЫХ}} - \frac{U_{\text{ОП}}}{R \cdot 2^N} = 2 \left(I_{\text{ВЫХ}} - \frac{U_{\text{ОП}}}{2R} \right)$$

С учетом значения $I_{\text{ВЫХ}}$

$$I_{\text{ос}} = \frac{U_{\text{ОП}}}{R \cdot 2^{N-1}} (D - 2^{N-1})$$

Обработка чисел со знаком (6)

• При $D=0$ $I_{oc} = -\frac{U_{оп}}{R}i$

При $D=2^N-1$ $I_{oc} = \frac{U_{оп}}{R} \frac{2^{N-1}-1}{2^{N-1}}i$

При $N=8$ это с точностью до множителя 2 совпадает с данными таблицы, с учетом того, что для преобразователя на МОП-ключах максимальный выходной ток

$$I_{max} = \frac{U_{оп}}{R} \frac{2^N - 1}{2^N}$$

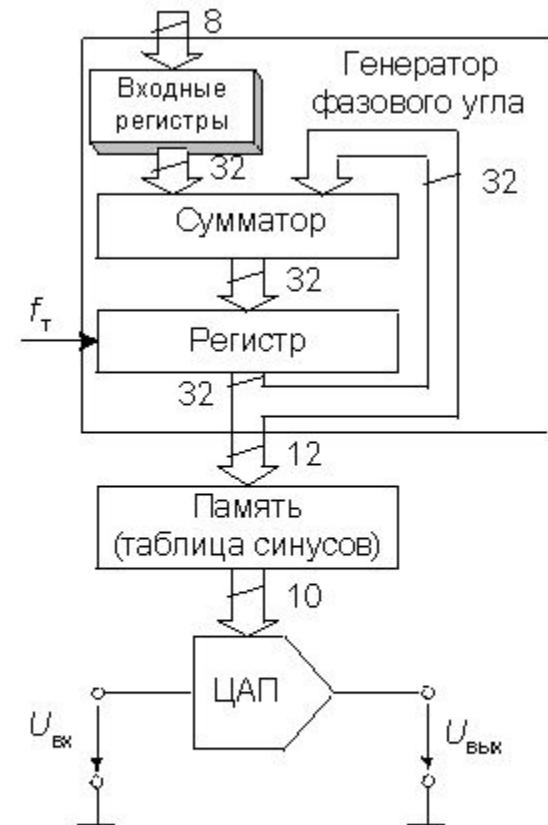
Система прямого цифрового синтеза (I)

Важной областью применения ЦАП является синтез аналоговых сигналов необходимой формы. Аналоговые генераторы сигналов – синусоидальной, треугольной и прямоугольной форм – имеют низкую точность и стабильность, не могут управляться от ЭВМ. В последние годы получили развитие системы прямого цифрового синтеза сигналов, обеспечивающие высокую точность задания частоты и начальной фазы сигналов, а также высокую верность воспроизведения их формы. Более того, эти системы позволяют генерировать сигналы большого многообразия форм, в том числе и форм, задаваемых пользователем.

Система прямого цифрового синтеза (2)

Схема генератора прямого цифрового синтеза (справа) содержит 3 основных блока:

- генератор фазового угла
- память
- ЦАП.



Блок-схема генератора прямого синтеза

Система прямого цифрового синтеза (З)

Генератор фазового угла в типичном случае представляет собой накапливающий сумматор с регистром. Работает он просто как регистр фазы, содержимое которого получает приращение на некоторый фазовый угол через заданные интервалы времени. Приращение фазы D загружается в виде цифрового кода во входные регистры.

Память играет роль таблицы функций. Код текущей фазы поступает на ее адресные входы, а с выхода данных на вход ЦАП поступает код, соответствующий текущему значению заданной функции.

ЦАП в свою очередь формирует аналоговый сигнал.

Система прямого цифрового синтеза (4)

● Регистр содержит текущую фазу выходного сигнала в виде целого числа, которое будучи поделено на 2^N , где N - разрядность сумматора, равно доле периода. Увеличение разрядности регистра повышает только разрешающую способность этой доли. Частота выходного сигнала равна произведению частоты тактов $f_{\text{ТАКТ}}$ на приращение фазы в каждом периоде тактов. При использовании N -разрядного сумматора частота выходного сигнала будет равна

$$f_{\text{ВЫХ}} = \frac{\Delta\varphi \cdot f_{\text{ТАКТ}}}{2^N}$$

Примеры микросхем ЦАП

Название ИМС	Выходной сигнал	Разрядность	Интерфейс	Корпус ИМС	$t_{уст}$, мкс
AD5330	U	8	Парал.	SO	6
AD5314	U	10	SPI	SO	7
AD5325	U	12	I2C	SO	8
AD7538	I	14	Парал.	DIP	1,5
AD5547	I	16	SPI	SO	0,5