

ВНУТРЕННЯЯ ПАМЯТЬ

ОСНОВНАЯ, ВНЕШНЯЯ И АРХИВНАЯ ПАМЯТЬ.

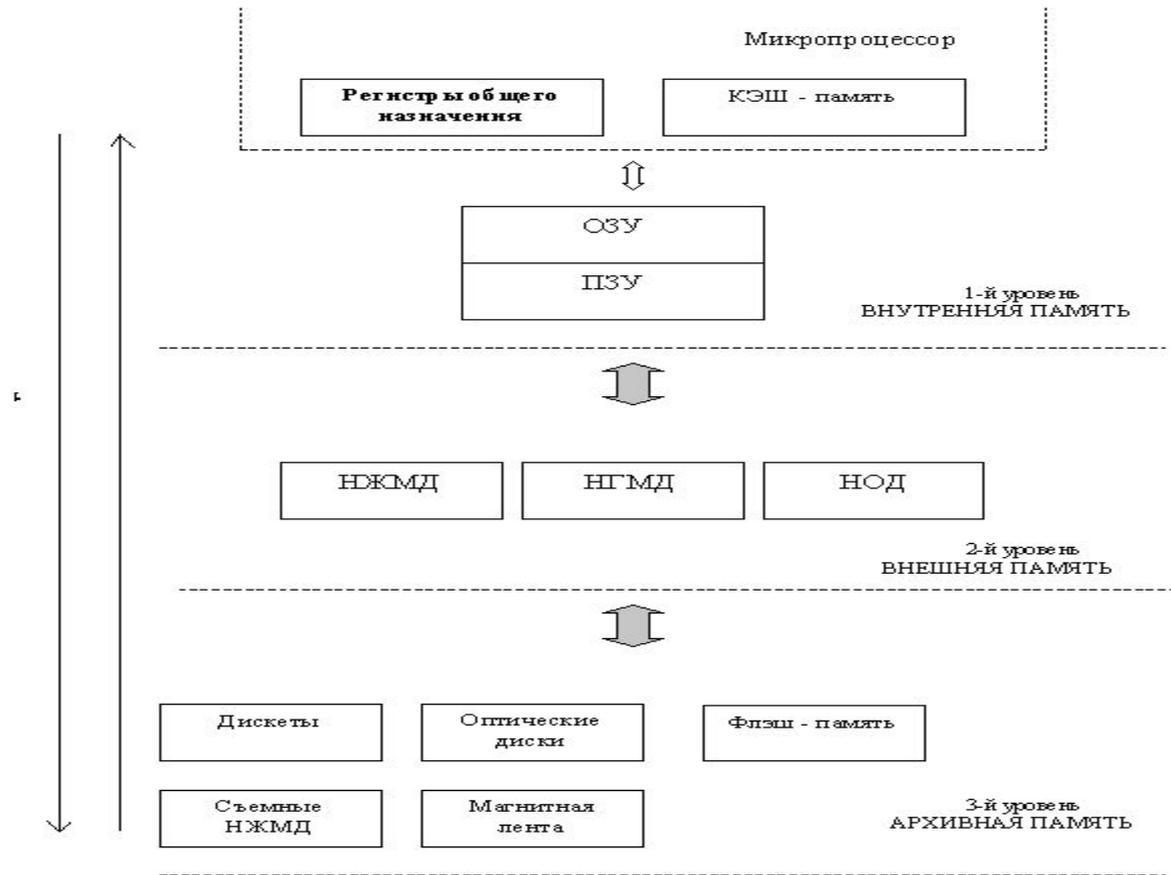


Рис. 2.3. Иерархия памяти ПК

При движении от 1-го до 3-го уровня иерархии быстродействие ЗУ уменьшается, а емкость увеличивается.

Основная память (ОП) - предназначена для хранения и оперативного обмена информацией с прочими блоками машины. ОП содержит постоянное запоминающее устройство (ПЗУ) и оперативное запоминающее устройство (ОЗУ).



ОСНОВНАЯ, ВНЕШНЯЯ И АРХИВНАЯ ПАМЯТЬ.

Память ПК подразделяется на **внутреннюю** и **внешнюю**.

Внутренняя память подразделяется на:

- 1) оперативную;
- 2) постоянную;
- 3) буферную (кэш-память)



ОСНОВНЫЕ ХАРАКТЕРИСТИКИ ПАМЯТИ ЭВМ

Память

Внешняя (ВЗУ)	Внутренняя		
	ОЗУ (RAM)	ПЗУ (ROM)	КЭШ (буфер)
1. Характеристика – энергозависимость			
энергонезависимая	энергозависимая	энергонезависимая	энергозависимая
2. Назначение			
Для длительного хранения программ и данных, любой информации внутри компьютера	Для кратковременного хранения программ и данных во время работы компьютера	Для проверки исправности ПК и первоначальной загрузки. В момент включения компьютера стартовый адрес указывает на ПЗУ. Хранит и выдаёт программу BIOS в момент включения ПК	Для ускорения доступа к оперативной памяти



ОПЕРАТИВНОЕ ЗАПОМИНАЮЩЕЕ УСТРОЙСТВО (ОЗУ), RANDOM ACCESS MEMORY ("ПАМЯТЬ С ПРОИЗВОЛЬНЫМ ДОСТУПОМ") - RAM

ОЗУ-быстрая, полупроводниковая, энергозависимая память. В ОЗУ хранятся исполняемая в данный момент программа и данные, с которыми она непосредственно работает. Это значит, что когда вы запускаете какую-либо компьютерную программу, находящуюся на диске, она копируется в оперативную память, после чего процессор начинает выполнять команды, изложенные в этой программе. Часть ОЗУ, называемая «**видеопамять**», содержит данные, соответствующие текущему изображению на экране. При отключении питания содержимое ОЗУ стирается.

Быстродействие (скорость работы) компьютера напрямую зависит от величины его ОЗУ, которое в современных компьютерах может достигать до 128 Мбайт. В первых моделях компьютеров оперативная память составляла не более 1 Мбайт. Современные прикладные программы часто требуют для своего выполнения не менее 4 Мбайт ОЗУ; в противном случае они просто не запускаются.

ОЗУ - это память, используемая как для чтения, так и для записи информации. При отключении электропитания информация в ОЗУ исчезает (**энергозависимость**).



ПОСТОЯННОЕ ЗАПОМИНАЮЩЕЕ УСТРОЙСТВО (ПЗУ), ROM - READ ONLY MEMORY

ПЗУ - быстрая, энергонезависимая память. ПЗУ - это память, предназначенная только для чтения. Информация заносится в нее один раз (обычно в заводских условиях) и сохраняется постоянно (при включенном и выключенном компьютере). В ПЗУ хранится информация, присутствие которой постоянно необходимо в компьютере.

В ПЗУ находятся:

- тестовые программы, проверяющие при каждом включении компьютера правильность работы его блоков;
- программы для управления основными периферийными устройствами - дисководом, монитором, клавиатурой;
- информация о том, где на диске расположена операционная система.



БУФЕРНАЯ ПАМЯТЬ (КЭШ-ПАМЯТЬ)

Непрерывный рост производительности ЭВМ проявляется, в первую очередь, в повышении скорости работы процессора. Быстродействие ОЗУ также растет, но все время отстает от быстродействия аппаратных средств процессора в значительной степени потому, что одновременно происходит опережающий рост её емкости, что делает более трудным уменьшение времени цикла работы памяти. Вследствие этого быстродействие ОЗУ часто оказывается недостаточным для обеспечения требуемой производительности ЭВМ. Это проявляется в несоответствии пропускных способностей процессора и ОЗУ. Возникающая проблема выравнивания их пропускных способностей решается путем использования **сверхоперативной буферной памяти небольшой емкости и повышенного быстродействия**, хранящей команды и данные, относящиеся к обрабатываемому участку программы. Буферная память **не является программно доступной**. Это значит, что она влияет только на производительность ЭВМ, но не должна оказывать влияния на программирование прикладных задач. Поэтому она получила название **кэш-памяти** (в переводе с английского - тайник).



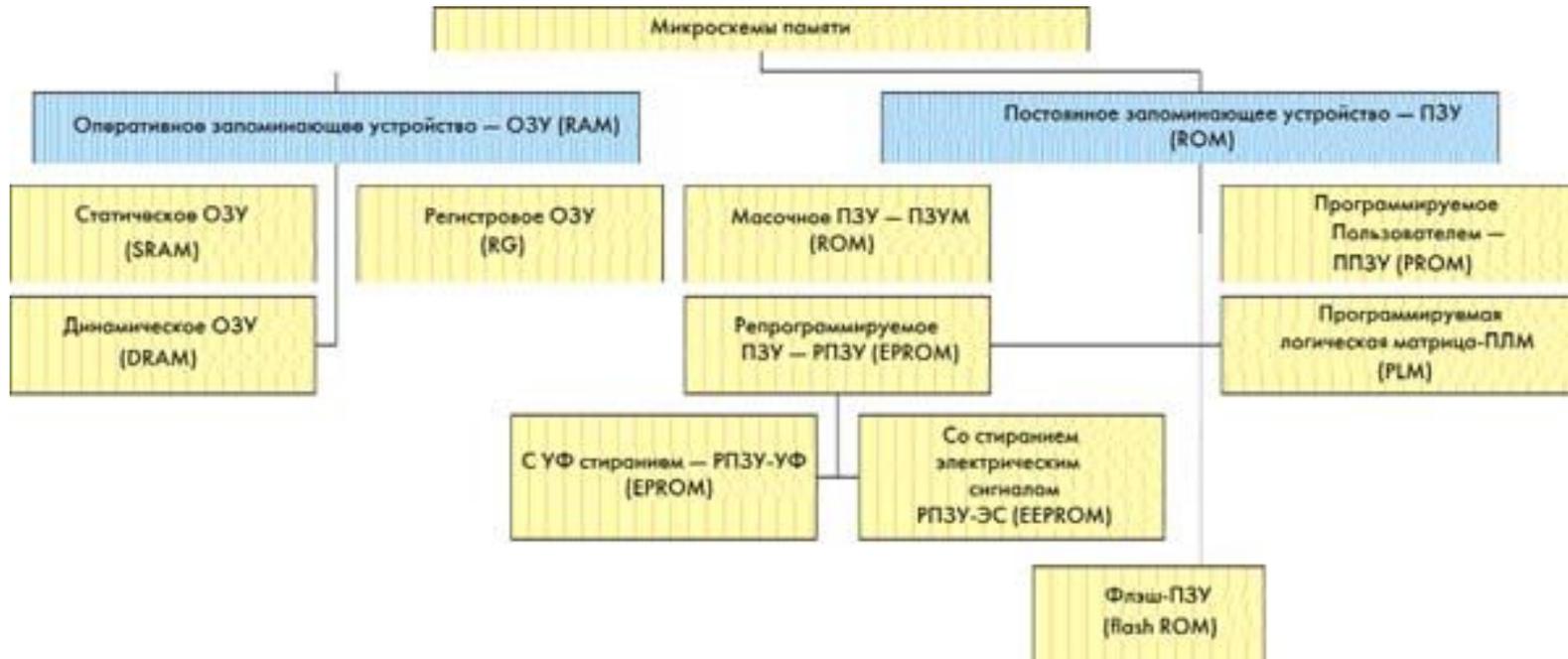
КЛАССИФИКАЦИЯ ПО СПОСОБУ ДОСТУПА

По способу доступа к хранящейся в них информации ЗУ делятся на: **ЗУ с произвольным, прямым и последовательным доступом.**

- ▣ **В ЗУ с произвольным доступом (random access memory, RAM)** время обращения не зависит от места нахождения данных. Такой доступ реализован в регистрах общего назначения, КЭШ-памяти и внутренней памяти ПК. Вычислительное устройство может обратиться к произвольной ячейке памяти по любому адресу
- ▣ Носитель информации в **ЗУ с прямым доступом** непрерывно вращается, в результате данные доступны через некоторый фиксированный промежуток времени. К ЗУ с прямым доступом относятся НЖМД, НМГД, НОД.
- ▣ **ЗУ с последовательным доступом (sequential access memory, SAM)**, прежде чем найти необходимые данные, «просматривает» все предыдущие участки памяти. Последовательный доступ реализован в ЗУ, использующих магнитную ленту, например, в стримерах, а также в стековой памяти



КЛАССИФИКАЦИЯ БИС ЗУ



ОРГАНИЗАЦИЯ И ФУНКЦИОНИРОВАНИЕ БИС ОЗУ СТАТИЧЕСКОГО И ДИНАМИЧЕСКОГО ТИПОВ

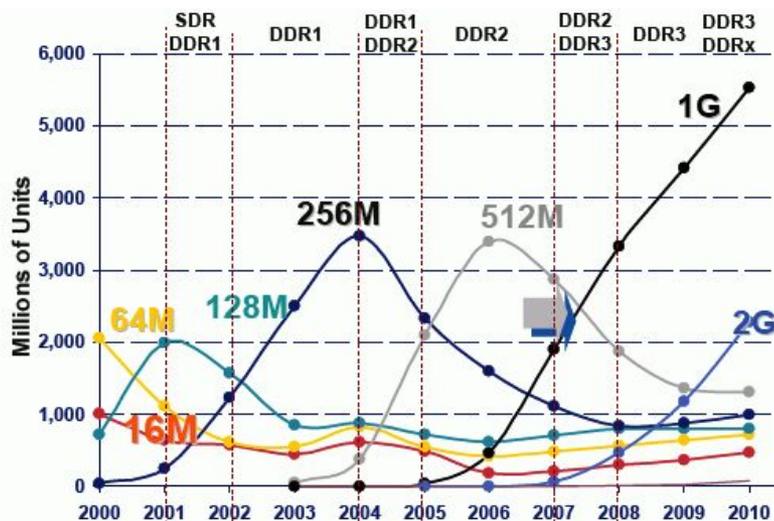
Принято выделять два вида оперативной памяти: статическую (SRAM) и динамическую (DRAM). **SRAM** используется в качестве кэш-памяти процессора, а **DRAM** - непосредственно в роли оперативной памяти компьютера. Статические и динамические ОЗУ являются энергозависимыми

- ▣ **SRAM** состоит из триггеров. Триггеры могут находиться лишь в двух состояниях: «включен» или «выключен» (хранение бита). Триггер не хранит заряд, поэтому переключение между состояниями происходит очень быстро. Однако триггеры требуют более сложную технологию производства. Это неминуемо отражается на цене устройства. Во-вторых, триггер, состоящий из группы транзисторов и связей между ними, занимает много места (на микроуровне), в результате SRAM получается достаточно большим устройством.
- ▣ В **DRAM** нет триггеров, а бит сохраняется за счет использования одного транзистора и одного конденсатора. Получается дешевле и компактней. Однако конденсаторы хранят заряд, а процесс зарядки-разрядки более длительный, чем переключение триггера. Как следствие, DRAM работает медленнее. Второй минус – это самопроизвольная разрядка конденсаторов. Для поддержания заряда его регенерируют через определенные промежутки времени, на что тратится дополнительное время.



SRAM и DRAM

Сравнение модулей DDR.



Эти два типа памяти различаются, в основном, различной технологической реализацией - SRAM хранит записанные данные до того времени, пока не запишут новые или не выключать питание, а DRAM может хранить данные непродолжительное время, после которого данные нужно восстановить, чтобы они не были потеряны.

Рассмотрим плюсы и минусы памяти SRAM и DRAM:

1. Память DRAM, в силу своей технологии, имеет большую плотность размещения данных, чем SRAM.
2. DRAM значительно дешевле SRAM, но память SRAM надежнее и производительнее, т.к. всегда готова к считыванию.

В современных компьютерах память SRAM используют как кэш второго уровня (L2) и имеет относительно небольшой объем (обычно 1-6 Мб). В кэше SRAM используется потому, что к ней предъявляется очень жесткие требования в плане производительности и надежности. Основную память компьютера (ОЗУ) составляют микросхемы динамической памяти.

Память типа DRAM широко применяется в компьютерной технике благодаря двум основным достоинствам перед SRAM - дешевизне и плотности хранения данных.

В настоящее время существует множество видов памяти DRAM, так как производители и разработчики памяти пытаются угнаться за интенсивным прогрессом в области центральных процессоров. В настоящее время широко применяются следующие типы DRAM: Video RAM, DDR SDRAM, DDR2 SDRAM и DDR3 SDRAM.

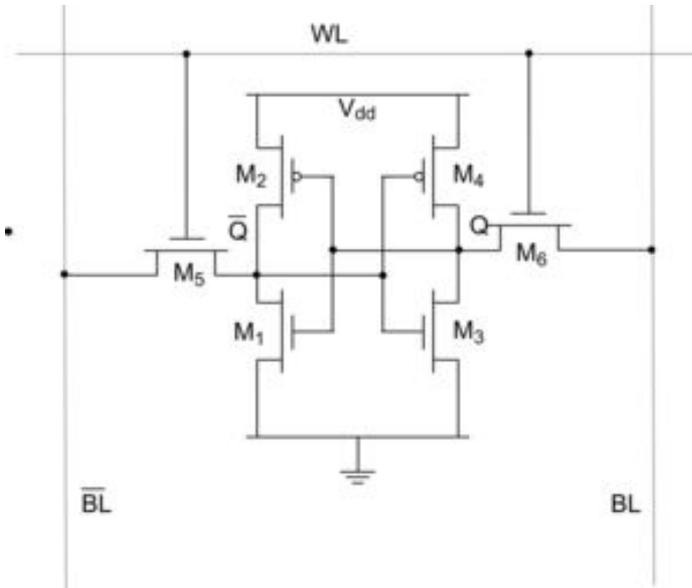


SRAM

SRAM - ОЗУ, собранное на триггерах, называется статической памятью с произвольным доступом или просто статической памятью. Достоинство этого вида памяти - скорость. Поскольку триггеры собраны на вентилях, а время задержки вентиля очень мало, то и переключение состояния триггера происходит очень быстро. Данный вид памяти не лишён недостатков. Во-первых, группа транзисторов, входящих в состав триггера, обходится дороже, даже если они вытравляются миллионами на одной кремниевой подложке. Кроме того, группа транзисторов занимает гораздо больше места, поскольку между транзисторами, которые образуют триггер, должны быть вытравлены линии связи.



SRAM



Принципиальная схема шеститранзисторной ячейки статической двоичной памяти SRAM (Вся схема – для одного бита)

Типичная ячейка статической двоичной памяти (двоичный триггер) на КМОП-технологии (**КМОП** – комплементарная металл-оксид-полупроводник; англ. **CMOS** – Complementary Metal-Oxide-Semiconductor) состоит из двух перекрёстно включённых инверторов и ключевых транзисторов для обеспечения доступа к ячейке.

Линия WL (Word Line) управляет двумя транзисторами доступа. Линии BL и \overline{BL} (Bit Line) — битовые линии, используются и для записи данных, и для чтения данных.

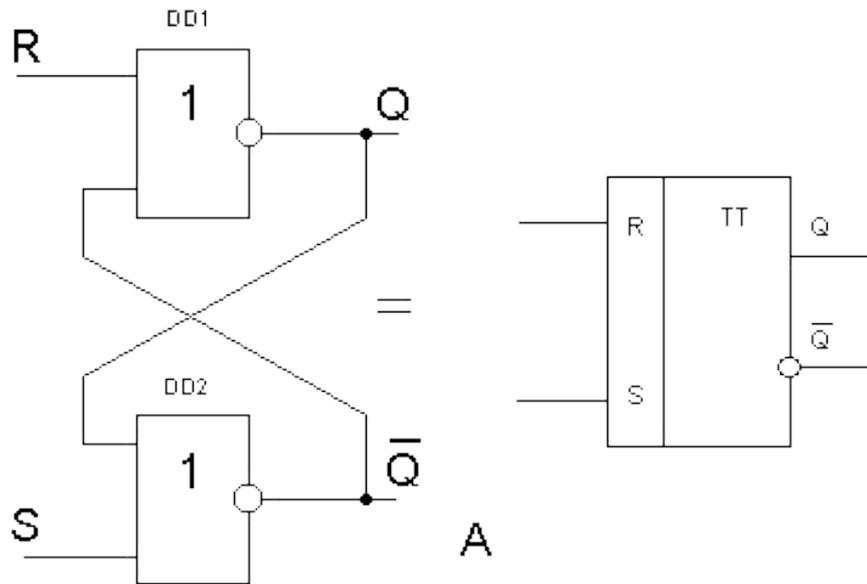
Запись. При подаче «0» на линию BL или \overline{BL} параллельно включенные транзисторные пары (M5 и M1) и (M6 и M3) образуют логические схемы 2ИЛИ, последующая подача «1» на линию WL открывает транзистор M5 или M6, что приводит к соответствующему переключению триггера.

Чтение. При подаче «1» на линию WL открываются транзисторы M5 и M6, уровни, записанные в триггере, выставляются на линии BL и \overline{BL} и попадают на схемы чтения.

Переключение триггеров через транзисторы доступа является неявной логической функцией приоритетного переключения, которая в явном виде, для двоичных триггеров, строится на двухвходовых логических элементах 2ИЛИ-НЕ или 2И-НЕ. Схема ячейки с явным переключением является обычным RS-триггером. При явной схеме переключения линии чтения и записи разделяются, отпадает нужда в транзисторах доступа в схеме записи-чтения с неявным приоритетом (по 2 транзистора на 1 ячейку), но появляется нужда в схемах записи-чтения с явным приоритетом.



SRAM



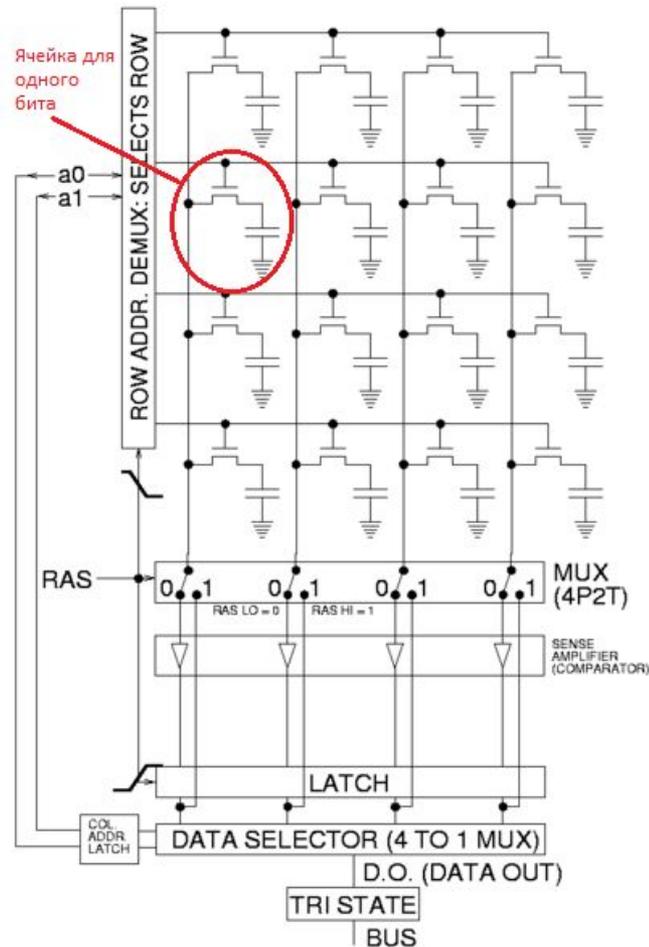
Структурная схема и обозначение RS-триггера. (Триггер может переключаться из одного устойчивого состояния (0) в другое (1), т.е. работает с 1 битом)



DRAM

DRAM - более экономичный вид памяти. Для хранения разряда (бита или трита) используется схема, состоящая из одного конденсатора и одного транзистора (в некоторых вариациях конденсаторов два). Такой вид памяти решает, во-первых, проблему дороговизны (один конденсатор и один транзистор дешевле нескольких транзисторов) и во-вторых, компактности (там, где в SRAM размещается один триггер, то есть один бит, можно уместить восемь конденсаторов и транзисторов).

□ DRAM

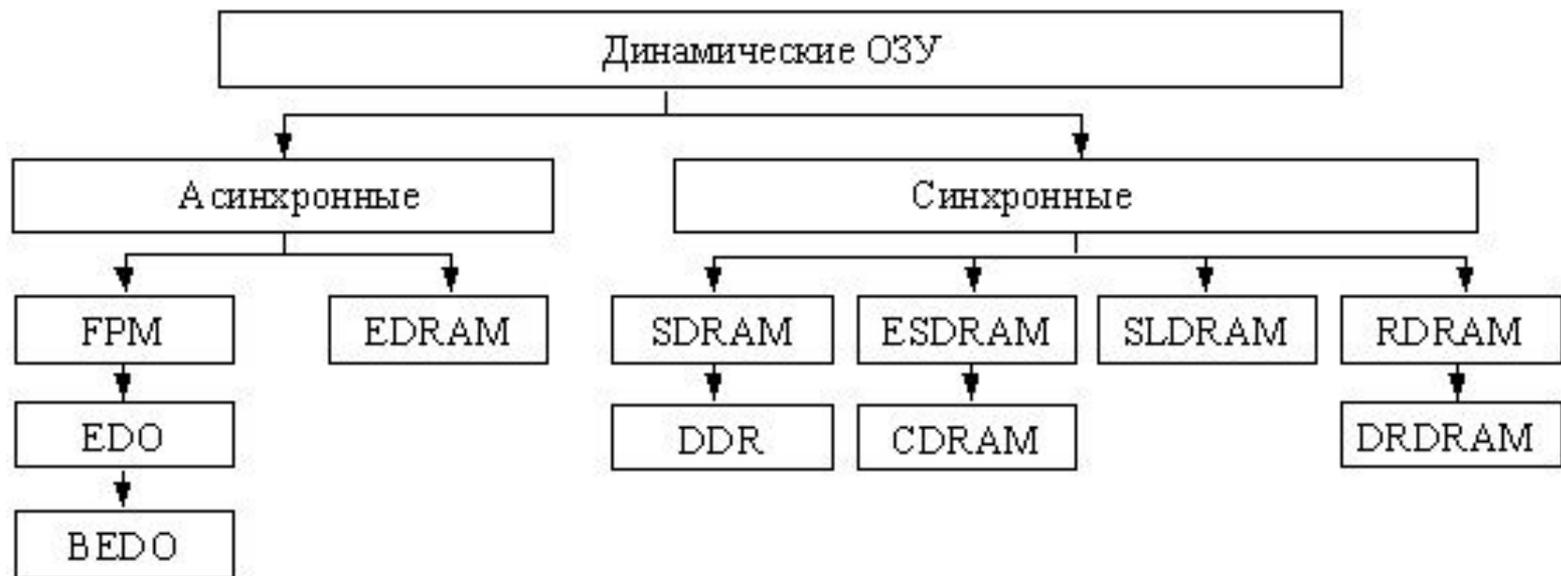


DRAM

Есть и свои минусы DRAM. Во-первых, память на основе конденсаторов работает медленнее, поскольку если в SRAM изменение напряжения на входе триггера сразу же приводит к изменению его состояния, то для того чтобы установить в единицу один разряд (один бит) памяти на основе конденсатора, этот конденсатор нужно зарядить, а для того чтобы разряд установить в ноль, соответственно, разрядить. А это гораздо более длительные операции (в 10 и более раз), чем переключение триггера, даже если конденсатор имеет весьма небольшие размеры. Второй существенный минус - конденсаторы склонны к «стеканию» заряда; проще говоря, со временем конденсаторы разряжаются. Причём разряжаются они тем быстрее, чем меньше их ёмкость. В связи с этим обстоятельством, дабы не потерять содержимое памяти, заряд конденсаторов необходимо регенерировать через определённый интервал времени - для восстановления. Регенерация выполняется путём считывания заряда (через транзистор). Контроллер памяти периодически приостанавливает все операции с памятью для регенерации её содержимого, что значительно снижает производительность данного вида ОЗУ. Память на конденсаторах получила своё название Dynamic RAM (динамическая память) как раз за то, что разряды в ней хранятся не статически, а «стекают» динамически во времени.



КЛАССИФИКАЦИЯ МИКРОСХЕМ ДИНАМИЧЕСКОЙ ПАМЯТИ



DRAM - РАЗВИТИЕ

Развитие технологий идет быстрыми темпами и совершенствование памяти не исключение. Компьютерная оперативная память, применяемая в настоящее время, берет свое начало с разработки памяти **DDR SDRAM (SDRAM - Synchronous Dynamic Random Access Memory)**. В ней была удвоена скорость работы по сравнению с предыдущими разработками за счет выполнения двух операций за один такт (по фронту и по срезу сигнала), отсюда и название **DDR (Double Data Rate)**. Поэтому эффективная частота передачи данных равна удвоенной тактовой частоте.

В **DDR2 SDRAM** была вдвое увеличена частота работы шины, но задержки несколько выросли. За счет применения новой конструкции 240 контактов на модуль, она не совместима с **DDR SDRAM** и имеет эффективную частоту от 400 до 1200 МГц.

В третьем поколении **DDR3 SDRAM** за счет технологических решений и снижения питающего напряжения удалось снизить энергопотребление и поднять эффективную частоту, составляющую от 800 до 2400 МГц. Несмотря на те же 240 контактов, модули памяти **DDR2** и **DDR3** электрически не совместимы между собой. Для защиты от случайной установки ключ (выемка в плате) находится в другом месте.

DDR4 будет иметь пониженное энергопотребление и более высокие частоты, до 4266 МГц.

Конструктивное исполнение модулей будет описано ниже.



DRAM - РАЗВИТИЕ

Наряду с частотой работы, большое влияние на итоговую скорость работы оказывают тайминги. **Таймингами** называются временные задержки между командой и её выполнением. Они необходимы, чтобы память могла «подготовиться» к её выполнению, в противном случае часть данных может быть искажена. Соответственно, чем меньше тайминги (латентность памяти) тем лучше и следовательно быстрее работает память при прочих равных.

Различных таймингов существует много, но обычно выделяют четыре основных:

CL (CAS Latency) — задержка между командой на чтение и началом поступления данных

T_{RCD} (Row Address to Column Address Delay) — задержка между подачей команды на активацию строки и командой на чтение или запись данных

T_{RP} (Row Precharge Time) — задержка между командой закрытия строки и открытием следующей

T_{RAS} (Row Active Time) — время между активацией строки и её закрытием

Указываются обычно в виде строки цифр разделенных дефисом, например 2-2-3-6, если указывается только одна цифра, то подразумевается параметр CAS Latency. Это позволяет сравнить скорость работы различных модулей и объясняет разницу в стоимости казалось бы одинаковых планок.



ПРИНЦИПЫ ОРГАНИЗАЦИИ БИС ПЗУ (ROM) И ППЗУ

Запоминающие устройства типа **ROM (память только для чтения)** хранят информацию, которая либо вообще не изменяется (в ЗУ типов ROM(M) и PROM), либо изменяется редко и не в оперативном режиме (в ЗУ типов EPROM и EEPROM).

В **масочные ЗУ типа ROM(M)** информация записывается при изготовлении микросхем на промышленных предприятиях с помощью шаблона (маски) на завершающем этапе технологического процесса.

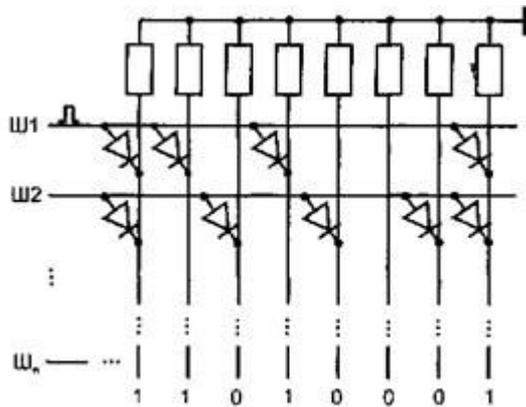
ЗУ типа PROM программируются после изготовления их предприятием электронной промышленности в лабораториях потребителей без использования сложных технологических процессов. Для этого используются несложные устройства (программаторы). (Постоянное программируемое ЗУ, ЗУ, программируемое пользователем)

Программирование постоянной памяти заключается в том или ином размещении элементов связи между горизонтальными и вертикальными линиями матрицы запоминающих элементов.

Запоминающие устройства типа ROM имеют многоразрядную организацию (чаще всего 8-разрядную или 4-разрядную, для некоторых ИС 16-разрядную) и обычно выполняются по структуре 2DM. Простейшие ЗУ могут иметь структуру 2D. Технологии изготовления постоянных ЗУ разнообразны – ТТЛ(Ш), КМОП, n-МОП и др.



Масочные ЗУ (ROM(M))



Элементом связи в масочных ЗУ могут быть диоды, биполярные транзисторы, МОП-транзисторы и т. д.

В матрице диодного ROM(M) горизонтальные линии являются линиями выборки слов, а вертикальные – линиями считывания. Считываемое слово определяется расположением диодов в узлах координатной сетки. При наличии диода высокий потенциал выбранной горизонтальной линии передается на соответствующую вертикальную линию, и в данном разряде слова появляется сигнал логической единицы. При отсутствии диода потенциал близок к нулевому, т. к. вертикальная линия через резистор связана с землей. В изображенной матрице при возбуждении линии выборки Ш1 считывается слово 11010001 (в ячейке номер один хранится это слово)

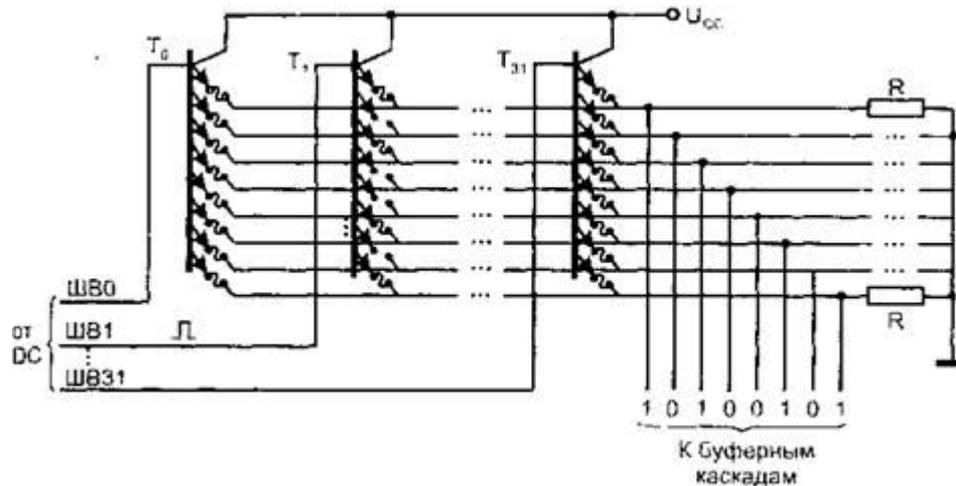
При возбуждении Ш2 считывается слово 10101011 (оно хранится в ячейке номер 2). Шины выборки являются выходами дешифратора адреса, каждая адресная комбинация возбуждает свой выход дешифратора, что приводит к считыванию слова из адресуемой ячейки.

В матрице с диодными элементами в одних узлах матрицы диоды изготавливаются, в других – нет. При этом, чтобы удешевить производство, при изготовлении ЗУ стремятся варьировать только один шаблон, так чтобы одни элементы связи были законченными и работоспособными, а другие – незавершенными и как бы отсутствующими.

ЗУ с масочным программированием отличаются компактностью запоминающих элементов и, следовательно, высоким уровнем интеграции. При больших объемах производства масочное программирование предпочтительно, однако при недостаточной тиражности ЗУ затраты на проектирование и изготовление шаблона для технологического программирования ЗУ окажутся чрезмерно высокими. Отсюда видна и область применения масочных ЗУ – хранение стандартной информации, имеющей широкий круг потребителей. В частности, масочные ЗУ имеют в качестве "прошивки" коды букв алфавитов, таблицы типовых функций (синуса, квадратичной функции и др.), стандартное программное обеспечение и т. п.



ЗУ типа PROM (ППЗУ)



В ЗУ типа PROM микросхемы программируются устранением или созданием специальных перемычек. В исходной заготовке имеются (или отсутствуют) все перемычки. После программирования остаются или возникают только необходимые.

Устранение части перемычек свойственно ЗУ с плавкими перемычками (типа fuse – предохранитель). При этом в исходном состоянии ЗУ имеет все перемычки, а при программировании часть их ликвидируется путем расплавления импульсами тока достаточно большой амплитуды и длительности.

В ЗУ с плавкими перемычками эти перемычки включаются в электроды диодов или транзисторов. Перемычки могут быть металлическими (вначале изготавливались из нихрома, позднее из титановольфрамовых и других сплавов) или поликристаллическими (кремниевыми). В исходном состоянии запоминающий элемент хранит логическую единицу, логический ноль нужно записать, расплавляя перемычку.

Матрица запоминающих элементов ЗУ с плавкими перемычками в технике ТТЛ показана на рисунке. ЗУ имеет организацию 32x8. Матрица содержит 32 транзистора с 9 эмиттерами в каждом (8 рабочих и один технологический для уточнения режима прожигания, технологический эмиттер на рисунке не показан). Высокий потенциал на какой-либо шине выборки активизирует соответствующий транзистор, работающий в режиме эмиттерного повторителя. До программирования транзисторы передают высокий потенциал базы на все выходные (разрядные) линии, т. е. по всем адресам записаны слова, состоящие из одних единиц. Пережигание перемычки в цепи какого-либо эмиттера дает ноль в данном разряде слова, например, для ячейки с номером 1 показан вариант программирования для хранения по этому адресу слова 10100101. Выходы матрицы связаны с внешними цепями через буферные каскады, имеющие выходы типа ОК или ТС. ЗУ имеет структуру 2D.



РЕПРОГРАММИРУЕМЫЕ ПЗУ

В репрограммируемых ЗУ типов EPROM и EEPROM (или E²PROM) возможно стирание старой информации и замена ее новой в результате специального процесса, для проведения которого ЗУ выводится из рабочего режима. Рабочий режим (чтение данных) – процесс, выполняемый с относительно высокой скоростью. Замена же содержимого памяти требует выполнения гораздо более длительных операций.

По способу стирания старой информации различают **ЗУ со стиранием ультрафиолетовыми лучами (EPROM ПЗУ-УФ, т. е. репрограммируемые ПЗУ с ультрафиолетовым стиранием) и электрическим стиранием (EEPROM или ПЗУ-ЭС).**

Запоминающими элементами современных ПЗУ являются транзисторы типов МНОП и ЛИЗМОП (добавление ЛИЗ к обозначению МОП происходит от "Лавинная Инжекция Заряда").

МНОП-транзистор отличается от обычного МОП-транзистора двухслойным подзатворным диэлектриком. На поверхности кристалла расположен тонкий слой двуоксида кремния SiO₂, далее более толстый слой нитрида кремния Si₃N₄ и затем уже затвор. На границе диэлектрических слоев возникают центры захвата заряда. Благодаря туннельному эффекту, носители заряда могут проходить через тонкую пленку окисла толщиной не более 5 нм и скапливаться на границе раздела слоев. Этот заряд и является носителем информации, хранимой МНОП-транзистором. Заряд записывают созданием под затвором напряженности электрического поля, достаточной для возникновения туннельного перехода носителей заряда через тонкий слой SiO₂. На границе раздела диэлектрических слоев можно создавать заряд любого знака в зависимости от направленности электрического поля в подзатворной области. Наличие заряда влияет на пороговое напряжение транзистора.



РЕПРОГРАММИРУЕМЫЕ ПЗУ

Для МНОП-транзистора с n-каналом отрицательный заряд на границе раздела слоев повышает пороговое напряжение (экранирует воздействие положительного напряжения на затворе, отпирающего транзистор). При этом пороговое напряжение возрастает настолько, что рабочие напряжения на затворе транзистора не в состоянии его открыть (создать в нем проводящий канал). Транзистор, в котором заряд отсутствует или имеет другой знак, легко открывается рабочим значением напряжения. Так осуществляется хранение бита в МНОП: одно из состояний трактуется как отображение логической единицы, другое – нуля.

При программировании ЗУ используются относительно высокие напряжения, около 20 В. После снятия высоких напряжений туннельное прохождение носителей заряда через диэлектрик прекращается и заданное транзистору пороговое напряжение остается неизменным.

После $10^4 \dots 10^6$ перезаписей МНОП-тр-р перестает устойчиво хранить заряд. РПЗУ на МНОП-тр-х энергонезависимы и могут хранить информацию в течение долгого времени.

Перед новой записью старая информация стирается записью нулей во все запоминающие элементы.



РЕПРОГРАММИРУЕМЫЕ ПЗУ

ЛИЗМОП всегда имеет так называемый плавающий затвор, который может быть единственным или вторым, дополнительным к обычному (управляющему) затвору.

Транзисторы с одним плавающим затвором используются в ЗУ типа РПЗУ-УФ, а транзисторы с двойным затвором пригодны для применения как в РПЗУ-УФ, так и в РПЗУ-ЭС.

Принцип работы ЛИЗМОП с двойным затвором близок к принципу работы МНОП-тр-ра. Здесь также между управляющим затвором и областью канала помещается область, в которую при программировании можно вводить заряд, влияющий на величину порогового напряжения тр-ра. Только область введения заряда представляет собой не границу раздела слоев диэлектрика, а окруженную со всех сторон диэлектриком проводящую область (обычно из поликр. Si), в которую, как в ловушку, можно ввести заряд, способный сохраняться в ней в течении очень длительного времени. Эта область называется плавающим затвором.

Стирание информации может производиться двумя способами – ультрафиолетовым облучением или электрическими сигналами.

В первом случае корпус ИС имеет специальное прозрачное окошко для облучения кристалла. Двуокись кремния и поликремний прозрачны для ультрафиолетовых лучей. Эти лучи вызывают в областях транзистора фото и тепловые токи, что делает области прибора проводящими и позволяет зарядам покинуть плавающий затвор. Операция стирания информации этим способом занимает десятки минут, информация стирается сразу во всем кристалле. Число циклов перезаписи лежит в пределах от 10 до 100 (что плохо, т.к. мало).

Электрическое стирание информации осущ-ся подачей на управл. затворы низкого (нулевого) напряжения, а на стеки – высокого напряжения программирования. Электрическое стирание имеет преимущество: можно стирать информацию не со всего кристалла, а выборочно (индивидуально для каждого адреса).

Длительность процесса стирания уже не десятки минут, а значительно меньше (250нс - 90нс). Число циклов программирования – $10^4 \dots 10^6$. Поэтому в настоящее время электрическое стирание почти полностью вытеснило УФ стирание.



ОРГАНИЗАЦИЯ МОДУЛЕЙ ОСНОВНОЙ ПАМЯТИ.

КЛАССИФИКАЦИЯ МОДУЛЕЙ ОЗУ ПК.

- По конструкции модули оперативной памяти для персональных компьютеров делят на **SIMM** (одностороннее расположение выводов) и **DIMM** (двустороннее расположение выводов).
- **SIMM** - конструкция использовалась для типов памяти FPM и EDO
- **DIMM** обладает большей скоростью передачи данных, чем SIMM. Он применяется во всех современных типах памяти SDRAM, DDR и DDR2. В настоящее время преимущественно выпускаются DIMM-модули.
- Разновидность **DIMM** для ноутбуков - **SODIMM**



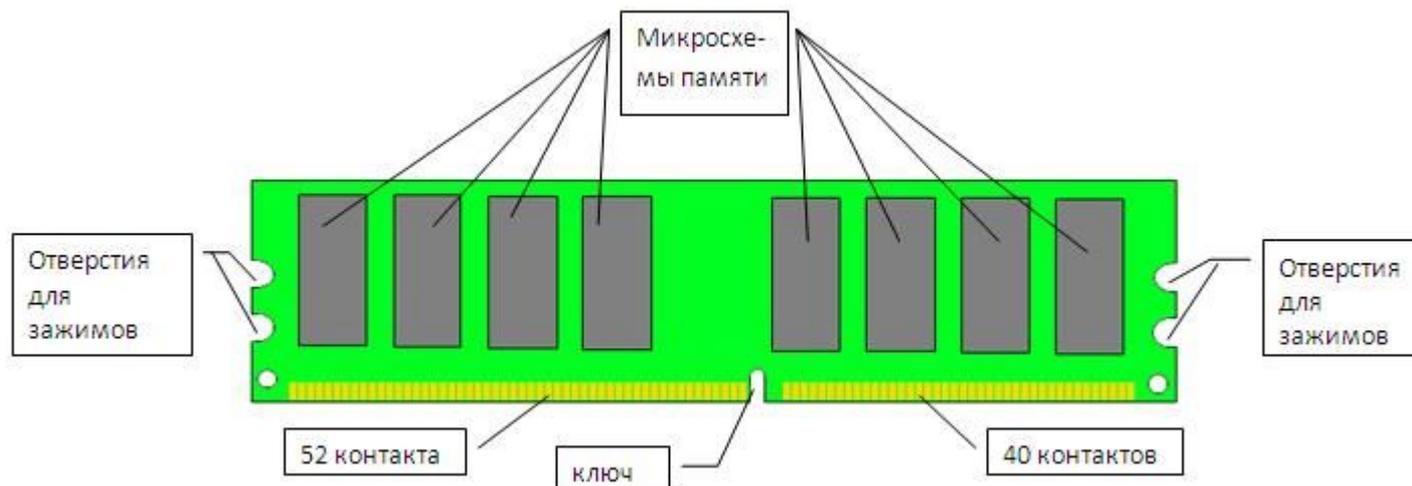
КЛАССИФИКАЦИЯ МОДУЛЕЙ ОЗУ ПК.

Оперативная память изготавливается в виде микросхем, крепящихся на печатных платах (т.н. планки памяти), которые устанавливаются в соответствующие разъемы материнской платы.

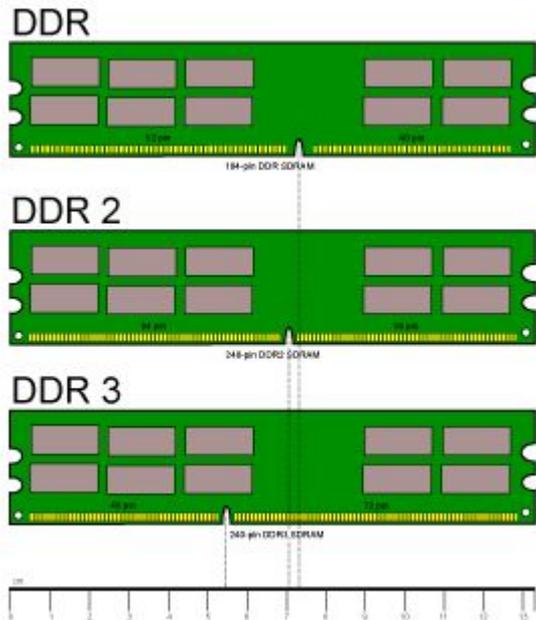
На рисунке схематично показана плата памяти DDR. На плате с двух сторон находятся микросхемы с памятью, на рисунке с одной стороны их восемь. Слева и справа находятся по две выемки для установки платы в разъем на материнской плате. Снизу находится ключ (выемка на плате). Так как на месте ключа в разьеме находится перегородка, то она должна войти в ключ. Если ключ будет находиться в другом месте, то перегородка помешает установке платы в разъем. Также снизу имеются контакты, слева от ключа – 52, справа – 40 контактов, всего 92 на одной стороне. Так как контакты расположены на двух сторонах платы, то их общее число - 184.

Как видно на рисунке, на плате с одной стороны находится 8 микросхем, то есть, на 1 байт будет 8 микросхем, каждая из микросхем будет содержать по 1 биту.

Однако имеются платы, на которых находится девять микросхем, то есть, по 9 бит на один байт. Девятый бит используется для ECC (Error Checking and Correcting - обнаружение и исправление ошибок).



КЛАССИФИКАЦИЯ МОДУЛЕЙ ОЗУ ПК.



В отличие от DDR, на планках DDR2 люч сдвинут влево, слева от ключа находится 64 контактов, справа – 56, всего на одной стороне – 120, всего на двух сторонах – 240. Таким образом, память DDR нельзя вставить в разъем DDR2 и наоборот, то есть, они не взаимозаменяемы.

У DDR3 ключ сдвинут еще левее, слева от ключа находится 48 контактов, справа – 72, всего на одной стороне – 120, всего на двух сторонах – 240. Таким образом, память DDR2 нельзя вставить в разъем DDR3

