

**Технології
підвищення
продуктивності
процесорів.**

КОНВЕЄРНА ОБРОБКА КОМАНД (PIPELINING)

Кожна операція вимагає для свого виконання часу, рівного такту генератора процесора (tick of the internal clock). Відзначимо, що до довгих операцій (плаваюча точка) це не має відношення. Всі етапи команди задіюються тільки один раз і завжди в одному і тому ж порядку - одна за одною. Це, зокрема, означає, що якщо логічна схема першої мікрокоманди виконала свою роботу і передала результати другої, то для виконання поточної команди вона більше не знадобиться, і, отже, може приступити до виконання наступної команди.

Така технологія обробки команд носить назву *конвеєрної (pipeline) обробки*. Кожна частина пристрою називається стадією конвеєра, а загальне число стадій - довжиною лінії конвеєра.

ХАРАКТЕРИСТИКИ КОНВЕЄРОВ ПРОЦЕСОРІВ INTEL

Характеристика	Процесор						
	i80486	Pentium	Pentium Pro	Pentium MMX	Pentium II	Pentium III	Pentium IV
Число ліній	1	2	3	2	3	3	3
Длина лінії	5	5	14	6	14	20	31 (HyperPipeline)

Матричні і векторні процесори.

Матричний процесор має архітектуру, розраховану на обробку числових масивів, наприклад матриць. Архітектура процесора включає в себе матрицю процесорних елементів, наприклад 64x64, що працюють одночасно. Постпроцесор призначений для реалізації деяких спеціальних функцій, наприклад управління базою даних.

Векторний процесор забезпечує паралельне виконання операції над масивами даних, векторами. Він характеризується спеціальною архітектурою, побудованою на групі паралельно працюючих процесорних елементів. Максимальна швидкість передачі даних у векторному форматі може становити 64 Гбайт / с, що на два порядки швидше, ніж в скалярних машинах



Векторний процесор Cyber-205

Динамічне виконання (Dynamic execution technology)

Це сукупність технологій обробки даних в процесорі, що забезпечує більш ефективну роботу процесора за рахунок маніпулювання даними, а не простого виконання списку інструкції.

Динамічне виконання являє собою комбінацію трьох методів обробки даних:

- множинне передбачення розгалужень;
 - аналіз потоку даних;
 - спекулятивне (за припущенням) виконання.
-

Множинне пророцтво розгалужень. Пророкує проходження програми з кількох гілок. Процесор може передбачити поділ потоку команд, використовуючи алгоритм множинного пророкування розгалужень. З великою точністю (більше 90%) він пророкує, в якій області пам'яті можна знайти наступні команди. Це виявляється можливим, оскільки в процесі виконання команди процесор переглядає програму на кілька кроків вперед. Цей метод дозволяє збільшити завантаженість процесора.

Аналіз потоку даних. Аналізує і складає графік виконання команд в оптимальній послідовності, незалежно від порядку їх слідування в тексті програми. Використовуючи аналіз потоку даних, процесор переглядає декодувати команди і визначає, чи готові вони до безпосереднього виконання або залежать від результату інших команд. Далі процесор визначає оптимальну послідовність виконання і виконує команди найбільш ефективним чином.

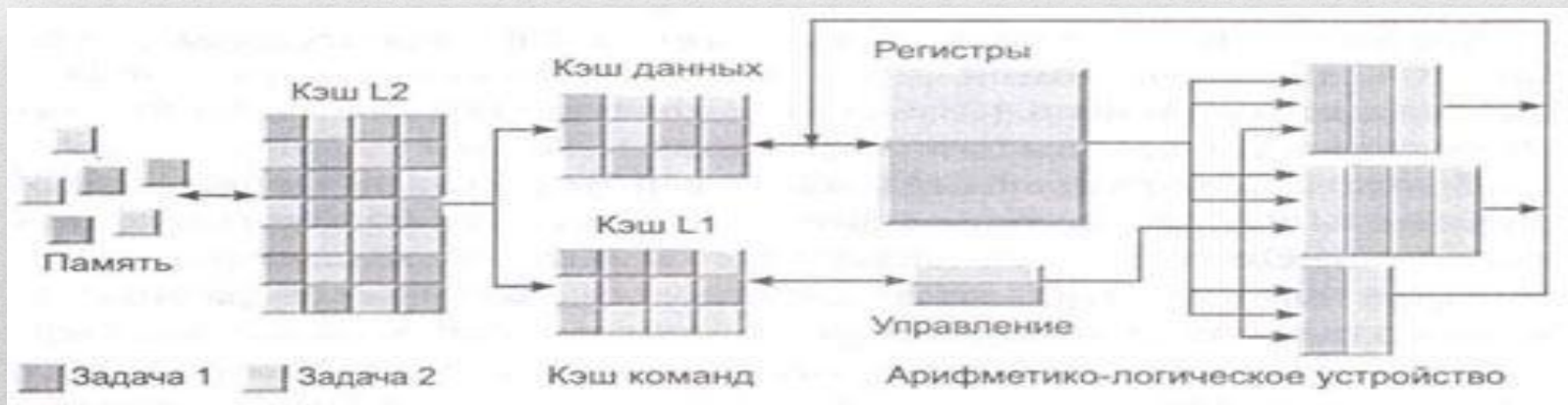
Спекулятивне виконання. Підвищує швидкість виконання, переглядаючи програму вперед і виконуючи ті команди, які необхідні. Процесор виконує команди (до п'яти команд одночасно) в міру їх надходження в оптимізованої послідовності (спекулятивно). Оскільки виконання команд відбувається на основі передбачення розгалужень, результати зберігаються як «спекулятивні». На кінцевому етапі порядок команд відновлюється.

Процесори рівня IA-64 мають потужні обчислювальні ресурси, включаючи 128 регістрів цілих чисел, 128 регістрів дійсних чисел, 64 предікаційних регістра, а так же ряд спеціальних регістрів. Можливості архітектури IA-64:

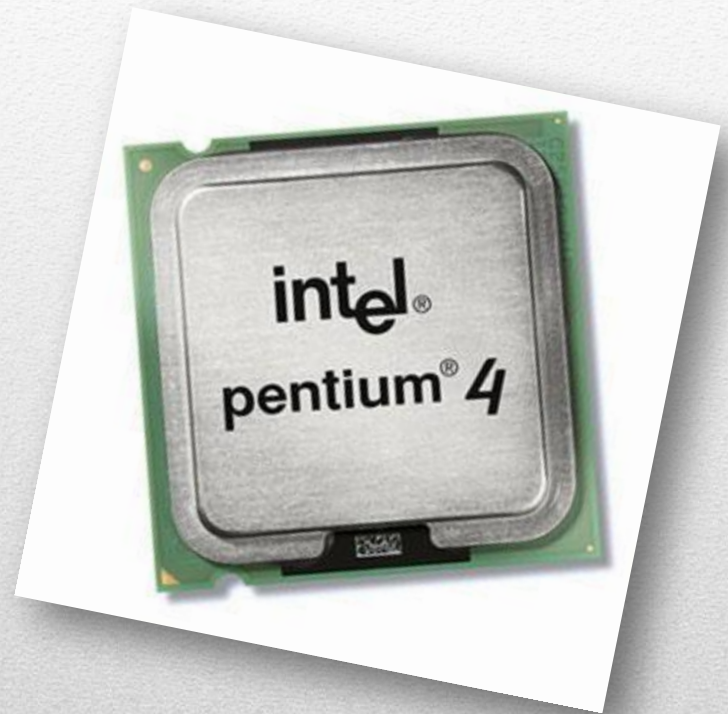
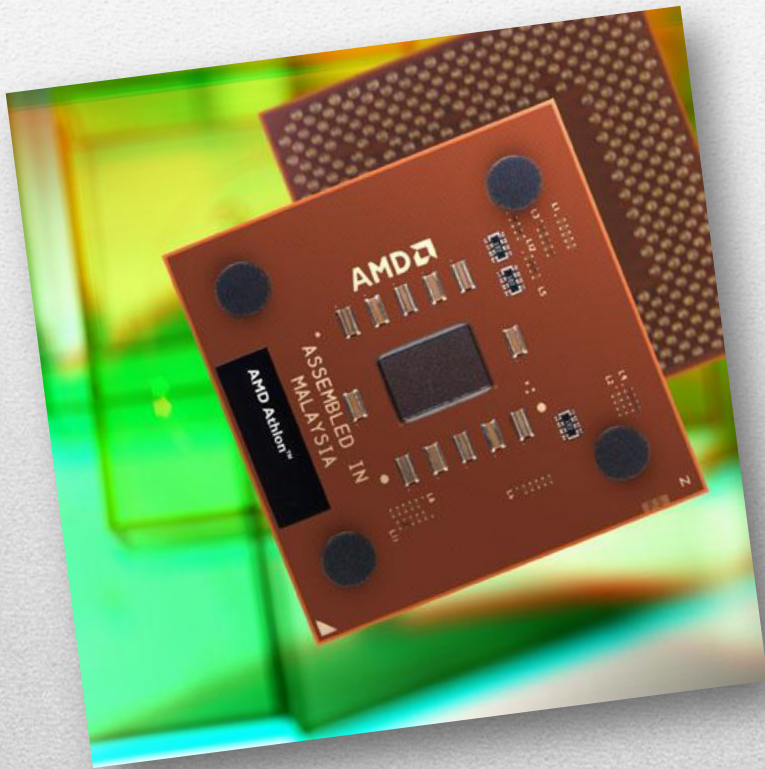
- ✓ Предикація - одночасне виконання двох гілок програм, замість передбачення переходів (виконання найбільш ймовірних)
 - ✓ *Випереджаюче читання даних* - завантаження даних в регістри з випередженням, до того, як визначилося реальне розгалуження програми (перехід управління).
Ці повноваження здійснюються комбіновано - при компіляції і виконання програми.
-

ТЕХНОЛОГІЯ HYPER-THREADING (HT)

Тут реалізується поділ часу на апаратному рівні: фізично процесор розбивається на два логічних процесора, кожен з яких використовує чіпа-ядро, кеш-пам'ять, шини, виконавчий пристрій.



ПРОЦЕССОР PENTIUM



Процесор Pentium складається з наступних блоків

✓ *Ядро.*

✓ *Передбачення переходів.* Намагається вгадати напрямок розгалуження програми і заздалегідь завантажити інформацію в блоки передвибірки і декодування команд.

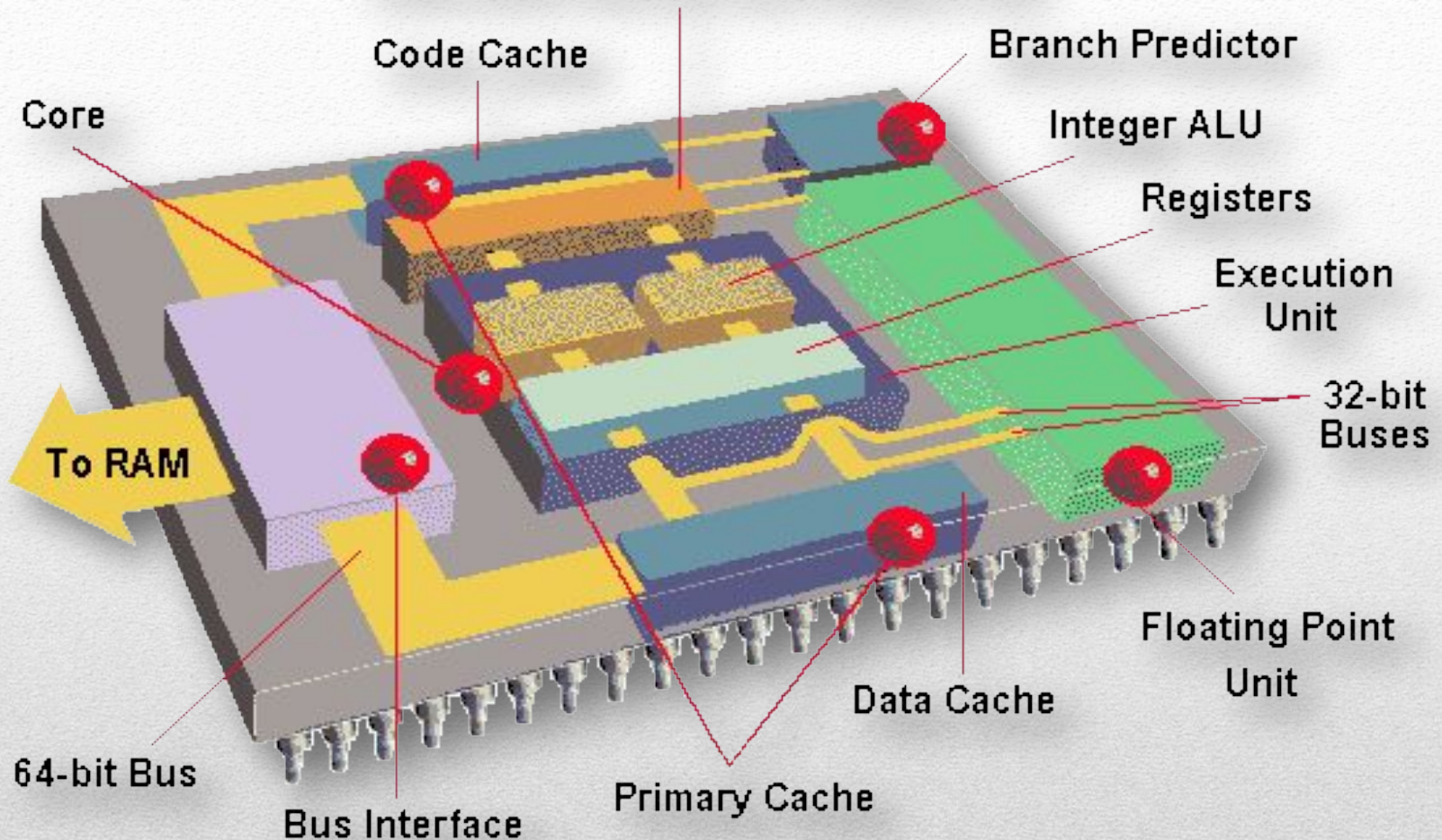
✓ *Буфер адресу переходів.* Забезпечує динамічне передбачення переходів.

✓ *Блок плаваючої точки.* Виконує обробку чисел з плаваючою точкою.

✓ *Кеш-пам'ять 1-го рівня.* Процесор має два банки пам'яті по 8 Кбайт: 1-й-для команд, 2-й-для даних, які мають більшу швидкодію, ніж більш ємна зовнішня кеш пам'ять (L2 cache).

✓ *Інтерфейс шини.* Передає в ЦП потік команд і даних, а також передає дані в ЦП.

Instruction Decode and Prefetch Unit



Основні компоненти процесора Pentium