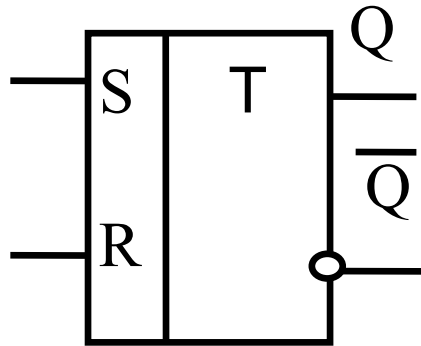


Лекция 9

Триггеры

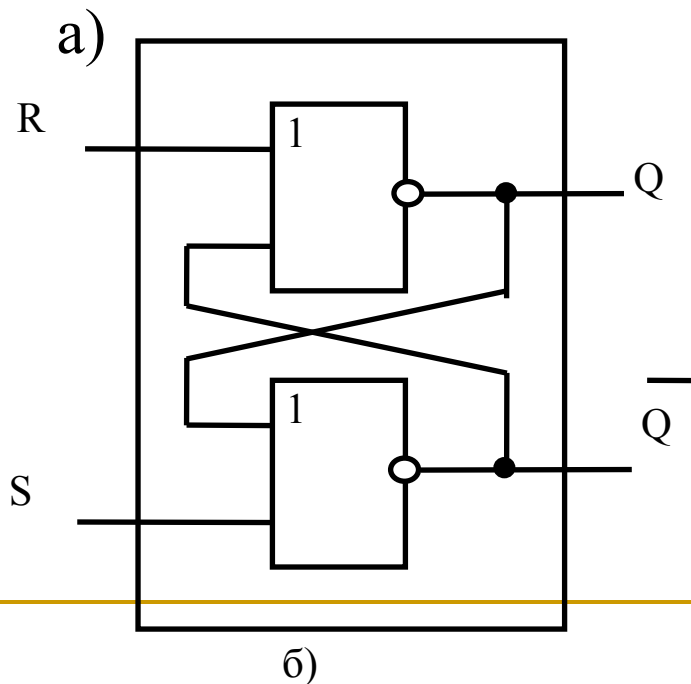
- *Триггеры* (toggle - переключатель) - цифровые устройства, предназначенные для записи и хранения одного разряда двоичного числа и представляют собой логическую схему с двумя устойчивыми состояниями.
- Триггеры - элементарные устройства памяти, обладающие двумя устойчивыми состояниями: единичным и нулевым, реализуется в виде ИМС и используется для построения других устройств - регистров, счетчиков, полупроводниковых запоминающих устройств.

RS - триггер, асинхронный с прямыми входами



S – set установка 1 на выходе Q

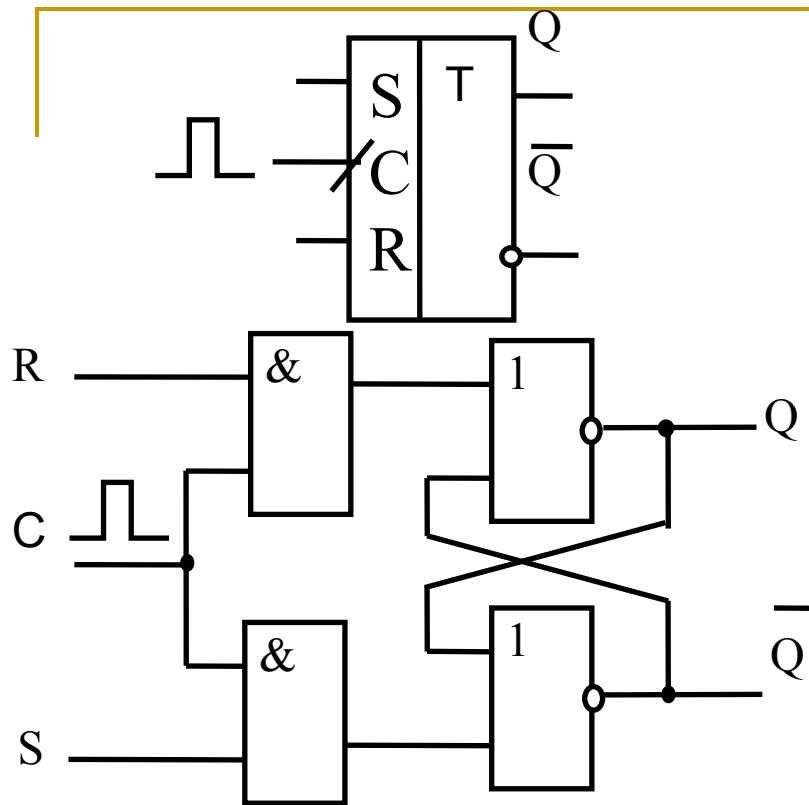
R - reset установка 0 на выходе Q



R	S	Q	Режим
0	1	1	Установка 1
1	0	0	Установка 0
0	0	Q_0	Хранение
1	1	-	Запрещенный

RS - триггер, синхронный с прямыми входами

- Синхронный триггер отличается от асинхронного лишь тем, что переключение происходит в момент поступления **тактового (синхронизирующего, стробирующего) импульса** на динамический вход синхронизации **C** , т.е. импульс выполняет функцию разрешения на переключение. В отсутствие импульса, независимо от уровней на входах управления, переключение триггера не происходит, он остается в предыдущем состоянии Q_0 , т.е. реализуется режим хранения.

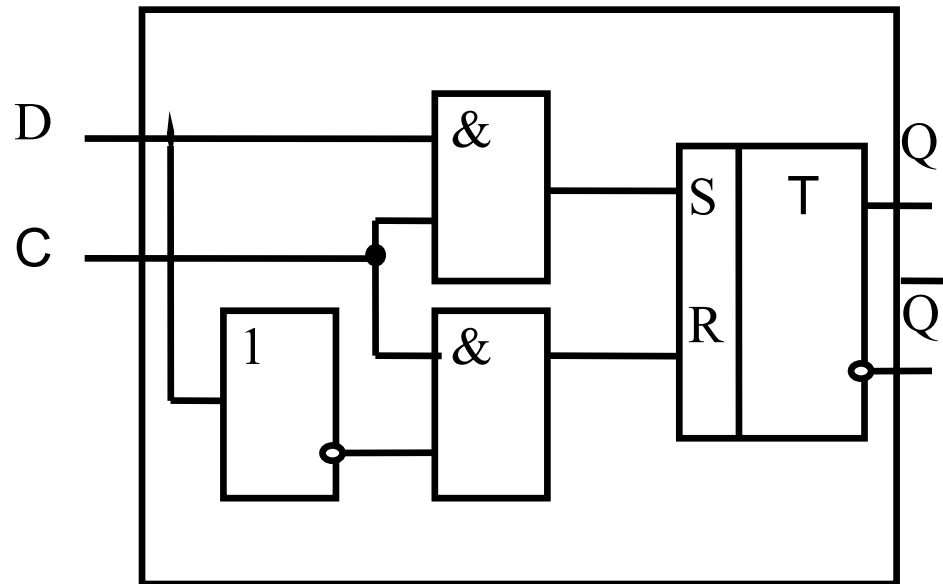
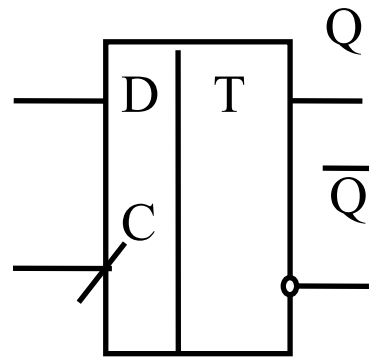


R	S	C	Q	Режим
0	1	1	1	Установка 1
1	0	1	0	Установка 0
0	0	0	Q_0	Хранение
1	1	0/1	-	Запрещенный
×	×	0	Q_0	Хранение

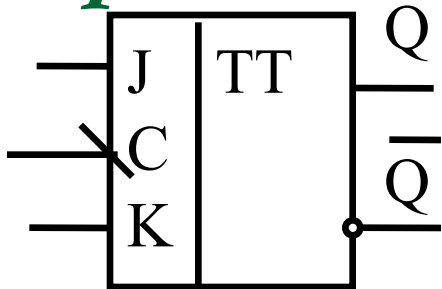
Наклонная черта на входе С обозначает переход от низкого уровня (лог.0) к высокому (лог.1), что соответствует переднему фронту синхроимпульса. Установка триггера происходит в соответствии с управляющими уровнями на входах R и S . При отсутствии импульса на входе С состояние выходов не изменяется (4-я строка; × - любое состояние)

Информационный D-триггер

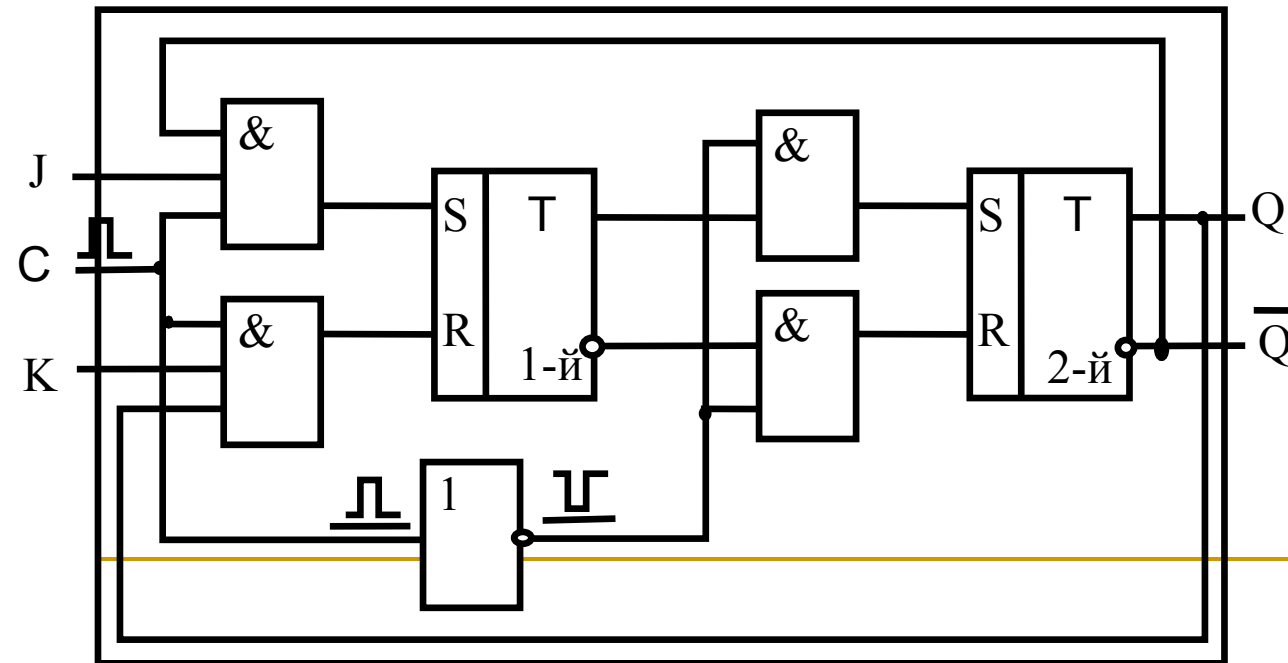
- Используется для построения схем регистров, которые запоминают и хранят одно многоразрядное двоичное число.
- Принцип действия заключается в установке на его прямом выходе того же самого уровня, какой подается на его информационный вход D в момент переднего фронта синхронизирующего импульса на входе C. Этот триггер не имеет запрещенного состояния, хотя и использует в своей логической схеме RS - триггер.



Универсальный JK-триггер



J	K	C	Q	Режим
0	1	1	0	Установка 0
1	0	1	1	Установка 1
0	0	1	Q_0	Хранение
1	1	1	$\overline{Q_0}$	Счетный
x	x	0	Q_0	Хранение



J – установка 1
K- установка 0,
C- вход
синхронизации

- Основное поле УГО содержит две буквы T , т.к. с состав логической схемы входят два RS -триггера.
- Поскольку в схеме присутствуют перекрестные обратные связи, необходимо при рассмотрении любого режима задаваться исходным (предыдущим) состоянием на выходах.
- Для проведения любого режима JK -триггеру требуется как передний, так и задний фронт СИ.
- В момент переднего фронта СИ происходит переключение первого триггера в соответствии с уровнями на управляющих входах J и K , второй триггер - в режиме хранения; в момент заднего фронта - первый - в режиме хранения, второй - переключается в соответствии с выходными сигналами первого триггера.

- Поочередное переключение режимов обеспечивается использованием в схеме инвертора;
- Второй триггер переключается в момент заднего фронта в связи с необходимостью “подождать” пока для него сформируются управляющие сигналы на выходах первого триггера.
- Используется для построения счетчиков с любой последовательностью такта.

Счетный Т-триггер

- Принцип действия заключается в том, что при поступлении на тактирующий вход положительного перепада (переднего фронта импульса), его выходное состояние изменяется на противоположное. При отсутствии указанного фронта - состояние на выходе схемы не изменяется.
- Этот вид триггера можно получить из любого другого вида триггеров.

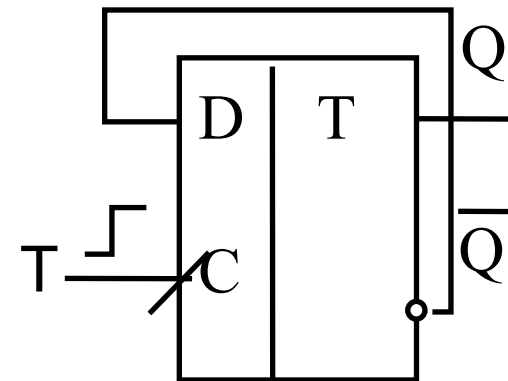
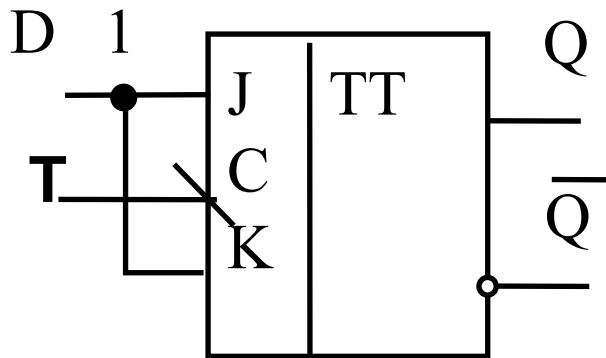
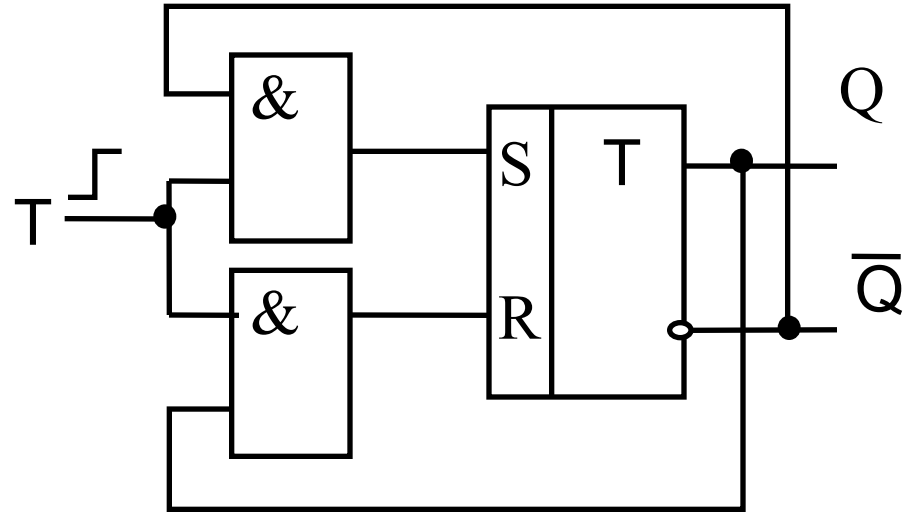
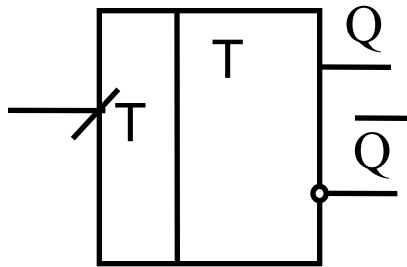


Рисунок – УГО Т-триггера, реализация Т-триггера на RS, JK, D - триггерах

Маркировка ИМС триггеров

Триггеры типа RS, независимо от вида обозначаются *TP*, например K555TP2 содержит четыре RS-триггера.

Триггеры типа D обозначаются *TM*, например K155TM2, K555TM9, KP1533TM8 и т.д. Среди них широкое применение нашла ИМС TM2 (приведена на рисунке), содержащая два независимых *D*-триггера, каждый из которых снабжен дополнительными асинхронными входами установки *S* и *R*, имеющие активные уровни - лог.0.

ИМС *JK*-триггеров образуют группу *TB*, например, KP1533TB9, KP1533TB10 и пр.

